



408758

P.- 52.533

PHN 6001

Spain

VD/EV

MEMORIA DESCRIPTIVA

Int. Cl.:	HOLL

para solicitar PATENTE DE INVENCION por 20 años

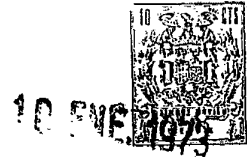
A nombre de N.V. PHILIPS'GLOEILAMPENFABRIEKEN

entidad holandesa

establecida en Emmasingel 29, Eindhoven, Holanda

por: "UN METODO DE FABRICAR UN DISPOSITIVO SEMICONDUCTOR
(Clase Internacional H011)

3.1.73



El invento se refiere a un método de fabricación de un dispositivo semiconductor en el cual sobre una parte de una superficie de un cuerpo semiconductor se dispone una capa conductiva que está separada de la mencionada parte de superficie por una capa aislante, después de lo
5 cual se introduce un material de impureza dentro de al menos una parte de la superficie no cubierta por la capa conductiva y la mencionada capa aislante para formar al menos una zona de superficie que tiene propiedades de conductivi
10 dad que difieren de las del material semiconductor adyacente, siendo cubierta dicha zona de superficie con una capa aislante en la cual se dispone una ventana de contacto.

El invento se refiere adicionalmente a un dispositivo semiconductor fabricado utilizando tal método.

15 Es conocido un método como el antes descrito, por ejemplo, por la publicación "I.E.E.E. Spectrum", volumen 6, octubre de 1969, páginas 28-35. En este artículo se describe la fabricación de un transistor de efecto de campo de electrodo de control aislado en el cual se pro-
20 vee a una placa de silicio de tipo n de una capa gruesa de óxido que rodea una parte de superficie no oxidada. Dicha parte de superficie es entonces provista de una capa de óxido más delgada sobre la cual se dispone una capa de nitruro de silicio y una capa de silicio policristalino.
25 Después de formar por ataque químico la estructura de elec

400/00

10



trodo de control a partir de la capa delgada de óxido, el
nitruro de silicio y el silicio policristalino, se forman
las zonas de electrodo de entrada y electrodo de salida
en la superficie expuesta de silicio por difusión hacia
5 el interior de boro mientras se utiliza enmascaramiento
para el electrodo de control y la capa gruesa de óxido,
después de lo cual se dispone sobre el conjunto una capa
adicional de óxido en la cual se hacen por enmascaramien
to y ataque químico subsiguientemente ventanas de contacto
10 para las zonas de electrodo de entrada y electrodo de sa-
lida.

En el procedimiento descrito puede conse-
guirse un solape muy pequeño de las zonas de electrodo de
entrada y electrodo de salida con el electrodo de control,
15 puesto que no es necesaria máscara de difusión para dispa-
ner las zonas de electrodo de entrada y electrodo de salid
da. Debido a la ausencia de dicho paso de máscara, el mé-
todo conocido descrito es no solamente muy simple tecnoló-
gicamente, sino que se obtienen considerables ventajas
20 técnicas de circuito, en forma notable una capacidad de
acoplamiento de reacción muy baja entre la zona de elec-
trodo de entrada y el electrodo de control.

Sin embargo, un problema importante tanto
en los métodos antes descritos como en métodos más conver-
25 sionales de fabricación de un transistor de efecto de cas-



40 1758

po de electrodo de control aislado, lo constituyen las to-
lerancias de alineamiento necesarias para disponer las
ventanas de contacto de electrodo de entrada y electrodo
de salida con relación al electrodo o electrodos de con-
5 trol. Dichas ventanas de contacto deben fabricarse por
medio de una máscara de precisión que ha de ser alineada
con una tolerancia pequeña con relación al electrodo de
control, siendo dicha tolerancia solamente de unas cuan-
tas micras, mientras que en este caso deberá también ase-
10 gurarse que en la superficie las uniones p-n entre las
zonas de electrodo de entrada y electrodo de salida y el
material semiconductor adyacente no caen dentro de las
ventanas de contacto sino que quedan cubiertas con una ca-
pa pasivante.

15 Además de en la fabricación de un transis-
tor de efecto de campo de electrodo de control aislado,
puede presentarse por supuesto tal problema de alineamien-
to para disponer ventanas de contacto en la fabricación
de cualquier estructura semiconductor en la cual la posi-
20 ción de tal ventana de contacto con relación a la antes
mencionada capa conductiva y con relación a los contornos
de dicha zona o zonas de superficie debiese determinarse
con una tolerancia pequeña a fin de obtener propiedades
estructurales y eléctricas óptimas.

25 Uno de los objetos del invento es crear un

408758



método en el cual se evitan los problemas de alineamiento antes descritos asociados con métodos conocidos, o se reducen al menos considerablemente.

Otro objeto del invento es crear un método con el cual es posible obtener un transistor de efecto de campo de electrodo de control aislado de estructura muy compacta en el cual se reduce a un mínimo el solape entre el electrodo de control y las zonas de electrodo de entrada y electrodo de salida y también entre dos electrodos de control y la "isla" intermedia, en el caso de un transistor de efecto de campo que tenga más de un electrodo de control.

Para ese fin el invento está basado, entre otras cosas, en el reconocimiento del hecho de que, conviniendo químicamente la capa conductiva en su superficie en un material eléctricamente aislante en el cual el material del cuerpo semiconductor no sea atacado, puede obtenerse una estructura en la cual las mencionadas ventanas de contacto pueden disponerse utilizando una máscara y paso de alineamiento de poca precisión con tolerancias muy amplias, y en ciertas circunstancias aún sin un paso de enmascaramiento.

Un método del tipo mencionado en la introducción está caracterizado, por consiguiente, de acuerdo con el invento, porque se cubre un cuerpo semiconductor

408758



en una superficie al menos parcialmente con una primera capa eléctricamente aislante, porque se dispone sobre al menos una parte de dicha primera capa aislante al menos una capa conductiva que está separada de la superficie semiconductor por la primera capa aislante, porque dicha capa conductiva se convierte parcialmente en su superficie en una segunda capa eléctricamente aislante mediante una conversión química en la cual el mencionado material semiconductor no es atacado sustancialmente, porque, con el fin de formar la mencionada zona de superficie, se introduce el material de impureza al menos en una parte de la superficie semiconductor que no se encuentra debajo de la mencionada segunda capa eléctricamente aislante y porque al menos la zona de superficie se cubre con una capa aislante adicional en la cual se forma por ataque químico una ventana de contacto sobre dicha zona de superficie, cuya ventana está al menos parcialmente limitada por la primera capa aislante, eliminándose a lo sumo sólo parcialmente por dicho proceso de ataque químico las mencionadas primera y segunda capas aislantes.

En el método de acuerdo con el invento, está presente sobre la capa conductiva durante la disposición de la ventana de contacto una capa aislante que se dispone sobre la capa conductiva y que debe ser bastante gruesa. Como resultado de esto, puede obtenerse la venta

408758



10 ENE

na de contacto deseada de un modo simple, por ejemplo, por ataque químico, por medio de una máscara de poca precisión sin tolerancias de alineamiento precisas, manteniéndose al menos parcialmente la capa aislante presente sobre la capa conductiva.

Una realización preferida muy importante de acuerdo con el invento está caracterizada porque se dispone también localmente en dicha superficie por conversión química del material semiconductor un trazado de material eléctricamente aislante que es al menos parcialmente incrustado en el cuerpo semiconductor, eliminándose dicho trazado a lo sumo solamente en forma parcial por el mencionado proceso de ataque químico y limitando la ventana de contacto al menos en parte.

La ventana de contacto formada está limitada preferiblemente en su integridad por el trazado aislante incrustado y por la primera capa aislante. Puesto que el trazado aislante incrustado es también tan grueso que es eliminado a lo sumo solamente en parte de su espesor por el proceso de ataque químico, la ventana de contacto puede obtenerse en este caso, por ejemplo, totalmente sin la utilización de una máscara, si se desea.

La conversión química de la superficie de la capa conductiva puede realizarse, por ejemplo, por reacción con un medio que, al menos a la temperatura de

408758



de dicha conversión, no reacciona sustancialmente con el material del cuerpo semiconductor, aunque en principio podrían ser atacadas las partes expuestas de la mencionada primera capa aislante.

5 El método de acuerdo con el invento, sin embargo, está caracterizado ventajosamente porque la primera capa aislante es una capa de máscara que evita el ataque del material semiconductor subyacente por la conversión química de la capa conductiva y porque la capa
10 conductiva se dispone sobre una parte de dicha capa de máscara.

Si es deseable, el trazado aislante incrustado y la primera y segunda capa aislante pueden utilizarse también como máscara para la impurificación de dichas
15 zonas de superficie.

Las mencionadas conversiones químicas para disponer el trazado aislante y para la conversión superficial de la capa conductiva pueden ser mutuamente diferentes y consistir, por ejemplo, en la formación térmica,
20 formación electrolítica, o formación de un modo diferente, de conexiones aislantes, por ejemplo, por reacción con gases o líquidos adecuados para este fin. Sin embargo, en relación con las grandes ventajas tecnológicas, al menos una y preferiblemente ambas de las mencionadas conver
25 siones químicas consistirán en la mayoría de los casos en

408758



un proceso de oxidación.

La impurificación de la mencionada zona o zonas de superficie puede llevarse a cabo por difusión o de un modo diferente, por ejemplo, por medio de implantación iónica. En particular en este último caso, la primera capa aislante puede quedar presente sobre la región de superficie a ser impurificada siempre que la energía de los iones a ser implantados sea suficientemente grande para penetrar a través de dicha capa. En la mayor parte de los casos, sin embargo, será preferible, en particular cuando la impurificación tiene lugar por medio de difusión, que con anterioridad a la introducción del material impurificador se eliminen al menos las partes de la primera capa aislante que se encuentran sobre la superficie a ser impurificada.

Puede disponerse un trazado de óxido incrustado de acuerdo con métodos conocidos (véase por ejemplo, "Philips Research Report", volumen, 25, abril de 1970, páginas 118-132), cubriendo una parte de la superficie semiconductor con una capa que enmascara contra la oxidación, después de lo cual la parte no cubierta de la superficie semiconductor es sometida, si se desea, después de un tratamiento de ataque químico, a un tratamiento de oxidación térmica para formar un trazado de óxido incrustado que encierra una parte de superficie que está cu



bierta con la capa que enmascara contra la oxidación. Por ejemplo, la capa conductiva podría disponerse inmediatamente sobre dicha capa de máscara (sirviendo como una primera capa aislante).

5 En general, sin embargo, cuando se utiliza tal trazado incrustado será preferible que después de formar el trazado aislante incrustado se elimine la capa de máscara utilizada, después de lo cual se dispone la primera capa aislante tanto sobre el trazado incrustado
10 como sobre las partes restantes de la superficie semiconductor. Esta primera capa aislante recientemente aplicada puede tener una composición diferente a la de la capa de máscara utilizada para disponer el trazado incrustado, lo cual, por ejemplo, en la fabricación de un transistor
15 de efecto de campo de electrodo de control aislado, presenta la importante ventaja de que la primera capa aislante que separa el electrodo de control de la superficie semiconductor puede ser adaptada, en lo que respecta a la composición y espesor, completamente a las propiedades
20 eléctricas deseadas del transistor que va a formarse independientemente de la capa de máscara elegida para la formación del trazado aislante incrustado, cuya capa, por ejemplo, con respecto a la resistencia al agente de ataque, dependiendo de los materiales utilizados, puede tener que
25 cumplir otros requerimientos diferentes a los de la men-

408758

10



cionada primera capa aislante dispuesta subsiguientemente.

Es de observar que las mencionadas capas de máscara y aislante, respectivamente, no necesitan ser capas homogéneas compuestas de un material único, sino que, si es deseable, pueden estar constituidas por dos o más capas de diferentes materiales que están dispuestas una sobre la otra.

En principio, el material semiconductor utilizado puede ser cualquier material semiconductor que pueda formar un trazado incrustado adecuado, por ejemplo, un trazado de óxido, por ejemplo de silicio, carburo de silicio u otros semiconductores elementales o, si es deseable, compuestos semiconductores. Como capa conductiva puede ser utilizada, en principio, cualquier material de capa que mediante conversión química, por ejemplo por oxidación, pueda formar una segunda capa aislante adecuada para el método antes descrito, por ejemplo, aluminio o zirconio. En relación, entre otras cosas, con las grandes ventajas tecnológicas asociadas en la fabricación, sin embargo, una realización preferida muy importante de acuerdo con el invento está caracterizada porque es utilizado un cuerpo semiconductor de silicio, porque se dispone una capa que enmascara contra la oxidación, cuya capa consiste al menos parcialmente en una capa de nitruro de silicio, y porque se dispone una capa conductiva de sili-

458758



cio policristalino.

El material impurificador a ser introducido sirve para variar las propiedades de conductividad del material semiconductor, por ejemplo para aumentar la conductividad. Por ejemplo, pueden formarse zonas de superficie de tipo n más fuertemente impurificadas en una capa delgada de silicio de tipo n, por ejemplo, como zonas de electrodo de entrada y electrodo de salida de un transistor de efecto de campo de "empobrecimiento profundo" de capa delgada. Sin embargo, el material impurificador de determinar también otras propiedades de conductividad, por ejemplo la vida de los portadores de carga minoritarios por la formación de centros de recombinación. De acuerdo con una importante realización preferida, sin embargo, el cuerpo comprende una región de un primer tipo de conductividad adyacente a la superficie y se introduce en dicha región un material impurificador que determina el segundo tipo de conductividad para formar al menos una zona de superficie del segundo tipo de conductividad. Dicha zona de superficie forma realmente una unión p-n con la región adyacente del primer tipo de conductividad cuya unión, utilizando el método de acuerdo con el invento, es pasivada, por una parte, satisfactoriamente en la superficie y, por otra parte, presenta una capacidad de unión p-n mínima, lo que es de importancia en particular para dispo

408758



sitivos que han de funcionar a altas frecuencias. Puesto que en realidad, de acuerdo con el invento, la ventana de contacto se dispone sobre la mencionada zona de un modo tal que se tiene coincidencia espontánea con relación a la capa conductiva, puede reducirse a un mínimo el área de superficie de la zona (y por lo tanto el área de la mencionada unión p-n).

El invento se utiliza particularmente en forma ventajosa para fabricar un dispositivo semiconductor que tiene al menos un transistor de efecto de campo de electrodo de control aislado de tal modo que la capa o capas conductivas forman el electrodo o electrodos de control del transistor de efecto de campo y que las zonas de electrodo de entrada y electrodo de salida y una isla del transistor de efecto de campo que se encuentra posiblemente entre dos electrodos de control, son formadas por las zonas de superficie del segundo tipo de conductividad.

Con anterioridad a la conversión química de la superficie de la capa conductiva, se introduce con frecuencia ventajosamente un material impurificador dentro de la mencionada capa. Por ejemplo, en la fabricación de un transistor de efecto de campo que tiene uno o más electrodos de control aislados de silicio policristalino, se introduce un material donador o aceptador dentro de la capa de silicio policristalino para obtener una re-



sistencia de electrodo de control suficientemente baja (de particular importancia si el material de electrodo de control sirve también como interconexión, por ejemplo, en un circuito integrado). Tal impurificación se utiliza
5 también frecuentemente para obtener un valor deseable para la tensión de umbral. Dicha impurificación puede realizarse por difusión, por implantación iónica, o por un procedimiento diferente y puede realizarse tanto antes como después de obtener el trazado deseado por ataque químico del material del electrodo de control.
10

Una importante realización preferida adicional está caracterizada porque se difunde una zona de superficie del segundo tipo de conductividad dentro del cuerpo semiconductor en una distancia tal que la línea de intersección de su unión p-n con la región del primer tipo
15 de conductividad con la superficie coincide sustancialmente con la proyección del borde de la capa conductiva en la superficie. Esto puede realizarse ventajosamente eliminando por ataque químico, en la superficie y con anterioridad
20 a la difusión, la primera capa aislante que se encuentra sobre la superficie en tal grado que se forma una ventana de difusión cuyo borde tiene una distancia a la capa conductiva que corresponde sustancialmente a la difusión lateral que tiene lugar al formarse la mencionada zona de
25 superficie. Como resultado de esto, por ejemplo, puede

408758



obtenerse un transistor de efecto de campo cuyo electrodo de control, tomado paralelamente a la superficie, se extiende hasta las zonas de electrodo de entrada y/o electrodo de salida pero no recubre sustancialmente a estas.

5 El invento se refiere adicionalmente a un dispositivo semiconductor fabricado utilizando el método descrito de acuerdo con el invento.

Se describirá ahora con mayor detalle el invento con referencia a unas cuantas realizaciones y a 10 los dibujos, en los cuales:

La Figura 1 es una vista diagramática en planta de una parte de un dispositivo semiconductor fabricado utilizando el método de acuerdo con el invento,

La Figura 2 es una vista diagramática en 15 corte transversal tomado sobre la línea II-II del dispositivo representado en la Figura 1,

Las Figuras 3 a 11 son vistas diagramáticas en corte transversal del dispositivo representado en las Figuras 1 y 2 en etapas sucesivas de fabricación,

20 La Figura 12 representa un detalle de la Figura 10 cuando se hace uso de una cierta variación del método de acuerdo con el invento,

La Figura 13 es una vista diagramática en corte transversal de otro dispositivo semiconductor fabrica 25 do utilizando el método de acuerdo con el invento, y

478758



Las Figuras 14 a 17 son vistas diagramáticas en corte transversal de otro dispositivo de acuerdo con el invento en etapas sucesivas de fabricación.

Las Figuras son diagramáticas y no están dibujadas a escala. Las partes correspondientes están designadas generalmente por las mismas cifras de referencia. En particular la forma del trazado de óxido incrustado está representada sólo diagramáticamente.

La Figura 1 es una vista diagramática en planta y la Figura 2 es una vista diagramática en corte transversal tomada sobre la línea II-II de una parte de un dispositivo semiconductor fabricado utilizando el método de acuerdo con el invento. La parte del dispositivo representada comprende un transistor de efecto de campo que tiene dos electrodos 9 y 10 de control aislados del cual, además de los dos electrodos de control, tanto las zonas (12, 13) de electrodo de entrada y electrodo de salida como la isla 14 intermedia están provistas de conexiones eléctricas. Tales transistores de efecto de campo tipo tetrodo que pueden ser considerados como una combinación de dos transistores cada uno de los cuales tiene un electrodo de control, son utilizados, entre otros, frecuentemente en los llamados circuitos inversores.

De acuerdo con el invento el dispositivo es fabricado del modo siguiente (veanse las Figuras 3 a 11).

408758



El material de partida (véase la Figura 3) es un cuerpo 1
semiconductor que tiene una región 2, por ejemplo, de si-
licio de tipo p, que tiene una resistividad de 1 Ohm.cm,
en el cual, utilizando oxidación térmica local en combina-
5 ción con el uso de una capa que enmascara localmente con-
tra oxidación generalmente usada en la tecnología de semi-
conductores, se forma en la superficie (la primera conver-
sión química) un trazado 3 aislante de óxido de silicio
que tiene dos micras de espesor y está incrustado al menos
10 parcialmente en el silicio, cuyo trazado encierra y delimi-
ta una región 4 de superficie del cuerpo. Para todos los
detalles relativos a la disposición de tal trazado incrus-
tado, para la disposición de las capas utilizadas y enmas-
caramiento contra oxidación, y para el ataque químico de
15 las mismas, se hace referencia a la publicación "Philips
Research Report" volumen 25, abril de 1970, páginas 118-
132, en cuyo artículo se describen todos los detalles im-
portantes para los expertos en la técnica.

Después de disponerse el trazado 3 de óxi-
20 do, se eliminan la capa de enmascaramiento contra oxida-
ción y las utilizadas para ese fin, obteniéndose la es-
tructura representada en la Figura 3.

Se dispone entonces en toda la superficie
una nueva capa que protege como máscara contra la oxida-
25 ción (la primera capa aislante). Esta nueva capa de más

408758



5 cara se compone en esta realización de una capa 6 de óxi-
do de silicio con espesor de 0,1 micras y una capa 7 de
nitruro de silicio de espesor de 0,1 micras presente so-
bre la primera. Se dispone la capa 6 por oxidación tér-
mica y se dispone la capa 7 por deposición a partir de
una atmósfera que se compone de NH_3 y SiH_4 como se descri-
be en la publicación últimamente mencionada. Con el fin
de evitar la complejidad del dibujo, las capas 6 y 7 es-
tán representadas de modo que son de igual grueso en cual-
quier lugar, aunque la capa 6 alcanza un espesor de 0,1
10 micras solamente sobre la superficie 4 de silicio, mien-
tras que el espesor de la parte 3 de óxido ya presente no
aumenta sustancialmente por dicha oxidación adicional.

15 Se obtiene la estructura representada en la
Figura 4 en la cual el trazado 3 incrustado limita de es-
te modo una región 4 de superficie que está totalmente cu-
bierta con una capa (6,7) de máscara.

Se dispone entonces sobre la capa (6,7)
(véase la Figura 5) una capa 8 de un espesor de 1 micra de
20 silicio policristalino por descomposición química de un
compuesto gaseoso de silicio, cuya capa 8 es entonces im-
purificada, por ejemplo, con átomos de fósforo hasta una
concentración de aproximadamente 10 a 20 átomos/centímetro
cúbico, por ejemplo, por difusión, a fin de obtener una
25 resistividad suficientemente baja. Los métodos utiliza-

408758



1973

dos en este caso son también conocidos por sí mismos a los expertos en la técnica y están descritos, entre otras publicaciones, en el artículo antes mencionado en "I.E.E.E. Spectrum", volumen 6, octubre de 1969 páginas 28-35.

5 Utilizando un método de ataque fotolitográfico que se utiliza generalmente, entre otras cosas, en la fabricación de circuitos integrados monolíticos, se obtienen entonces de la capa 8, los electrodos 9 y 10 de control y posibles interconexiones (véase la Figura 6).

10 Después de la disposición de una capa (9,10) conductiva sobre una parte de la región 4 de superficie por el procedimiento antes descrito, dichas capas 9 y 10 son convertidas, de acuerdo con el invento, en su superficie por oxidación térmica (la segunda conversión química) a aproximadamente 1.000°C durante dos horas en oxígeno húmedo, en una capa 11 de óxido que tiene un espesor de, por ejemplo, una micra (la segunda capa aislante). Las capas 9 y 10 de electrodos de control crecen más delgadas (aproximadamente 0,5 micras), lo cual no está representado en las Figuras para mayor claridad. Las partes
15 20 restantes de la superficie de silicio quedan cubiertas por la capa (6, 7) de máscara que protege por enmascaramiento contra dicha oxidación térmica.

En la estructura resultante representada en
25 la Figura 7, aquellas partes de las capas 6 y 7 que no se

408758



encuentran por debajo de las partes de capa de silicio policristalino oxidadas, son eliminadas ahora por ataque químico obteniéndose la estructura representada en la Figura 8. Solamente se elimina una pequeña parte de las capas 3 y 11 de óxido relativamente gruesas.

Se difunde entonces fósforo en las partes descubiertas de la superficie de silicio para formar las zonas 12 y 13 de tipo n de electrodo de entrada y electrodo de salida y la isla 14 presente entre los electrodos de control durante un período de tiempo tan largo que, como resultado de la difusión lateral por debajo de los bordes de la capa (6,7), las uniones 15, 16 y 17 p-n formadas entre dichas zonas de superficie y la región 2 de tipo p cortan a la superficie 4 de acuerdo con líneas que coinciden sustancialmente con la proyección del borde de los electrodos 9 y 10 de control sobre la superficie, de modo que sustancialmente no se presenta solape entre las zonas 12, 13 y 14 y los electrodos 9 y 10 de control (véase la Figura 9). La duración y profundidad de difusión requeridas para este fin pueden determinarse experimentalmente por los expertos en la técnica dependiendo de la distancia lateral obtenida después del ataque químico entre el borde de los electrodos de control y el borde de las capas 6 presentes por debajo de los mismos y estas magnitudes pueden ser tratadas en un proceso normalizado.

3.1.73

408759

10



rante esta difusión se forma sobre la superficie de silicio (véase la Figura 9) una capa 18 delgada de vidrio de fósforo-silicato.

Se hacen entonces ventanas de contacto sobre las zonas 12, 13 y 14 de superficie. De acuerdo con el invento, esto se realiza de un modo muy simple disponiendo una máscara de foto-reserva que tiene una abertura que tiene una abertura que puede ser mucho más ancha que las ventanas de contacto que se van a formar y cuya circunferencia está designada diagramáticamente por M en las Figuras 1 y 10. Esto puede hacerse con una máscara poco precisa sin tolerancias de alineamiento rigurosas. Cuando se elimina la capa 18 de vidrio de la totalidad de la superficie de las zonas 12, 13 y 14, puede incluso omitirse totalmente dicha máscara de foto-reserva siempre que no puedan quedar expuestas partes de silicio por el subsiguiente proceso de ataque químico en otros lugares en donde esto sería indeseable. En el presente ejemplo, se elimina la capa 18 por ataque químico solamente sobre una parte de las zonas 12, 13 y 14 (véase la Figura 1), formándose las ventanas 19, 20 y 21 de contacto que están limitadas parcialmente por el trazado 3 y la capa (6,7). La máscara M determina las partes 22, 23 y 24 de límite de las ventanas de contacto (Figura 1).

25

Durante este proceso de ataque químico,



las capas 3 y 11 de óxido que son relativamente gruesas, son eliminadas solamente sobre una pequeña parte de sus espesores. Durante este corto tratamiento de ataque químico se elimina también una pequeña parte de la delgada
5 capa 6 de óxido, quedando cubierto por la capa 6, sin embargo, el borde de las uniones p-n 15, 16 y 17.

Por medio de una máscara adicional, que igualmente no es crítica, se hacen entonces las ventanas 24 y 25 de contacto en la capa 11 gruesa de óxido, después de lo cual se disponen capas 26 y 27 de aluminio para
10 establecer contacto con las zonas 12 y 13 de electrodo de entrada y electrodo de salida, la capa 28 de aluminio para establecer contacto con la isla 14, y las capas 24 y 25 de aluminio para establecer contacto con los electrodos 9 y
15 10 de control, utilizando métodos de deposición de vapor y métodos de ataque fotolitográfico empleados convencionalmente, obteniéndose la estructura representada en las Figuras 1 y 2.

Como resultado del método utilizado, la estructura resultante es muy compacta y no existe sustancialmente solape entre los electrodos 9 y 10 de control y las zonas 12, 13 y 14, lo cual reduce a un mínimo las capacidades indeseables entre dichas zonas y los electrodos de control. Por ejemplo, la dimensión a en la estructura resultante (véase la Figura 2) es igual a 30 micras, mientras
25

408758



que las distancias b , que en este ejemplo son mutuamente iguales, son de 6 micras cada una. Cuando se utilizan métodos conocidos, deben añadirse al menos otras cuatro veces la tolerancia del alineamiento y la inexactitud de la máscara para realizar las ventanas de contacto.

En el método descrito anteriormente pueden utilizarse muchas variaciones. Por ejemplo, después de obtener la estructura representada en la Figura 7 y antes de eliminar parcialmente las capas 6 y 7, puede someterse la superficie a un bombardeo de iones en vez de a difusión (o en combinación con este proceso), en donde se implantan iones de un material impurificador que determina el tipo de conductividad de las zonas 12, 13 y 14 de superficie, dentro de la región 2 a través de las capas 6 y 7 mientras se utiliza el trazado 3 y las capas 11 como máscaras, después de lo cual, para formar las ventanas de contacto, se eliminan las capas 6 y 7 por ataque químico de al menos una parte de las zonas 12, 13 y 14 mientras se enmascara, por el trazado 3 y las capas 11 entre otros elementos (Figura 8). Cuando se hace uso de dicha implantación iónica, sin embargo, puede también eliminarse la capa (6,7) antes de la implantación.

En el ejemplo descrito, se ha dispuesto una nueva capa (6, 7) de máscara después de obtener la estructura representada en la Figura 3. Sin embargo, en ciertas

408758



circunstancias, podría utilizarse en su lugar la capa de máscara ya presente sobre las regiones 4 de superficie durante la disposición del trazado 3 incrustado, al menos si dicha capa tiene las propiedades eléctricas deseadas como dieléctrico entre el electrodo de control y, la superficie semiconductor.

Además, el material semiconductor puede consistir en un material diferente del silicio, mientras que el trazado 3 no necesita ser necesariamente un óxido, sino que puede ser también por ejemplo, un nitruro u otro compuesto químico aislante de dicho material semiconductor que se obtenga del material semiconductor mediante una reacción química con un material adecuado para ese fin y a una temperatura adecuada para ese fin. La capa 8 conductiva a partir de la cual se forman en este ejemplo los electrodos 9 y 10 de control, puede estar formada también por otro material conductor, por ejemplo aluminio o zirconio en vez de silicio policristalino, formándose la capa 11 aislante por oxidación superficial y componiéndose de óxido de aluminio u óxido de zirconio. Pueden también considerarse para la capa 11 compuestos aislantes diferentes de los óxidos. Además, no es necesario que se disponga en primer lugar la capa 8 en toda la superficie puesto que en algunos casos puede disponerse la capa conductiva directamente en el trazado deseado, por ejemplo por depo-

408758



1973

sición de vapor a través de una máscara.

Además, en la fabricación del transistor de efecto de campo antes descrito, el silicio policristalino de uno o ambos electrodos de control puede ser impurifica
5 do con un aceptador en vez de con un donador a fin de obtener efectos eléctricos deseables por ejemplo, con respecto a la tensión de umbral, es decir la tensión del electrodo de control para la cual la parte de canal del transistor de efecto de campo situada bajo el electrodo de con
10 trol en cuestión comienza a conducir.

Cuando es deseable que zonas de electrodo de entrada y de electrodo de salida y posiblemente islas tengan un espesor considerablemente menor que la capa 11 aislante, y a pesar de ello no se presente sustancialmente
15 solape entre dichas zonas y el electrodo u electrodos de control, puede continuarse el ataque químico a fin de obtener la estructura representada en la Figura 8 hasta que se elimine una parte de la capa 6 de óxido por debajo de la capa 11 en un grado tal que la difusión poco profunda
20 para formar las mencionadas zonas por difusión lateral por debajo de la capa 6 caiga exactamente, a pesar de todo, por debajo del borde de los electrodos de control (véase el dibujo detallado en la Figura 12).

El método de acuerdo con el invento puede
25 utilizarse para la fabricación de transistores de efecto

408758



10 200 1973

de campo que tengan una geometría bastante diferente, con uno o más electrodos de control aislados, en los cuales, por ejemplo, la zona de electrodo de entrada rodea totalmente a la zona de electrodo de salida.

5 La región 2 puede estar formada por una ca
pa epitáctica que esté dispuesta, por ejemplo, sobre un
substrato del tipo de conductividad opuesto. Vease la Fi
gura 13 que es una vista diagramática en corte transver-
10 to profundo que tiene un electrodo 34 de control aislado
y zonas 32, 33 altamente impurificadas de electrodo de en
trada y electrodo de salida que están dispuestas en una
capa 31 epitáctica del mismo tipo de conductividad que es
tá presente sobre un substrato 30 del tipo de conductivi-
15 dad opuesta. Tanto las zonas 32 y 33 de electrodo de en-
trada y electrodo de salida como el trazado 3 incrustado
pueden estar dispuestos en todo el espesor (posiblemente
hasta en el substrato 30) o sobre solamente una parte del
espesor de la capa 31. Como es sabido, la cara superior
20 del trazado aislante incrustado puede también coincidir
sustancialmente, si es deseable, con la superficie semi-
conductora (véase la Figura 13) por eliminación mediante
ataque químico, con anterioridad a la oxidación local, de
parte del material semiconductor que se encuentra en el
25 área del trazado a disponer.

408758



El método de acuerdo con el invento es de la mayor importancia en la fabricación de estructuras en las cuales está dispuesto en el cuerpo semiconductor un transistor de efecto de campo de electrodo de control ais
5 lado dentro de una región limitada por un trazado aislante incrustado ("bolsa") de un tipo de conductividad que forma una unión p-n con la parte adyacente del cuerpo. Tales estructuras son utilizadas ventajosamente para la formación tanto de transistores de efecto de campo de ca
10 nal n como de canal p en un circuito integrado monolítico y estan descritas, entre otras, en la Memoria de Patente Belga 782.285.

Las Figuras 14 a 17 representan un ejemplo de tal estructura. El material de partida es un substra
15 to 41 de tipo n en el cual, por oxidación local como se ha descrito en los ejemplos precedentes, se dispone un trazado 3 de óxido incrustado, después de lo cual se introduce boro por enmascaramiento local para formar la región 42 de tipo p ("bolsa"), por ejemplo por difusión o
20 por implantación iónica (véase la Figura 14). Se disponen entonces sucesivamente sobre la superficie completa, de acuerdo con métodos convencionales descritos en los ejemplos precedentes, una delgada capa 6 de óxido de electrodo de control, una capa 7 delgada de nitruro de silicio y
25 una capa 8 de silicio policristalino. (Véase la Figura



15). Se ataca químicamente entonces el silicio 8 polisilicidino según el trazado deseado para formar electrodos de control y posibles interconexiones y se impurifica entonces, por ejemplo, por medio de difusión o por un procedimiento diferente, con donadores o aceptadores. Esta impurificación puede también realizarse con anterioridad al ataque químico de la capa 8 según el trazado deseado. Las partes resultantes de la capa 8 son convertidas entonces parcialmente por oxidación en una capa 11 de óxido, obteniéndose la estructura representada en la Figura 16.

Se elimina entonces por ataque químico el nitruro 7 y también el óxido 6 en aquellas áreas donde han de llevarse a cabo las siguientes impurificaciones. Por ejemplo, puede eliminarse en primer lugar el óxido 6 solamente por encima del transistor de efecto de campo de canal n que va a formarse, después de lo cual se lleva a cabo difusión (o implantación) de las zonas 43 y 44 de tipo n mientras subsiguientemente se elimina el óxido 6 por encima del transistor de canal p, disponiéndose entonces las zonas 45 y 46 del tipo p de electrodo de entrada y electrodo de salida, por ejemplo, por una difusión de boro de una concentración tal que no son impurificadas en exceso las zonas 43 y 44. En ciertas circunstancias, puede también invertirse dicha secuencia mientras puede utilizarse también una capa de enmascaramiento adicional pa-

4) 3758



ra enmascarar alternativamente la región del transistor de canal n y del transistor de canal p contra la impurificación. Las máscaras utilizadas pueden tener una gran tolerancia. Se establece entonces contacto con los transistores por medio de las capas 47, 48, 49 y 50 metálicas.

Se obtiene una importante ventaja en el caso antes descrito por cuanto todos los orificios de contacto de ambos transistores para las zonas de electrodo de entrada y electrodo de salida han sido determinados por el óxido 3 incrustado y la capa 11 de óxido de un modo tal que se tiene coincidencia espontánea. Se requiere solamente una máscara adicional para establecer contacto con los electrodos 8 de control a través de la capa 11 gruesa de óxido, a no ser que se evite localmente la oxidación de la capa 8 (por ejemplo mediante una capa de nitruro), en cuyo caso pueden formarse los orificios de contacto del electrodo de entrada y electrodo de salida y los orificios de contacto de electrodos de control en un único paso de ataque químico de un modo tal que se tiene coincidencia espontánea. El área de superficie de las zonas de electrodo de entrada y electrodo de salida puede mantenerse muy pequeña en esta estructura extremadamente compacta y por lo tanto también, por ejemplo, la capacidad de la zona de electrodo de salida, mientras que las capacidades de efecto Miller entre la zona de electrodo de salida y

403758

10 3



el electrodo de control son muy pequeñas debido al solape mínimo, como ya se ha descrito anteriormente.

Finalmente es de observar que pueden también fabricarse ventajosamente utilizando el método de acuerdo con el invento, estructuras semiconductoras diferentes a los transistores de efecto de campo de electrodo de control aislado, que satisfagan la descripción dada en la introducción y que en los ejemplos descritos, en ciertas circunstancias, pueden realizarse no todas sino solamente una parte de las ventanas de contacto a ser dispuestas utilizando el método de acuerdo con el invento, mientras que se obtienen las restantes ventanas de contacto de otro modo.

Es obvio que, adicionalmente a los elementos de circuitos semiconductores mencionados en los ejemplos, pueden formarse sobre el disco semiconductor otros elementos, por ejemplo, transistores bipolares, simultáneamente o no simultáneamente. Estos elementos pueden estar eléctricamente interconectados con las partes representadas en las Figuras, por ejemplo, por intermedio de capas metálicas o capas de silicio policristalino impurificado. También resultará obvio que los tipos de conductividad utilizados en cualquier ejemplo pueden ser sustituidos todos (colectivamente) por sus tipos de conductividad opuestos.

408758

10 E



La presente solicitud que corresponde a la presentada en Holanda, con fecha 20 de Noviembre de 1971, bajo el N° 71 160 13, se acoge a los beneficios del Artículo 51 del vigente Estatuto sobre Propiedad Industrial.

5

- REIVINDICACIONES -

10

Los puntos de invención propia y nueva, que se presentan para que sean objeto de esta solicitud de Patente de Invención en España por VEINTE años son los siguientes:

1.- Un método de fabricar un dispositivo semiconductor en el cual sobre una parte de una superficie de un cuerpo semiconductor se dispone una capa conductiva que está separada de la mencionada parte de superficie por una capa aislante, después de lo cual se introduce un material de impureza al menos en una parte de la superficie no cubierta por la capa conductiva y la mencionada capa aislante para formar al menos una zona de superficie que

3.1.73

- 31 -

408758



tiene propiedades de conductividad que difieren de las del material semiconductor adyacente, cubriéndose dicha zona de superficie con una capa aislante en la cual se dispone una ventana de contacto, caracterizado porque se
5 cubre un cuerpo semiconductor en una superficie al menos parcialmente con una primera capa eléctricamente aislante, porque se dispone al menos una capa conductiva que está separada de la superficie semiconductor por la primera capa aislante sobre al menos una parte de dicha prime
10 ra capa aislante, porque dicha capa conductiva es convertida parcialmente en su superficie en una segunda capa eléctricamente aislante mediante una conversión química en la cual no es atacado sustancialmente el mencionado material semiconductor, porque, con el fin de formar la mencionada
15 zona de superficie, se introduce el material de impureza al menos en una parte de la superficie semiconductor que no se encuentra por debajo de la mencionada segunda capa eléctricamente aislante, y porque se cubre al menos la zona de superficie con una capa aislante adicional en la cual
20 se forma una ventana de contacto sobre dicha zona de superficie por ataque químico, cuya ventana está limitada al menos parcialmente por la primera capa aislante, eliminándose las mencionadas primera y segunda capas aislantes a lo sumo sólo parcialmente por dicho proceso de ataque
25 químico.

3.1.73

- 32 -

408758



2.- Un método de acuerdo con la reivindicación 1, caracterizado porque se dispone también localmente en la mencionada superficie, por conversión química del material semiconductor, un trazado de material eléctricamente aislante que es incrustado al menos parcialmente en el cuerpo semiconductor, eliminándose dicho trazado a lo sumo sólo parcialmente por el mencionado proceso de ataque químico y limitando la ventana de contacto al menos en una parte.

10 3.- Un método de acuerdo con la reivindicación 2, caracterizado porque mediante el proceso de ataque químico se forma una ventana de contacto que está limitada totalmente por el trazado aislante incrustado y por la primera capa aislante.

15 4.- Un método de acuerdo con una o más de las reivindicaciones precedentes, caracterizado porque la primera capa aislante es una capa de máscara que evita que sea atacado el material semiconductor subyacente por la conversión química de la capa conductiva, y porque se
20 dispone la capa conductiva sobre una parte de dicha capa de máscara.

5.- Un método de acuerdo con una o más de las reivindicaciones precedentes, caracterizado porque al menos una de las mencionadas conversiones químicas consiste en un proceso de oxidación.
25

3.1.73

- 33 -

403758



6.- Un método de acuerdo con una o más de las reivindicaciones precedentes, caracterizado porque con anterioridad a la introducción del material impurificador se eliminan al menos las partes de la primera capa aislante que se encuentran sobre la superficie a ser impurificada.

7.- Un método de acuerdo con la reivindicación 2, caracterizado porque después de formar el trazado aislante incrustado, se elimina la capa de máscara utilizada, después de lo cual se dispone la primera capa aislante tanto sobre el trazado incrustado como sobre las partes restantes de la superficie semiconductor.

8.- Un método de acuerdo con la reivindicación 5, caracterizado porque se utiliza un cuerpo semiconductor de silicio, porque se dispone una capa que protege por enmascaramiento contra la oxidación cuya capa se compone al menos parcialmente de una capa de nitruro de silicio, y porque se dispone una capa conductiva de silicio policristalino.

9.- Un método de acuerdo con una o más de las reivindicaciones precedentes, caracterizado porque el cuerpo semiconductor comprende una región de un primer tipo de conductividad adyacente a la superficie y porque se introduce un material impurificador que determina el segundo tipo de conductividad en el interior de

3.1.73

- 34 -

408758



dicha región para formar al menos una zona de superficie del segundo tipo de conductividad.

10.- Un método de acuerdo con la reivindicación 5 de fabricación de un dispositivo semiconductor que tiene al menos un transistor de efecto de campo de electrodo de control aislado, caracterizado porque la capa o capas conductoras constituyen el electrodo o electrodos de control del transistor de efecto de campo y porque las zonas de electrodo de entrada y electrodo de salida y una isla del transistor de efecto de campo que se encuentra posiblemente entre dos electrodos de control son formadas por las zonas de superficie del segundo tipo de conductividad.

11.- Un método de acuerdo con una o más de las reivindicaciones precedentes, caracterizado porque con anterioridad a la conversión química de la capa conductiva en la superficie, se introduce en el interior de dicha capa un material impurificador.

12.- Un método de acuerdo con la reivindicación 9, caracterizado porque se difunde una zona de superficie del segundo tipo de conductividad en el interior del cuerpo semiconductor en una distancia tal que la línea de intersección de su unión p-n con la región del primer tipo de conductividad con la superficie, coincide sustancialmente con la proyección del borde de la capa

3.1.73

- 35 -

A handwritten signature or scribble in the bottom left corner.

408758



conductiva en la superficie.

13.- Un método de acuerdo con la reivindicación 10, caracterizado porque se dispone el mencionado transistor de efecto de campo en una región del primer tipo de conductividad limitada por el trazado aislante incrustado, cuya región forma una unión p-n con la parte adyacente del cuerpo del segundo tipo de conductividad, y porque en dicha parte adyacente se forma de un modo similar un segundo transistor de efecto de campo que tiene una estructura complementaria a la del primer transistor en el cual todas las ventanas de contacto para las zonas de electrodo de entrada y electrodo de salida de ambos transistores están limitadas por el trazado aislante incrustado y la segunda capa aislante y se hacen durante el mismo paso de ataque químico.

14.- Un método de fabricar un dispositivo semiconductor.

Tal y como se ha descrito en la Memoria que antecede representado en los dibujos que se acompañan y para los fines que se han especificado.

La presente Memoria consta de treinta y seis hojas escritas a máquina por una sola cara.

-8 MAYO 1973

Madrid,

P.A.

Alberto La Elizaburo
Por medio de

2.5.73 IFG

- 36 -



408758

10 EN

7581

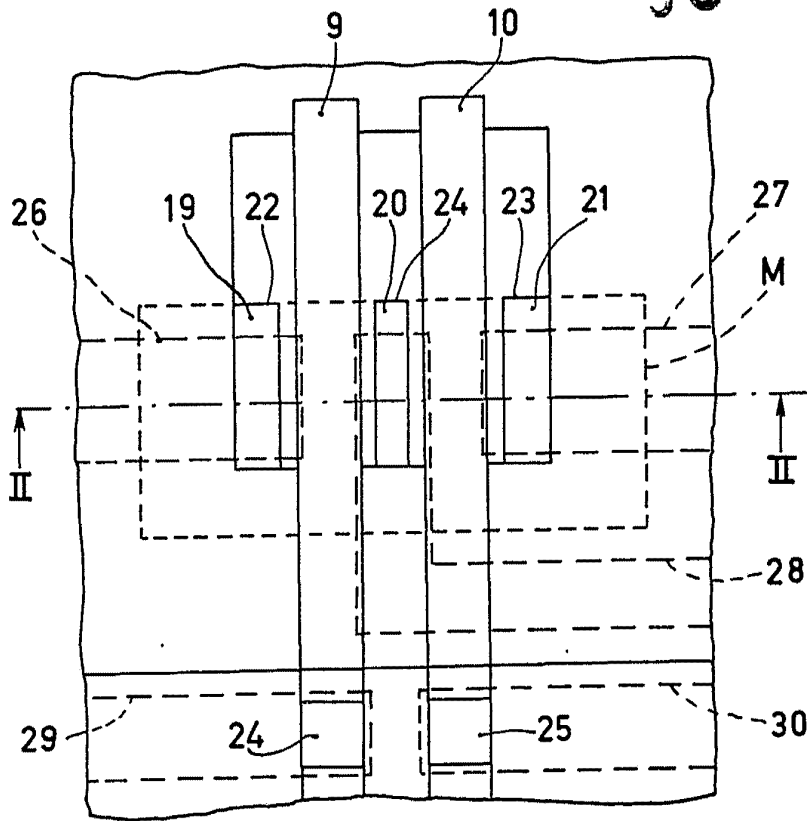


Fig. 1

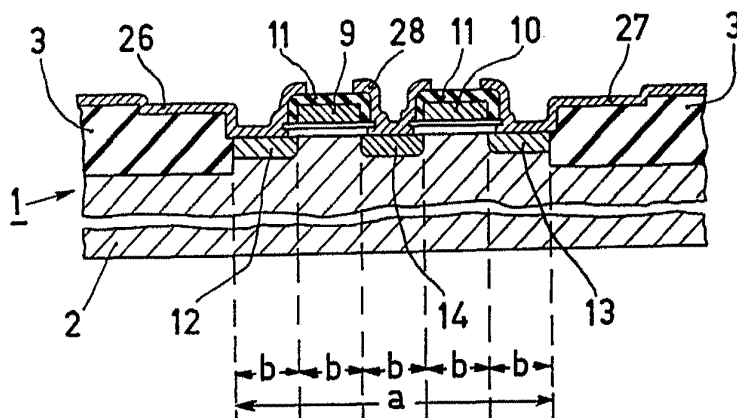
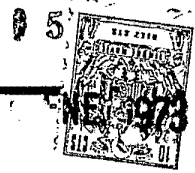
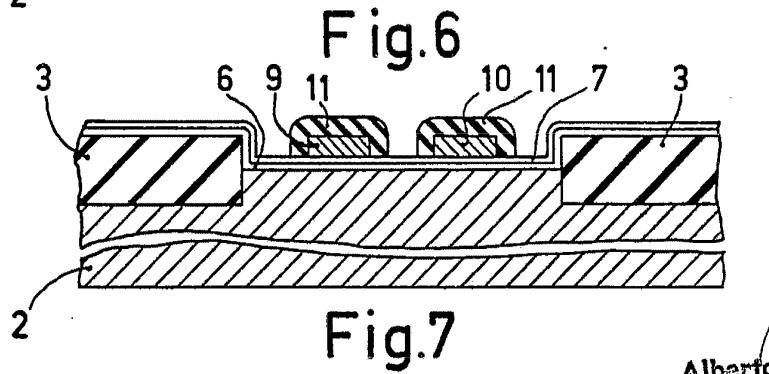
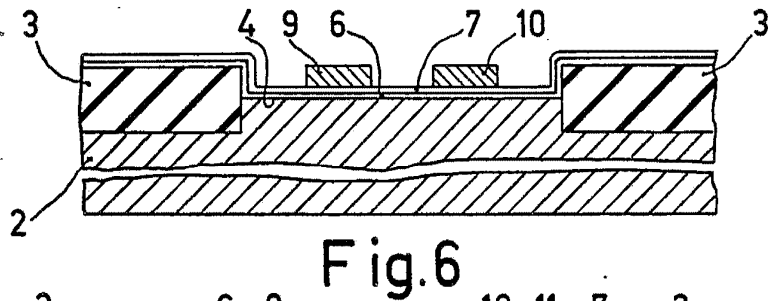
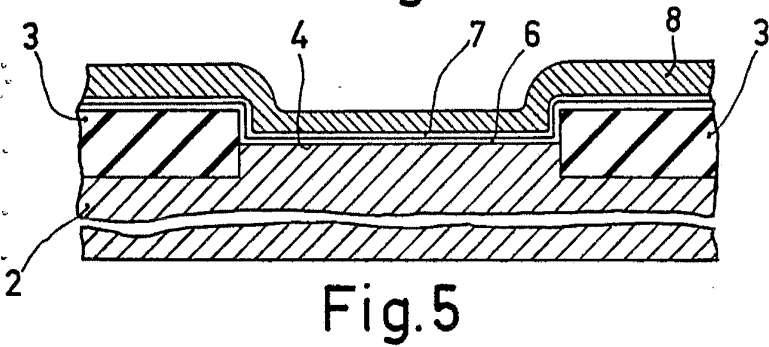
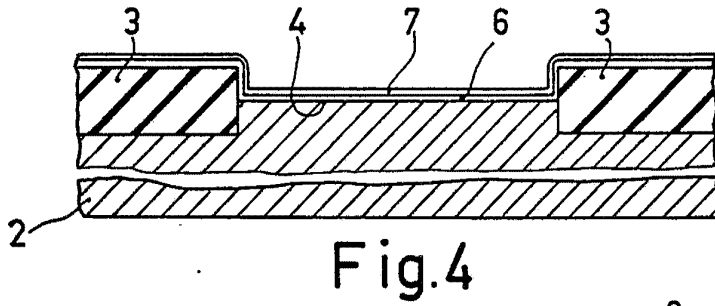
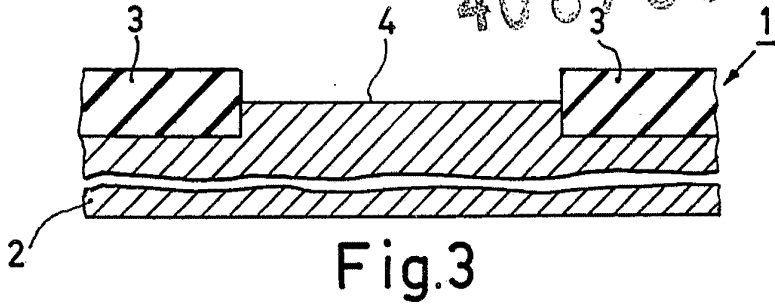


Fig. 2

Alberto de Elzaduru
Per Poderu



408759



Alberto de Ezaburu
Per Poder

152
10 ENE



408758

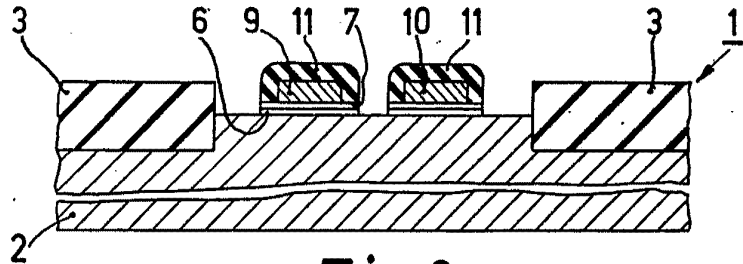


Fig. 8

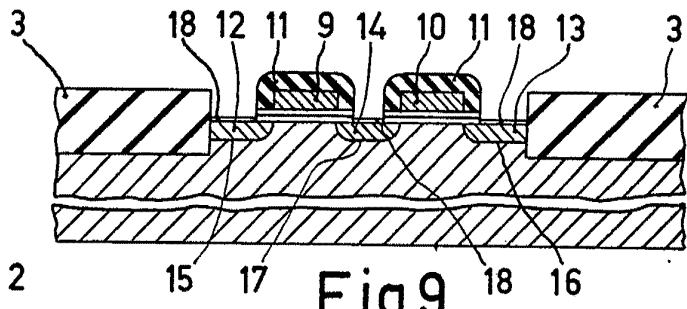


Fig. 9

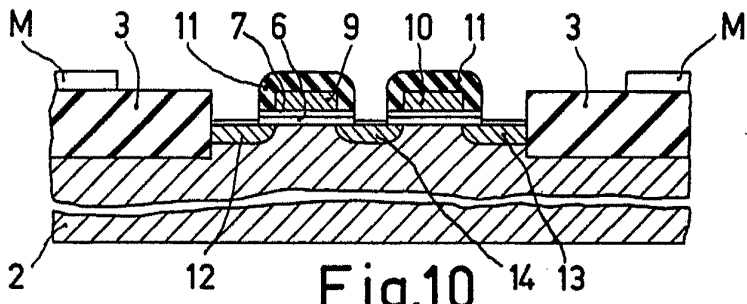


Fig. 10

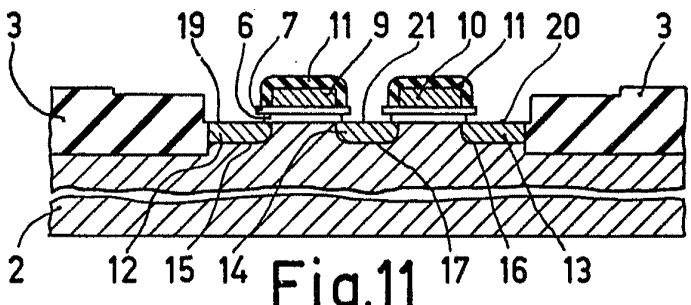


Fig. 11

Alberto de Elzaburu
Per Poder



408753

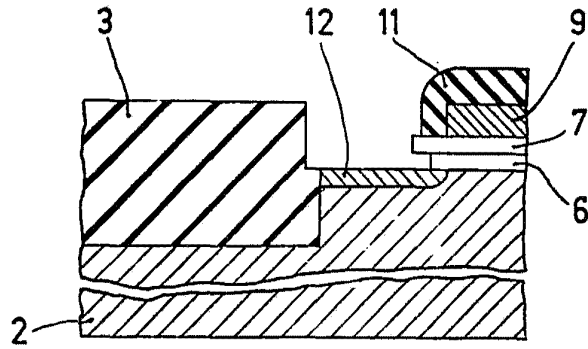


Fig.12

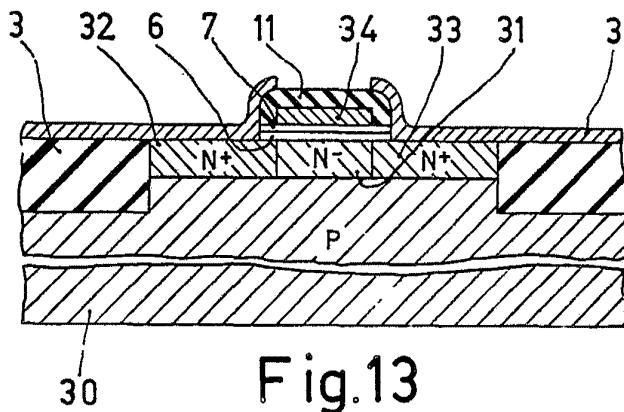


Fig.13

Alberto de Eizaburo
Per Radom
[Signature]

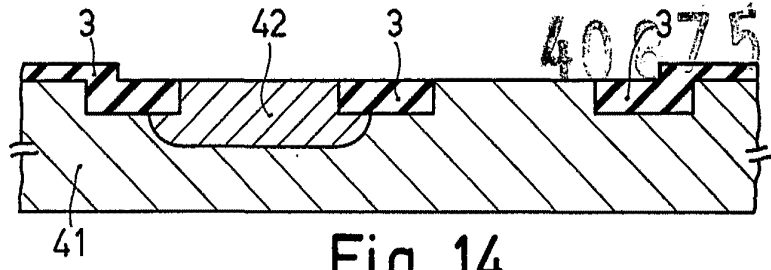


Fig. 14

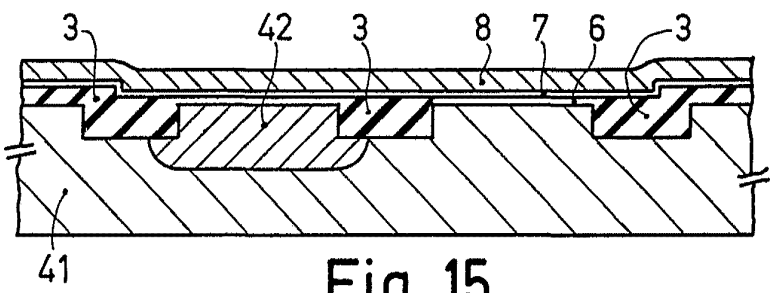


Fig. 15

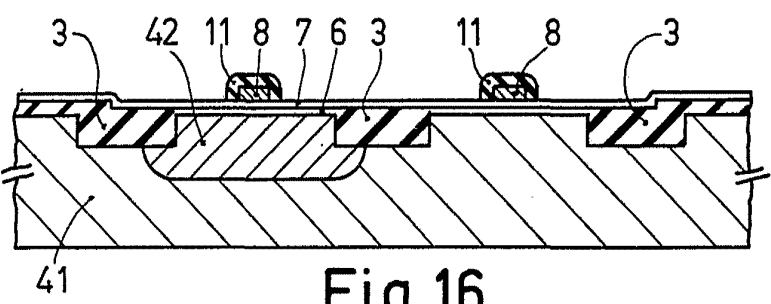


Fig. 16

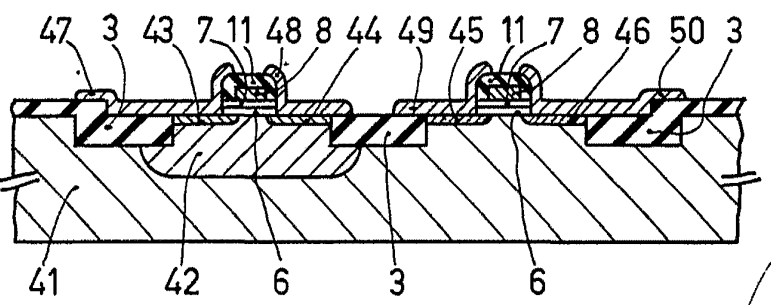


Fig. 17

Alberto de Elzaburo
Per Poder