

15



P.- 52.529

PHN 5662 Div.

408617

Memoria descriptiva

Int. Cl. ² : H 01 L

para solicitar PATENTE DE INVENCION por 20 años

a nombre de N.V. PHILIPS' GLOEILAMPENFABRIEKEN

entidad holandesa

establecida en Emmasingel 29, Eindhoven, Holanda

por: "UN METODO PARA LA FABRICACION DE UN DISPOSITIVO SEMICONDUCTOR"

(Clase Internacional HO11)

408617



La invención se refiere a un método para la fabricación de un dispositivo semiconductor que tiene un cuerpo semiconductor que comprende al menos un transistor de efecto de campo de electrodo de mando aislado, comprendiendo dicho cuerpo una primera región de un primer tipo de conductividad y una segunda región del segundo tipo de conductividad que se une a la superficie y que forma una unión p-n con la primera región, proporcionándose en la segunda región zonas de alimentación y salida del primer tipo de conductividad contiguas a la superficie, proporcionándose al menos una capa de electrodo de mando entre las zonas de alimentación y salida, y estando separada del cuerpo semiconductor por una capa aislante.

Dispositivos semiconductores del tipo descrito se conocen y se utilizan en diversas realizaciones, en particular en circuitos monolíticos integrados. Tal estructura, en la que las zonas de alimentación y salida de dicho transistor de efecto de campo están presentes en una región que está separada de la parte restante del cuerpo semiconductor por una unión p-n, tiene una importancia particular por el hecho de que proporciona la posibilidad de realizar combinaciones de elementos de circuito semiconductores en circuitos integrados, que son interesantes desde el punto de vista de la circuitería y de la tecnología.

Por ejemplo, se pueden disponer uno o más transis

408617



tores bipolares de una manera muy sencilla en el mismo cuerpo semiconductor junto a dicho transistor de efecto de campo, lo cual no lleva consigo etapa adicional alguna de tratamiento o lleva consigo un número muy pequeño de dichas etapas adicionales de tratamiento. De importancia mayor todavía es la posibilidad de proporcionar, en el mismo cuerpo semiconductor junto a dicho transistor de efecto de campo, uno o más transistores de efecto de campo de una estructura complementaria. Tales combinaciones de transistores de efecto de campo de canal p y de canal n se utilizan en muchos circuitos integrados importantes, en particular en circuitos de memoria.

Los dispositivos semiconductores descritos se utilizan preferiblemente en circuitos muy rápidos, y por consiguiente es importante que las dimensiones y, por tanto, las diversas capacidades de la estructura resultante se mantengan tan pequeñas como sea posible, como resultado de lo cual la densidad específica (número de elementos de circuito por unidad de superficie) se puede aumentar también. En dispositivos semiconductores conocidos, sucede esto en muchos casos en proporción insuficiente, lo cual se debe en parte considerable a las etapas de enmascaramiento y alineación necesarias para la fabricación y las tolerancias que han de observarse.

En esta memoria, se describe un dispositivo semi-

408617



conductor de una estructura nueva, que tiene un transistor de efecto de campo de dimensiones muy pequeñas con el que se puede obtener una densidad específica muy alta, pudiendo utilizarse dicho dispositivo para la obtención de circuitos integrados muy rápidos, si bien además de ello dicho dispositivo puede fabricarse por medio de un número comparativamente pequeño de etapas de alineación y enmascaramiento, con una tolerancia muy amplia en su mayor parte.

La invención está basada, entre otras cosas, en el reconocimiento del hecho de que, en particular, el área requerida para que se pongan en contacto las zonas de alimentación y salida de los transistores de efecto de campo presentes, se puede reducir considerablemente utilizando un trazado de un material aislante que está intercalado al menos en parte en el cuerpo del semiconductor, preferiblemente de óxido producido por oxidación local, que rodea una región en forma de isla del segundo tipo de conductividad proporcionada en la primera región del primer tipo de conductividad, uniendo también dicho trazado al menos las regiones de entrada y salida de un transistor de efecto de campo de electrodo de mando aislado dispuesto en dicha isla.

Por consiguiente, un dispositivo semiconductor del tipo mencionado en el preámbulo, se caracteriza de acuerdo con la invención por el hecho de que el disposi-

408617



5
tivo comprende un trazado de un material eléctricamente aislante que está intercalado al menos parcialmente en el cuerpo del semiconductor y que rodea la segunda región sustancialmente por completo, estando contigua la unión p-n entre la primera y la segunda región al trazado intercalado, y uniéndose también las zonas de alimentación y salida al trazado intercalado.

10
En el dispositivo fabricado por el método de acuerdo con la invención, la segunda región del segundo tipo de conductividad está separada ya de la primera región por una unión p-n, por lo que un aislamiento adicional por medio de un trazado aislante intercalado parece su
15
perfluo en este caso. Se ha encontrado, sin embargo, que el uso de dicho trazado intercalado tiene sentido sorprendentemente en este caso y permite la realización, de una
manera muy simple, de una estructura que posee considerables ventajas, en la cual, señaladamente, las posiciones relativas de prácticamente todas las zonas están fijadas por el
trazado intercalado como se describirá en detalle más adelante en esta Memoria.
20

Una de las ventajas principales del dispositivo semiconductor fabricado por el método de acuerdo con la invención es que se puede fabricar de una manera muy sencilla y presenta la posibilidad de utilizar zonas de alimentación
25
y salida de dimensiones mínimas, mientras que la distancia

408617



entre dicho transistor de efecto de campo y el elemento de
circuito más próximo en un circuito monolítico integrado,
se puede reducir también al mínimo. Como resultado de es-
to, es posible alcanzar una gran densidad específica y una
5 reducción del 30 al 50% de la zona superficial total del
circuito. La capacidad entre la metalización y el cuerpo
semiconductor subyacente, se puede reducir también consi-
derablemente, haciendo que las pistas metálicas se extien-
dan al menos en parte sobre el trazado aislante intercala-
do. Todas estas ventajas tienen una gran importancia para
10 la obtención de circuitos muy rápidos.

De acuerdo con una realización preferida muy im-
portante, el trazado intercalado de material aislante ro-
dea además una parte adicional de la primera región que se
15 une a la superficie, en cuya parte se disponen zonas de
alimentación y salida que se unen a la superficie del se-
gundo tipo de conductividad, de un transistor de efecto de
campo complementario a dicho transistor de efecto de campo,
las cuales zonas de alimentación y salida que están conti-
20 guas al trazado intercalado, estando dispuesta al menos una
capa de electrodo de mando separada del cuerpo del semicon-
ductor por una capa aislante entre dichas zonas de alimen-
tación y salida. Una tal combinación de uno o más transis-
tores de efecto de campo, por ejemplo, n-p-n con uno o más
25 transistores de efecto de campo de una estructura complemen

408617



15

5 taria (p-n-p) es de interés particular en un gran número de circuitos, como se ha descrito ya anteriormente en esta Memoria. Con objeto de aumentar la densidad específica, el material aislante intercalado que rodea la segunda región pertenecerá preferiblemente también en parte al material aislante intercalado que rodea la parte adicional de la primera región.

10 Una realización preferida importante ulterior para la combinación de un transistor de efecto de campo con elementos de circuito bipolares se caracteriza por el hecho de que el trazado aislante intercalado rodea una tercera región del segundo tipo de conductividad que esta contigua a la superficie, está contigua al material aislante intercalado y forma una unión p-n con la primera región,

15 estando presente en dicha tercera región al menos una zona adicional del primer tipo de conductividad contigua a la superficie que, junto con la tercera región, forma parte de un elemento de circuito bipolar. Con objeto de obtener un transistor bipolar vertical, una realización preferida

20 adicional se caracteriza por el hecho de que dicha zona adicional del primer tipo de conductividad está contigua al trazado intercalado, y la tercera región forma la zona de base de un transistor bipolar vertical del que la zona adicional y la primera región forman las zonas emisora y co-

25 lectora.

408617

15 nov



5 Se obtiene una combinación con un transistor bipolar lateral aislado, cuando dos zonas del primer tipo de conductividad que están contiguas a la superficie están dispuestas en la tercera región, constituyendo dichas zonas las zonas emisora y colectora de un transistor lateral bipolar del cual la tercera región es la zona de base.

10 Se consigue una mejora importante de las realizaciones preferidas arriba indicadas cuando se disponen electrodos de mando auxiliares por encima de la tercera región, los cuales electrodos están separados de la superficie del semiconductor por una capa aislante y están conectados preferiblemente mediante corriente continua a la zona de base del transistor bipolar con el fin de prevenir la formación de canales de corriente parásita.

15 Estas realizaciones preferidas se llevan a cabo ventajosamente de tal manera que se proveen simultáneamente las regiones segunda y tercera del segundo tipo de conductividad, que las zonas de alimentación y salida del primer transistor de efecto de campo y la zona ulterior del primer tipo de conductividad se proporcionan simultáneamente, y que los electrodos de mando posiblemente presentes, así como las capas aislantes asociadas, se proporcionan simultáneamente.

20

25 La invención se refiere, principalmente, a un método particularmente sencillo y eficaz para fabricar un tal

408617



dispositivo semiconductor. Dicho método, en el que una se-
gunda región del segundo tipo de conductividad que forma
una unión p-n con la primera región y que está contigua a
una superficie del cuerpo se provee en una primera región
5 de un primer tipo de conductividad que está contiguo aná-
logamente a dicha superficie, estando provistas las zonas
de alimentación y salida de un transistor de efecto de cam-
po en la segunda región, se caracteriza de acuerdo con la
invención porque se provee una capa de enmascaramiento con-
10 tra la oxidación en una parte de la superficie de la pri-
mera región, porque un trazado de óxido en forma de capa
que está intercalado al menos parcialmente en el cuerpo
del semiconductor y que rodea una parte de la superficie
de la primera región al menos de un modo sustancialmente
15 completo se provee después por oxidación de las partes de
la superficie no cubiertas por dicha capa de enmascara-
miento, porque un material de impurificación que determina
el segundo tipo de conductividad se proporciona desde el
exterior en dicha parte de la superficie para formar la se-
20 gunda región, sirviendo de enmascaramiento el trazado de
óxido intercalado contra dicha impurificación, porque se
proporciona un material de impurificación que determina el
primer tipo de conductividad en la segunda región desde el
exterior por la vía de partes de la superficie de la segun-
25 da región para formar al menos las zonas de alimentación y

408617



5 salida, utilizándose el trazado de óxido intercalado como máscara de protección contra dicho material de impurificación, y porque al menos se provee una capa de electrodo de mando que está separada de la segunda región por una capa eléctricamente aislante y que se extiende sobre una parte de la superficie de la segunda región entre las zonas de salida.

10 Se consigue un procedimiento de fabricación muy sencillo cuando, antes de disponer las zonas de alimentación y salida, se provee al menos una capa de electrodo de mando, después de lo cual se provee en la segunda región el material de impurificación que determina el primer tipo de conductividad, utilizándose también la capa o capas de electrodo de mando como máscara de protección contra dicho material de impurificación.

15 El método de acuerdo con la invención presenta ventajas muy importantes cuando se compara con los métodos conocidos para la fabricación del dispositivo semiconductor con un transistor de efecto de campo de mando aislado dispuesto en una isla aislada.

20 En primer lugar, la introducción del material de impurificación (y posiblemente la difusión parcial al exterior del mismo a través de la superficie) necesario para formar la segunda región, así como la provisión de los activadores que sirven para la formación de las zonas de ali-

408617



mentación y salida, pueden llevarse a cabo en su totalidad
utilizando el efecto de enmascaramiento del trazado de óxi-
do intercalado y preferiblemente también del electrodo o
electrodos de mando, partes éstas de la estructura que tie-
5 nen que estar presentes generalmente ya debido a otras fun-
ciones (aislamiento, control). Debido a esto, se pueden
omitir unas cuantas de las etapas de alineación necesarias
en los métodos conocidos, y las tolerancias a observar, co-
mo resultado de lo cual no sólo se obtiene la definición
10 de las dimensiones de las diversas zonas de una manera muy
sencilla, sino que también se pueden conseguir dimensiones
muy pequeñas para las zonas de alimentación y salida. La
puesta en contacto de dichas pequeñas zonas no presenta ne-
cesariamente problema alguno, ya que los electrodos de ali-
15 mentación y salida están presentes en las zonas de que se
trata solamente en una pequeña parte de su superficie, es-
tando presentes las otras partes de los electrodos de ali-
mentación y salida sobre el óxido intercalado comparativa-
mente grueso. Como resultado de esto, las capacidades de
20 las uniones p-n entre las zonas de alimentación y salida
y la segunda región se pueden mantener muy pequeñas, en tan-
to que la alineación de la máscara de contacto puede tener
lugar también con relación al trazado del electrodo de man-
do en vez de tener lugar en relación a las zonas de alimen-
25 tación y salida como en el método conocido. Uno de los re-

408617



sultados es una distancia considerablemente más pequeña entre el contacto y el electrodo de mando.

5 Como resultado de esto, la longitud total del transistor de efecto de campo se puede reducir incidentalmente en más de 30%, lo cual da también como resultado menores capacidades de difusión.

10 Será evidente que dichos transistores de efecto de campo pueden comprender, cada uno de ellos, más de una capa de electrodo de mando y que, por ejemplo en el caso de un transistor de efecto de campo de tipo tetrodo, se puede formar una zona de superficie del primer tipo de conductividad presente entre los dos electrodos de mando, sirviendo la "isla" para la conexión de las dos partes del canal de corriente, simultáneamente con las zonas de alimentación y salida, sirviendo únicamente como máscaras de protección el trazado intercalado y las capas de electrodo de mando.

15 En la mayoría de los casos, se preferirá que el transistor de efecto de campo resultante tenga un voltaje de entrada comparativamente bajo, por ejemplo, con un valor absoluto menor de 2 voltios. Con objeto de obtener la pequeña impurificación de la superficie de la región del canal entre las zonas de los electrodos de alimentación y salida, que es necesaria para este propósito, en muchos casos es preciso difundir el material de impurificación introducido para formar la segunda región, por ejemplo por difusión o

408617



15 NOV 1972

implantación iónica, en parte al exterior del cuerpo del semiconductor a través de la superficie. En el método de acuerdo con la invención se puede conseguir esto de una manera muy sencilla de tal modo que, de acuerdo con una
5 realización preferida, después de proporcionar el material de impurificación que determina el segundo tipo de conductividad y preferiblemente antes de proveer la capa de electrodo de mando, dicho material de impurificación se difunde en parte al exterior del cuerpo del semiconductor a través de la parte de la superficie ocupada por la segunda región y es fijado por el trazado de óxido intercalado en un
10 espacio que tiene una atmósfera de presión reducida, como resultado de lo cual la concentración de impurificación en una zona de la segunda región que está contigua a la superficie adquiere un perfil que aumenta hasta un valor máximo desde la superficie al interior. En esta difusión hacia el exterior, el trazado de óxido intercalado ya presente se
15 utiliza como ventana de difusión. En este caso, las zonas de alimentación y salida se pueden extender en una dirección transversal a la superficie en ambos lados del nivel que tiene dicho valor máximo de la concentración de impurificación. Preferiblemente, sin embargo, las zonas de alimentación y salida están dispuestas totalmente dentro de
20 dicha zona de la segunda región con una concentración de impurificación que aumenta desde la superficie, con el
25

408617



fin, entre otras cosas, de mantener la tensión de ruptura entre las zonas de alimentación y salida y la segunda región comparativamente alta, lo cual es deseable para la mayoría de las aplicaciones.

5 De particular importancia es una realización preferida del método de acuerdo con la invención en la que, junto a dicho transistor de efecto de campo provisto en la segunda región, se provee en la primera región un transistor de efecto de campo que tiene una estructura que es
10 complementaria a la de aquél. De acuerdo con la invención, tal realización preferida se caracteriza porque se provee un trazado de óxido intercalado que circunda, además, al menos una parte adicional de la primera región, y por el hecho de que después de la formación de la segunda región,
15 se provee un material de impurificación que determina el segundo tipo de conductividad desde el exterior en la parte adicional de la primera región para formar al menos las zonas de alimentación y salida de un segundo transistor de efecto de campo complementario al primer transistor de efec
20 to de campo, utilizándose el trazado de óxido intercalado como una máscara de protección, y por el hecho de que al menos una capa de electrodo de mando está provista en la parte adicional entre las zonas de alimentación y salida, hallándose separada dicha capa del cuerpo del semiconductor
25 por una capa eléctricamente aislante.

408617



Las zonas de alimentación y salida del segundo transistor de efecto de campo complementario se pueden proveer tanto antes como después que las zonas de alimentación y salida del primer transistor de efecto de campo presente en la segunda región. La capa de enmascaramiento contra la oxidación puede formar parte de la capa aislante sobre la cual está provisto el electrodo de mando en uno o más transistores de efecto de campo.

Este método se llevará a cabo preferiblemente de tal manera que antes de disponer las zonas de alimentación y salida del segundo transistor de efecto de campo complementario se provee al menos una capa de electrodo de mando en la parte adicional, después de lo cual se provee en la parte adicional el material de impurificación que determina el segundo tipo de conductividad, utilizándose también dichas capa o capas de electrodo de mando como máscara o máscaras de protección contra dicho material de impurificación.

Además de por la impurificación de la región del canal y el espesor y el material de la capa aislante en la que se provee el electrodo de mando, el voltaje de entrada de un transistor de efecto de campo de electrodo de mando aislado está determinado también en grado considerable por la función de trabajo del material de la capa de electrodo de mando. Como dicha capa de electrodo de mando se utiliza

408617



preferiblemente como máscara de protección durante el tiempo en que se proveen las zonas de alimentación y salida, el método de acuerdo con la invención es excepcionalmente adecuado para influir en el voltaje de entrada como se desea, simultáneamente con la provisión de las zonas de alimentación y salida utilizando silicio policristalino como capa de electrodo de mando e impurificando éste. Esta impurificación del material policristalino puede tener lugar a menudo ventajosamente durante el uso de la capa de electrodo de mando policristalino como máscara de protección, como resultado de lo cual se modifica el voltaje de entrada. De acuerdo con la invención, una realización preferida se caracteriza, por tanto, porque, para formar la capa o capas de electrodo de mando y las posibles interconexiones, se proporciona una capa de silicio policristalino, a partir de cuya capa se forman la capa o capas de electrodo de mando y un posible trazado de interconexión por un tratamiento de ataque químico, y porque para reducir la resistencia del silicio policristalino y dar al voltaje de entrada de al menos uno de los transistores de efecto de campo un valor deseable, el silicio policristalino de al menos una de las capas de electrodo de mando se impurifica con un material donante o aceptor. El silicio policristalino se impurifica preferiblemente con fósforo.

Al menos una capa de electrodo de mando se impu-

408617



rifica con preferencia simultáneamente con las zonas de ali
mentación y salida de un transistor de efecto de campo. Se-
rá ventajoso en muchos casos impurificar una capa de elec-
trodo de mando de un transistor de efecto de campo simultá
5 neamente con las zonas de alimentación y salida del mismo
transistor de efecto de campo.

A continuación se describirá la invención en for-
ma más detallada con referencia a unas cuantas realizacio-
nes y a los dibujos, en los cuales:

10 la figura 1 es una vista diagramática en planta
de una parte de un dispositivo de acuerdo con la invención,

la figura 2 es una vista diagramática en corte
transversal del dispositivo que se muestra en la figura 1
tomada por la línea II-II,

15 la figura 3 es una vista diagramática en corte
transversal de un detalle de la figura 1 tomada por la lí-
nea III-III,

les figuras 4 a 14 son vistas diagramáticas en
corte transversal del dispositivo que se muestra en las
20 figuras 1 y 2 en etapas sucesivas de la fabricación, to-
madas por la línea II-II de la figura 1, y

la figura 15 es una vista diagramática en corte
transversal de otro dispositivo de acuerdo con la inven-
ción,

25 la figura 16 es una vista diagramática en corte

408617



transversal de un dispositivo adicional de acuerdo con la invención, y

5 la figura 17 es una vista diagramática en corte transversal de otro dispositivo adicional de acuerdo con la invención.

Las figuras son diagramáticas y no están dibujadas a escala. Las partes correspondientes están representadas por los mismos números de referencia en las figuras. Las capas de metal están sombreadas en la figura 1. En las vistas en corte transversal, las zonas de semiconductor sombreadas en la misma dirección son del mismo tipo de conductividad.

15 La figura 1 es una vista en planta, la figura 2 es una vista diagramática en corte transversal tomada por la línea II-II, y la figura 3 es una vista diagramática en corte transversal tomada por la línea III-III de un dispositivo semiconductor de acuerdo con la invención. El dispositivo comprende un cuerpo semiconductor 1 de silicio en el que está provisto un transistor A de efecto de campo de mando aislado. El cuerpo comprende una primera región 2 de silicio de tipo n que está contigua a una superficie 3 del cuerpo, y una segunda región 4 de silicio de tipo p que forma una unión p-n 5 con la primera región 2. En la segunda región 4 están dispuestas zonas 6 y 7 de alimentación y salida conductoras de tipo n contiguas a la superficie

408617



3, estando provisto entre dichas zonas de alimentación y salida un electrodo de mando 8 de silicio policristalino que está separado de la segunda región 4 subyacente por una capa aislante 9 de óxido de silicio.

5 De acuerdo con la invención, el dispositivo comprende un trazado 10 de material eléctricamente aislante, en el caso presente óxido de silicio, que está intercalado al menos en parte en el cuerpo del semiconductor, rodeando dicho trazado intercalado 10 la segunda región 4 de
10 manera prácticamente total. La unión p-n 5 entre la primera región 2 y la segunda región 4 está contigua al trazado de óxido intercalado 10, estando contiguas las zonas de alimentación y salida 6 y 7 al trazado intercalado 10.

Una capa aislante 11 de óxido de silicio está
15 provista adicionalmente sobre la superficie 3 y sobre el electrodo de mando 8, en la cual capa se han dispuesto por ataque químico ventanas de contacto a través de las cuales se ponen en contacto las zonas de alimentación y salida 6 y 7 por medio de capas de aluminio 12 y 13 que se extienden
20 en parte sobre el óxido intercalado 10. En la zona de la parte 4B de la región 4, la zona de alimentación 6 está puesta en cortocircuito con dicha región por la capa 12, lo que puede verse en la figura 3.

25 Como resultado de la estructura utilizada, las zonas de alimentación y salida 6 y 7 pueden tener dimensiones

408617



mínimas (anchura, en este ejemplo, 10 micras), al mismo tiempo que la capacidad entre las capas de aluminio (12, 13) y el material semiconductor subyacente es muy pequeña, porque dichas capas de aluminio se prolongan en una parte considerable por encima del óxido intercalado grueso 10. Esto está relacionado, entre otras cosas, con el método muy sencillo de acuerdo con el cual se puede fabricar el dispositivo conforme a la invención y que se describirá en detalle más adelante en esta Memoria. Además, utilizando el trazado aislante intercalado, la distancia del transistor de efecto de campo A descrito aquí a un elemento adyacente del circuito semiconductor se puede hacer muy pequeña, lo cual hace posible una gran densidad específica, con una reducción del 30 al 50% de la superficie total si se compara con la de estructuras conocidas.

En la realización que se describe en esta Memoria, se ilustra esto en detalle, porque (véanse figuras 1 y 2) el trazado de óxido intercalado 10, rodea además una parte adicional 14 de la primera región que está contigua a la superficie 3 y que en la figura 2 está presente entre las líneas de trazos 15 y la superficie 3. En esta parte adicional 14 están dispuestas zonas 16 y 17 de alimentación y salida de tipo p de un transistor B de efecto de campo de canal p complementario al transistor A de efecto de campo de canal n y contiguas a la superficie 3. Las zonas de alimen-

408617



tación y salida 16 y 17 están contiguas también al trazado de óxido intercalado 10, al igual que las zonas 6 y 7, y una capa de electrodo de mando 18 de silicio policristalino que está separada de la parte adicional 14 de la región de silicio 2, por una capa de óxido 19 está presente entre las zonas 16 y 17.

Los transistores de efecto de campo complementarios A y B están separados uno del otro por una parte del trazado de óxido 10 que pertenece tanto al trazado que rodea la segunda región 4 como a la parte del trazado que rodea dicha parte adicional 14 de la primera región 2. Esta parte común del trazado intercalado 10 se puede seleccionar de tal modo que sea muy estrecha, por ejemplo de 10 micras, como resultado de lo cual la distancia entre los electrodos de mando 8 y 28 de los transistores A y B puede tener un valor muy pequeño, por ejemplo de 30 micras. Esto está en contraste con los métodos conocidos en los que, por ejemplo, la distancia entre los electrodos de mando 8 y 18 es siempre de 50 micras como mínimo, como resultado de las distancias y tolerancias de alineación que han de observarse en el enmascaramiento.

Las zonas de alimentación y salida 16 y 17 del transistor B de efecto de campo de canal p están contiguas a la capa de aluminio 13 (que está también en contacto con la zona 7) y a la capa de aluminio 20 a través de las ven-



tanás existentes en la capa de óxido 11.

En esta realización, los transistores A y B forman parte de un circuito monolítico integrado. Además de las capas de electrodo de mando 8 y 18, está presente una
 5 capa de silicio policristalino 21 que sirve como interconexión entre otras partes del circuito integrado, las cuales partes no se representan. Esta interconexión 21 cruza la capa de aluminio 12 y está cubierta por la capa de óxido 11 al menos en el área de cruce. En los lugares que no
 10 se representan en el dibujo, las capas 8, 18 y 21 están en contacto por medio de ventanas de contacto existentes en la capa de óxido 11.

De acuerdo con la invención, el dispositivo descrito se fabrica como sigue. Las diversas etapas del procedimiento se describen solamente en la medida en que se utilizan en la superficie en que están provistos los transistores de efecto de campo; por lo que respecta, por ejemplo,
 15 a la medida en que las difusiones penetran en la otra superficie de la placa (y se eliminan posiblemente de la misma por esmerilado o ataque químico) esto no se muestra en
 20 las figuras ya que ello no guarda relación alguna con la invención.

El material de partida (véase figura 4) es un substrato 2 de tipo n de silicio que tiene preferiblemente
 25 una orientación (111) ó (100) y, por ejemplo, una resisti-

408617



5 vidad de 6 ohm.cm. Una capa de 0,1 micra de espesor de óxi
do de silicio se proporciona sobre dicho substrato por oxi-
dación térmica. Después, empleando métodos conocidos, se
proporciona una capa de nitruro de silicio 31, de 0,1 micra
de espesor, y dicha capa 31 se cubre de nuevo con una capa
de 0,1 micra de espesor de óxido de silicio pirolítico. Pa-
ra lo que se refiere a la disposición de las capas de nitru-
ro de silicio y a los métodos utilizados para el ataque quí-
mico de dichas capas, se hace referencia al trabajo de
10 Appels y otros, "Philips Research Reports", Abril de 1970,
págs. 118-132, documento en el que se da toda la informa-
ción necesaria a este respecto para los expertos en la téc-
nica.

15 Se forma después una máscara de protección contra
la oxidación por enmascaramiento y ataque químico a partir
de las capas 31 y 30 en la zona de los transistores A y B
de efecto de campo que han de disponerse. Con tal finali-
dad, se da primeramente a la capa de óxido 32 la forma de
la máscara de anti-oxidación por un método fotolitográfico
20 usual. Las partes restantes de la capa de óxido 32 se uti-
lizan luego como máscaras para dar a la capa de nitruro
subyacente la forma deseable por ataque químico en ácido
fosfórico, después de lo cual las partes restantes de la
capa 32, así como las partes de la capa 30 no presentes ba-
25ajo el nitruro se eliminan por ataque químico en una solu-



5 ción tampón con ácido fluorhídrico. De esta manera (véase
 figura 5) queda una máscara de anti-oxidación (30, 31),
 después de lo cual las partes de la superficie de silicio
 no cubiertas por las capas 30 y 31 se desprenden por ata-
 10 que químico en una profundidad de 1 micra. Se obtiene la
 estructura que se muestra en la figura 5. Si se desea, se
 puede omitir la etapa de ataque químico, en cuyo caso el
 trazado de óxido intercalado que se formará posteriormente,
 sobresaldrá en parte por encima de la superficie de sili-
 cio.

15 Las partes de la superficie del silicio atacadas
 químicamente no cubiertas por la máscara (30, 31) se oxidan
 después por oxidación térmica a 1000°C durante 16 horas en
 oxígeno húmedo, formándose un trazado de óxido 10 interca-
 lado en el cuerpo, cuya superficie coincide sustancialmen-
 te con la superficie original del cuerpo semiconductor, véa
 se la figura 6, y que en el área de los transistores de
 efecto de campo A y B a proporcionar rodea las partes super-
 ficiales de la región 2.

20 Después se proporciona nuevamente de forma piro-
 lítica una capa de óxido de silicio de 0,1 micras sobre el
 conjunto, después de lo cual, empleando métodos fotolitográ-
 ficos como se ha descrito arriba, se eliminan totalmente
 las capas 30 y 31, encima de la región en la que ha de pro-
 25 porcionarse el transistor A de efecto de campo de canal n;

408617



véase la figura 7.

5 Se lleva a cabo después una difusión de boro con nitruro de boro como fuente, obteniéndose la estructura que se muestra en la figura 8, utilizando métodos conocidos y empleando una deposición a aproximadamente 920°C y una inserción. Durante dicha difusión de boro, en la cual el trazado de óxido intercalado 10 sirve como máscara, se forma sobre el silicio una capa de óxido 34 debajo de la cual está presente una región 4 de tipo p. En ciertas circunstancias, esta región 4 se puede formar también por otros métodos por impurificación desde el exterior, por ejemplo por implantación iónica, sirviendo también como máscara el trazado de óxido 10. Teniendo en cuenta que en este caso se utiliza un haz iónico dirigido que no cubre la región del transistor B de efecto de campo, y que los iones poseen energía suficiente para penetrar a través de las capas 30 y 31, dichas capas precisan ser eliminadas solamente antes de la difusión al exterior desde la región 4 que se describirá más adelante.

15 Sin utilizar una máscara, la capa de óxido 34 y, si se desea, pero sin que sea necesario, la capa de nitruro 31 se eliminan después sucesivamente por ataque químico, después de lo cual el boro penetra ulteriormente en parte en el silicio y también parcialmente se difunde al exterior a través de la superficie a 1200°C durante 4 horas en una



cápsula sometida a vacío.

Dicha difusión al exterior se lleva a cabo preferiblemente en presencia de polvo de silicio que, o bien no está impurificado, o tiene una impurificación de boro relativamente baja y exactamente conocida con el fin de obtener un valor umbral para la concentración superficial en la superficie de la región 4.

Asimismo, en esta difusión al exterior, el trazado de óxido 10 sirve como máscara al igual que la capa de óxido 30. Se forma en la superficie una región 4A, en la cual la concentración de boro aumenta desde un valor de 10^{16} átomos/cm³ en la superficie hacia el interior, hasta un valor máximo de $3 \cdot 10^{17}$ átomos/cm³ a una profundidad de 1,5 micras, en la zona de la línea de trazos 35 (M). La capa de óxido 30 se elimina luego por ataque químico sin el empleo de una máscara, véase la figura 9.

Por una oxidación térmica, se proporciona después (véase figura 10) una capa de óxido 36, de 0,1 micra de espesor (véase la figura 10), después de lo cual se proporciona en toda la superficie una capa 37 de 0,6 micras de espesor, constituida por silicio policristalino de alta resistencia óhmica, por ejemplo, por descomposición térmica de SiH_4 . Dicha capa 37 se cubre después con una capa 38 de óxido de silicio producido pirolítica o térmicamente, de 0,1 micra de espesor.

408617



5 Por medio de métodos de ataque químico fotolito-
gráficos conocidos, se forman luego partes a partir de las
capas 37 y 38 que comprenden las capas 8 y 18 de electrodo
de mando de los transistores A y B de efecto de campo que
han de proporcionarse, así como la interconexión 21, véase
la figura 11.

10 La capa de óxido 36 de la parte superficial de
la región 2 en la que ha de disponerse el transistor B de
efecto de campo de canal p, se elimina después por ataque
químico con una solución tampón que contiene HF, eliminán-
dose también por ataque químico la parte de la capa de óxi-
do 38 presente sobre la capa 18 del electrodo de mando,
véase la figura 12. Se mantiene la parte 19 de la capa 36
presente bajo la capa 18 del electrodo de mando. La máscara
15 utilizada en esta etapa de ataque químico no es crítica,
y puede tener una tolerancia muy grande, con tal que la par-
te de la región 2 que está rodeada por el trazado de óxido
10 y sobre la cual está presente el electrodo de mando 18,
se deje libre.

20 Las zonas 16 de alimentación y salida de tipo p
que tienen una concentración en la superficie de 10^{18} áto-
mos/cm³ se disponen después en autocoincidencia con el elec-
trodo de mando 18, por una difusión de boro, sirviendo como
máscaras la capa del electrodo de mando 18 y el trazado de
25 óxido 10. Esta impurificación desde el exterior puede, si



se desea, llevarse a cabo también de modo diferente utilizando las mismas máscaras, por ejemplo, por implantación iónica. En este caso, y siempre que se utilice un haz de iones de energía suficiente que no cubra la región del transistor A de efecto de campo, la implantación se puede llevar a cabo, si se desea, a través de las capas 36 y 38 que entonces no necesitan ser eliminadas para este fin.

Durante la provisión de las zonas 16 y 17, la capa del electrodo de mando 18 se impurifica también con boro. Esto reduce el voltaje de entrada del transistor de efecto de campo (16, 17, 18, 19).

Se proporciona después una capa 39 de óxido de silicio de 0,1 micras de espesor (véase la figura 13) sobre el conjunto, bien sea térmicamente o por deposición pirolítica. Al mismo tiempo que se utiliza una protección por enmascaramiento asimismo no crítica de la superficie de la región 4, dicha capa 30 se elimina después por ataque químico, véase figura 14, con la excepción de la región 4B que se muestra en la figura 1. La parte 9 de la capa 36 situada bajo la capa 8 del electrodo de mando se mantiene, mientras que las partes superficiales de la región 4 con la excepción de la región 4B presente bajo la capa 8, así como la propia capa 8, están totalmente exentas de óxido. Se difunde luego hacia el interior fósforo procedente del exterior para formar las zonas de alimentación y salida 6 y 7 con una concen

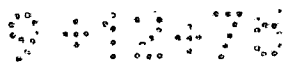
408617



5 tración superficial de 10^{20} átomos/cm³, en las cuales la
capa 8 del electrodo de mando y la conexión directa 21 es-
tán impurificadas también con fósforo, lo cual reduce el
voltaje de entrada del transistor de efecto de campo de
canal n (6, 7, 8, 9) y la resistividad del silicio poli-
cristalino. La capa del electrodo de mando 8 y el trazado
de óxido 10 sirven como máscaras durante dicha impurifica-
ción. Si se desea, en lugar de por difusión, dicha impuri-
ficación se puede llevar a cabo también de manera diferen-
10 te, por ejemplo por implantación iónica, en cuyo último ca-
so la implantación se puede llevar a cabo también a través
de la capa 36, teniendo en cuenta que, cuando se utiliza
un haz de iones dirigido que no cubre la región del tran-
sistor B, se puede omitir la provisión de la capa 39.

15 Las zonas 6 y 7 (véase la figura 14) están total-
mente presentes dentro de las zonas 4A de la región 4, en
las cuales la concentración de boro en la superficie aumen-
ta hacia el interior. La concentración comparativamente al-
ta existente en la zona de la línea 35 impide la formación
de canales entre la región 2 y las zonas 6 y 7 a lo largo
20 del óxido 10.

Una capa 11 de 0,6 micras de espesor de óxido de
silicio se proporciona después sobre el conjunto (véase la
figura 2), en cuya capa se forman por ataque químico ventan-
25 nas de contacto que pueden estar presentes en parte por en-



408617

Je



cima del trazado de óxido 10. Por último, se deposita en estado de vapor una capa de aluminio a la que se da la forma deseada de la manera usual por un método de ataque químico fotolitográfico, en el que la máscara precisa estar centrada solamente con respecto a los electrodos de mando de tal manera que se obtiene la estructura de las figuras 1 y 2. La capa de aluminio 12 pone en contacto la zona de alimentación 6 y la región 4B, como resultado de lo cual la región 4 queda en cortocircuito con la zona 6. La región de canal 14 del transistor B puede estar en contacto en la cara inferior de la región. Finalmente se lleva a cabo un tratamiento de recocido durante 30 minutos a 500°C en una mezcla de N₂ y H₂.

De esta manera se obtiene una estructura muy compacta (véase la figura 2) en la que, por ejemplo, se pueden obtener las siguientes dimensiones:

- a = 10 micras
- b = 6 micras
- c = 10 micras.

Son posibles muchas variaciones del método que se ha descrito. Por ejemplo, en ciertas circunstancias se pueden impurificar ventajosamente ambas capas de electrodo de mando 8 y 18 con boro (o con fósforo). Por ejemplo, después de disponer la capa 37, dicha capa de silicio policristalino se impurifica primero con boro, después de lo cual se

408617



15 MAR 1972

5 dispone una capa de óxido 38 de un espesor bastante grande (0,6 micras) con el fin de proteger las capas 8 y 18 del electrodo de mando, después contra la difusión de fósforo, o a la inversa. Los expertos en la técnica serán capaces de llevar a cabo varias otras modificaciones evidentes del método descrito, todas las cuales presentan las mismas ven-
10 tajas, en particular por lo que se refiere a compactación de la estructura y al carácter no crítico de las etapas de alineación y enmascaramiento. La impurificación del silicio policristalino se puede llevar a cabo en particular ya en la etapa de la figura 10, al mismo tiempo o inmediatamente después de proporcionarse la capa 37.

15 En el caso de que esto sea deseable, se pueden proporcionar zonas altamente impurificadas 40 (representadas en líneas de trazos) del mismo tipo de conductividad que la primera región 2 en la estructura descrita (véase figura 2) con el fin de impedir que se forme un canal de inversión entre elementos de circuito adyacentes, por ejemplo, entre la región 4 y la zona 16. Esto se puede llevar
20 a cabo, por ejemplo, impurificando localmente con fósforo, la superficie de silicio atacada químicamente de la figura 5 antes de formar el trazado de óxido 10. En el ejemplo arriba descrito, sin embargo, esto será superfluo generalmente, ya que durante el desarrollo del trazado de óxido
25 19, los donantes en la región 2 de silicio de tipo n tien-



den a verse forzados a pasar a la región 2 como consecuencia de la oxidación de dicho silicio, como resultado de lo cual se formará una acumulación de átomos donantes en la cara límite con el óxido 10 en la región 2, y que es suficientemente grande en general para impedir la formación de un canal de inversión de tipo p.

El dispositivo de acuerdo con la invención puede comprender además transistores de efecto de campo que tienen más de un electrodo de mando, así como otros elementos de circuito, por ejemplo transistores bipolares. Como ejemplo, la figura 15 es una vista diagramática en corte transversal de un dispositivo que tiene un transistor C de efecto de campo de tetrodo de canal n (zonas de alimentación y salida 6 y 7 de tipo n, capas de electrodo de mando 58 y 59, isla 60 de tipo n), un transistor D de efecto de campo de canal p (zonas de alimentación y salida 16 y 17 de tipo p, capas de electrodo de mando 61 y 62, isla de tipo p 62) y un transistor E p-n-p lateral bipolar (zonas emisora y colectora 64 y 65 de tipo p con base de tipo n intermedia que forma parte de la región 2 de tipo n). Las zonas que tienen los mismos números de referencia que en el ejemplo anterior, tienen la misma función y el mismo tipo de conductividad que se ha indicado en aquél. Las islas 60 y 62 se pueden proporcionar simultáneamente y del mismo modo que las zonas de alimentación y salida 6, 7, 16 y 17 uti-

408617



zando el efecto de enmascaramiento de las capas de electrodo de mando 58, 59, 61 y 62.

En tal estructura, se puede proporcionar también ventajosamente de manera diferente un transistor bipolar.

5 Por ejemplo, la figura 16 es una vista diagramática en corte transversal de una combinación de un par de transistores F y G de efecto de campo complementarios que tiene un transistor H bipolar lateral. Las partes que tienen los mismos números de referencia poseen, una vez más, idénticos significados que en las figuras 1 a 14. El transistor H bipolar lateral está, en este caso, aislado eléctricamente de la parte restante del substrato 2 por la unión p-n 71. De acuerdo con la invención, dicha estructura se puede fabricar de una manera muy sencilla como sigue. El material de partida es, por ejemplo, como en los ejemplos que anteceden, una placa 2 de silicio de tipo n en la cual, también de la misma manera que se ha descrito arriba, se forma el trazado 10 de óxido intercalado y en la que se forman las partes 9, 15 19, 80, 77 y 81 de capa de óxido de mando, así como las capas 8, 18, 78, 76 y 79 de electrodo de mando policristalino. Utilizando al mismo tiempo etapas de enmascaramiento y difusión análogas a las que se han descrito arriba, se forman las regiones de tipo p 4 y 70, las zonas de tipo p 16, 20 18, 72 y 73 y las zonas de tipo n 6, 7, 74 y 75, preferiblemente al mismo tiempo que se utilizan las propiedades enmas

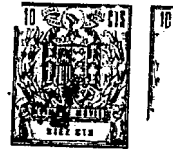
25

408617



carantes del trazado de óxido 10 y las capas de electrodo de mando policristalino 8, 18, 78, 76 y 79. Las zonas 4 y 70 se pueden proporcionar ventajosamente en la misma etapa de difusión, las zonas 16, 17, 72 y 79 también en la misma etapa de difusión, y las zonas 6, 7, 74 y 75 también en la misma etapa de difusión. Las capas de electrodo de mando 8, 18, 78, 76 y 79 se pueden formar e impurificar simultáneamente, pudiendo formarse también simultáneamente las partes de capa de óxido de electrodo de mando 9, 19, 80, 77 y 81. La zona de tipo p 70 constituye la zona de base y las zonas de tipo n 74 y 75 constituyen las zonas emisora y colectora del transistor bipolar lateral. Los electrodos de mando auxiliares 76, 78 y 79 separados de la región 70 por las partes de capa de óxido de electrodo de mando 77, 80 y 81, están conectados a la zona de base 70 por capas metálicas (84, 85) a través de las difusiones de contacto 72 y 73, de tal manera que cualesquiera canales de corriente parásita formados por debajo de los electrodos 76, 78 y 79 quedan suprimidos. Tales canales de corriente parásita pueden, por ejemplo, causar cortocircuitos entre emisor y colector, y tales electrodos de mando auxiliares conectados a la base constituyen por sí mismos una mejora importante de un transistor bipolar (vertical o lateral). Véanse también los electrodos de mando 95 y 106 (Fig. 17 y 18). La conexión de corriente continua 86 entre la capa

408617



de polisilicio 76 y la capa metálica 85, salva en derivación el corte transversal representado y por consiguiente se representa diagramáticamente por una línea. Los electrodos de mando auxiliares 76, 78 y 79 se pueden omitir en ciertas circunstancias. Es evidente que el transistor H bipolar descrito con referencia a la figura 16, presenta una posibilidad particularmente ventajosa de combinación de la estructura F del transistor de efecto de campo con elementos bipolares, en particular transistores bipolares.

Otra combinación particularmente ventajosa de la estructura F del transistor de efecto de campo con un transistor bipolar (K), que puede realizarse de una manera muy sencilla se muestra en la figura 17. En este caso, K es un transistor vertical cuya zona colectoras está formada por la región 2 de substrato de tipo n, la zona de base por la región 90 de tipo p, y la zona emisora por la región 93 de tipo n que está contigua al trazado de óxido intercalado 10. El contacto colector se produce a través de la capa metálica 97 y de la zona de tipo n 94 fuertemente impurificada y unida por el trazado intercalado. El contacto de base se produce a través de la capa metálica 98 y de la zona de tipo p 92 fuertemente impurificada. Con el fin de evitar la formación de un canal de corriente parásita desde el emisor al colector, se utiliza también en este caso un



408617

5 electrodo 95 de mando auxiliar de silicio policristalino que está separado de la región 90 por una capa de óxido 96 y está unido por corriente continua a la zona de base a través de la capa metálica 98. Este electrodo de mando auxiliar se puede omitir cuando no hay riesgo alguno de formación de canales.

10 El material de partida es, una vez más, un substrato 2 de silicio de tipo n en el que está formado el trazado intercalado 10 y en el que se proporcionan las partes de capa de óxido de electrodo de mando 9, 19, 96 y las capas de electrodo de mando policristalino 8, 18 y 95. Las regiones de tipo p 4 y 90, las zonas de tipo p 16, 17 y 92, y las zonas de tipo n 6, 7, 93 y 94 se proporcionan preferiblemente utilizando enmascaramiento por el trazado de óxido 10 y las capas de electrodo de mando policristalino 8, 18 y 95. En este caso, también, las zonas 4 y 90 se pueden proporcionar ventajosamente de manera simultánea durante la misma etapa de difusión, al igual que las zonas 6, 7, 93 y 94 y las zonas 16, 17 y 92. Las capas de electrodo de mando 8, 18 y 95 pueden proporcionarse e impurificarse también durante la misma etapa de fabricación, mientras que las partes de capa de óxido de mando 9, 19 y 96 se proporcionan también en una sola etapa de oxidación y enmascaramiento.

25 Será evidente que la invención no está limitada

408617



a los ejemplos descritos, sino que son posibles muchas modificaciones para los expertos en la técnica sin apartarse del alcance de esta invención. Por ejemplo, se pueden utilizar materiales semiconductores distintos del silicio, otras
5 capas aislantes y de enmascaramiento y otras capas metálicas, aunque las capas de electrodo de mando no precisan estar constituidas por silicio policristalino, sino que pueden estar formadas también, por ejemplo, por una capa metálica. Los tipos de conductividad citados pueden reemplazarse por sus tipos de conductividad opuestos. La secuencia
10 en la que se proporcionan las diversas zonas, capas aislantes y electrodos de mando, se puede variar con tal que se satisfagan las citadas condiciones impuestas de acuerdo con la invención. La primera región 2 puede estar formada también de manera total o en parte por una capa epitaxial dis-
15 puesta sobre un substrato, extendiéndose la segunda región y el trazado aislante 10 por todo el espesor de dicha capa o sobre una parte de dicho espesor.

Esto puede verse, por ejemplo, en la figura 18
20 en la que la región 2 de tipo n en forma de una capa epitaxial está provista en un substrato 100 de tipo n. Entre la capa 2 y el substrato 100 está presente una capa enterrada 101 de tipo p. Contigua a ésta se halla una región
25 102 de tipo p que rodea enteramente una región 103 de la capa 2 de tipo n, constituyendo dicha región 103 la zona

408617

15



de base de un transistor p-n-p, del cual la zona superficial 104 de tipo p y la región (101, 102) de tipo p constituyen las zonas emisora y colectora. La zona 105 de tipo n, fuertemente impurificada, sirve para establecer el contacto. Un electrodo de mando auxiliar 106 (no siempre necesario), preferiblemente de silicio policristalino, está conectado a la base 103 del transistor, sirve como separación entre las zonas de difusión 104 y 105, e impide la formación de un canal de inversión parásito. Las zonas 4 y 102 se proporcionan preferiblemente de manera simultánea en una sola etapa del procedimiento, al igual que las zonas 6, 7 y 105, las capas de óxido 9 y 107 y los electrodos de mando 8 y 106.

Además de por difusión a partir de la fase gaseosa o por implantación iónica, la impurificación de las diversas zonas se puede llevar a cabo también, finalmente, por difusión desde, por ejemplo, una capa de óxido impurificado.

Esta solicitud que corresponde a la presentada en Holanda, el día 8 de Junio de 1.971, con el nº 71 07805, se acoge a los beneficios del artículo 51 del vigente Estatuto sobre Propiedad Industrial.

25

3.XI.72

408617

15 N



Reivindicaciones

5 Los puntos de invención propia y nueva que se
presentan para que sean objeto de esta solicitud de Pa-
tente de Invención en España, por VEINTE años, son los si-
guientes:

10 1.- Un método para la fabricación de un disposi-
tivo semiconductor que tiene un cuerpo semiconductor que
comprende al menos un transistor de efecto de campo de
mando aislado, el cual cuerpo comprende una primera re-
gión de un primer tipo de conductividad y una segunda re-
gión del segundo tipo de conductividad contigua a la super-
ficie y que forma una unión p-n con la primera región, es-
15 tando provistas zonas de alimentación y salida del primer
tipo de conductividad contiguas a la superficie en la se-
gunda región, estando provista al menos una capa de elec-
trodo de mando entre las zonas de alimentación y salida y
estando separada del cuerpo semiconductor por una capa
20 aislante, en el que una segunda región del segundo tipo de
conductividad que forma una unión p-n con la primera re-
gión y que está contigua a una superficie del cuerpo se
dispone en una primera región de un primer tipo de con-
ductividad que está contiguo asimismo a dicha superficie,
25 estando provistas las zonas de alimentación y salida de un

MM

408617



transistor de efecto de campo en la segunda región, caracterizado porque se dispone una capa de enmascaramiento con
tra la oxidación en una parte de la superficie de la prime
ra región, por un trazado de óxido en forma de capa que es
5 tá al menos intercalado parcialmente en el cuerpo del semi
conductor y que rodea una parte de la superficie de la pri
mera región al menos de manera sustancialmente total se pro
porciona después por oxidación de las partes de la superfi
cie no cubiertas por dicha capa de enmascaramiento, porque
10 se proporciona un material de impurificación que determina
el segundo tipo de conductividad desde el exterior a dicha
parte de la superficie para formar la segunda región, sir-
viendo el trazado de óxido intercalado como enmascaramien-
to contra dicha impurificación, porque se proporciona un
15 material de impurificación que determina el primer tipo de
conductividad en la segunda región desde el exterior a tra
vés de partes de las superficie de la segunda región para
formar al menos las zonas de alimentación y salida, utili-
zándose el trazado de óxido intercalado como enmascaramien-
20 to contra el citado material de impurificación, y porque
se proporciona al menos una capa de electrodo de mando que
está separada de la segunda región por una capa eléctrica-
mente aislante y que se extiende por encima de una parte
de la superficie de la segunda región entre las zonas de
25 alimentación y salida.

408617



2.- Un método de acuerdo con la reivindicación 1, caracterizado porque antes de proporcionar las zonas de alimentación y salida, se proporciona al menos una capa de electrodo de mando, después de lo cual se proporciona en
5 la segunda región el material de impurificación que determina el primer tipo de productividad, utilizándose también la capa o capas de electrodo de mando como máscara o máscaras contra dicho material de impurificación.

3.- Un método de acuerdo con las reivindicaciones 1 ó 2, caracterizado porque después de proporcionar el
10 material de impurificación que determina el segundo tipo de conductividad, y preferiblemente antes de proporcionar la capa de electrodo de mando, dicho material de impurificación se difunde en parte al exterior del cuerpo del semiconductor a través de la parte de la superficie ocupada por
15 la segunda región y unida por el trazado de óxido intercalado en un espacio que tiene una atmósfera de presión reducida, como resultado de lo cual la concentración de impurificación en una zona de la segunda región contigua a la
20 superficie obtiene un perfil que aumenta hasta un valor máximo desde la superficie hacia el interior.

4.- Un método de acuerdo con la reivindicación 3, caracterizado porque las zonas de alimentación y salida están provistas totalmente dentro de dicha zona de la segunda región.
25



5.- Un método de acuerdo con una o más de las reivindicaciones 1 a 4, caracterizado porque se proporciona un trazado de óxido intercalado que rodea además al menos una parte adicional de la primera región, y porque después de la formación de la segunda región, se provee un material de impurificación que determina el segundo tipo de conductividad desde el exterior en la parte adicional de la primera región para formar al menos las zonas de alimentación y salida de un segundo transistor de efecto de campo complementario al primer transistor de efecto de campo, utilizándose el trazado de óxido intercalado como una máscara, y porque se provee al menos una capa de electrodo de mando en la parte adicional entre las zonas de alimentación y salida, estando separada dicha capa del cuerpo del semiconductor por una capa eléctricamente aislante.

6.- Un método de acuerdo con la reivindicación 5, caracterizado porque, antes de proporcionar las zonas de alimentación y salida del segundo transistor de efecto de campo complementario, se provee al menos una capa de electrodo de mando en la parte adicional, después de lo cual se provee el material de impurificación que determina el segundo tipo de conductividad en el interior de la parte adicional, utilizándose también dicha capa o capas de electrodo de mando como máscara o máscaras contra dicho material de impurificación.

[Handwritten signature]

408617



5 7.- Un método de acuerdo con una o más de las reivindicaciones 1 a 6, caracterizado porque, con objeto de formar la capa o capas de electrodo de mando y sus posibles interconexiones, se dispone una capa de silicio policristalino, a partir de cuya capa se forman la capa o capas de electrodo de mando y un posible trazado de interconexión por un tratamiento de ataque químico, y porque, con objeto de reducir la resistencia del silicio policristalino y de dar al voltaje de entrada de al menos uno de los transistores de efecto de campo un valor deseado, el silicio policristalino de al menos una de las capas de electrodo de mando se impurifica con un material donante o aceptor.

15 8.- Un método de acuerdo con la reivindicación 7, caracterizado porque el silicio policristalino se impurifica con fósforo.

20 9.- Un método de acuerdo con las reivindicaciones 7 u 8, caracterizado por el hecho de que al menos una capa de electrodo de mando se impurifica con el material de impurificación empleado para dicha finalidad, simultáneamente a la provisión de las zonas de alimentación y salida de uno de los citados transistores de efecto de campo.

25 10.- Un método de acuerdo con la reivindicación 9, caracterizado porque al menos una capa de electrodo de

3.XI.72

A handwritten signature in dark ink, consisting of several stylized, overlapping loops and lines, positioned at the bottom left of the page.



408617

mando de uno de los transistores de efecto de campo se impu
rifica con el mismo material de impurificación simultánea-
mente a la provisión de las zonas de alimentación y salida
de dicho transistor.

5 11.- Un método de acuerdo con una o más de las
reivindicaciones 1 a 10 de fabricación de un dispositivo
de acuerdo con una o más de las reivindicaciones 4 a 7,
caracterizado porque se proveen simultáneamente las regio-
nes segunda y tercera del segundo tipo de conductividad,
10 porque se proveen simultáneamente las zonas de alimenta-
ción y salida del primer transistor de efecto de campo y
la zona adicional del primer tipo de conductividad, y por-
que se proveen simultáneamente los electrodos de mando po-
siblemente presentes así como las capas aislantes asocia-
das.
15

12.- Un método para la fabricación de un dispo-
sitivo semiconductor.

Tal y como se ha descrito en la Memoria que ante-
cede, representado en los dibujos que se acompañan y con
20 los fines que se han especificado.

408617



Esta Memoria consta de cuarenta y cinco hojas escritas a máquina por una sola cara.

Madrid, 15 NOV. 1972

P. A.

AL SEÑOR D. C. HERRERO
por Poder
[Handwritten signature]

3.XI.72

A.R.A.

- 45 -

[Handwritten signature]

408617

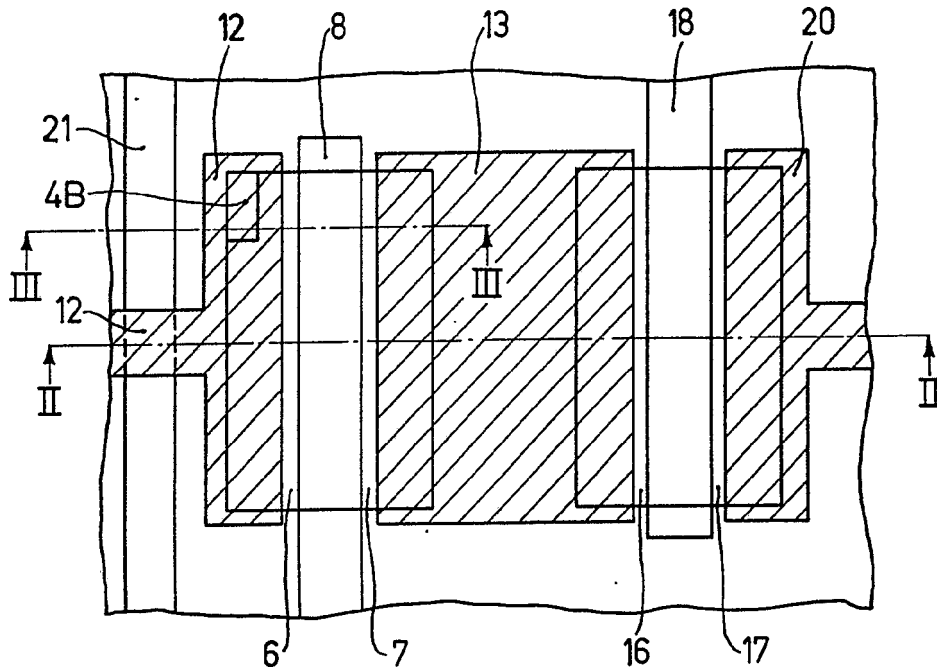


Fig. 1

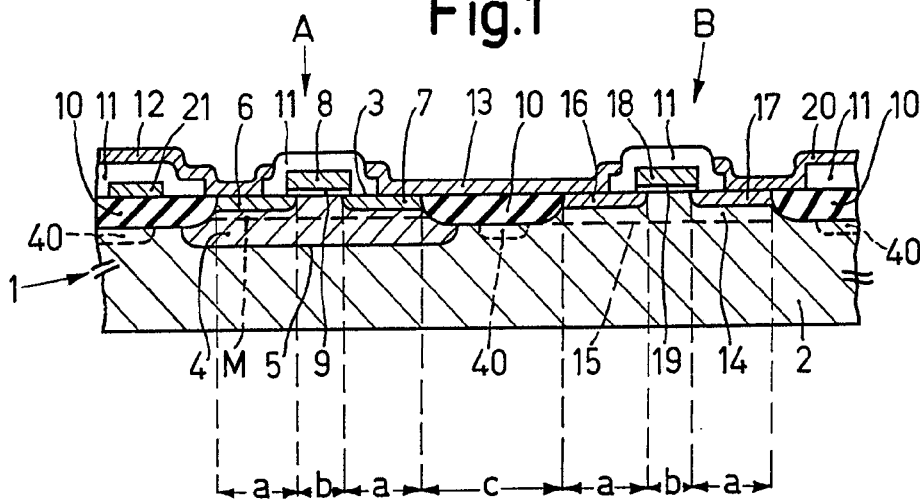


Fig. 2

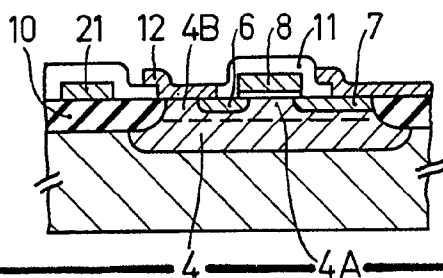


Fig. 3

Alberto de Eiziburu
For recd.

408617

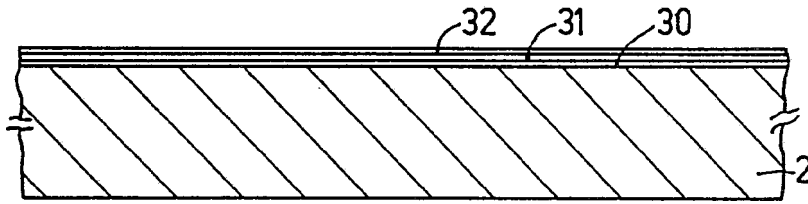


Fig.4

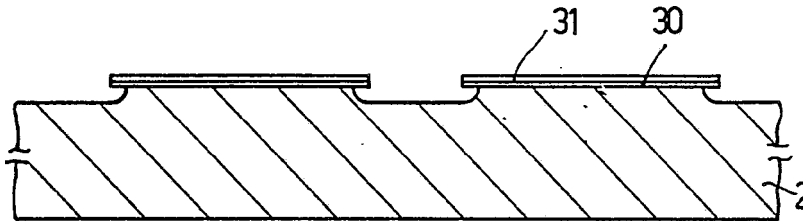


Fig.5

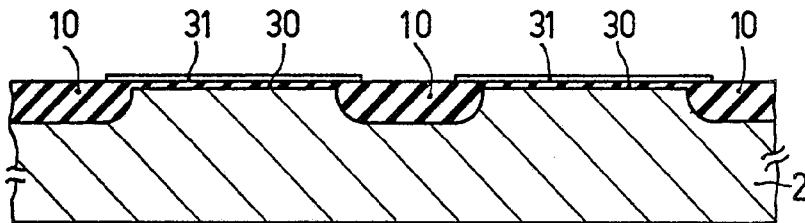


Fig.6

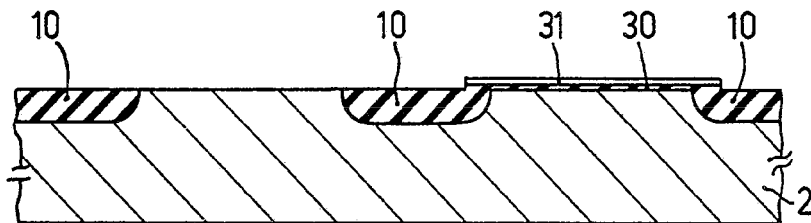


Fig.7

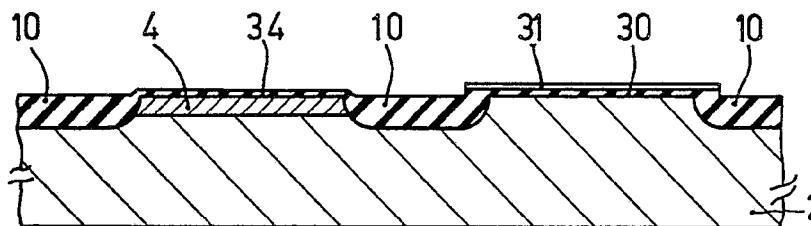


Fig.8

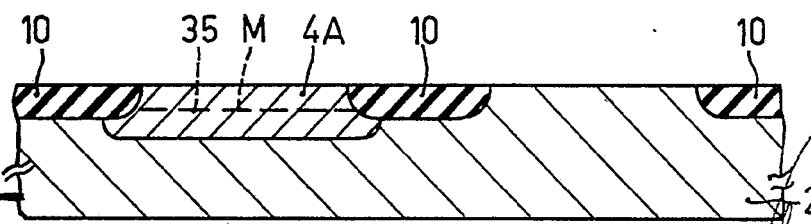


Fig.9

Handwritten signature or initials at the bottom right of the page.

408617

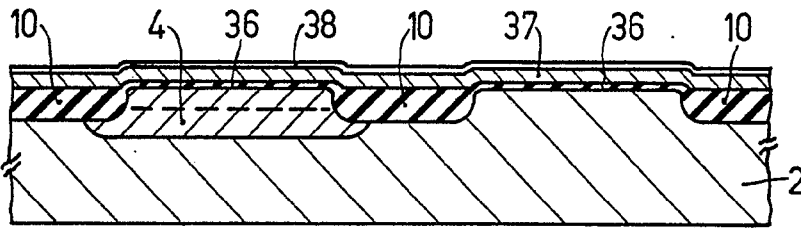


Fig.10

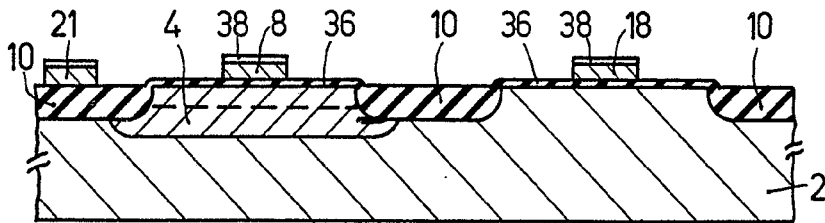


Fig.11

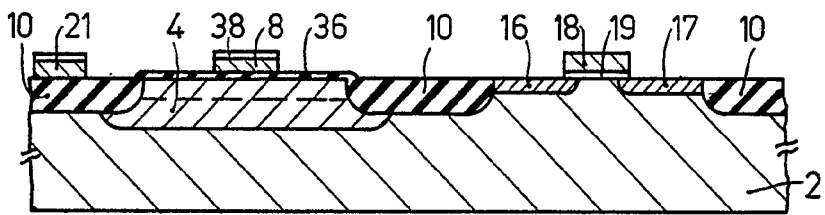


Fig.12

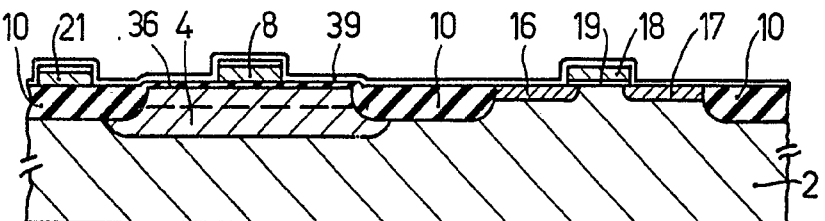


Fig.13

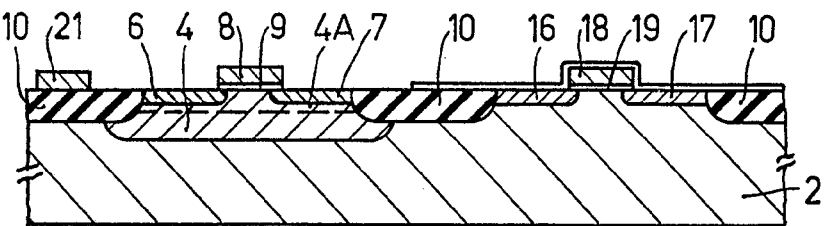


Fig.14

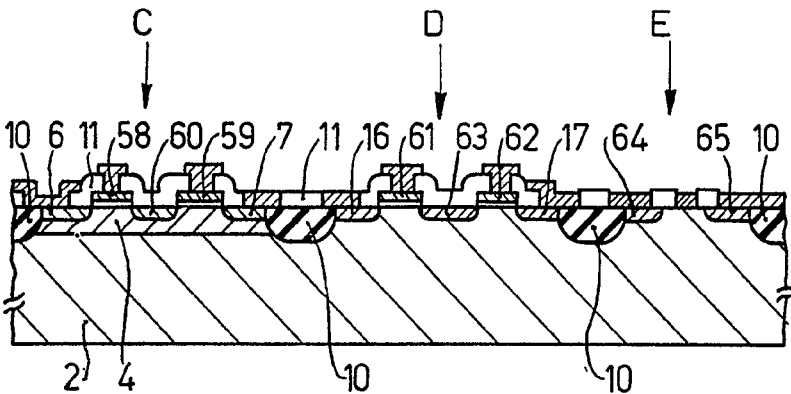


Fig.15

Handwritten signature

408617

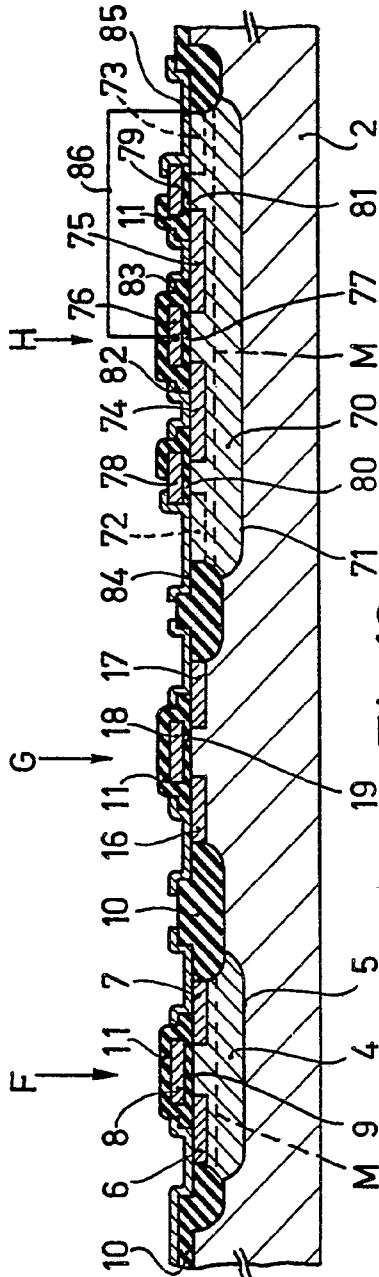


Fig.16

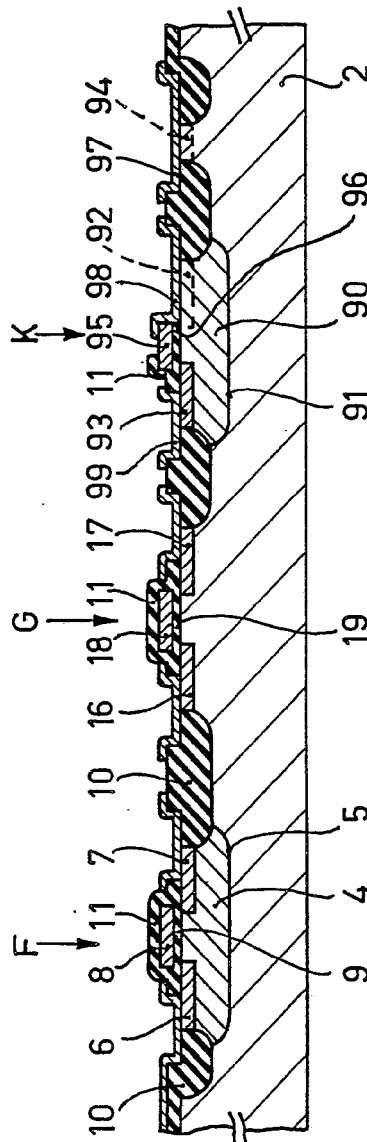


Fig.17

ALBERT L. LIZARDY
PATENT ATTORNEY

408617

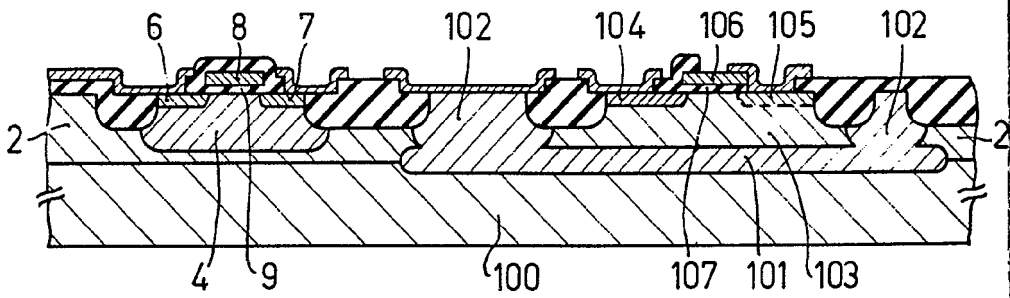


Fig.18

Handwritten signature or initials.