



13 OCT 1972

407

MEMORIA DESCRIPTIVA.
=====

PATENTE DE INVENCION.

PAIS : ESPAÑA.

DURACION : 20 AÑOS.

OBJETO : "UN SISTEMA LOGICO PARA ESCRUTAR
"SECUENCIALMENTE LOS ESTADOS O
"POSICIONES DE UN CONJUNTO DE CON-
"TACTOS". -

=====

A nombre de : JEUMONT-SCHNEIDER.

Residente en : PARIS, 5, Place de Rio-de-Janeiro.

Nacionalidad : FRANCESA.

Int. Cl.: H01H//H03K

(P.3.354-MC-G.)
(Ref. 1568')



407578

El presente invento se refiere a un sistema lógico para escrutar secuencialmente los estados o las posiciones de un conjunto de contactos, por ejemplo, de contactos de relés.

- 5.- Existen ya tales sistemas de escrutinio, pero los sistemas conocidos presentan en general el inconveniente de no permitir escrutar simultáneamente la posición de varios contactos, o de no permitir tal escrutinio más que por medio de complicaciones onerosas.
- 10.- El presente invento orilla este inconveniente y permite tal escrutinio en buenas condiciones económicas.
- El sistema según el invento está caracterizado porque tiene:
- 2^{n+p} contactos a escrutar, siendo n y p números enteros superiores a 1, siendo escrutados estos contactos por grupos de 2^m contactos, siendo m un número entero inferior a n ,
 - una matriz de diodos con 2^n columnas y 2^p líneas en la cual cada diodo está unido en serie con uno de los contactos a escrutar, en que cada columna está constituida por una barra colectora, uno de cuyos extremos está unido por mediación de una resistencia de carga a un polo de una batería cuyo otro polo está a masa y en que cada línea está unida a masa por medio de un transistor denominado "transistor de línea" que funciona como interruptor,
- 15.-
- 20.-
- 25.-



30.- 2^m circuitos de lectura de la posición de los contactos que comprenden cada uno un operador lógico 0 de diodos con 2^{n-m} entradas, estando cada una de las 2^n barras colectoras unida a una sola de estas entradas, estando la salida de cada operador lógico 0 unida por medio de dos diodos en serie a la base de un transistor denominado "transistor de lectura" cuyo emisor está unido a masa y el colector a un amplificador que permite descubrir el estado conductor o bloqueado del transistor de lectura

35.- correspondiendo cada estado a una de las posiciones del contacto escrutado,

40.- un contador de direcciones con $2^n + p - m$ direcciones de acceso cuya descodificación se efectúa por medio de la citada matriz y de un circuito de selección que comprende operadores lógicos 0 con diodos cuyas salidas están unidas a masa por mediación de un transistor denominado "transistor de selección" que funciona como interruptor y cuyas entradas están unidas a las barras colectoras de tal manera que, en el curso de la descodificación

45.- de una dirección, el circuito de selección ponga a masa todas las entradas, salvo una, de cada circuito de lectura y que sólo uno de los transistores de línea esté en estado conductor .

50.- El invento se comprenderá mejor con ayuda de un ejemplo de realización y de la figura única aneja que representa el esquema eléctrico de un sistema lógico que permite escrutar los estados (cerrado o abierto) de un conjunto de 256 contactos de relé numerados del 1 al 256 y reunidos en dieciseis grupos referenciados en números

55.- romanos del I al XVI, teniendo cada grupo dieciseis con-



tactos en serie con un diodo. La figura única no representa más que los grupos primero y último I y XVI rodeados por un recuadro en trazo mixto, para no recargar inútilmente el esquema.

60.- El ejemplo elegido corresponde a $n = 4$, $p = 4$, $m = 1$.

La matriz de diodos en la que cada diodo está unido por su cátodo en serie con una de los contactos cuyo estado, abierto o cerrado, se quiere determinar, tiene dieciseis líneas y dieciseis columnas. Cada línea está unida al co-

65.- lector de un transistor NPN denominado transistor de línea t (cuyo índice representa el rango de la línea), estando el emisor unido a masa. Estos dieciseis transistores de línea funcionan como interruptores según la naturaleza de la señal aplicada a su base.

70.- Las dieciseis columnas de la matriz están constituidas por dieciseis barras colectoras, no representadas en el esquema para no sobrecargarlo, pero referenciadas por las letras aA, bB, cC, dD, eE, fF, gG, hH. Estas barras están unidas por un extremo a los ánodos de los diodos

75.- de la matriz y por el otro extremo al polo positivo de un manantial S de corriente continua, por mediación de una resistencia de carga R.

Los contactos son escrutados por grupos de dos, siendo m igual a 1. Hay dos circuitos de lectura cada uno.

80.- con un operador lógico 0 de diodos cuyas entradas (que son los ánodos de los diodos) están unidas respectivamente, para el primer operador lógico 0, a las barras colectoras marcadas por las letras minúsculas y, para el segundo operador, a las barras colectoras referenciadas por las

85.- letras mayúsculas. La salida de cada operador lógico 0



está unida, por medio de dos diodos en serie D' , a la base de un transistor NPN T_1 o T_2 denominado transistor de lectura, cuyo emisor está unido a masa y cuyo colector está unido a un amplificador L_1 o L_2 denominado amplificador de lectura.

90.-

El circuito de selección comprende los seis operadores lógicos O de diodos de la parte de abajo de la única figura. Los dos primeros tienen ocho entradas unidas a las barras colectoras aA bB cC dD por una parte, eE fF gG hH , por otra parte. Los cuatro últimos tienen sus entradas unidas respectivamente a las barras colectoras aA , eE , bB fF , cC gG , dD hH . Las salidas de estos seis operadores lógicos O están respectivamente unidas al colector de un transistor NPN V_1 V_2 V_3 V_4 V_5 o V_6 cuyo emisor está unido a masa.

95.-

100.-

Una resistencia R_1 está conectada entre la base y el emisor de todos los transistores t T y V .

Un contador de direcciones, con 128 direcciones, no representado en el esquema, se utiliza para escrutar el estado de cada uno de los 256 contactos.

105.-

La codificación de estas direcciones se establece, según medios conocidos, de modo que, para cada dirección se tenga simultáneamente las bases de los transistores siguientes llevadas a un potencial positivo con relación a masa:

110.-

- uno solo de los transistores de línea t_1 a t_{16}
- uno de los transistores V_1 o V_2
- todos los transistores V_3 V_4 V_5 V_6 , salvo uno.

En tales condiciones, todo el sistema representado en la figura única desempeña entonces la misión de selector

115.-

407578

- 6 -



de descodificación de las 128 direcciones.

Supongamos, en efecto, que sean hechos conductores los transistores siguientes:

- t_1 , único entre los 16 transistores de línea,
- 120.- - V_1 , pero no V_2
- V_4 V_5 V_6 pero no V_3 .

Siendo conductor el transistor V_1 , las barras aA bB cC dD están puestas a masa.

- 125.- Siendo conductor el transistor V_4 , las barras bB fF son puestas a masa.

Siendo conductor el transistor V_5 , las barras cC gG son puestas a masa.

Siendo conductor el transistor V_6 , las barras dD hH son puestas a masa.

- 130.- Resulta de esto que sólo las barras e y E no son unidas a masa.

La corriente puede circular en estas dos barras pasando por el transistor t_1 .

- 135.- No hay entonces más que los contactos 9 y 10 cuya posición pueda escrutarse.

Supongamos que el contacto 9 está cerrado: estando la barra unida a masa por el transistor t_1 , el amplificador de lectura L_1 no es solicitado por tensión alguna, porque, a causa de los dos diodos D' en serie, el transis-

- 140.- tor T_1 permanece bloqueado.

Supongamos que está abierto el contacto 9: la barra e no está ya unida a masa por el transistor t_1 , pero la corriente pasa por los dos diodos D' unidos a la base del transistor T_1 . Siendo hecho conductor éste, el am-

- 145.- plificador de lectura L_1 es entonces solicitado por una tensión.



Así se puede determinar por medio del amplificador L_1 si el contacto 9 está abierto o cerrado.

150.- Además, no estando la barra E unida a masa, el transistor T_2 estará, por las mismas razones citadas antes, en estado conductor o bloqueado, según que el contacto 10 esté abierto o cerrado, y el amplificador L_2 indicará el estado de este contacto.

155.- Así, la descodificación de cada dirección permite escrutar el estado de un par de contactos bien determinado, y de uno solo.

El avance del contador de direcciones permite la conmutación de las bases de los transistores t y V y la lectura de los otros pares de contactos.

160.- El estado de los contactos puede ser escrutado periódicamente o de modo permanente de manera cíclica.

165.- Cuando el número de contactos a tratar no es igual a una potencia de 2, se elegirá una matriz de diodos que tenga un número de intersecciones igual a la potencia de dos inmediatamente superior al número de los contactos, y el número de intersecciones suplementarias puesta así en juego podrá ser considerado, por ejemplo, como correspondiente a contactos ficticios complementarios siempre abiertos.

170.- El ejemplo citado ha sido tratado en lógica positiva, con circuitos lógicos de diodos y transistores que funcionan como interruptor. La transposición del sistema de escrutinio a la lógica negativa, o el empleo de medios equivalentes a los transistores y a los circuitos de diodos
175.- no se saldría del marco del invento.



El invento puede ser utilizado en la transmisión de datos para la transferencia de informaciones procedentes de aparatos de medida o de mando.

N O T A .-
=====

- 180.- Los puntos de invención propia y nueva que se presentan para que sean objeto de esta Patente de Invención en España, por veinte años, son los siguientes:
- 185.- 1º.- Un sistema lógico para escrutar secuencialmente los estados o posiciones de un conjunto de contactos, por ejemplo contactos de relé, caracterizado porque comprende: 2^{n+p} contactos a escrutar, siendo n y p números enteros superiores a 1, siendo escrutados estos contactos por grupos de 2^m contactos, siendo m un número entero inferior a n; una matriz de diodos con 2^n columnas y 2^p líneas en
- 190.- la cual cada diodo está unido en serie con uno de los contactos a escrutar, donde cada columna está constituida por una barra colectora, uno de cuyos extremos está unido por medio de una resistencia de carga a un polo de una batería cuyo otro polo está a masa y en que cada línea
- 195.- está unida a masa por medio de un transistor denominado "transistor de línea" que funciona como interruptor; 2^m circuitos de lectura de la posición de los contactos, comprendiendo cada uno un operador lógico O con diodos de 2^{n-m} entradas, estando cada una de las 2^n barras colectoras
- 200.- unida a una sola de estas entradas, estando la salida de cada operador lógico O unida por medio de dos diodos en serie a la base de un transistor denominado "transistor de lectura" cuyo emisor está unido a masa y el colector a un amplificador que permite descubrir el estado conduc-

407578 13 OCT 1972



- 9 -

- 205.- tor o bloqueado del transistor de lectura, correspondien-
do cada estado a una de las posiciones del contacto es-
crutado; un contador de direcciones con 2^{n+p-m} direccio-
nes cuya descodificación se efectúa por medio de la ci-
tada matriz y de un circuito de selección que comprende
210.- operadores lógicos 0 de diodos cuyas salidas están uni-
das a masa por medio de un transistor denominado "de se-
lección" que funciona como interruptor y cuyas entradas
están unidas a las barras colectoras, de tal manera que,
en el curso de la descodificación de una dirección, el
215.- circuito de selección ponga a masa todas las entradas,
salvo una, de cada circuito de lectura y que un solo de
los transistores de línea esté en estado conductor.

22.- UN SISTEMA LOGICO PARA ESCRUTAR SECUENCIALMENTE
LOS ESTADOS O POSICIONES DE UN CONJUNTO DE CONTACTOS", to-
do tal y conforme se describe en la presente Memoria, la
220.- cual consta de 222 líneas y a título de ejemplo se repre-
senta en el adjunto dibujo.

Madrid, 13 OCT. 1972

