

407414

P - 52.296

PHN 5930 Spain VD/EV

MEMORIA DESCRIPTIVA

407414

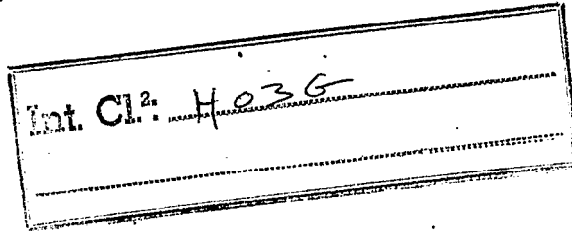
=5 D/



para solicitar

PATENTE DE INVENCION

en ESPAÑA



por VEINTE años

a nombre de N.V. PHILIPS' GLOEILAMPENFABRIEKEN

entidad holandesa

establecida en Emmasingel 29, Eindhoven, Holanda

por: "UN DISPOSITIVO AMPLIFICADOR DIFERENCIAL INTEGRADO"

(Clase Internacional H03f)

- 1 -

30.11.72

407414

=5



5 El invento se refiere a un amplificador diferencial integrado que incluye un primer y un segundo transistores dispuestos en configuración de par de "cola larga" o de gran persistencia que tienen electrodos de emisor interconectados, medios para aplicar la señal a ser amplificada entre los electrodos de base de dichos transistores, y un tercer transistor cuyo colector esta conectado a dichos electrodos de emisor, y medios conectados al electrodo de base de dicho tercer transistor para reducir la corriente continua que fluye a través de dicho tercer transistor al aumentar la intensidad de la señal de entrada.

15 Son utilizados frecuentemente amplificadores diferenciales en circuitos integrados. Una utilización importante es en receptores integrados superheterodinos que incluyen osciladores locales y pasos mezcladores de equilibrado doble para convertir las señales recibidas en una señal de frecuencia intermedia. La selectividad requerida se logra mediante un filtro de frecuencia intermedia dispuesto después del paso mezclador, cuyo filtro está seguido por un amplificador de frecuencia intermedia integrado aperiódico que tiene una amplificación muy grande. En tales circuitos es necesario en la práctica utilizar un paso mezclador equilibrado doble, porque de otro modo aparece en la entrada del filtro de frecuencia

407414

7-5



intermedia bien la tensión del oscilador local o bien la
tensión de señal, alcanza la entrada del amplificador
aperiódico a través de reactancias parásitas del filtro
de frecuencia intermedia, es subsiguientemente sometida
5 a su gran amplificación y es realimentada desde la salida
de este amplificador a través de acoplamientos parásitos
a la entrada de antena del receptor o de otro modo y pro-
duce así oscilaciones parásitas o perturba el control
automático de ganancia.

10 La utilización de un paso mezclador equilibrado
doble necesita, sin embargo, el control de este paso con
la señal de antena a través de un amplificador diferencial
equilibrado.

15 Por consiguiente es importante tener un amplifi-
cador diferencial que pueda ser concebido adecuadamente en
una realización integrada y que proporcione señales eminen-
tamente equilibradas. Sin embargo, puesto que debe ser po-
sible recibir señales de entrada muy débiles y señales de
entrada muy fuertes, este amplificador diferencial debe
20 ser también capaz de amplificar las señales de entrada muy
débiles con una relación señal ruido razonable y un factor
de amplificación grande y tratar las señales de entrada
fuertes sin distorsión.

25 Un objeto del invento es crear un amplificador
diferencial de este tipo, y a este respecto el amplificador



407414

de acuerdo con el invento está caracterizado por un cuarto transistor cuyo electrodo de base está conectado al electrodo de base del primer transistor y cuyo electrodo de colector está conectado al electrodo de colector del primer transistor, y un quinto transistor cuyo electrodo de base está conectado al electrodo de base del segundo transistor y cuyo electrodo de colector está conectado al electrodo de colector del segundo transistor, estando conectados los electrodos de emisor de dichos cuarto y quinto transistores a resistencias de emisor sustancialmente iguales.

En el caso de señales muy débiles, el primer y segundo transistores son completa o principalmente activos para la amplificación de señal. Debido a los electrodos de emisor directamente acoplados de estos transistores, se obtiene una gran amplificación de señal con una relación señal ruido satisfactoria. A medida que las señales de entrada aumentan, la corriente en el tercer transistor se reduce de modo tal que la amplificación del primer y segundo transistores disminuye de modo conocido. Sin embargo, estos transistores no pueden tratar señales de entrada fuertes suficientemente sin distorsión porque las señales de entrada son aplicadas totalmente a través de las dos uniones emisor base no lineales de estos transistores.

Las resistencias de emisor y la corriente continua

407414 -5 D



del cuarto y quinto transistores estén seleccionadas de modo que son tales que estos cuarto y quinto transistores se hacen cargo total o sustancialmente en su totalidad de la amplificación de señal antes de que el primer y segundo transistores comiencen a producir distorsión inadmisibles de señal, o bien son controladas en función de la intensidad de señal de entrada de tal modo que ocurre esto. Los mencionados cuarto y quinto transistores pueden ser ajustados entonces a una corriente continua constante elegida adecuadamente, pero las resistencias de emisor están conectadas preferiblemente al electrodo de colector de un sexto transistor que está al corte en el caso de señales de entrada débiles y conduce una corriente continua que aumenta a medida que aumenta la intensidad de la señal de entrada. Como resultado, se evita que las resistencias de emisor del cuarto y quinto transistores así como estos propios transistores empeoren la relación señal ruido del amplificador completo en el caso de señales débiles.

Se describirá adicionalmente el invento con referencia a las Figuras representadas en el dibujo. En este dibujo:

La figura 1 representa una realización de un amplificador diferencial integrado de acuerdo con el invento, y

La figura 2 representa una modificación de la

407414



realización de la figura 1.

La figura 1 representa un paso mezclador equi-
librado doble que tiene cuatro transistores T_1 , T_2 , T_3 y
 T_4 . Los electrodos de base de T_1 y T_4 están conectados
entre sí y a un terminal 1 de entrada y los electrodos de
base de T_2 y T_3 están igualmente conectados entre sí y a
un terminal 2 de entrada. La señal de salida de un osci-
lador local, no representado adicionalmente, es aplicada
entre los terminales 1 y 2.

Los electrodos de colector de T_2 y T_4 están co-
nectados conjuntamente a un filtro 3 de frecuencia inter-
media y los electrodos de colector de T_1 y T_3 están conec-
tados al terminal positivo (+) de una fuente de alimenta-
ción de tensión no representada adicionalmente.

Los electrodos de emisor de T_1 y T_2 están conec-
tados conjuntamente a una conexión 5 y los electrodos de
emisor de T_3 y T_4 están conectados conjuntamente a una
conexión 6. Cuando son suministradas corrientes de fases
opuestas de la señal de antena a través de las conexiones
5 y 6, aparecen solamente productos mezclados de la señal
de antena y del oscilador local en la entrada del filtro
3 mientras que estas propias dos señales no se presentan
en la entrada del filtro.

Se obtienen las mencionadas corrientes de fase
opuesta con la ayuda de cuatro transistores T_5 , T_6 , T_7 y



T_8 adicionales, estando conectados conjuntamente los electrodos de colector de T_5 y T_8 a la conexión 5 y estando conectando conjuntamente los electrodos de colector de T_6 y T_7 a la conexión 6. Los electrodos de base de T_5 y T_8 están conectados conjuntamente a un terminal 7 de entrada y los electrodos de base de T_6 y T_7 están conectados conjuntamente a un terminal 8 de entrada. La señal de antena recibida es aplicada de un modo no representado adicionalmente entre los terminales 7 y 8 de entrada.

Los electrodos de emisor de T_5 y T_6 están conectados conjuntamente al electrodo de colector de un transistor T_9 dispuesto como fuente de corriente continua y los electrodos de emisor de T_7 y T_8 están conectados conjuntamente al electrodo de colector de un transistor T_{10} dispuesto como fuente de corriente continua. A diferencia de los electrodos de emisor de T_5 y T_6 que están conectados directamente al electrodo colector de T_9 , ambos electrodos de emisor de T_7 y T_8 están conectados cada uno a través de resistencias R_1 y R_2 de igual valor al colector de T_{10} .

La polarización en corriente continua de T_{10} está asegurada por una resistencia R_3 dispuesta entre la tensión positiva (+) de alimentación y la base de T_{10} y un diodo D_1 dispuesto en paralelo a través de la unión base emisor de T_{10} . El diodo D_1 , junto con T_{10} , constituye un

407414

=5 D



espejo de corriente de modo que la corriente de colector de T_{10} es igual a la corriente continua que fluye a través de R_3 y D_1 .

5 La polarización en corriente continua de T_9 es controlada en función de la intensidad de la señal recibida. Para esto, es aplicada una tensión V de control automático de ganancia, obtenida de modo conocido, al electrodo de base de un transistor T_{11} dispuesto como seguidor de emisor. El electrodo emisor de T_{11} está conectado a través
10 de una resistencia R_4 de emisor y un diodo D_2 al terminal (-) de tensión de alimentación negativa. La unión base emisor de un transistor T_{12} está dispuesta en paralelo a través de D_2 , estando conectado su electrodo colector al electrodo de base de T_9 . Este electrodo de base está co-
15 nectado además, a través de una resistencia R_5 , al terminal (+) de tensión de alimentación positiva, y a través de un diodo D_3 al terminal (-) de tensión de alimentación negativa.

20 I_4 es la corriente a través de R_4 , que depende de la tensión V de control automático de ganancia; esta corriente fluye también a través de D_2 porque la corriente de base de T_{12} es despreciablemente baja. Puesto que D_2 y T_{12} constituyen un espejo de corriente, la corriente de colector a través de T_{12} es igual a I_4 . Cuando además I_5
25 es la corriente continua sustancialmente constante a través

407414

=5



de R_5 , fluye una corriente $I_5 - I_4$ a través de D_3 ; puesto que D_3 junto con T_9 constituye un espejo de corriente, la corriente de colector de T_9 es también $I_5 - I_4$. Por consiguiente, cuando bajo la influencia de la tensión V de control automático de ganancia aumenta la corriente I_4 desde el valor 0 a un valor que es aproximadamente igual a I_5 , la corriente de colector de T_9 , que es también la corriente de alimentación para el par T_5-T_6 , disminuye desde un valor I_5 ajustable mediante R_5 a un valor sustancialmente nulo.

En el caso de señales de entrada muy débiles en los terminales 7-8 de entrada la corriente a través de T_9 es grande (igual a I_5) y de ahí que la amplificación del par de transistores T_5-T_6 sea igualmente grande. Puesto que no hay resistencias en la disposición de par de "cola larga" constituido por T_5 , T_6 y T_9 , la contribución de ruido de este circuito es mínima de modo que tiene lugar un empeoramiento mínimo de la relación señal ruido.

En caso de una intensidad de señal de entrada creciente, la corriente de colector de T_9 y por lo tanto la amplificación de T_5-T_6 disminuye de modo que se obtiene un control de ganancia eficaz. Cuando, sin embargo, la amplitud de señal en los terminales 7-8 ha aumentado a aproximadamente el valor de la tensión de temperatura de los transistores (aproximadamente 26 mV), tiene lugar una

407414 75 D10



5 distorsión de señal inadmisibles en los transistores T_5
y T_6 . Con el fin de evitar esto, una elección adecuada
de R_4 y R_5 asegura que el transistor T_9 y por lo tanto
el par T_5-T_6 está completamente al corte antes de que
10 ocurra esta distorsión inadmisibles. Entretanto el par
 T_7-T_8 se ha hecho cargo de la amplificación de la señal
de antena. Como resultado de las resistencias R_1 y R_2
incorporadas en los conductores de emisor de estos tran-
sistores, este par de transistores puede manejar señales
15 de entrada mucho más grandes sin distorsión. La fase
con la cual el transistor T_7 proporciona una corriente
de señal para la conexión 6 es la misma que aquella con
la cual el transistor T_6 proporciona una corriente de
señal para esta conexión, e igualmente la fase con la
20 cual T_8 proporciona una corriente de señal para la cone-
xión 5 es la misma que aquella con la cual T_5 proporciona
una corriente de señal para la conexión 5. Como resulta-
do, puede realizarse un cambio de amplificación uniforme
desde el par $T_5 - T_6$ al par $T_7 - T_8$ antes de que se al-
cance el punto en el que el par T_5-T_6 de transistores
25 produzca una distorsión de señal inadmisibles.

El circuito de la Figura 1 tiene algunos incon-
venientes que pueden ser evitados del modo representado
en la Figura 2.

25 Un primer inconveniente es que, en el caso de

407414



señales débiles, las resistencias R_1 y R_2 aplican alguna energía de ruido a las conexiones 5 y 6 a través de T_7 y T_8 , respectivamente. Este inconveniente puede ser evitado poniendo al corte el transistor 10 en el caso de señales débiles y por lo tanto poniendo al corte el par $T_7 - T_8$ y haciendo que estos transistores conduzcan una corriente creciente con una intensidad de señal creciente. El transistor T_{10} es entonces controlado en un sentido opuesto al del transistor T_9 . Esto puede realizarse de un modo muy simple omitiendo la resistencia R_3 y el diodo D_1 en el circuito de la Figura 1 y conectando el electrodo de base de T_{10} directamente a la unión de R_4 y D_2 . El diodo D_2 y el transistor T_{10} constituyen entonces en conjunto un espejo de corriente que hace que la corriente de colector de T_{10} sea igual a la corriente I_4 controlada por la tensión de control automático de ganancia.

Otro inconveniente es que, para una intensidad fuerte de señal, el transistor T_9 de la Figura 1 no está completamente al corte porque el transistor T_{12} está saturado cuando I_4 se hace igual a I_5 y entonces ya no constituye un espejo de corriente con D_2 . Este inconveniente puede ser evitado aplicando una polarización baja con relación a la tensión de alimentación negativa al electrodo de emisor de T_9 unido al cátodo de D_3 . Esto está realizado en la Figura 2 mediante una resistencia R_6 de valor

407414 -5 D



relativamente bajo dispuesta en el conductor de emisor
de T_9 . Está aplicada una corriente que aumenta con una
intensidad de señal creciente a esta resistencia a través
de un transistor T_{13} seguidor de emisor controlado por la
5 tensión de control automático de ganancia y una resisten-
cia R_7 , de modo que se establece una polarización crecien-
te con una intensidad de señal creciente para el transis-
tor T_9 a través de R_6 .

10 Aunque la disposición de circuito de acuerdo con
el invento es particularmente adecuada para utilización
como preamplificador controlado de alta frecuencia, son
posibles alternativamente otras aplicaciones, por ejemplo,
como amplificador controlado de baja frecuencia o fre-
cuencia intermedia.

15 Esta solicitud que corresponde a la presentada
en Holanda, el 9 de Octubre de 1.971, bajo el número
7113892, se acoge a los beneficios del Artículo 51 del
vigente Estatuto sobre Propiedad Industrial.

20

25

REIVINDICACIONES

Los puntos de invención propia y nueva que
5 se presentan para que sean objeto de esta solicitud de
Patente de Invención en España, por VEINTE años, son los
siguientes:

1.- Un dispositivo amplificador diferencial in-
tegrado que incluye un primer y un segundo transistores
10 dispuestos en configuración de par de "cola larga" o de
gran persistencia que tienen electrodos de emisor inter-
conectados, medios para aplicar la señal a ser amplifica-
da entre los electrodos de base de dichos transistores, y
un tercer transistor cuyo colector está conectado a dichos
15 electrodos de emisor y medios conectados al electrodo de
base del tercer transistor para reducir la corriente con-
tinua que fluye a través de dicho tercer transistor al
aumentar la intensidad de la señal de entrada, caracteri-
zado por un cuarto transistor cuyo electrodo de base está
20 conectado al electrodo de base del primer transistor y
cuyo electrodo de colector está conectado al electrodo de
colector del primer transistor, y un quinto transistor
cuyo electrodo de base está conectado al electrodo de ba-
se del segundo transistor y cuyo electrodo de colector
25 está conectado al electrodo de colector del segundo tran-

407414



sistor, estando conectados los electrodos de emisor de dichos cuarto y quinto transistores a resistencias de emisor sustancialmente iguales.

5 2.- Un dispositivo de acuerdo con la reivindicación 1, caracterizado porque dichas resistencias de emisor están conectadas al electrodo de colector de un sexto transistor que conduce una corriente continua.

10 3.- Un dispositivo de acuerdo con la reivindicación 2, caracterizado porque están conectados medios al electrodo de base del sexto transistor para poner al corte este transistor en caso de una intensidad de señal de entrada baja y para aumentar la corriente continua a través de dicho transistor en caso de una intensidad de señal de entrada creciente.

15 4.- Un dispositivo de acuerdo con la reivindicación 1, caracterizado porque están conectados medios al electrodo de emisor de dicho tercer transistor para generar una polarización que pone al corte este transistor en el caso de una intensidad de señal relativamente grande.

20 5.- Un dispositivo amplificador diferencial integrado.

25 Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan y para los fines que se han especificado.

407414



1972

Esta Memoria consta de quince hojas escritas
a máquina por una sola cara.

-5 dic. 1972

Madrid,

P. A.

Alberto de Lindeburu
Por Poderes

- 15 -

1.12.72
ACV.

407414

-50

