

406062



| |
|-------------------------------|
| Int. Cl. ² : H.04N |
| |
| |

NUMERO 406.062

MEMORIA DESCRIPTIVA

correspondiente a la solicitud de una

PATENTE DE INVENCION

Solicitante: SONY CORPORATION.

Residencia: 7-35 Kitashinagawa-6, Shinagawa-ku,
TOKYO, Japón.

Enunciado: "SISTEMA DE DECODIFICACION PARA RECEPTOR
DE TELEVISION EN COLOR".

Prioridad: de la solicitud de patente japonesa
nº. 64201/1971 del 23 de agosto de 1971.

406062

- 5



K

1 El invento se refiere de manera general a receptores
de television en color adaptados para recibir señales transmiti
das de acuerdo con el sistema de inversión de fase en líneas al
ternas que se llama corrientemente sistema PAL, y más particular
5 mente a un sistema de decodificación destinado a ser utilizado
con los receptores de televisión en color para recibir y presen
tar señales transmitidas de acuerdo con el sistema PAL.

En el sistema PAL, una señal de televisión en color
compuesta incluye dos componentes de señal de color, que tienen
10 usualmente la forma de señales de diferencia de color, que con
tienen la información de crominancia y que se codifican simulta
neamente por medio de modulación de amplitud en cuadratura con
supresión de la portadora en una subportadora de color dentro de
la banda de video frecuencia, cambiando de 180° la fase de un eje
15 de modulación de uno de los componentes de la señal de color du
rante cada periodo de línea.

Para decodificar dicha señal compuesta de televisión
en color, se han propuesto hasta la fecha algunos sistemas, por
ejemplo el sistema llamado PAL sencillo y el sistema PAL standard.
20 Sin embargo, estos sistemas convencionales decodifican las seña
les PAL al precio de una reducción de calidad de la imagen repro
ducida o al precio de una mayor complejidad del sistema.

La Memoria copendiente Nº. 386737 solicitada el 27 de
diciembre de 1970 bajo el título "RECEPTOR DE TELEVISION EN COLOR"
25 a nombre del titular de la presente Memoria describe un nuevo sis
tema para decodificar las señales PAL de tal manera que se evi
ten alguna de las limitaciones inherentes a los sistemas de deco
dificación PAL existentes. El nuevo sistema en cuestión es igual
mente capaz, teoricamente, de recibir señales transmitidas bien
30 por el sistema PAL o por el sistema llamado NTSC, aunque en la

406062



1 practica las frecuencias subportadoras de color que se utilizan
en éstos dos sistemas de televisión dificultan el aprovechamien
to de dicha ultima característica.

5 El sistema de decodificación de la Memoria copendiente
incluye unas disposiciones de circuito de conmutación y de medios
de retardo conectados para recibir la señal de crominancia reci
bida. Esta señal de crominancia se transmite, en primer lugar, di
réctamente a los demoduladores, durante el intervalo de tiempo
de una línea, y a continuación la misma información, retardada
10 el intervalo de tiempo de una línea por el dispositivo de retar
do, se transmite de nuevo a través del circuito de conmutación
de los demoduladores durante el siguiente intervalo de línea. La
información de crominancia transmitida a partir de la estación
de televisión durante el segundo intervalo de línea no se usa
15 por el receptor. La señal transmitida durante el tercer interva
lo de línea es conducida, sin retardo, a los demoduladores y se
repite en forma retardada durante el cuarto intervalo de línea.
Por tanto, se obtiene la señal de crominancia en la cual ambos
ejes de modulación de las dos componentes de señal de color se
20 mantienen respectivamente en fases fijas durante la totalidad de
los intervalos de línea y ésta señal se suministra a los demodu
ladores. En éste caso, es necesario, para obtener una demodula
ción correcta, que las fases de los dos ejes de modulación de la se
ñal de crominancia aplicada a los demoduladores sean respectiva
25 mente idénticas a las fases de las señales subportadoras de refe
rencia correspondientes producidas por un oscilador local cuya
fase está controlada en relación con una señal de sobreimpulso
de color incluida en la señal compuesta de televisión en color
y que se usa para demodular las dos componentes de la señal de
30 color. Uno de los medios utilizados para conseguir éste efecto

406062



1 consiste en detectar las fases de los ejes de modulación de la
señal de crominancia y controlar el circuito de conmutación co
nectado para recibir la señal de crominancia entrante, para trans
mitir una señal de crominancia dotada de ejes de modulación ade
5 cuados para el demodulador o controlar la fase de las señales de
subportadora de referencia procedentes del oscilador local.

En la señal de crominancia transmitida de acuerdo con
el sistema PAL, la señal de sobreimpulso de color toma dos posi
siones con fases opuestas en cada periodo de línea. Estas dos fa
10 ses del sobreimpulso de color se toman de acuerdo con la fase de
un eje de modulación que se invierte 180° a cada periodo de línea.

En un sistema de decodificación de acuerdo con el in
vento la señal de crominancia aplicada al demodulador de color
es tal que ambos ejes de modulación de las dos componentes de se
ñal de color tengan una fase fija durante la totalidad de los in
15 tervalos de línea. En otras palabras, respecto a un eje de modu
lación en el cual la fase se invierte a cada intervalo de línea,
se aplican al demodulador la señal de un intervalo de línea con
un eje de modulación de fase determinada y la señal retardada
20 durante un intervalo de línea respecto a la primera para formar
intervalos continuos de dos líneas. Mientras tanto, la señal de
un intervalo de línea con un eje de modulación de fase inversa no
se aplica al demodulador. Por consiguiente, la señal de sobreimpul
so de color incluida en la señal de crominancia aplicada al demod
25 ulador toma una de las dos posiciones de fase mencionadas más
arriba.

En el presente invento, con el objeto de conseguir una
demodulación adecuada en un demodulador en color, la elección de
la señal de crominancia que ha de ser aplicada al demodulador de
30 color se hace controlando el circuito de conmutación mencionado



406062

1 más arriba. A este efecto, se obtiene en primer lugar una señal
de referencia que tiene una frecuencia igual a la de la señal
de sobreimpulso de color incluida en la señal de crominancia
aplicada al demodulador de color y que tiene una fase que corres-
5 ponde a la de la señal de sobreimpulso de color, Con la señal de
referencia así obtenida o una señal obtenida desplazando la fase
de la señal de referencia en un ángulo determinado, se demodulan
respectivamente la señal de crominancia recibida originalmente y
una señal de crominancia retardada un intervalo de línea respec-
10 to a la primera. Estas dos tensiones de salida demoduladas se com-
paran la una con la otra para producir una señal de control cuya
fase corresponde por tanto a la fase de la señal de sobreimpulso
de color incluida en la señal aplicada a un demodulador para la
reproducción de la señal en color. De éste modo, la señal de con-
15 trol obtenida se utiliza para controlar el circuito de conmutación.
Por tanto, cuando la señal aplicada al demodulador para la repro-
ducción de señal en color incluye una señal de sobreimpulso de co-
lor cuya fase no es la que se desea, es decir una señal de sobreim-
pulso en la cual el eje de modulación que se invierte a cada in-
20 tervalo de línea no tiene la fase deseada, se cambia el estado del
circuito de conmutación por medio de la señal de control y se
aplica una señal deseada al demodulador.

Un objeto del invento consiste en introducir una mejo-
ra en el sistema de decodificación propuesto en la Memoria
25 Nº 386737 mencionada más arriba.

Otro objeto del invento consiste en proporcionar un nue-
vo sistema decodificador para señal PAL, en el cual la transfor-
mación de la señal de crominancia recibida se hace con cada uno
de los ejes de demodulación de la misma en una posición de fase
30 durante cada intervalo de línea y se controla la transformación

406062

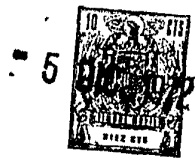


1 de modo que los ejes de modulación de la señal de crominancia transformada tengan una relación de fase adecuada respecto a una señal subportadora de referencia que sirve para la demodulación de la señal de crominancia.

5 De acuerdo con el invento, se proporciona un sistema de codificador para receptor de televisión en color adaptado para recibir una señal de crominancia que contiene la señal de sobreimpulso de color de una señal de televisión en color transmitida de acuerdo con el sistema de inversión de fase en líneas alternas.

10 Este sistema decodificador incluye un circuito transformador de señal que comprende un dispositivo de retardo y una puerta de conmutación para producir una señal de crominancia transformada compuesta de segmentos conmutados de la señal de crominancia recibida, cuya duración corresponde substancialmente a un intervalo de
15 línea y de sus replicas retardadas substancialmente el tiempo de un intervalo de línea, dispuestos en secuencia alternativamente, así como unos primero y segundo demoduladores para demodular dicha señal de crominancia transformada, estando dicho sistema caracterizado porque un circuito generador de señal de referencia sirve
20 para producir una señal de referencia cuya frecuencia es igual a la de la señal de sobreimpulso de color y cuya fase varia en función de la fase de la señal de sobreimpulso de color contenida en dicha señal de crominancia transformada. Se utiliza un circuito discriminador de fase para recibir la señal de crominancia en
25 trante, la señal de crominancia retardada procedente del dispositivo de retardo y dicha señal de referencia para discriminar la fase de dicha señal de referencia por medio de la demodulación de dichas señales de crominancia con dicha señal de referencia, y se utiliza un circuito de control entre dicho circuito discrimina
30 dor de fase y dicha puerta de conmutación para producir una señal

406062



1 de control en respuesta a la salida de dicho circuito discrimi
nador de fase y para controlar dicha puerta de conmutación por
medio de dicha señal de control con el objeto de asegurar que
dicha señal de crominancia transformada se aplicara a dichos pri
5 mero y segundo demoduladores con unos segmentos conmutados prede
terminados y sus replicas.

Otros objetos, características y ventajas del invento
apareceran en la siguiente descripción del mismo tomada conjun
tamente con los dibujos adjuntos en los cuales:

10 Las Figuras 1 y 2 son unos diagramas vectoriales desti
nados a describir la señal de televisión en color de acuerdo con
el sistema PAL;

La Figura 3 es un diagrama en bloques que ilustra un
ejemplo de un sistema de decodificación de acuerdo con el invento.

15 Las Figuras 4 y 5 son unos diagramas vectoriales desti
nados a describir el sistema de decodificación que se representa
en la Figura 3;

La Figura 6 es un diagrama en bloques que representa una
forma modificada del sistema de decodificación que se muestra en
20 la Figura 3 a título de ejemplo;

La Figura 7 es un diagrama rectorial utilizado para
describir el sistema de decodificación que se representa a títu
lo de ejemplo en la Figura 6;

Las Figuras 8, 10, 11, 12 y 13 son diagramas en bloques
25 que representan diferentes ejemplos de un sistema de decodifica
ción de acuerdo con el invento;

La Figura 9 es un diagrama de circuito esquemático que
representa un ejemplo de una parte del sistema de decodificación
que se dá, a título de ejemplo, en la Figura 8; y

30 Las Figuras 14 y 15 son unos diagramas vectoriales de

406062

5



1 tinados a aclarar otras modificaciones del sistema de decodifica
ción de acuerdo con el invento.

La esencia del sistema de televisión en color PAL con
siste en la relación de fase entre las dos señales de diferencia
5 de color moduladas en una subportadora común para formar una se
ñal de crominancia. Esta relación de fase está representada en
la Figura 1. Una de las componentes de crominancia, $E - E_{B Y}$, con
tiene la información relacionada con los componentes azul de la
imagen de televisión. La otra componente, $E - E_{R Y}$, contiene la in
10 formación relacionada con los componentes rojos. Ambas componentes
de crominancia se modulan en la misma portadora, o más adecuada
mente en la misma subportadora, pero la modulación se hace por
separado y de tál manera que durante un intervalo de tiempo que
corresponde a una línea n de la imagen de televisión en color, la
15 componente de crominancia $E - E_{R Y}$ está modulada en la portadora
con el eje de modulación que tiene una fase ϕ_0 . Durante el mismo
intervalo de tiempo, la otra componente de crominancia $E - E_{B Y}$ se
modula en la portadora con un eje de modulación que tiene una fase
 $\phi_0 - \frac{\pi}{2}$. Por éste motivo, la componente de crominancia $(E - E_{B Y})_n$
20 que representa la información azul durante un intervalo de tiempo
de línea dado n se representa bajo la forma de una flecha horizon
tal y la componente de crominancia roja $(E - E_{R Y})_n$ durante el mis
mo intervalo de línea n se representa por una flecha vertical. La
suma vectorial de estas dos componentes de crominancia produce una
25 señal resultante F_n , que es una tensión compleja que puede ser de
finida por la expresión $(E - E_{B Y})_n + j (E - E_{R Y})_n$ (llamado, en lo
que sigue, señal de línea más).

La relación de fase de la siguiente línea $n+1$ se repre
senta igualmente en la Figura 1. En éste caso, la componente de
30 crominancia $E - E_{B Y}$ se modula en la portadora, teniendo igualmente



406062

1 el eje de modulación la fase $\phi_0 - \frac{\pi}{2}$ y por tanto la componente de crominancia $(E_B - E_{Y_{n+1}})$ de la línea $n+1$ se representa en la misma dirección que la componente $(E_B - E_{Y_n})$. Sin embargo, de acuerdo con el sistema PAL, la componente de crominancia $E_R - E_Y$ se modula en la

5 portadora con un eje de modulación que tiene una fase $\phi_0 - \pi(-\phi_0)$, es decir una fase invertida respecto a la fase caracterizada en la línea anterior n y, por tanto, la componente de crominancia $(E_R - E_{Y_{n+1}})$ de la línea $n+1$ se representa en la dirección opuesta a la de la componente $(E_R - E_{Y_n})$. De este modo, la señal F_{n+1} puede

10 ser definida por la expresión $(E_B - E_{Y_{n+1}}) - j(E_R - E_{Y_{n+1}})$ (llamada en lo que sigue señal de línea menos).

La señal de crominancia incluye una señal de sobreimpulso de color (señal de sincronización de color). La señal de sobreimpulso de color toma fases diferentes en ambas señales F_n y F_{n+1} , respectivamente. Es decir que según se representa en la Figura 2,

15 la fase de la señal de sobreimpulso de color contenida en la señal F_n está adelantada en el sentido anti-horario 45° respecto a la fase ϕ_0 que se representa bajo la forma $B+$, y la fase de la señal de sobreimpulso de color contenida en la señal F_{n+1} está retardada en el sentido horario 45° respecto a la fase $\phi_0 - \pi(-\phi_0)$, que

20 se representa bajo la forma $B-$.

Con referencia a la Figura 3, se describiera ahora un ejemplo del invento. En la Figura, el número de referencia 1 indica un amplificador pasabanda que separa las señales de crominancia de la señal compleja de televisión en color. La señal de crominancia así extraída se aplica directamente a un circuito de conmutación 2 en uno de sus terminales de entrada e igualmente a su otro terminal de entrada a través de un circuito de retardo 3 que

25 retarda la señal que se le aplica el tiempo de una línea horizontal. El circuito de conmutación 2 cambia de estado por medio de

30

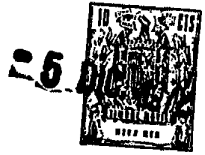


- 5

406062

1 una señal de conmutación procedente de un circuito flip-flop 5,
que se invierte a cada intervalo de línea debido a un impulso ho
rizontal 4 procedente de un circuito de deflexión horizontal (no
representada), tomando la posición representada en la Figura cuan
5 do, por ejemplo, se aplica una señal de línea más, mientras que
ocupa la posición inversa cuando se le aplica una señal de línea
menos. La tensión de salida del circuito de conmutación 2 se apli
ca a unos primero y segundo demoduladores 6, 7, respectivamente.
Por consiguiente, los demoduladores respectivos 6 y 7 reciben so
10 lamente las señales de línea de modo que las mismas señales, por
ejemplo las señales F_n , F'_n , F_{n+2} , F'_{n+2} , se repiten suce
sivamente dos veces. En otras palabras, la señal en la cual las
señales de línea menos están sustituidas por la señal de línea
más se aplica a los demoduladores 6 y 7 respectivamente. Las seña
15 les con signo "-" representan las que se sustituyen por medio del
circuito de retardo 3. La señal de salida procedente del circuito
de conmutación 2 se aplica además a un circuito de puerta de so
breimpulso de color 8 para proporcionar una señal de puerta de
sobreimpulso de color +B incluida en la señal de línea más que
20 se aplica secuencialmente a un circuito generador de onda conti
nua 9 que utiliza un oscilador de cristal de cuarzo. El circuito
generador de onda continua 9 produce una señal de onda continua
cuya fase es idéntica a la de la señal de sobreimpulso de color
+B que se emplea a continuación para accionar un oscilador 10, con
25 el objeto de producir una señal de referencia que tiene la misma
fase. La señal de referencia procedente del oscilador 10 se apli
a un variador de fase 11 que retarda 45° la fase de la señal que
se le aplica. El dispositivo variador 11 proporciona una señal
de referencia S que tiene una fase alineada con el eje R-Y, se
30 gún se representa en la Figura 4. La señal de referencia S se

406062



1 aplica al primer demodulador 6. La señal de referencia procedente
 del oscilador 10 se aplica igualmente a un variador de fase 12,
 que retarda 135° la fase de una señal que se le aplique, propor
 cionando una señal de referencia S cuya fase está alineada con
 5 el eje B-Y, según se representan en la Figura 4. La señal de refe
 rencia S se aplica al segundo demodulador 7. Por consiguiente, las
 señales de línea más, aplicadas secuencialmente a los demoduladores
 6 y 7, se demodulan en éste por medio de las señales S_1 y S_2 con
 los mismos ejes de demodulación que los de los demoduladores, res
 10 pectivamente, de modo que se obtenga a la salida de los demodula
 dores unas primera y segunda señales de crominancia demoduladas de
 signo predeterminado.

Sin embargo, en éste caso existe el peligro de que, por
 algún motivo, el funcionamiento inversor del circuito flip-flop 5
 15 se invierta respecto a su funcionamiento inversor normal, de acuer
 do con la señal de crominancia que se le aplica, y que el circuito
 de conmutación 2 pase a la posición inversa a la entrada de la se
 ñal de línea más, mientras ocupe la posición representada en la
 Figura 3 a la llegada de la señal de línea menos. En tal caso, so
 20 lamente las señales de línea menos idénticas, tales como las seña
 les F_{n+1} , F'_{n+1} , F_{n+3} , F'_{n+3} , se aplica secuencialmente a los
 demoduladores 6 y 7, a través del circuito de conmutación 2 dos
 veces repetidas. En otras palabras, las señales en las cuales las
 señales de línea más están sustituidas por las señales de línea
 25 menos que las proceden durante el intervalo de línea horizontal,
 se aplican a los demoduladores 6 y 7 respectivamente. Por consi
 guiente, en tal caso, una señal de sobreimpulso B- incluida en la
 señal de línea menos se obtiene del circuito de puerta de sobreim
 pulso 8 y, por tanto, se deriva del oscilador 10 una señal de re
 30 ferencia que tiene la misma fase. Como resultado de lo que antecede,

406062



1 según se ha representado en la Figura 5, una señal de referencia
S que tiene su fase alineada con el eje $-(B - Y)$, se aplica al
3 demodulador 6, mientras que una señal de referencia S cuya fase
esta alineada con el eje R-Y se aplica al demodulador 7. Por tan
5 to, los demoduladores 6 y 7 no pueden proporcionar las señales de
crominancia demoduladas deseadas.

Con el objeto de evitar éste defecto, tal y como se re
presents en la Figura 3, la señal de crominancia procedente del
amplificador pasabanda 1 se aplica a un tercer demodulador 13 y la
10 señal de crominancia que atraviesa el circuito de retardo 3 se apli
ca a un cuarto demodulador 14. Los demoduladores 13 y 14 reciben
simultaneamente las señales de referencia procedentes del desfasa
dor 12, para demodular las señales de crominancia. Las tensiones
de salida demoduladas procedentes de los demoduladores 13 y 14 se
15 aplican a un comparador 15 y por ejemplo se substraen en ellas. La
tensión de salida substraída procedente del comparador 15 se apli
ca a un circuito generador de señal de control 16 que genera una
señal de control cuando el comparador 15 produce una tensión de
salida resultante de la comparación que tiene un valor predetermi
20 nado. La señal de control se aplica al circuito flip-flop 5.

Cuando el demodulador 13 recibe la señal de línea más, el
demodulador 14 recibe la señal de línea menos que precede a la se
ñal de línea más un periodo de línea horizontal. Por el contrario,
cuando el demodulador 13 recibe la señal de línea menos, el demod
25 ulador 14 recibe la señal de línea más que antecede a la señal
de línea menos, un periodo de línea horizontal.

Ya que las señales más y menos adyacentes tienen aproxi
madamente la misma magnitud y ya que su fase es simétrica con re
lación al eje B-Y, en el caso de que el circuito de conmutación
30 2 esté en la posición correcta para aplicar la señal de línea más

406062



1 a los demoduladores 6 y 7, y en el caso de que el desfasador 12
produzca una señal de referencia S cuya fase está alineada con
el eje B-Y, y cuando la señal de referencia S ² se aplica a los
demoduladores 13 y 14 respectivamente para reali²zar su demodula
5 ción, se obtienen tensiones de salida demoduladas cuya amplitud
y polaridad son iguales y por tanto el comparador 15 o circuito
de sustracción no produce ninguna salida. Por consiguiente, en
este caso, el circuito generador de señal de control 16 tampoco
produce señal de control, de modo que el circuito flip-flop 5 rea
10 liza su funcionamiento inversor sin cambio para mantener el cir
cuito de conmutación 2 en estado correcto. Por consiguiente, los
demoduladores 6 y 7 no pueden proporcionar las señales de croma
nancia deseadas.

Sin embargo, en el caso de que el circuito de conmuta
15 ción 2 se invierta, tomando un estado incorrecto y aplicado se
cuencialmente la señal de línea menos a los demoduladores 6 y 7
y el caso de que el desfasador 12 produzca una señal de referencia
 S con fase alineada con el eje R-Y que se aplica a los demodula
4 dores 13 y 14 para realizar la demodulación, los demoduladores
20 13 y 14 proporcionan siempre unas tensiones de salida cuyas ampli
tudes son idénticas pero con polaridades opuestas. Por consiguien
te, si el comparador 15 está hecho de manera que una tensión de
salida sea sustraída de la otra se obtiene una tensión de salida
resultante de la comparación cuya polaridad se invierte a cada
25 periodo de línea horizontal. Cuando dicha tensión de salida compa
rada se aplica al circuito generador de señal de control 16, se
obtiene una señal de control. Si el circuito flip-flop 5 se invier
te y pasa a su estado activo cuando esta alimentado por el circui
to de control, el circuito de conmutación 2 toma su estado correc
30 to inmediatamente, con el resultado de que los demoduladores 6 y 7

406062



1 producirán señales de crominancia moduladas respectivamente.

Además, es posible que unas señales de referencia que difieren de 180° respecto a la señal S_2 o S_4 procedentes del desfasador 12 se apliquen a los demoduladores 13 y 14 respectivamente.

5 La señal de referencia S_1 o S_3 o unas señales de referencia que difieren de las primeras en 180° , pueden aplicarse a los demoduladores 13 y 14. Sin embargo, en éste caso, cuando el circuito de conmutación 2 está en su posición correcta, los demoduladores 6 y 7 reciben secuencialmente la señal de línea más y los demoduladores 13 y 14 reciben la señal S_1 o la señal cuya fase difiere de la señal S_1 en 180° , como señal de referencia de demodulación, y contrariamente al primer caso, los demoduladores 13 y 14 producen tensiones de salida demoduladas cuyas amplitudes son idénticas pero cuya polaridad son opuestas. Sin embargo, tanto, cuando el circuito de conmutación 2 toma un estado incorrecto, los demoduladores 6 y 7 reciben secuencialmente las señales de línea menos y los demoduladores 13 y 14 reciben la señal S_3 o la señal cuya fase difiere de la señal S_3 en 180° , como señal de referencia de demodulación, los demoduladores 13 y 14 producen señales de moduladas cuyas amplitudes y polaridades son iguales. Por tanto, en tal caso, el comparador 15 puede estar constituido de manera que haga la suma de las tensiones de salidas demoduladas procedentes de los demoduladores 13 y 14, de modo que cuando el circuito de conmutación 2 toma una posición incorrecta, el comparador 15 produzca una tensión de salida predeterminada, permitiendo así que el circuito generador de señal de control 16 genere la señal de control.

Además, uno de los demoduladores 13 y 14 puede recibir la señal de referencia S_2 o S_4 procedente del desfasador 12, mientras que el otro modulador puede recibir unas señales cuya fase

406062

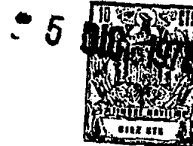


1 está desplazada 180° respecto a las señales S_2 o S_4 , respectiva
mente, y el comparador 15 puede añadir las tensiones de salida
procedentes de los demoduladores 13 y 14, o uno de los demodula
dores 13 y 14 puede recibir la señal de referencia S_1 o S_3 pro
cedente del desfasador 11, mientras que el otro demodulador pue
de recibir señales desfasadas en 180° respecto a la señal S_1 o S_3
respectivamente, y el comparador 15 puede realizar la operación
de sustracción de las tensiones de salida demoduladas proceden
tes de los demoduladores 13 y 14.

10 En el ejemplo representado en la Figura 3, la señal
que incluye la señal de sobreimpulso de color se aplica a los de
moduladores 13 y 14, pero es posible aplicar unas señales que no
incluyan señal de sobreimpulso de color a los demoduladores res
pectivos. Además, ya que la señal de sobreimpulso de color B+ con
tenida en la señal de línea más y la señal de sobreimpulso de con
trol B- contenida en la señal de línea menos son simétricas la
una respecto a la otra con relación al eje $-(B-Y)$, la demodulación
puede realizarse aplicando solamente la señal de sobreimpulso de
color a los demoduladores 13 y 14.

20 En el ejemplo representado en la Figura 6, en la cual
los mismos números de referencia que los de la Figura 3 represen
tan elementos similares, la señal de crominancia procedente del
amplificador pasabanda 1 y la señal de crominancia que atraviesa
el circuito de retardo 3 se aplican ambas a un sumador 17 el cual,
25 a continuación, hace la suma de las señales de crominancia. La
tension de salida sumada procedente del sumador 17 se aplica a un
demodulador 18 que recibe igualmente la señal de referencia proce
dente del desfasador 12 y efectua la demodulación. La tension de
salida demodulada se aplica a un circuito generador de señal de
30 control 19 que produce una señal de control cuando la tension de

406062



1 salida demodulada procedente del demodulador 18 es substancialmente nula. La señal de salida o de control procedente del circuito de señal de control 19 se aplica a continuación a un circuito flip-flop 5.

5 En el ejemplo de la Figura 6, la señal de línea más y la señal de línea menos adyacentes la una a la otra se suman siempre en el sumador 17, Puesto que las señales de línea más y menos, adyacentes, tienen una amplitud idéntica y ya que su fase es simétrica respecto al eje B-Y en éste caso, según se representa en la 10 Figura 7, la señal cuya fase coincide con el eje B-Y se obtiene siempre del sumador 17 y se aplica a continuación al demodulador 18.

Por consiguiente, en el caso en el que el circuito de conmutación 2 esté en su posición correcta, los demoduladores 6 y 7 reciben secuencialmente la señal de línea más y el demodulador 18 15 recibe la señal de referencia S cuya fase está alineada con el eje B-Y procedente del desfasador ² 12, el demodulador 18 produce siempre una tensión de salida demodulada positiva. Por tanto, si el circuito generador de señal de control 19 está hecho de manera que no produzca señal de control cuando recibe la tensión de salida 20 da demodulada, el circuito flip-flop 5 mantiene su funcionamiento de inversión para mantener el circuito de conmutación 2 en su estado correcto, obteniéndose así señales de crominancia demoduladas predeterminadas procedentes de los demoduladores 6 y 7 correspondientes.

25 Por otra parte, en el caso de que el circuito de conmutación 2 pase a un estado incorrecto, los demoduladores 6 y 7 reciben secuencialmente la señal de línea menos y el demodulador 18 recibe la señal de referencia S cuya fase está alineada con el eje R-Y procedente del desfasador ⁴ 12, el demodulador 18 no produce 30 tensión de salida alguna. Por tanto, si el circuito generador

406062



1 de señal de control 19 esta constituido de manera que produzca
 una señal de control cuando no recibe señal y el circuito flip-
 flop 5 se invierte al ser accionado por la señal de control, el
 circuito flip-flop 5 toma el estado inverso haciendo que el cir-
 5 cuito de conmutacion 2 esta en la posicion correcta proporcionando
 así los demoduladores 6 y 7 las señales de crominancia demodula-
 das predeterminadas correspondientes.

Sin embargo, es posible que el demodulador 18 reciba
 señales cuya fase difiera en 180° respecto a la señal de referen-
 10 cia S_2 o S_4 , o si al producir el demodulador 18 una tension de
 salida demodulada positiva o negativa el circuito generador de se-
 ñal de control 19 genera una señal de control, el demodulador 18
 puede recibir la señal de referencia S_1 o S_3 procedente del des-
 fasador 11 o las señales desfasadas 180° respecto a éstas.

15 Puede ocurrir igualmente que las señales de crominancia
 de las cuales se extraen las señales de sobreimpulso de color,
 se apliquen al sumador 17 o pueda ocurrir que ya que la señal
 resultante de la suma de la señal de sobreimpulso de color B+
 contenida en la señal de línea más y de la señal de sobreimpul-
 20 so de color B- contenida en la señal de línea menos tiene la
 misma fase que el eje $-(B-Y)$, se añadan solamente las señales
 de sobreimpulso de color.

Las Figuras 10, 11, 12 y 13 representan, respectiva-
 mente, otros ejemplos del presente invento en los cuales se pro-
 25 porcionan unos medios, relacionados con los ejemplos de las Fi-
 guras 3 y 6, para que se pueda detectar con más sensibilidad si
 el circuito de conmutación 2 está en una posición incorrecta.
 En otras palabras, cuando el circuito de conmutacion 2 está en
 su estado incorrecto, éste estado del circuito de conmutacion 2
 30 se detecta sin fallo y se produce una señal de control, cuales

406062

5



1 quiera que sean el contenido de la información y la magnitud de
las señales de crominancia. En las Figuras 8,10,11,12 y 13, se em
plean los mismos números de referencia que en las Figuras 3 y 6
designar elementos similares, y su descripción se omite para no
5 alargar indebidamente la descripción.

En la Figura 8, la tensión de salida procedente del de
modulador 13 que demodula la señal de crominancia procedente del
amplificador pasabanda 1 y la salida procedente del demodulador
14 que demodula la señal de crominancia que atraviesa el circuito
10 de retardo 3 se aplican al circuito sumador 20 y al circuito de
substracción 24, respectivamente. Las tensiones de salida demodu
ladas procedentes de los demoduladores 13 y 14 se suman en el cir
cuito sumador 20 cuya tensión de salida se aplica a un circuito
detector 21. El circuito detector 21 realiza una detección de la
15 envolvente de la señal que se le aplica. La salida procedente del
circuito detector 21 se aplica a continuación a través de un am
plificador de corriente continua 22 a un terminal de entrada de un
amplificador diferencial 23. El circuito de substracción 24 sub
trae la tensión de salida demodulada procedente por ejemplo del
20 modulador 14, de la tensión de salida demodulada del demodulador
13. La tensión de salida substraida procedente del circuito de
substracción 24 se aplica a un circuito detector 25 que realiza
igualmente la detección de la envolvente de la señal que se le
aplica. La tensión de salida procedente del circuito detector 25
25 se aplica a continuación a través de un amplificador de corriente
continua 26 al otro terminal de entrada del amplificador diferen
cial 23. La tensión de salida procedente del amplificador diferen
cial 23 se aplica a un circuito generador de señal de control 27
para generar una señal de control cuando el amplificador diferen
30 cial 23 produce una tensión de salida predeterminada. La señal de

406062



1 control se aplica a continuación al circuito flip-flop 5 para con-
trolar su funcionamiento.

Un ejemplo de la parte que incluye el amplificador di-
ferencial 23 y el circuito generador de señal de control 27 se
5 describira ahora con referencia a la Figura 9. En el ejemplo repre-
sentado en la Figura 9, la tension de salida procedente del ampli-
ficador de corriente continua 22 se aplica a la base de un transis-
tor 28 que es uno de los transistores que constituyen el amplifi-
cador diferencial 23, mientras que la tension de salida proceden-
10 te del amplificador de corriente continua 26 se aplica a la base
del otro transistor, 29, del amplificador diferencial 23. El co-
lector del transistor 28 está conectado a través de una resisten-
cia 30 al emisor de un transistor 31, mientras que el colector
del transistor 29 esta conectado a través de un diodo de salida
15 32 a la base del transistor 31. La señal de sincronizacion verti-
cal V_s se aplica a través de una resistencia 33 al colector del
transistor 31 cuya tension de salida de colector es diferencia-
da por un circuito de diferenciación 34. Se obtiene asi una ten-
sion de salida de diferenciación que se aplica a la base del tran-
20 sistor 35 cuya tension de salida se aplica a través de un diodo
36 al circuito flip-flop 5. Por tanto, en el caso de que la se-
ñal de linea más se aplique secuencialmente a los demoduladores
6 y 7, respectivamente, cuando el circuito de conmutación 2 está
en un estado correcto y cuando la señal de referencia S cuya fa-
2 se está alineada con el eje B-Y, lo que se obtiene por medio del
desfasador 12 descrito con relacion a la Figura 3, se aplica a
los demoduladores 13 y 14 respectivamente, los demoduladores 13 y
14 producen siempre tensiones de salida demoduladas de igual mag-
nitud e identica polaridad, Por éste motivo, en éste caso, el cir-
25 cuito sumador 20 produce siempre una tension de salida predeter-

406062



1 minada mientras que el circuito de substracción 24 no produce ten
sión de salida alguna. Como resultado de lo que antecede, se de
tecta la envolvente de tensión de salida procedente del circuito
sumador 20 por medio del circuito detector 21 y se aplica ésta
5 tensión resultante a través del amplificador de corriente conti
nua 22 a la base del transistor 28 del amplificador diferencial
23 en forma de tensión de corriente continua positiva, mientras
que no se aplica tensión positiva a la base del otro transistor
29 del amplificador diferencial 2 a partir del amplificador de co
10 rriente continua 26. Por tanto, en tal caso, el transistor 31 del
circuito generador de señal de control 27 pasa a ser conductor y
la señal de sincronización vertical V_s se conecta a masa a través
del circuito colector-emisor del transistor 31 tal como está, de
modo que el transistor 35 no recibe ninguna tensión de salida pro
15 cedente del circuito de diferenciación 34, y por tanto no produ
ce señal de control en su colector. Por éste motivo, el circuito
flip-flop 5 se mantiene en su posición invertida anterior y por
tanto el circuito de conmutación 2 conserva su estado correcto, de
modo que los demoduladores 6 y 7 proporcionan las señales de cro
20 minancia demoduladas predeterminadas correspondientes.

Por el contrario, si los demoduladores 6 y 7 reciben
secuencialmente la señal de línea menos cuando el circuito de con
mutación 2 pasa a su estado incorrecto, el desfasador 12 produce
la señal de referencia S cuya fase coincide con el eje R-Y, tal
25 y como se ha mencionado con relación a las Figuras 3 y 6, y la se
ñal de referencia S se aplica a los demoduladores 13 y 14, produ
ciendo tensiones de salida demoduladas de igual magnitud pero de
polaridad opuesta. Por consiguiente, en tal caso, el circuito su
mador 20 no proporciona tensión de salida alguna, mientras que el
30 circuito de substracción 24 proporciona unas tensiones de salida

406062



1 cuya polaridad se invierte por cada periodo horizontal. Por este
motivo, en éste caso el amplificador de corriente continua 22 no
aplica tensión de salida al transistor 28 del amplificador dife
rencial 23 pero amplificador de corriente continua 26 aplica una
5 tensión de salida de corriente continua positiva al otro transis
tor, 29, del amplificador diferencial 23 de modo que el transistor
31 del circuito 27 generador de señal de control se bloquea. Por
tanto, la señal de sincronización vertical V que se aplica al
transistor 31 es diferenciada por el circuito de diferenciación
10 34 y el transistor 35 pasa a ser conductor por medio del impulso
de polaridad positiva de la tensión de salida diferenciada, y su
ministra una señal de control 37 en su colector. A continuación
se aplica la señal de control 37 a través del diodo 36 al circui
to de flip-flop 5 para invertir su funcionamiento. Como consecuen
15 cia de ello, el circuito de conmutación 2 vuelve inmediatamente
a su estado correcto y los demoduladores 6 y 7 proporcionan las
señales de crominancia predeterminadas correspondientes.

En el ejemplo de la Figura 10, la señal de crominancia
procedente del amplificador pasabanda 1 y del circuito de retardo
20 3 se suman en el circuito sumador 20, mientras que se substraen
en el circuito de substracción 24. Las tensiones de salida proce
dentes de los circuitos de suma y resta 20 y 24 se demodulan en
los demoduladores 14 y 13 por medio de la señal de referencia
procedente del desfasador 12 respectivamente, tal y como se ha
25 mencionado mas arriba. Las tensiones de salida demoduladas se
detectan en los circuitos detectores 21 y 25 respectivamente, Las
tensiones de salida procedentes de los circuitos de detección 21 y
25 se tratan de la misma manera que en el caso anterior. Se enten
derá que el ejemplo de la Figura 10 funciona de manera identica
30 a la del ejemplo representado en la Figura 8.

406062



1 Aunque en los ejemplos anteriores las tensiones de salida de suma y de resta se obtienen por medio de los circuitos de suma y de resta 20 y 24, y se comparan a continuación en el amplificador diferencial 23, si se utilizan unas señales cuya fase difiera en 90° la una respecto a la otra, como señales de referencia para los demoduladores 13 y 14 que se emplean para detectar el estado del circuito de conmutación 2, pueden obtenerse dos tensiones de salida resultante de la operación de suma o dos tensiones de salida resultantes de la operación de resta, comparandolas a continuación en el amplificador diferencial 23.

La Figura 11 ilustra un ejemplo de un caso de éste tipo. En el ejemplo de la figura, se utilizan los demoduladores 38 a 41. La señal de crominancia procedente del amplificador pasabanda 1 se aplica a los demoduladores 38 y 40 respectivamente, mientras que la señal de crominancia que atraviesa el circuito de retardo 3 se aplica a los demoduladores 39 y 41 respectivamente. Los moduladores 38 y 39 reciben respectivamente la señal de referencia procedente del desfasador 12, mientras que los demoduladores 40 y 41 reciben la señal de referencia procedente del desfasador 11 que esta desfasada 90° respecto a la primera. Las tensiones de salida demoduladas procedente de los demoduladores 38 y 39 se aplican a un circuito sumador 42 cuya tensión de salida se aplica al circuito detector 21, mientras que las tensiones de salida demoduladas procedente de los demoduladores 40 y 41 se aplican a un circuito sumador 43 cuya tensión de salida se aplica al circuito detector 25. La construcción del circuito, que recibirá las tensiones de salida de los circuitos de detección 21 y 25 y las tratará, es substancialmente idéntica a la que se ha descrito más arriba.

Por consiguiente, en este ejemplo, si la señal de línea más se aplica a los demoduladores 6 y 7 cuando el circuito de

406062



1 conmutación 2 está en su estado correcto, los moduladores 38 y 39
reciben la señal de referencia S_2 cuya fase coincide con el eje
B-Y procedente del desfasador 12, y los demoduladores 40 y 41 re
ciben la señal de referencia S_1 cuya fase coincide con el eje R-Y
5 procedente del desfasador 11 y los demoduladores 38 y 39 producen
siempre tensiones demoduladas de igual magnitud e idéntica polari
dad mientras que los demoduladores 40 y 41 producen siempre tensio
nes de salida demoduladas de igual magnitud pero de polaridad opues
ta. Por tanto, en este caso, el circuito sumador 42 produce siem
10 pre una tensión de salida predeterminada, pero el otro circuito
sumador 43 no produce tensión de salida. Por este motivo, en este
caso el circuito flip-flbp 5 mantiene su funcionamiento de inver
sión tal como está para mantener el circuito de conmutación 2 en
su estado correcto como en el caso anterior.

15 Por el contrario, si los demoduladores 6 y 7 reciben
secuencialmente la señal de línea menos cuando el circuito de con
mutación 2 pasa a su estado incorrecto, el desfasador 12 produce
la señal de referencia S_4 cuya fase coincide con el eje R-Y que
se aplica a continuación a los demoduladores 38 y 39, el desfasa
20 dor 11 produce la señal de referencia S_3 cuya fase coincide con
el eje -(B-Y) que se aplica a continuación a los demoduladores
40 y 41 y los demoduladores 38 y 39 proporcionan tensiones de sa
lida demodulada de igual magnitud pero de polaridades opuestas,
mientras que los demoduladores 40 y 41 proporcionan unas tensiones
25 de salida demoduladas de igual magnitud e idéntica polaridad, con
trariamente a lo que ocurre en el caso anterior. Por tanto, en
esta eventualidad, el circuito sumador 42 no produce tensión de
salida, pero el otro circuito sumador 43 produce siempre la ten
sión de salida predeterminada, con el resultado de que el circui
30 to de flip-flop 5 recibe la señal de control que invierte su

406062



1 funcionamiento y hace volver el circuito de conmutación 2 a su estado correcto.

5 La Figura 12 representa una modificación del ejemplo representado en la Figura 11. En el ejemplo de la Figura, las señales de crominancia procedentes del amplificador pasabanda 1 y del circuito de retardo 3 se suman en los circuitos sumadores 42 y 43 respectivamente. La tensión de salida procedente del circuito sumador 42 se aplica a un demodulador 44 que la demodula con la señal de referencia procedente del desfasador 12, aplicandose la
10 tensión de salida demodulada procedente del demodulador 44 al circuito de detección 21. Por el contrario, la tensión de salida procedente del circuito sumador 43 se aplica a un demodulador 45 que la demodula por la señal de referencia procedente del desfasador 11, aplicandose la tensión de salida demodulada procedente
15 del demodulador 45 al circuito de detección 25. La construcción del circuito que sigue los circuitos detectores 21 y 25 es substancialmente la misma que la de los anteriores ejemplos. Por tanto, puede verse que este ejemplo realiza la operación de la misma manera que el ejemplo de la Figura 11.

20 La Figura 13 representa una modificación del ejemplo representado en la Figura 11, en la cual los circuitos de substracción 46 y 47 se utilizan en lugar de los circuitos sumadores 42 y 43 que se emplean en las Figuras 11 y 12. El circuito de substracción 46 substraee por ejemplo la tensión de salida demodulada procedente del demodulador 39 de la tensión del demodulador 38 y aplica su tensión de salida al circuito detector 21,
25 mientras que el circuito de substracción 47 substraee, por ejemplo, la tensión de salida demodulada procedente del demodulador 41 de la del demodulador 40 y aplica su tensión de salida al
30 circuito detector 25.

406062-5 DI



1 Con un circuito construido de ésta manera, si el cir
cuito de conmutación 2 está en su estado correcto, los demodula
dores 38 y 39 producirán siempre tensiones de salida demoduladas
de amplitud idéntica y misma polaridad y los demoduladores 40 y
5 41 producirán siempre tensiones de salida demoduladas de igual
magnitud pero de polaridades opuestas, el circuito de substrac
ción 46 no producirá tensión de salida pero el otro circuito de
substracción 47 producirá una tensión de salida cuya polaridad
se invertirá en cada periodo horizontal. Sin embargo, si el cir
10 cuito de conmutación 2 está a su estado incorrecto, los demodu
ladores 38 y 39 producirán tensiones de salida demoduladas de
igual magnitud pero de polaridades opuestas y los demoduladores
40 y 41 producirán tensiones de salida demoduladas de igual mag
nitud e idénticas polaridades el circuito de substracción 46 pro
15 ducirá una tensión de salida cuya polaridad se invertirá por
cada periodo de línea horizontal mientras que el circuito de subs
tracción 47 no producira tensión de salida.

Por consiguiente, si se utiliza el circuito construido
como se representa en la Figura 9 para el ejemplo de la Figura 13
20 como parte de la misma que incluye el amplificador diferencial 23
y el circuito generador de señal de control 27, la tensión de sa
lida procedente del amplificador de corriente continua 22 se apli
ca al transistor 29 del amplificador diferencial 23 mientras que
la tensión de salida procedente del amplificador 26 de corriente
25 continua 22 se aplica al transistor 29 del amplificador diferen
cial 23 mientras que la tensión de salida procedente del ampli
ficador de corriente continua 26 se aplica al transistor 28 del
amplificador diferencial 23. Por tanto, el dispositivo del ejem
plo de la Figura 13 puede realizar la misma operación que el del
30 ejemplo anterior.

406062



1 Pueden naturalmente utilizarse circuitos de substraccion
en lugar de circuitos sumadores 42 y 43 en el ejemplo de la Figu
ra 12, con el mismo efecto.

5 En los ejemplos anteriores, el circuito flip-flop 5 se
controla de tal manera que los demoduladores 6 y 7 reciban siem
pre la señal de línea más pero el circuito flip-flop 5 puede contro
larse de modo que los demoduladores 6 y 7 reciban la señal de lí
nea menos. En tal caso, es naturalmente necesario que el desfasa
dor 11 adelante en 45° la señal de referencia procedente del os
cilador 10 mientras que el desfasador 12 avanzará en 135° la se
ñal de referencia procedente del oscilador 10, y cuando el cir
cuito de conmutación 2 está en su estado correcto para aplicar
la señal de línea menos a los demoduladores 6 y 7, una señal de
referencia S_5 representada en la Figura 14 en coincidencia de
15 fase con el eje $-(R-Y)$, se aplica el demodulador 6, mientras que
una señal de referencia S_6 representa a la Figura 14 en coinciden
cia de fase con el eje $B-Y$ se aplica al demodulador 7. Por consi
guiente, si el circuito de conmutación 2 pasa a su estado inco
rrecto y aplica la señal de línea más a los demoduladores 6 y 7
20 una señal de referencia S_7 cuya fase coincide con el eje $-(B-Y)$
representado en la Figura 15, se aplica al demodulador 6 mientras
que una señal de referencia S_8 cuya fase coincide con el eje $-(R-Y)$
representado en la Figura 15, se aplica al demodulador 7.

25 En tal caso, si el circuito de conmutación 2 pasa a su
estado incorrecto y aplica la señal de línea más a los demodula
dores 6 y 7, la señal de referencia S_8 cuya fase coincide con el
eje $-(R-Y)$ se aplica a los demoduladores 38, 39 y 44 en lugar de
la señal de referencia S_4 cuya fase coincide con el eje $R-Y$, o
bien, si el circuito de conmutación 2 está en su estado correcto
30 y aplica la señal de línea menos a los demoduladores 6 y 7, la

406062 = 5



1 señal de referencia S⁵ cuya fase coincide con el eje -(R-Y) se
aplica respectivamente a los demoduladores 40,41 y 45 en lugar
de la señal de referencia S¹ cuya fase coincide con el eje R-Y.
Salvo ésta circunstancia, el funcionamiento es substancialmente
5 el mismo que en el caso anterior y la construcción del circuito
se hace de tal manera que se aplique siempre una señal de línea
menos a los demoduladores 6 y 7 en secuencia.

Con el invento descrito más arriba, la señal de crominancia demodulada predeterminada se obtiene siempre con el cir
cuito de construcción sencilla. Además, de acuerdo con el invento,
10 si un dispositivo de control de tonalidad cromatica y un dispositi
tivo de control de matiz se utilizan entre el circuito de conmutación 2 y los demoduladores 6 y 7 para realizar el control de
tonalidad cromatica y el control de matiz, las señales pueden
15 siempre aplicarse a los demoduladores o a los circuitos de suma
o de resta para su detección con un nivel uniforme cualesquiera
que sean los controles de tonalidad cromatica y de matiz para de
tectar positivamente si el circuito de conmutación 2 está en su
posición correcta y sin tener en cuenta si los controles de tona
20 lidad cromatica y de matiz funcionan de manera estable.

Especialmente, en los ejemplos representados en las
Figuras 8 a 13, para detectar el estado del circuito de conmutación 2, se obtienen dos tensiones de salida de comparación y a
continuación se comparan éstas tensiones para obtener una tensión
25 de salida resultante de la detección. Sin embargo, una de las
tensiones de salida de comparación es siempre nula debido al he
cho de que sus componentes de señal se anulan mutuamente, de modo
que por medio de la comparación inferior de las dos tensiones la
señal de crominancia y la señal de sobreimpulso de color inclui
30 das en la primera se detectan siempre en magnitud o fase, positi

406062



1 vamente, cualesquiera que sean los ruidos, produciendo una señal de control con control positivo.

Ya que el circuito de conmutación 2 deja pasar alternativamente la señal de crominancia original y la señal de crominancia retardada un periodo horizontal respecto a la señal de crominancia original, la señal procedente del circuito de conmutación 2 o la señal de sobreimpulso de color incluida en ella puede aplicarse a los demoduladores o a los circuitos de suma o de resta para detectar el estado de circuito de conmutación en lugar de la señal procedente del circuito de retardo 3.

Además, la señal de crominancia procedente del amplificador pasabanda 1 puede aplicarse al demodulador 7 tal como está.

Se ve igualmente que el invento es aplicable al caso en el cual la señal de control está constituida por señales I y Q.

Se entendera que los tecnicos en la materia pueden realizar numerosas variaciones y modificaciones sin alejarse del alcance de los conceptos nuevos del presente invento.

En resumen, la presente Patente de Invención que se solicita debiera recaer sobre las siguientes.

REIVINDICACIONES

1.) Sistema de decodificación para receptor de televisión en color adaptado para recibir una señal de crominancia que contiene la señal de sobreimpulso de color de una señal de televisión en color transmitida de acuerdo con el sistema de inversión de fase en líneas alternas, que comprende un circuito transformador de señal dotado de un dispositivo de retardo y una puerta de conmutación para producir una señal de crominancia transformada compuesta de segmentos conmutados de la señal de crominancia recibida que tienen sustancialmente la duración de un in-

30
Pey

406062



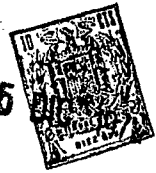
1 tervalo de línea y sus réplicas retardadas, sustancialmente, un in-
tervalo de línea dispuestas alternativamente en secuencia y unos
primero y segundo demoduladores destinados a demodular, con por lo
5 menos uno de dichos demoduladores dicha señal de crominancia trans-
formada, caracterizado porque se utiliza un circuito generador de
señal de referencia para producir una señal de referencia dotada
de una frecuencia igual a la señal de sobreimpulso y una fase que
varía en respuesta con la fase de señal de sobreimpulso contenida
10 en dicha señal de crominancia transformada, un circuito discrimi-
nador de fase sirve para recibir la señal de crominancia recibida,
la señal de crominancia demorada procedente del dispositivo de re-
tardo y dicha señal de referencia para discriminar la fase de di-
cha señal de referencia por medio de la demodulación de dichas se-
ñales de crominancia por dicha señal de referencia, y se utiliza
15 un circuito de control entre dicho circuito discriminador de fase
y dicha puerta de conmutación para producir una señal de control
en respuesta a la tensión de salida de dicho circuito discrimina-
dor de fase y para controlar dicha puerta de conmutación por me-
dio de dicha señal de control para asegurar que dicha señal de
20 crominancia transformada se aplicará por lo menos a uno de dichos
primero y segundo demoduladores con unos segmentos conmutados pre-
determinados y sus réplicas.

2.) Sistema de decodificación según la reivindicación
1, caracterizado porque dicho circuito generador
25 de señal de referencia aplica igualmente la señal de referencia
con una variación de fase predeterminada a dichos primero y segun-
do demoduladores para demodular dicha señal de crominancia trans-
formada.

3.) Sistema de decodificación según la reivindicación
2, caracterizado porque dicho generador de señal de
30 señal de referencia aplica igualmente la señal de referencia
con una variación de fase predeterminada a dichos primero y segun-
do demoduladores para demodular dicha señal de crominancia trans-
formada.

B

406062



1 referencia incluye un oscilador que recibe la señal de sobreimpulso de color contenida en dicha señal de crominancia transformada para controlar la fase de dicho oscilador.

5 4.) Sistema de decodificación según la reivindicación 1, caracterizado porque dicho circuito discriminador de fase incluye unos tercero y cuarto demoduladores en los cuales la señal de crominancia recibida y la señal de crominancia retardada procedente del dispositivo de retardo se demodulan respectivamente por medio de dicha señal de referencia, y un circuito de comparación para comparar las tensiones de salida de dichos tercero y cuarto demoduladores la una con la otra y producir una salida de tensión resultante de la comparación.

10 5.) Sistema de decodificación según la reivindicación 4, caracterizado porque dicho circuito de comparación incluye un dispositivo de sustracción.

15 6.) Sistema de decodificación según la reivindicación 4, caracterizado porque dicho circuito de comparación incluye un primer dispositivo de sustracción conectado de manera que reciba las tensiones de salida de ambos tercero y cuarto demoduladores, un sumador conectado de manera que reciba las tensiones de salida de ambos tercero y cuarto demoduladores y un segundo dispositivo de sustracción conectado de manera que reciba las tensiones de salida de dicho primer dispositivo de sustracción y de dicho dispositivo sumador.

20 25 7.) Sistema de decodificación según la reivindicación 1, caracterizado porque dicho circuito discriminador de fase incluye un sumador conectado para recibir la señal de crominancia entrante así como la señal de crominancia retardada procedente del dispositivo de retardo para producir una tensión de salida igual a la suma de ambas señales de crominancia, y un

30

He

25



406062

- 1 tercer demodulador para demodular dicha tensión de salida resultan
te de la suma por medio de dicha señal de referencia.
- 8.) Sistema de decodificación según la reivindicación
 7, caracterizado porque dicho circuito discrimina
5 dor de fase incluye además un dispositivo de sustracción conectado
de manera que reciba la señal de crominancia entrante así como la
señal de crominancia retardada procedente del dispositivo de re-
tardo para producir una señal de diferencia entre ambas señales de
crominancia, un cuarto demodulador para demodular dicha señal de
10 diferencia resultante de la operación de sustracción por medio de
dicha señal de referencia y un circuito comparador para comparar
las salidas de dichos tercero y cuarto demoduladores, la una con
la otra, y para producir una tensión de salida resultante de dicha
comparación.
- 15 9.) Sistema de decodificación según la reivindicación
 1, caracterizado porque dicho circuito generador
de señal de referencia produce unas primera y segunda señales de
referencia de fases diferentes la una de la otra y porque dicho
circuito discriminador de fase está conectado de manera que reciba
20 la señal de crominancia entrante, la señal de crominancia retarda
da procedente del dispositivo de retardo y dichas primera y segun
da señales de referencia para discriminar las fases de dichas se-
ñales de referencia por medio de la demodulación de dichas señales
de crominancia por dichas señales de referencia.
- 25 10.) Sistema de decodificación según la reivindicación
 9, caracterizado porque dicho circuito discrimi-
nador de fase incluye unos tercero y cuarto demoduladores para de
modular respectivamente dicha señal de crominancia recibida y di-
cha señal de crominancia retardada por medio de dicha primera se-
30 ñal de referencia, unos quinto y sexto demoduladores para demodu-

129

406062



1 lar respectivamente la señal de crominancia recibida y la señal
de crominancia retardada por medio de dicha segunda señal de re-
ferencia y un circuito comparador conectado para recibir las ten-
siones de salida de dichos tercer, cuarto, quinto y sexto demodu-
5 ladores con el objeto de producir una tensión de salida que resul-
ta de la comparación de dichas cuatro tensiones de salida.

11.) Sistema de decodificación según la reivindicación
9, caracterizado porque dicho circuito discrimi-
nador de fase incluye unos primero y segundo circuitos mezcladores
10 para combinar dicha señal de crominancia recibida y dicha señal
de crominancia retardada, un tercer demodulador para demodular la
salida de dicho primer circuito mezclador por medio de dicha pri-
mera señal de referencia, un cuarto demodulador para demodular la
salida de dicho segundo circuito mezclador por medio de dicha se-
15 gunda señal de referencia y un circuito comparador para comparar
las tensiones de salida de dichos tercero y cuarto demoduladres
la una con la otra y producir una tensión de salida resultante de
la comparación.

12.) Se reivindica por último como objeto sobre el
20 que ha de recaer la Patente de Invención que
se solicita: "SISTEMA DE DECODIFICACION PARA RECEPTOR DE TELE-
VISION EN COLOR".

Todo conforme queda descrito y reivindicado en la
presente Memoria descriptiva, que consta de treinta y dos pági-
25 nas mecanografiadas y dibujos que se acompañan.

Madrid, 23 de agosto de 1972.

BERNARDO UNGRIA

P.p.

30

406062



Fig. 1

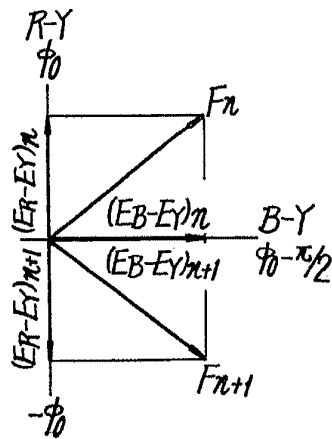


Fig. 2

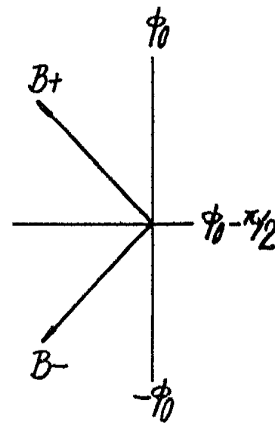
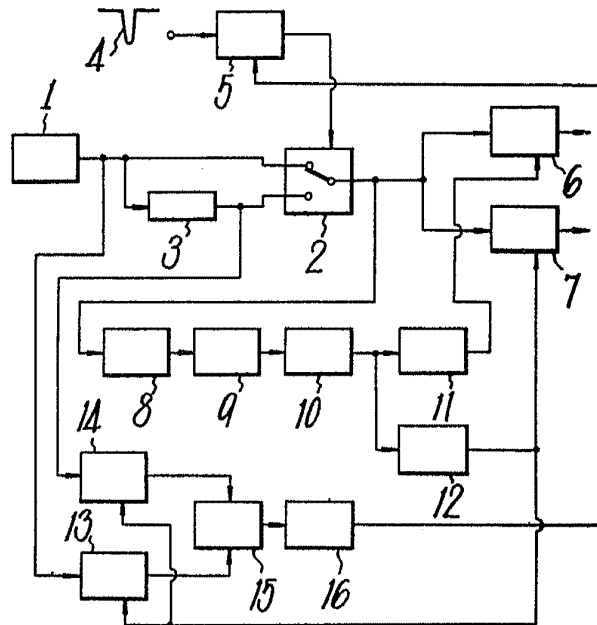


Fig. 3



ESCALA VARIABLE
 MADRID, 23 DE agosto DE 1972
 BERNARDO UNGRÍA
 P. P.



Fig. 4

Fig. 5

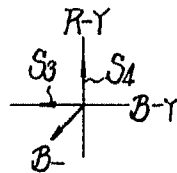
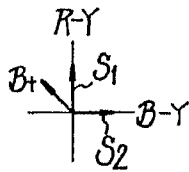


Fig. 7

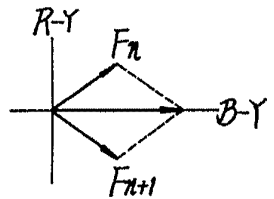
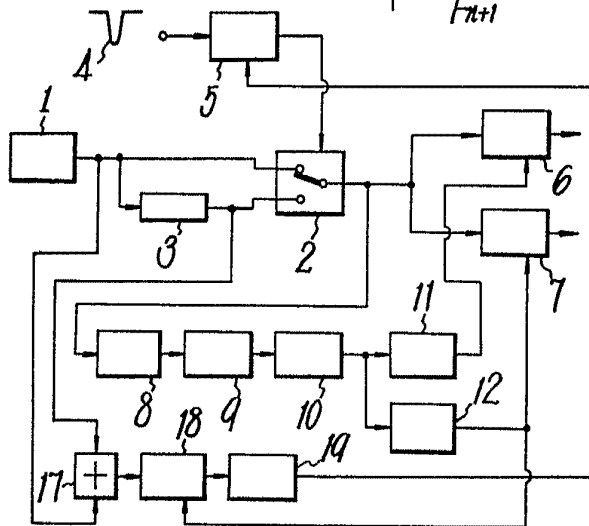


Fig. 6



ESCALA VARIABLE
MADRID, 23 DE agosto DE 1972
BERNARDO UNGRÍA
P. P.



Fig. 8

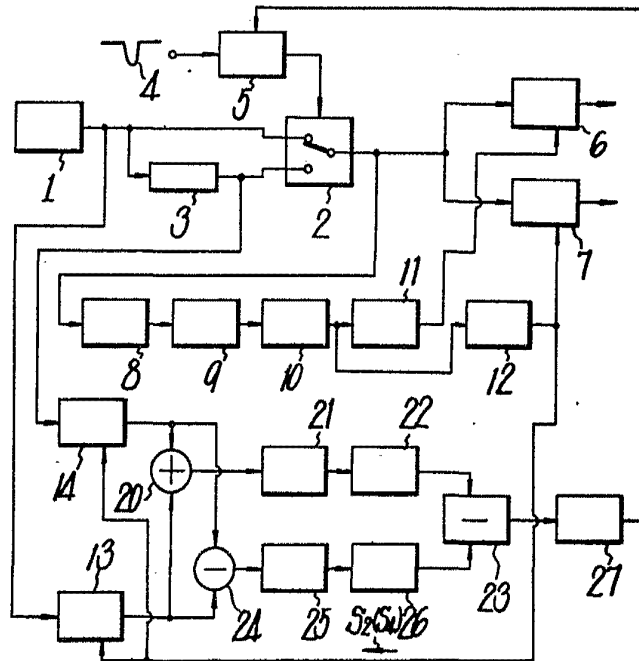
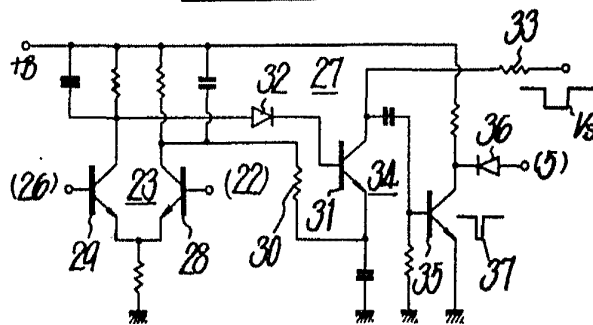


Fig. 9



ESQUEMA VARIABLE
MADRID, 23 DE agosto DE 19.72
BERNARDO UNGRÍA
P. P.



Fig. 10

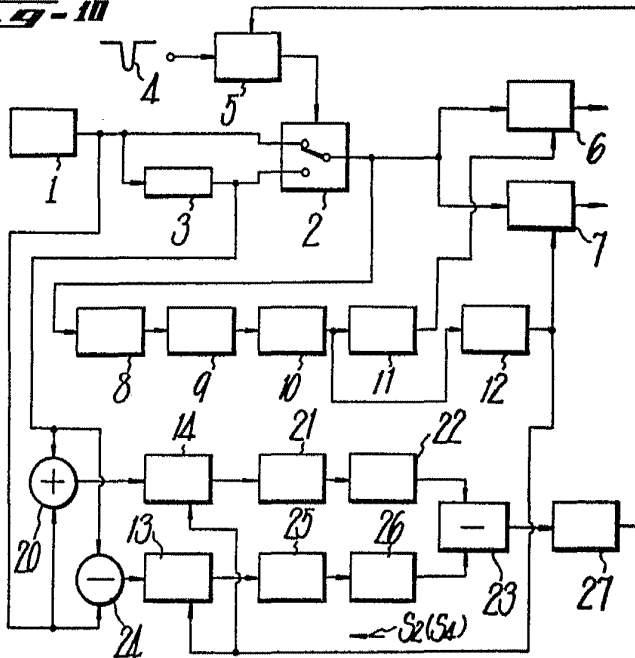
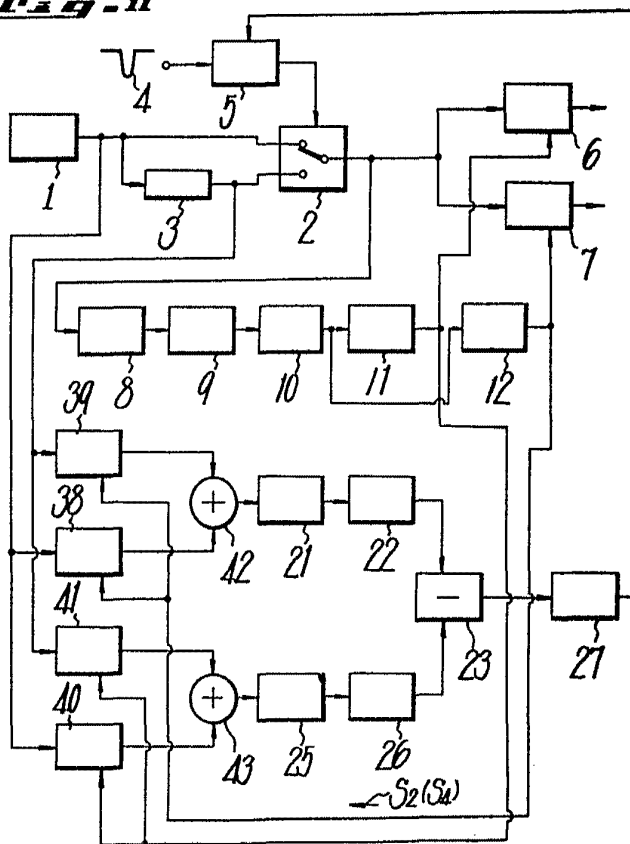


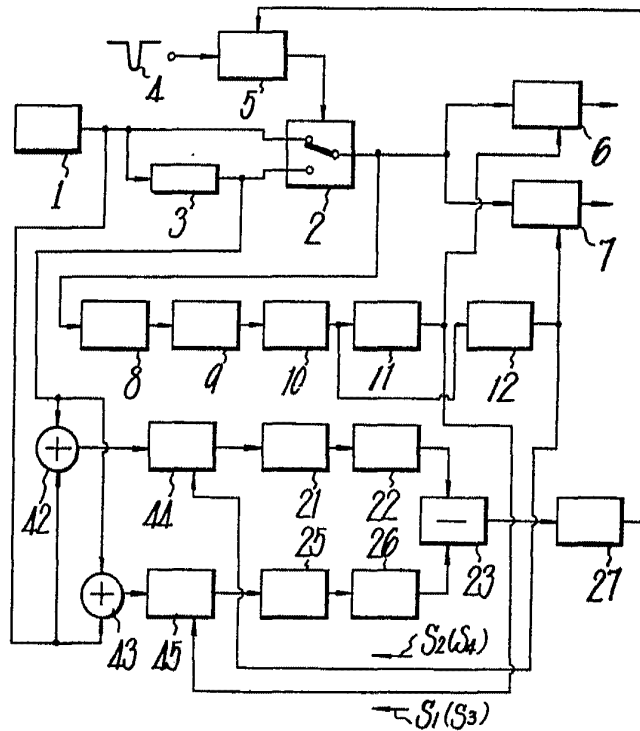
Fig. 11



MADRID, 23 de agosto DE 1972
 BERNARDO UNGRÍA
 P. P.



Fig. 12



MADRID, 23 de agosto DE 1972
 BERNARDO UNGRÍA
 P. P.



Fig. 13

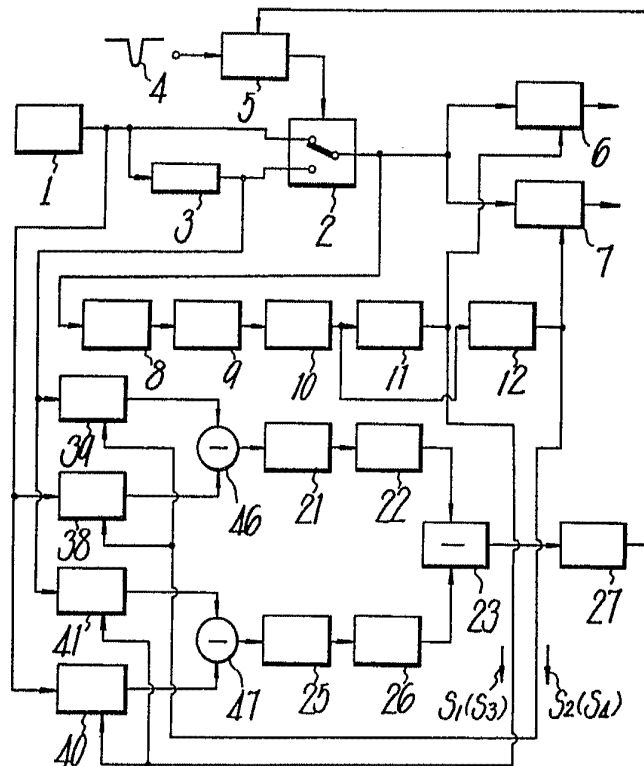


Fig. 14

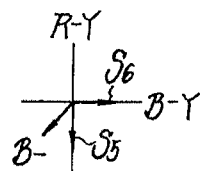
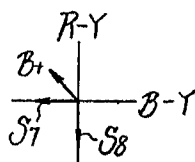


Fig. 15



REDACTED VARIABLE
MADRID, 23 DE agosto DE 19 72
BERNARDO UNGRÍA
P. P. *[Signature]*