



405302

Int. Cl.²: H03K

MEMORIA DESCRIPTIVA

=====

Correspondiente a la solicitud de registro de una Patente de Inven-
ción que, por veinte años se solicita para España, a favor de la
entidad GENERAL ELECTRIC COMPANY, de nacionalidad jurídica estadou
nidense, domiciliada en SCHEENECTADY, N.Y. (EE.UU.) - - - - -

p o r

"DISPOSICION LIMITADORA DE AMPLITUD DE IMPULSO PARA CIRCUITOS IN-
VERSORES"

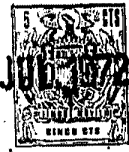
=====

5 El presente invento se refiere, a medios limitadores de ampli-
tud de impulso para circuitos inversores en que se convierte ener-
gía eléctrica de corriente continua en energía eléctrica de corrien-
te alterna, más particularmente a medios para establecer un inté-
valo de tiempo mínimo entre el disparo secuencial de rectificad-
res controlados de paso conmutadores, conectados en serie, siendo
el intervalo mínimo de tiempo consistente con las características
de desconexión de los rectificadores conmutadores.

10 Este invento es aplicable a circuitos inversores del tipo gene-
ral descrito y reivindicado en la patente de EE.UU. núm.3.207.974

405302

28 JUN 1972



5 a favor de McMurray fechada el 21 de septiembre de 1.965 y trans-
ferida al titular del presente invento. Este invento es particular-
mente aplicable a circuitos inversores, en que la polaridad de sa-
lida es rápidamente conmutada con el fin de procurar control de
voltage, del tipo general descrito y reivindicado en las solitu-
des de patentes españolas números 396.024 y 396.025 también pre-
sentadas por la General Electric Company el 15 de octubre de 1971 y
tituladas "Mejoras en la construcción de transmisiones de motores
eléctricos polifásicos de corriente alterna de velocidad ajustable"
10 y "Mejoras en la construcción de inversores estáticos de energía
con corte de voltage relacionado con la frecuencia", respectiva-
mente.

15 Mientras que el presente invento se describirá aquí en cone-
xión con típicos circuitos inversores del tipo mostrado por las re-
ferencias antedichas, puede obtenerse una comprensión básica más
completa de tales circuitos y tal conmutación controlada de régi-
men de tiempo de la patente de McMurray y las antes mencionadas
solicitudes de patentes españolas.

20 En circuitos inversores del tipo mostrado por McMurray, la
energía eléctrica de corriente continua es cambiada o "invertida"
en corriente alterna por medio de rectificadores controlados de
paso transportando corriente de carga, tales como rectificadores
controlados de silicio (SCR) que son desconectados por circuitos
conmutadores incluyendo rectificadores conmutadores controlados de
paso. A título de ejemplo, energía de corriente continua es inver-
25 tida en energía de corriente alterna de fase simple por medio de
un par de rectificadores controlados de carga y un circuito conmu-
tador, incluyendo un par respectivo de rectificadores conmutado-
res controlados, un capacitor conmutador y un inductor conmutador.
En un sistema inversor multifásico, se procuran circuitos simila-
res para cada fase. Para conmutar un primer rectificador de carga
30

405302



para desconectarse, el respectivo primer rectificador conmutador es conectado para conectar un circuito oscilatorio en serie incluyendo el capacitor asociado y el inductor asociado a través del rec tificador de carga. Un impulso de corriente, producido por el circuito oscilatorio de descarga en serie, adopta la función de suministrar la corriente de carga, conduciéndose exceso de corriente de conmutación alrededor del primer rectificador de carga por un diodo de realimentación. Aunque la corriente de conmutación excede de la corriente de carga, el primer rectificador de carga es dirigido inversamente y es desconectado si la sollicitación inversa per manece durante un periodo mayor que el tiempo de desconexión del rectificador. Después de haber sido cargado el capacitor conmutador a una polaridad opuesta, el primer rectificador conmutador es sollicitado inversamente y, por lo tanto, deja de conducir. Si se mantiene esta condición, en el tiempo de desconexión del primer rectificador conmutador, el mismo no conducirá cuando el segundo rectificador conmutador sea conectado para conmutar el segundo rec tificador de carga. Sin embargo, cuando el segundo rectificador conmutador es conectado demasiado pronto, la sollicitación de avance, establecida por ello a través del primer rectificador conmutador, hará que comience el mismo a conducir de nuevo, junto con el segundo rectificador conmutador. El resultado de tal conducción si multánea por ambos rectificadores conmutadores es efectivamente un cortocircuito, conocido como "disparo pasante conmutador" a través de la fuente de corriente continua. Un disparo pasante puede dar por resultado niveles de corriente mucho mayores que los existentes durante el funcionamiento normal del circuito inversor. Por lo tanto, es altamente deseable que se eviten disparos pasantes conmutadores.

En los circuitos inversores mostrados por las antes menciona-



405302

das solicitudes de patentes españolas, el control de voltaje es procurado por rápida conmutación controlada de tiempo-régimen o "picado" superpuesto a la frecuencia fundamental de salida del inversor. Esta conmutación controlada en proporción de tiempo produce una serie de impulsos eléctricos teniendo una duración, o "amplitud", determinada principalmente por el régimen, al que ocurren conmutaciones sucesivas. Puesto que, como se ha discutido arriba, un rectificador conmutador no deberá ser conectado hasta que el rectificador conmutador, en serie con el mismo, haya tenido suficiente tiempo para desconectarse plenamente, se observará que las características de los componentes del circuito, especialmente el tiempo de desconexión de los rectificadores conmutadores, limitan el régimen máximo, al que pueden ocurrir conmutaciones sucesivas. Dicho diferentemente, las características de los componentes del circuito limitan la amplitud mínima de los impulsos eléctricos, producidos por cada fase del inversor.

Hasta ahora se ha propuesto que se dispongan medios de regulación de tiempo para tantear el disparo o conexión de uno de los rectificadores conmutadores y después de ello impidiendo el disparo del otro rectificador conmutador durante un intervalo de tiempo fijo, suficiente para que el primer rectificador se desconecte plenamente. Para ser eficaz a través de todo el alcance del funcionamiento del inversor, es esencial que los medios de regulación de tiempo procuren un intervalo fijo de retardo, suficiente para asegurar plena desconexión bajo cualquier condición operativa, que pudiera encontrarse. Dicho diferentemente, los medios reguladores de tiempo tienen que operar de tal modo que toda la desconexión se realice de acuerdo con el intervalo de conmutación más prolongado concebible. Puesto que la conmutación sin estar bajo carga o en condiciones de carga ligera, típicamente requiere sustancialmen

405302 28



te tiempo más prolongado que la conmutación bajo condiciones de carga máxima, ha sido deseable hasta ahora procurar un intervalo de tiempo, relacionado con el tiempo de conmutación, más prolongado que puede predecirse. En adición, puesto que el intervalo de tiempo efectivo, medido por el medio regulador de tiempo, puede 5 variar sustancialmente respecto al intervalo propuesto, debe tomarse en consideración la posibilidad de tal desviación cuando se diseña el equipo. Como resultado de estos factores, el intervalo fijo de retardo, durante el cual se evita la conmutación de los otros rectificadores conmutadores, es típicamente mucho más pro- 10 longado de lo necesario bajo la mayoría de las condiciones operativas. A título de ejemplo, puede suponerse que la conmutación de los rectificadores de carga requiere 120 microsegundos al no tener carga y 80 microsegundos bajo carga máxima, que el máximo tiempo de desconexión del rectificador conmutador es 40 microse- 15 gundos y que la tolerancia del ajuste de tiempo es ± 20 por ciento. Bajo tales circunstancias, sería necesario procurar un retardo de tiempo propuesto de 192 microsegundos, incluyendo el intervalo de retardo, 120 microsegundos para conmutación de rectificador de carga, 40 microsegundos para conmutar desconexión del rec- 20 tificador y 32 microsegundos para error de ajuste de tiempo (el intervalo efectivo de retardo puede ser breve). El intervalo de retardo efectivo, por lo tanto, variará entre 160 y 224 microsegundos. Si el inversor se hace funcionar ahora bajo condiciones de carga máxima, el intervalo de retardo requerido sería solamen- 25 te de 120 microsegundos (80 + 40). Bajo estas condiciones, el intervalo efectivo de retardo variará entre 40 y 104 microsegundos más de lo requerido. Se apreciará que la amplitud mínima de impulsos de salida, así establecida, es innecesariamente larga bajo 30 la mayoría de las condiciones de funcionamiento, limitando por

405302 28 JUN 1972



ello indebidamente las capacidades de control de voltaje del sistema inversor.

Es un objeto de este invento procurar, en circuitos inversores, medios para establecer un intervalo mínimo de tiempo entre el disparo secuencial de rectificadores controlados, conmutadores, conectados en serie, consistentes con características componentes y requisitos del sistema.

Brevemente, al poner en práctica el invento en una forma, un circuito inversor es provisto de aparatos de control, incluyendo medios para tantear la corriente de conmutación durante la conmutación de uno, de un par, de rectificadores de carga y medios, que responden a ello, para bloquear la conmutación del otro rectificador de carga durante un intervalo de tiempo bloqueador, que comprende el intervalo, durante el cual la corriente de conmutación es tanteada en un intervalo fijo de retardo. Por otro aspecto del invento, el medio bloqueador incluye medios lógicos, que tienen primeros medios de entrada para recibir señales de disparo para los respectivos rectificadores conmutadores, medios de salida para suministrar las señales de disparo a los rectificadores conmutadores y segundos medios de entrada para recibir señales de bloqueo. El medio lógico responde a una señal de bloqueo para bloquear la transmisión de señales de disparo entre el primer medio de entrada y el medio de salida. El medio de bloqueo también incluye medios, que responden al medio tanteador de corriente, para generar una señal de bloqueo sustancialmente a través del todo el intervalo de tiempo de bloqueo. Por otro aspecto del invento, el medio para generar la señal de bloqueo incluye medios conmutadores teniendo dos estados conductivos, medios para mantener los medios conmutadores en un estado seleccionado a través del intervalo, durante el cual se tantea corriente conmutadora, y medios de ajuste

405302



de tiempo de retardo, comprendiendo preferentemente un capacitor. Debido a que el medio conmutador permanece en los estados seleccionados durante la conmutación y un retardo a continuación de la conmutación, producido por el medio de ajuste de tiempo, se produce una señal de bloqueo durante todo el intervalo de tiempo de bloqueo. El retardo, producido por el medio de ajuste de tiempo, es seleccionado para procurar un suficiente tiempo de desconexión para el rectificador conmutador siguiendo la conmutación del respectivo rectificador de carga.

10 Mientras las nuevas características de este invento se exponen particularmente en las reivindicaciones adjuntas, el invento, tanto respecto a organización, como al contenido, se comprenderá y apreciará mejor, junto con otros objetos y características del mismo, de la siguiente descripción detallada, tomada en conjunto con los dibujos, en que:

15 La figura 1 es un diagrama esquemático de circuito de energía inversora polifásica y de un aparato de control para el mismo de acuerdo con este invento;

20 Las figuras 2a y 2b ilustran formas de ondas de voltaje en fase, típicamente producidas por circuitos de energía de inversor, del tipo ilustrado por la figura 1.

 Las figuras 3a y 3b ilustran la variación en el intervalo de tiempo de bloqueo, producida bajo diversas condiciones de funcionamiento del inversor por el aparato de control de este invento; y

25 La figura 4 es una representación esquemática de una forma preferida del aparato de control de la figura 1, para una sola fase del circuito de energía del inversor.

 Haciendo primero referencia a la figura 1, un sistema de impulsión de velocidad ajustable, trifásico, del tipo descrito por la arriba mencionada patente de McMurray y según las solicitudes

30

405302

28



de patentes españolas antes citadas, se ilustra, incluyendo el sistema de impulsión, un motor -10- de inducción trifásico, teniendo fases A, B y C, provisionadas con energía eléctrica de corriente alterna desde el aparato de conversión de energía, incluyendo circuitos inversores -12-, -14- y -16- de onda completa, fase simple. Cada uno de los circuitos inversores -12-, -14- y -16- invierte energía eléctrica de corriente continua, desde una fuente -18- de corriente continua, en la energía de corriente alterna, suministrada al motor -10-. Puede usarse cualquier fuente conveniente de energía eléctrica de corriente continua, tal como una batería o un dispositivo rectificador para convertir energía de entrada de corriente alterna en energía de salida unidireccional. Para atenuar rizamiento, y procurar una fuente de corriente continua de baja impedancia, se ha previsto un filtro, comprendiendo el filtro un inductor -20-, conectado al terminal positivo -24- de la fuente -18- de corriente continua y un capacitor -22- conectado al inductor -20- en -30- y al terminal negativo -26- de la fuente -18- de corriente continua. Se les ocurrirá a los expertos en la técnica, que el aparato de conversión de energía podría ser utilizado alternativamente para convertir energía eléctrica de entrada alterna en energía eléctrica de salida alterna de una frecuencia diferente.

El circuito inversor -12- para la fase A incluye una borna -28- positiva, conectada a la unión eléctrica -30- entre el inductor -20- y el capacitor -22- y una borna negativa -32-, conectada al terminal negativo -26- de la fuente -18- de corriente continua. El circuito -12- inversor incluye un par de rectificadores -34- y -36- controlados, de paso, de corriente de carga, conectados en serie entre la borna -28- positiva y la borna -32- negativa, con el ánodo del rectificador -34-, conectado a la borna positiva -28-

405302



Rectificadores controlados de paso -38- y -40- también están conectados en serie entre las bornas -28- y -32- con la misma polaridad que los rectificadores controlados de paso -34- y -36-. Los rectificadores controlados de paso -34-, -36-, -38- y -40- son preferentemente rectificadores controlados de silicio, pero será obvio, que pueden usarse dispositivos funcionalmente equivalentes, tales como tiratrones gaseosos. Rectificadores de diodo -42- y -44- están conectados en paralelo a través de los rectificadores controlados -34- y -36-, respectivamente en polaridad inversa, y una inductancia -48- y un capacitor -46- están conectados en serie entre la unión -50- de los rectificadores controlados de paso -38- y -40- y la unión -52- de los rectificadores controlados de paso -34- y -36- y los rectificadores de diodo -42- y -44-. La fase A del motor -10- de inducción está conectada a la unión -52- para recibir corriente alterna desde el circuito inversor -12-.

Circuitos inversores -14- y -16-, para suministrar corriente alterna a las fases B y C respectivamente, son idénticos en estructura física y modo de conexión a la fuente -10- de corriente continua al circuito inversor -12-. De acuerdo con esto, elementos semejantes en el circuito -14- se indican por números primados y elementos semejantes en el circuito -16- se indican por números doblemente primados.

Según se ilustra en la figura 1, se dispone del aparato de control -54- para conectar los rectificadores controlados de paso -34-, -36-, -38- y -40- del circuito inversor de la fase A, por medio de impulsos de señal de disparo, suministrados a través de conexiones -56-, -58-, -60- y -62- respectivamente. También se suministran similares impulsos de señales a través de apropiadas conexiones a los rectificadores controlados de paso de los circuitos -14- y -16-. De acuerdo con el invento, el aparato de control

405302



-54- incluye un transformador de corriente -64- y aparatos asociados para tantear la corriente de conmutación en el circuito inversor -12- de la fase A. Similares transformadores de corriente -64'- y -64"- están previstos para los circuitos inversores -14- y -16- de las fases B y C respectivamente.

Antes de volver la atención hacia el aparato de control de este invento, se describirá el modo general de funcionamiento del sistema impulsor de la figura 1. Debe tenerse en cuenta que la función de los circuitos inversores -12-, -14- y -16- es la de convertir energía de corriente continua de la fuente -18- en energía de corriente alterna para entrega, a través de las fases A, B y C al motor -10-. Para conseguir ésto en la fase A, el rectificador -34- controlado de paso y el rectificador -36- controlado de paso del circuito -12-, conducen alternativamente durante periodos de tiempo establecidos por el aparato de control -54- e impulsos de señales de disparo, que el mismo suministra a los rectificadores. Ahora se describirá brevemente la manera, en que se realiza la conducción alternativa respecto a la fase A y el circuito inversor -12-.

Inicialmente debe suponerse que el principal rectificador controlado -34- está conduciendo corriente al motor -10-. Como un resultado de funcionamiento anterior, el capacitor -46- está cargado de tal modo, que un punto -72-, entre el capacitor -46- y el inductor -48-, es positivo en potencial respecto a la unión -50-. Para desconectar el rectificador controlado -34-, el rectificador controlado conmutador -38- es conectado por un impulso de señal de disparo desde el aparato de control a través de la conexión -60-. Un circuito oscilatorio en serie, comprendiendo el capacitor conmutador -46- y el inductor conmutador -48-, es ahora conectado a través del rectificador controlado -34-, que lleva corriente de carga. Un impulso de corriente, producida por el circuito oscilatorio en

405302

28



serie de descarga, adopta la función de suministrar corriente de carga al motor -10- y hace que el diodo -42- sea solicitado hacia adelante. Como resultado, la corriente a través del rectificador controlado -34-, se reduce a cero. El diodo -42- de realimentación conduce exceso de corriente de conmutación alrededor del rectificador -34- controlado y procura una limitada solicitud inversa a través del rectificador -34- controlado. Esta solicitud inversa dura un periodo mayor que el tiempo de desconexión del rectificador controlado -34-, de modo que este rectificador controlado es obligado a desconectarse, es decir, a recuperar su modo bloqueador de funcionamiento.

Después de haber sido cargado el capacitor conmutador -46- a la polaridad opuesta, de modo que la unión -50- sea más positiva en potencial que la borna positiva -28-, el rectificador -38- controlado conmutador es solicitado inversamente y, por lo tanto, cesa de conducir. El rectificador conmutador -38- se desconectará plenamente si se mantiene la solicitud inversa durante su tiempo de desconexión. El capacitor -46- conmutador tiene la polaridad apropiada para desconectar el rectificador controlado principal -36-, cuando el rectificador -40- controlado es conectado. Sin embargo, es esencial que el rectificador -40- no sea conectado antes de que la solicitud inversa, a través del rectificador -38-, se haya mantenido durante un periodo suficiente para asegurar plena desconexión del rectificador -38-. Si el rectificador -40- se conectase prematuramente, la solicitud de avance, establecida sobre el rectificador -38- le haría reanudar la conducción, junto con el rectificador -40-. El resultado de tal conducción simultánea sería efectivamente un cortocircuito o un disparo pasante conmutador a través de la fuente -18- de corriente continua.

Después de haberse desconectado el rectificador controlado -34-

405302



5 puede conectarse el rectificador controlado -36- y después de haberse desconectado, a su vez, el rectificador -34- puede ser conectado para iniciar otro ciclo eléctrico. El voltaje, suministrado a la fase A, tendrá típicamente una forma de onda fundamental, como la ilustrada en la figura 2a, con el intervalo entre puntos -100- y -102- representando 360 grados eléctricos.

10 Naturalmente que se les ocurrirá a los expertos en la técnica que la conducción de los rectificadores controlados de paso -34'- y -36'- del circuito -14- y los rectificadores controlados de paso -34"- y -36"- del circuito -16- están controlados de la misma manera, disparando impulsos de señales, suministrados al mismo desde el aparato de control -54- a través de conexiones apropiadas. La corriente alterna, así suministrada a las fases B y C del motor -10- por los circuitos inversores -14- y -16- respectivamente, tiene la misma frecuencia fundamental que la energía eléctrica de corriente alterna, suministrada a la fase A, pero las formas de ondas, suministradas a las tres fases, están desplazadas entre sí, en el tiempo, por 120 grados eléctricos, como es costumbre en sistemas de tres fases.

20 En adición a controlar la frecuencia fundamental, a la que se suministra energía de corriente alterna al motor de inducción -10-, el aparato de control -54- preferentemente incluye medios, como los mostrados en las antes mencionadas solicitudes de patentes españolas para controlar el voltaje medio por conmutación controlada de régimen de tiempo de los rectificadores controlados de paso de los circuitos -12-, -14-, y -16-. Más particularmente, resulta un funcionamiento de la manera arriba descrita en cualquier punto de tiempo seleccionado, en dos fases, que están conectadas a un potencial del suministro de corriente continua, estando conectada 25 la otra fase al otro potencial del suministro de corriente conti-

30

405302



nua. Por ejemplo, en un periodo de tiempo seleccionado, los rectificadores -34- y -34'- pueden ser conductivos desde bornas positivas -28- y -28'-, mientras que el rectificador -36"- es conductivo hacia la borna negativa -32"- . En otro periodo de tiempo, el rectificador -34'- puede ser conductivo desde la borna positiva -28'- mientras que los rectificadores -36- y -36"- son conductivos a las bornas negativas -32- y -32"- . Según se menciona en las antes mencionadas solicitudes, los rectificadores controlados de paso del único circuito, conectado a uno de los potenciales, se conmutan de una manera controlada en régimen de tiempo a una frecuencia conmutadora sustancialmente más alta que aquella de la frecuencia fundamental. La conmutación controlada en proporción de tiempo se ilustra para la salida de voltaje de la fase A por la figura 2b. Los impulsos -104-, -106, -108- y -110-, producidos por la conmutación de proporción de tiempo del circuito inversor -12-, se ilustran superpuestos a la forma de onda fundamental entre los puntos -100'- y -102'- . De acuerdo con la discusión precedente se apreciará que la duración o amplitud de los impulsos según se ilustran por "P.W." para el impulso -104-, se determina por el régimen al que ocurren conmutaciones sucesivas de rectificadores de corriente de carga. Sin embargo, si se intenta conmutación demasiado rápida, puede ocurrir conducción simultánea de los rectificadores de conmutación. Por lo tanto, es un objeto primario de este invento reducir al mínimo la amplitud del impulso sin causar conducción simultánea y resultantes disparos pasantes.

Haciendo ahora referencia a las figuras 1, 3a y 3b, la corriente conmutadora, producida bajo condiciones de funcionamiento extremas en el circuito incluyendo el capacitor conmutador -46- y el inductor conmutador -48- de la figura 1 se describirán

4053028



brevemente. Bajo condiciones sin carga, la corriente conmutadora típicamente tiene una larga duración "C" como se ilustra por la figura 3a. Al final del intervalo "C", el capacitor conmutador -38- ó -40- será solicitado inversamente y cesará de conducir en aquel tiempo. Sin embargo, según se discutió anteriormente, la solici-
5 ción inversa tiene que ser mantenida durante el periodo de desconexión del rectificador o el mismo conducirá de nuevo. El retardo mínimo, del periodo requerido para la desconexión completa, se representa por "D" en la figura 3a. Ba-jo condiciones de carga máxima flu-
10 ye corriente de conmutación durante un periodo mucho más breve "C'" según se ilustra por la figura 3b. En estas condiciones se requiere el mismo periodo de retardo "D" para la desconexión completa. Cuando se trabaje con un intervalo de conmutación máximo según se ilustra en la figura 3a se requerirá una amplitud mínima de impulso
15 igual a "C" más "D" para evitar disparos pasantes conmutadores. Sin embargo, cuando se trabaje con un intervalo mínimo de conmutación según se ilustra en la figura 3b, se requerirá una amplitud mínima de impulso menor, igual a "C'" más "D". Hasta ahora, como se ha discutido anteriormente, ha sido necesario procurar un intervalo de
20 ajuste de tiempo relacionado con el tiempo de conmutación más largo predecible, siendo éste normalmente el tiempo de conmutación, requerido bajo condiciones sin carga. Como resultado, la amplitud mínima del impulso hasta ahora disponible, había sido típicamente mucho más grande de lo necesario bajo la mayoría de las condiciones de
25 funcionamiento.

De acuerdo con el presente invento, se procuran medios para tantear la corriente de conmutación durante el intervalo efectivo, "C", "C'" o algún intervalo intermedio, durante el cual fluye corriente conmutadora y después iniciando un intervalo ajustado de
30 tiempo "T'" teniendo una duración suficiente para asegurar un tiem-

405302

28



po "T" de desconexión completa aún cuando resulte un error de ajuste de tiempo "E" en un periodo de retardo más breve del propuesto. El presente invento, por lo tanto, permite que la amplitud mínima de impulso varíe con las condiciones efectivas de funcionamiento y que sea sustancialmente menor que la mayoría de las condiciones de funcionamiento, de lo que ha sido posible hasta ahora. Esto se consigue por medios para bloquear señales de disparo a los rectificadores conmutadores para un intervalo de tiempo de bloqueo, comprendiendo el intervalo conmutador apropiado más el intervalo de retardo fijo "T'". Una ejecución preferida del invento se describirá ahora con referencia a la figura 4.

El aparato de control, ilustrado por la figura 4, está asociado con el circuito de inversor -12-. Un aparato similar estaría asociado con los circuitos -14- y -16-. El aparato de control ilustrado está incluido en el aparato de control -54- (figura 1) e incluye medios para tantear la corriente de conmutación y para evitar el disparo del otro rectificador conmutador (rectificador controlado -40- siguiendo el disparo del rectificador controlado -38- y el rectificador controlado -38-, siguiendo el disparo del rectificador controlado -40-) para un intervalo suficiente para la desconexión total del rectificador anteriormente conductivo. Más particularmente, el medio de control comprende medios para tantear flujo de corriente de conmutación, medios que responden a la corriente tanteada para generar una señal de bloqueo, y medios lógicos, que responden a una señal de bloqueo para bloquear el disparo de los rectificadores conmutadores. El medio tanteador de corriente de conmutación incluye el transformador de corriente -64- y el puente -112- de diodo rectificador teniendo uniones -114- y -116- conectadas a través del transformador -64-. Las otras uniones -118- y -120- del puente -112- están conectadas al medio generador de se



405302

5 final de bloqueo -121-. Más particularmente, las uniones -118- y
-120- del puente -112- están respectivamente conectadas a la
fuente -122- de energía eléctrica de corriente continua relati-
vamente negativa y la base -124- de un transistor -126- del tipo
10 NPN a través del resistor -128-. Un resistor -130- está conectado
entre el terminal -122- y la unión -120- del puente -112-. Duran-
te la conmutación el flujo de corriente de conmutación en el cir-
cuito oscilatorio en serie, incluyendo el capacitor -46- y la in-
ductancia -48-, produce un flujo de corriente proporcional en el
15 secundario -64'- del transformador de corriente -64-. El flujo
de corriente desde el secundario -64'- del transformador se rec-
tifica por el puente -112- y se carga por la resistencia de los
resistores -128- y -130-, de modo que se suministra una señal
de voltaje variable unidireccional, proporcional a las variacio-
20 nes efectivas en la corriente de conmutación a la base -124- del
transistor -126-, sin consideración a la dirección de la corrien-
te de conmutación. Los diferentes componentes se seleccionan de
tal modo que la señal de voltaje variable, suministrada a la base
-124- del transistor -126- es suficiente para conectar el transis-
tor inmediatamente después de la iniciación del flujo de co-
rriente de conmutación a través del transformador de corriente
-64-. El transistor -126- permanecerá conectado durante todo el
periodo de conmutación "C" y "C'" de las figuras 3a y 3b).

25 Todavía haciendo referencia a la figura 4, los medios para
generar una señal de bloqueo incluyen el transistor -126- y el
resistor -131-, conectado en serie a través de una fuente de
energía eléctrica de corriente continua, teniendo un terminal
-132- relativamente positivo y el terminal -122- de potencial
inferior. Otro transistor -134- del tipo NPN y un resistor -136-
30 están conectados en serie entre el terminal -132- y un terminal

405302 28



-138-, teniendo un potencial intermedio a aquel del terminal positivo -132- y terminal negativo -122-. El emisor del transistor -126- está conectado al terminal negativo -122-, y el emisor del transistor -134- está conectado al terminal -138-.
5 La base -140- del transistor -134- está conectada al terminal -122- del suministro de energía a través de un capacitor -142- y a la unión -144- del transistor -126- y el resistor -130- a través de un resistor -146-. La unión -148- del transistor -134- y el resistor -136- está conectada a un conductor de salida
10 -150-, sobre el cual se suministra una señal de bloqueo a una red lógica -152-.

El funcionamiento del medio -121- generador de señal de bloqueo se describirá ahora. Como se ha indicado arriba, el transistor -126- es desconectado siempre que no se tantee corriente conmutadora. Antes de la inhibición de la conmutación de uno de los
15 rectificadores de carga -34- ó -36- por el disparo del respectivo rectificador conmutador -38- ó -40-, el transistor -126- no es conductivo. Como resultado, el terminal positivo -132- es conectado a través de los resistores -130- y -146- a la base -140-
20 del transistor -134- para conectar el transistor -134- y establecer una carga positiva sobre el capacitor -142-. Con el transistor -134- en su estado conductivo la unión -148- es mantenida sustancialmente al potencial del terminal común -138- y la señal producida sobre el conductor -150- tiene una magnitud determinada
25 por el potencial del terminal -148-. Tan pronto se tantea la corriente de conmutación, el transistor -126- se conecta de modo que el potencial en la unión -144- cae sustancialmente a aquel del terminal negativo -122-. La carga positiva sobre el capacitor -142- se descarga a través del resistor -146- al terminal negativo -122- y la repentina reducción en potencial sobre la base
30

405302 28



5 -140- del transistor -134- hace que el transistor -134- se tras-
lade rápidamente a su estado no conductivo. Cuando esto ocurre,
el potencial en la unión -148- se elevará a un nivel más alto,
controlado por la magnitud del potencial en el terminal -132- y
10 el resistor -136-. Al final del periodo de conmutación, cuando
el medio tanteador de corriente cesa en tantear corriente, el
transistor -126- se desconectará de nuevo, pero el capacitor -142-
se retrasará durante un periodo en la conexión del transistor
-134-. De acuerdo con el invento, el capacitor -142- es seleccio-
nado de tal modo que su recarga retardará la conexión del tran-
sistor -134- por un periodo fijo, igual al tiempo deseado de re-
tardo "T" ilustrado por las figuras 3a y 3b. Así se observará
que la señal de nivel de voltaje más alto (señal de bloqueo) en
la unión -148- existe para un intervalo comprendiendo el periodo
15 de conmutación ("C" o "C'") y el intervalo de retardo fijo ("T").

La red lógica -152- comprende una pluralidad de elementos o
pasos lógicos interconectados del tipo NAND-NOR. Un paso del tipo
NAND-NOR es uno en que la señal de salida ALTA se producirá siem-
pre que por lo menos una señal de entrada sea BAJA y en que una
20 señal de salida BAJA se produzca siempre que todas las señales
de entrada sean ALTAS. Como se ilustra en la figura 4, la red ló-
gica -152- incluye un paso -160-, teniendo una rama de entrada
-162- para recibir una señal ALTA cuando se desée disparar el
rectificador conmutador -38- positivo (Figura 1) o una señal BAJA,
25 cuando se desée disparar el rectificador conmutador negativo -40-
(figura 1). Un paso -164- tiene una sola rama de entrada -166-,
conectada al conductor -150- para recibir, bien sea una señal
bloqueadora ALTA (el nivel de voltaje más alto, existente cuando
el transistor -134- es desconectado) o una señal no bloqueadora
30 BAJA (el nivel de voltaje inferior existente cuando se conecta

405302

28



el transistor -134). La rama de salida -168- del paso -160- está
conectada a una rama de entrada de un paso -170-, que tiene una
rama de salida -172-, conectada a la única entrada de un paso -174-
a una rama de entrada -176- de un paso -178- y a un conductor de
5 salida -180-, que conduce al medio de disparo para el rectifica-
dor conmutador -40- (figura 1). El paso de salida -174- está co-
nectado a una rama de entrada -177- del paso -194- y a un conduc-
tor de salida -186- que conduce a los medios de disparo para el
rectificador conmutador -38- (figura 1). El paso -184- también tie
10 ne una rama de entrada -182-, conectada para recibir de los medios
de disparo una señal BAJA de breve duración, cuando el rectifica-
dor -38- es conectado y una rama de entrada -188- conectada para
recibir desde el medio de disparo una señal BAJA de breve duración,
cuando el rectificador -40- es conectado. Se suministran señales
15 ALTAS sobre ramas de entrada -182- y -188- en todos los demás
tiempos. La salida del paso -164- está conectada a una rama de en-
trada -190- del paso -184-. La rama de salida del paso -184- está
conectada a la rama de entrada -192- de un paso -194- y a una rama
de entrada -196- del paso -178-. La rama de salida -194- está co-
20 nectada a una rama de entrada -198- del paso -160-, y la rama de
salida -200- del paso -178- está conectada a una rama de entrada
del paso -170-.

El modo de funcionamiento de la red lógica -152- se describi-
rá ahora. Debemos suponer que se desee conmutar el rectificador
de carga -34- (figura 1) disparando el rectificador conmutador
25 -38-. También se supondrá que está presente una señal BAJA no blo-
queadora a la entrada -166- del paso -164-, de modo que se presen-
te una señal ALTA en la entrada -190- del paso -184- y que tam-
bién están presentes señales ALTAS en las entradas -182- y -188-
30 (rectificadores -38- y -40-, que están desconectados). Esto signi-

405302



2811

5 fica que se suministra una señal BAJA a la rama de entrada -192- del paso -194-, para producir una señal ALTA en la rama de entrada -198- del paso -160- y que una señal BAJA se suministra a la entrada -196- del paso -178- para producir una señal ALTA a la entrada -200- del paso -170-. Si ahora se suministra una señal ALTA a la entrada -172- del paso -170-, se suministrará una señal BAJA a la entrada -178- del paso -170-, y se producirá una señal ALTA en su salida -172-. Como un resultado de la señal ALTA a la salida -172-, se produce una señal ALTA en la salida -180- y se produce una señal BAJA a la salida -186- desde el paso -174-. El medio de control para el rectificador -38- responde a la señal BAJA en -186- para disparar o conectar el rectificador -38- para conmutar el rectificador de carga -34-. Concurrentemente con el disparo del rectificador -38- la señal a la entrada -182- al paso -184- traslada temporalmente desde ALTO a BAJO, de modo que la señal de salida en las entradas -192- y -196- de los pasos -194- y -178-, respectivamente se hace ALTA. Inmediatamente después la corriente conmutadora hace que la señal a la entrada -166- en el paso -164- resulte ALTA y la señal a la entrada -190- del paso -184- resulte BAJA para todo el intervalo de tiempo del bloqueo. Esto significa que la señal de salida desde el paso -184- permanecerá ALTA para todo el intervalo de tiempo del bloqueo. Bajo estas circunstancias, las señales ALTAS en las entradas -176- y -196- del paso -178- producen una señal BAJA en su salida -200-, mientras que la señal ALTA a la entrada -192- del paso -194- no tiene ningún efecto sobre su salida -198-, puesto que la otra entrada -177- es BAJA. Como resultado, la señal de salida desde el paso -170- permanece BAJA y la señal de salida ALTA en la salida -172- del paso -170- permanece sin variar.

30 Si se supone ahora que la señal a la entrada -162- del paso

405302

28



- 160- se traslada por alguna razón desde ALTO hasta BAJO mientras la señal de bloqueo ALTA todavía está suministrando a la entrada -166- del paso -164-. Como se indicó anteriormente, una señal BAJA a la entrada -162- es una indicación de que el disparo del rectificador conmutador -40- se desea. Más particularmente, la red lógica -152- está destinada a producir una señal BAJA a la salida -180-, en respuesta a una señal BAJA en la entrada -162- y el medio de disparo para el rectificador -40- responde a una señal BAJA a la salida -180- disparando el rectificador -40-. Sin embargo, esto no puede ocurrir en tanto la señal de bloqueo ALTA, que se presente a la entrada -166- del paso -164-. La razón es que una señal BAJA está ya presente a la entrada -200- del paso -170-. Una señal ALTA a la entrada -168-, causada por la señal BAJA a la entrada -162- no tendrá ningún efecto sobre la señal ALTA a la entrada -172- y, por consiguiente, sobre la señal ALTA a la salida -180-. Suponiendo, sin embargo, que todo el intervalo de bloqueo haya pasado y que la señal a la entrada -166- del paso -164- se haya convertido en BAJA antes de la entrega de una señal BAJA a la entrada -162- del paso -160-. Puesto que al final del intervalo de bloqueo todas las entradas al paso -184- serán ALTAS, estarán presentes señales BAJAS en las entradas -192- y -196- de los pasos -194- y -178-, respectivamente. Una señal ALTA permanece a la entrada -198- del paso -160-, puesto que la entrada -177- del paso -198- ha permanecido al nivel BAJO. La señal a la salida -200- del paso -178- resultará simultáneamente ALTA pero no habrá ningún cambio en la señal ALTA a la salida -172- del paso -170-. Si una señal BAJA reclamando el disparo del rectificador -40-, se suministra ahora a la entrada -162- del paso -160-, la señal desde la salida -168- resultará ALTA, y la señal a la salida -172- del paso -170- resultará BAJA. Esta señal BAJA está pre-

405302

28



sente a la salida -180- y así causará el disparo del rectificador -40-.

5 El disparo del rectificador -40- hará que una señal BAJA se suministre temporalmente inmediatamente a la entrada -188- del paso -184- y una señal ALTA se suministre a la entrada -166- del paso -174-. Por las razones discutidas arriba, estas señales bloqueadoras impedirán o bloquearán el disparo del rectificador -40- para todo el periodo de bloqueo. Como se ha explicado arriba, el bloqueo de señales de disparo, durante todo el periodo de bloqueo, asegura que los rectificadores -38- y -40- no sean simultáneamente conductivos y que, por lo tanto, no pueda ocurrir un disparo pasante conmutador. De acuerdo con el presente invento el intervalo de tiempo bloqueador varía con las condiciones de funcionamiento para procurar una amplitud mínima de impulso, consistente con condiciones de funcionamiento.

10

15

Naturalmente que será obvio para los expertos en la técnica que los valores para varios elementos, que comprende el circuito, ilustrado por la figura 4, tienen que seleccionarse apropiadamente, con el fin de procurar el funcionamiento que acaba de describirse. En una ejecución del invento, un suministro de energía procurando +5 voltios en el terminal -132-, 0 voltios en el terminal común -138- y - 5 voltios en el terminal -122-, fue previsto. El transistor -126- fue del tipo JEDEC nº 2-N4424 y el transistor -134- fue uno del tipo JEDEC nº 2N4424. En esta ejecución particular los resistores -128-, -130-, -131-, -136- y -146- tuvieron resistencias de 4,7 K, 56, 4,7 K, 10K y 1,2K ohmios, respectivamente y el capacitor -142- tuvo un valor de 0,01 MF. En el caso de que se use otro suministro de energía o si se desea producir el impulso de señal de disparo a algún otro nivel predeterminado de corriente tendrían que efectuarse cambios apropiados.

20

25

30



405302

piados en los elementos.

Aunque este invento ha sido descrito en conexión con una ejecución preferida, se les ocurrirá a los expertos en la técnica que son posibles muchas modificaciones y variaciones sin apartarse de la idea y del alcance del invento. Por ejemplo, aunque el invento ha sido descrito en conexión con un sistema de transmisión inversor polifásico en que tenía una incidencia particular respecto a las aplicaciones conmutadoras controladas de régimen de tiempo, es aplicable al uso para evitar la conducción simultánea de rectificadores conmutadores en inversores de fase simple. Además, se les ocurrirán a los expertos en la materia, circuitos alternativos para generar la señal bloqueadora. Por ejemplo, los transistores ilustrados podrían ser reemplazados por otros dispositivos conmutadores en inversores de fase simple. Además, se les ocurrirán a los expertos en la materia, circuitos alternativos para generar la señal bloqueadora. Por ejemplo, los transistores ilustrados podrían ser reemplazados por otros dispositivos conmutadores, conectados y desconectados en los tiempos apropiados por adecuados medios de control.

20

N O T A

EN RESUMEN: la presente Patente de Invención que por veinte años se solicita para España, ha de recaer sobre las siguientes reivindicaciones:

25

1ª.- Disposición limitadora de amplitud de impulso para circuitos inversores, caracterizada porque el circuito inversor incluye por lo menos un juego de dos rectificadores controlados de paso, transportando corriente de carga, conectados en serie, conectados a través de una fuente de energía eléctrica de corriente continua, un juego respectivo de dos rectificadores controlados de paso conmutadores, conectados en serie, de polaridad similar,

30



405302

28 JUL 1972



5 conectados a través de dicha fuente de energía eléctrica, y medios de circuito conmutadores, interconectando la unión de dichos dos rectificadores controlados de paso transportando corriente de carga, y la unión de dichos dos rectificadores controlados de paso conmutadores, medios de control de amplitud comprendiendo: medios para tantear corriente conmutadora en dichos medios de circuito conmutador durante la conmutación de alguno de dichos rectificadores controlados de paso, transportando corriente de carga, y medios bloqueadores acoplados a dichos medios tanteadores de corriente y que responden a la corriente conmutadora tanteada para bloquear la conmutación del otro de dichos rectificadores controlados de paso transportando corriente de carga, durante el intervalo de tiempo de bloqueo comprendiendo el intervalo, durante el cual se tantea corriente conmutadora y el intervalo de retardo fijado.

10 2ª.- Disposición según la reivindicación 1ª, caracterizada porque dicho medio bloqueador incluye medios de ajuste de tiempo para establecer el intervalo de retardo fijado, y medios de ajuste de tiempo, que responden a la corriente conmutadora tanteada, para iniciar el intervalo de retardo fijado al final del intervalo, durante el cual se tantea corriente conmutadora.

15 3ª.- Disposición según la reivindicación 2ª, caracterizada porque dichos medios de bloque comprenden: medios lógicos teniendo primeros medios de entrada, para recibir una primera señal de entrada, cuando se desée conectar el primero de dichos rectificadores controlados de paso conmutadores y una segunda señal de entrada, cuando se desée conectar el segundo de dichos rectificadores controlados de paso conmutadores, segundos medios de entrada, y medios de salida, acoplados a dichos rectificadores controlados de paso conmutadores, para suministrar una primera

405302

28 JUL 1974



5 señal de salida y para hacer que dicho primer rectificador se conecte, y una segunda señal de salida para hacer que dicho segundo rectificador se conecte, y medios acoplados a dichos segundos medios de entrada y dichos medios tanteadores de corriente, para generar y suministrar a dichos medios lógicos, una señal bloqueadora a través del intervalo de tiempo bloqueador, respondiendo dichos medios lógicos, en ausencia de una señal de bloqueo, a una primera señal de entrada, para producir una primera señal de salida y una segunda señal de entrada para producir una segunda señal de salida, y respondiendo dichos medios lógicos a una señal de bloqueo para bloquear la producción de señales de salida en respuesta a señales de entrada.

15 4ª.- Disposición según la reivindicación 3ª, caracterizada por que dichos medios para generar una señal de bloqueo incluyen medios de ajuste de tiempo para establecer el intervalo de retardo fijado, respondiendo dichos medios de ajuste de tiempo a la corriente conmutadora tanteada, de tal modo que el intervalo de retardo fijado se inicie al final del intervalo, durante el cual se tantea la corriente conmutadora.

20 5ª.- Disposición según la reivindicación 4ª, caracterizada porque dichos medios para generar una señal de bloqueo comprenden medios de circuito y en que dichos medios de ajuste de tiempo son un elemento de acumulación de energía en dichos medios de circuito.

25 6ª.- Disposición según la reivindicación 3ª, caracterizada porque dichos medios para generar una señal de bloqueo comprenden un circuito resistido, conectado a través de una fuente de energía eléctrica de corriente continua, incluyendo dicho circuito resistivo, medios conmutadores, que tienen estados bloqueadores de corriente y conductores de corriente, y medios conectados a dichos

405302



5 medios conmutadores para trasladar y conmutar medios entre dichos dos estados, manteniendo normalmente dichos medios de traslado a dichos medios conmutadores en uno primero de dichos estados y respondiendo a la corriente conmutadora tanteada para trasladar dichos medios conmutadores a uno segundo de dichos estados a través del intervalo de tiempo bloqueador, siendo dicha señal de bloqueo una señal de voltaje, producida en un punto preseleccionado en dicho circuito resistivo, en que resulta un cambio en el estado de dicho medio conmutador en un cambio sustancial de voltaje.

10 7ª.- Disposición según la reivindicación 6ª, caracterizada porque dicho medio conmutador es un transistor, controlando dicho medio de traslado al estado de dicho transistor por la aplicación selectiva de señales eléctricas a su base.

15 8ª.- Disposición según la reivindicación 4ª, caracterizada porque dicho medio ajustador de tiempo comprende un dispositivo de almacenaje de energía y en que dicho medio para generar una señal de bloqueo comprende además: primeros medios de circuito, conectados a través de una fuente de energía eléctrica de corriente continua, incluyendo dichos primeros medios de circuito, medios conmutadores teniendo estados bloqueadores de corriente y conductores de corriente, y segundos medios de circuito, acoplados a dichos medios tanteadores de corriente, dicho dispositivo de almacenaje de energía y dicho medio conmutador de dicho primer medio de circuito para trasladar dichos medios de conmutación entre dichos dos estados por la aplicación de señales eléctricas a los mismos, mantenien
20 do normalmente dichos segundos medios de circuito a dichos medios conmutadores de dichos primeros medios de circuito en uno primero de dichos estados y respondiendo a la corriente conmutadora tanteada para trasladar dichos medios conmutadores a uno segundo de dichos estados, a la iniciación de la conmutación, siendo eficaz dicho dispositivo de almacenaje de energía para mantener dicho medio conmuta
25

~~30~~

405302

28 JUL



5 dor en dicho segundo estado durante el intervalo de retardo fijado, a continuación del completamiento de la conmutación, siendo dicha señal de bloqueo una señal de voltaje, producida en un punto preseleccionado en dicho primer medio de circuito, en que resulta un cambio en el estado de dicho medio conmutador, en un sustancial cambio de voltaje.

10 9ª.- Disposición según la reivindicación 8ª, caracterizada porque el medio conmutador de dicho primer medio de circuito es un transistor, teniendo una base conectada a dicho segundo medio de circuito, para recibir señales eléctricas del mismo.

10ª.- Disposición según la reivindicación 9ª, caracterizada porque dicho medio tanteador de corriente es un transformador de corriente.

15 11ª.- Disposición según la reivindicación 3ª, caracterizada porque dicho medio lógico comprende además medios de realimentación, acoplando dichos medios de salida y dichos segundos medios de entrada para suministrar una señal de bloqueo a dichos segundos medios de entrada, en esencia simultáneamente con la producción de una señal de salida en dichos medios de salida.

20 12ª.- Disposición según la reivindicación 3ª, caracterizada porque dicho medio lógico comprende una pluralidad de pasos interconectados del tipo NAND-NOR.

25 13ª.- Disposición según la reivindicación 10ª, caracterizada porque dicho medio lógico comprende además medios de realimentación, que acoplan dichos medios de salida y dichos segundos medios de entrada, para suministrar una señal de bloqueo a dichos segundos medios de entrada, en esencia sustancialmente con la producción de una señal de salida a dichos medios de salida.

30 14ª.- Disposición según la reivindicación 13ª, caracterizada porque dicho medio lógico comprende una pluralidad de pasos interco



405302



nectados del tipo NAND-NOR.

15a.- Disposición según la reivindicación 5a, caracterizada porque dicho elemento de almacenaje de energía es un capacitor.

5 16a.- Disposición según la reivindicación 15a, caracterizada porque dicho medio tanteador de corriente es un transformador de corriente.

17a.- Por último se reivindica como objeto sobre el que ha de recaer la presente Patente de Invención que por veinte años se solicita registrar para España, - - - - -

10

p o r

"DISPOSICION LIMITADORA DE AMPLITUD DE IMPULSO PARA CIRCUITOS IN-
VERSORES"

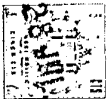
15 Todo conforme queda expresado en la presente Memoria Descriptiva que consta de veintiocho hojas foliadas y escritas a máquina por una sola cara y planos que se acompañan.

Madrid, 28 JUL. 1972

P.A.,

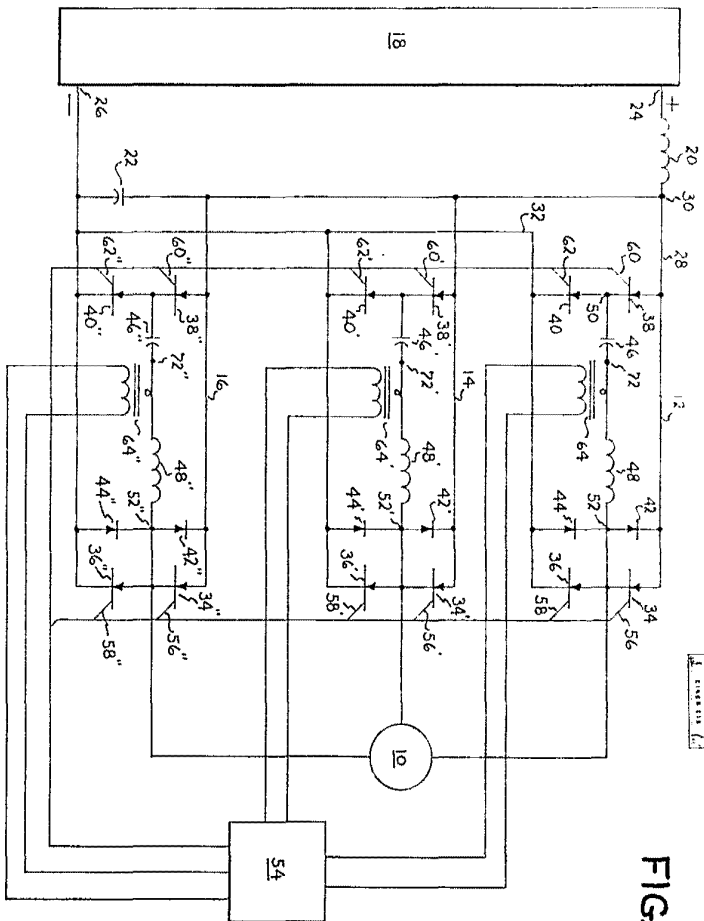
[Handwritten signature]
PEDRO FELIU MARRA
P. F.





272

FIG. 1



405302

Hoyt Kirlics

FIG. 4

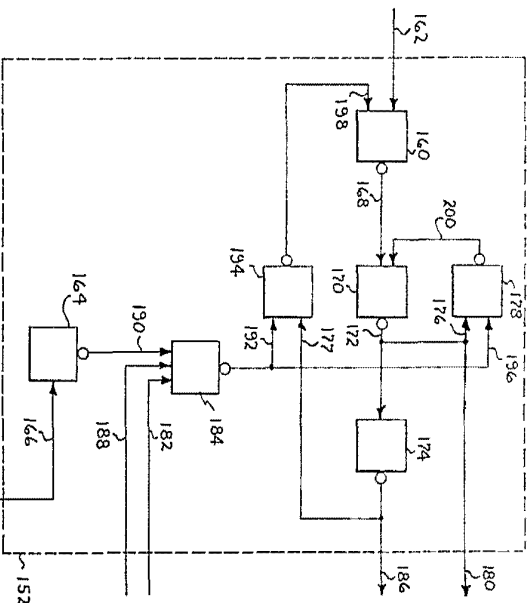


FIG. 3a

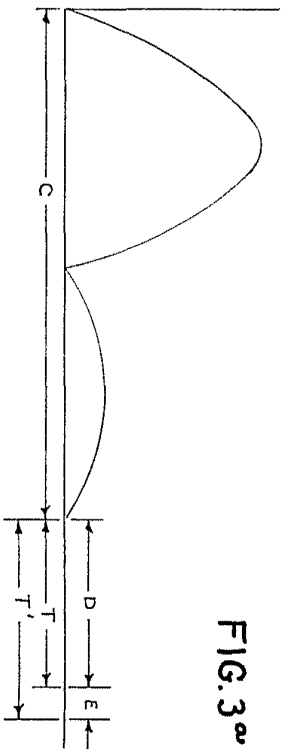


FIG. 3b

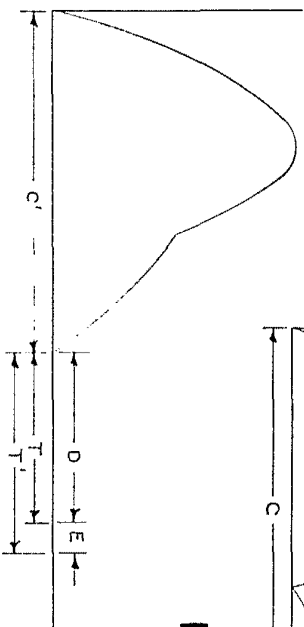


FIG. 2a

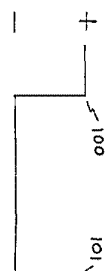
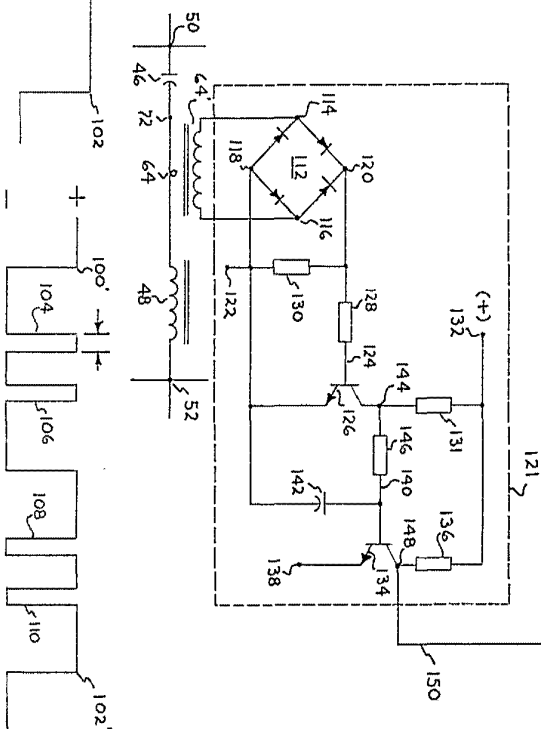


FIG. 2b



Escala variable

Madrid, P. A.,

PEDRO FELIPE MARRA

[Signature]

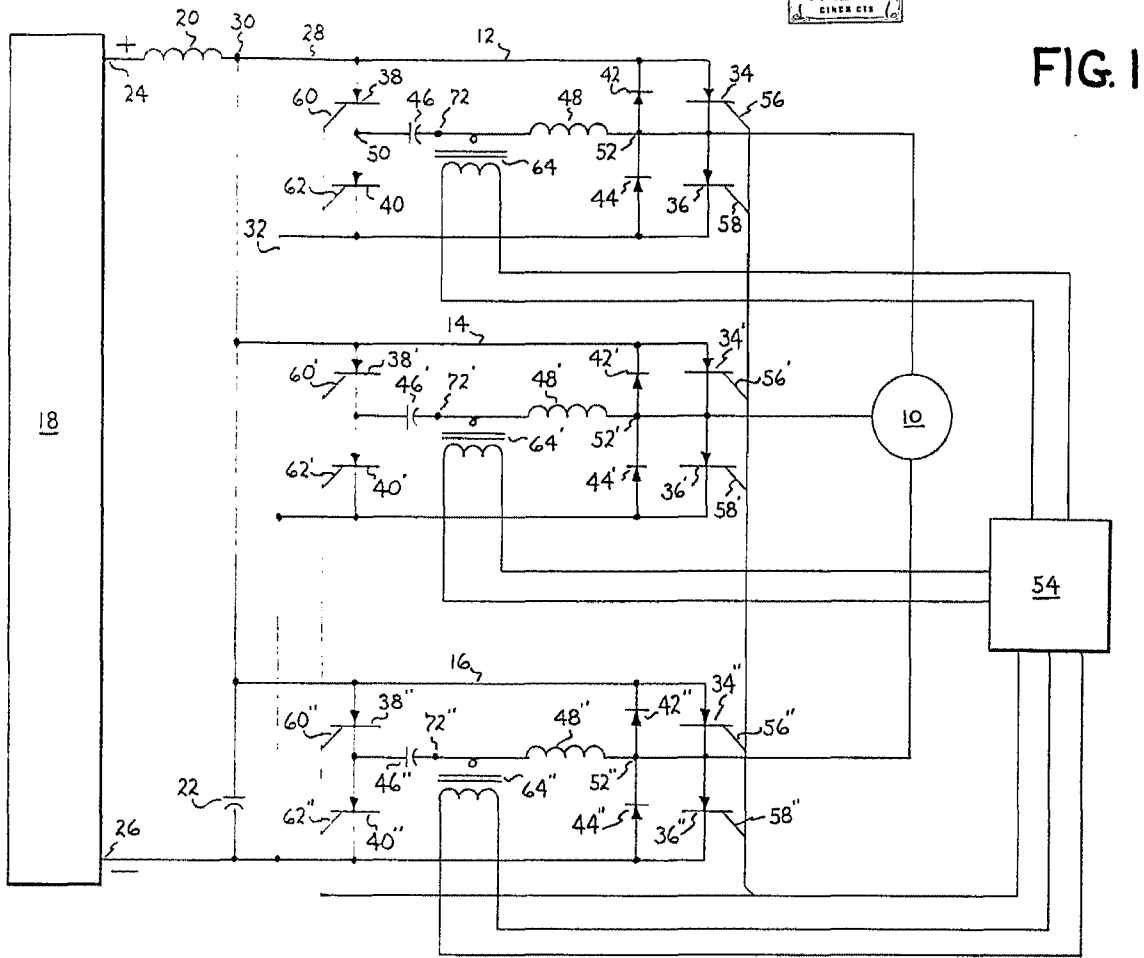


FIG. 1

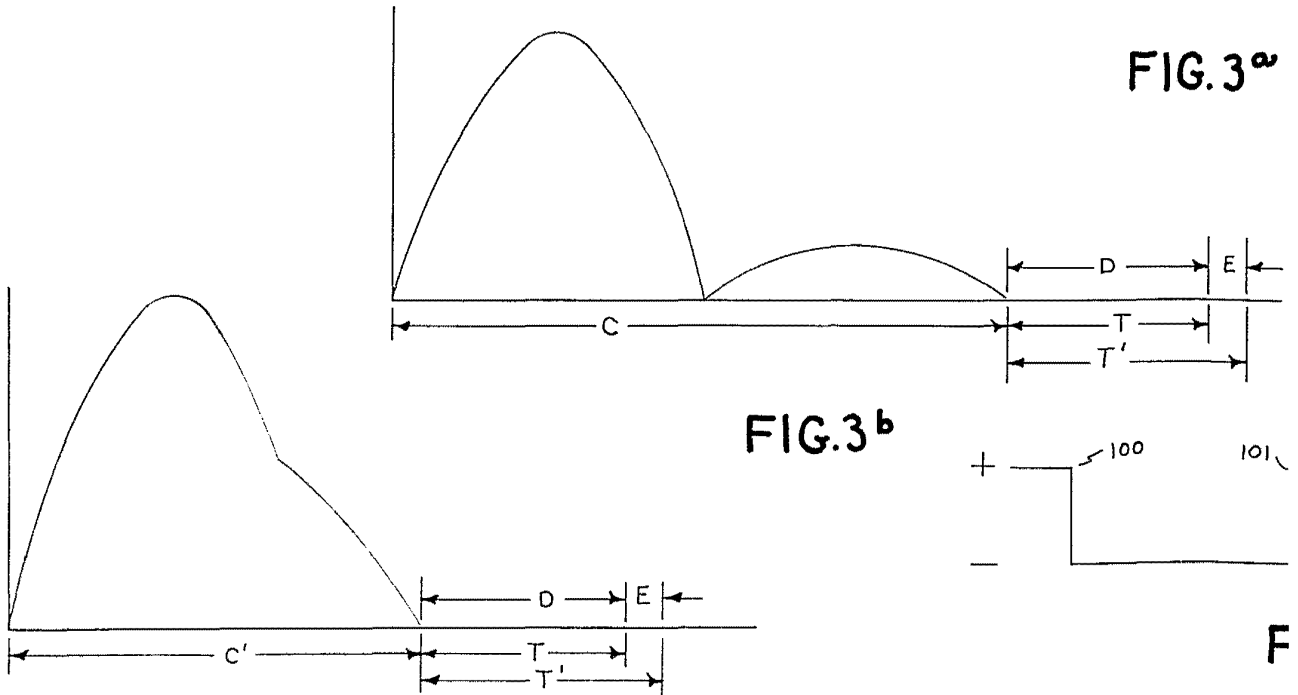
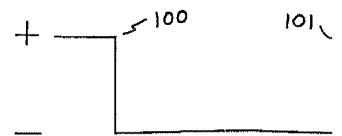


FIG. 3^a

FIG. 3^b



F

Escala variable



28 JUL 1972

FIG.4

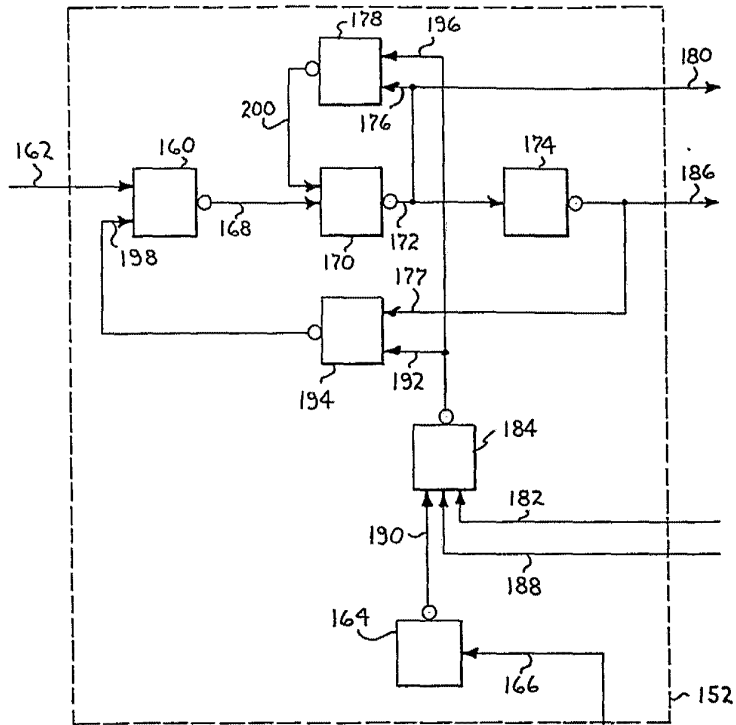


FIG.3^a

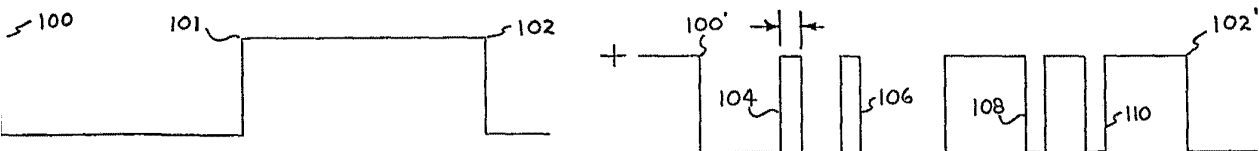
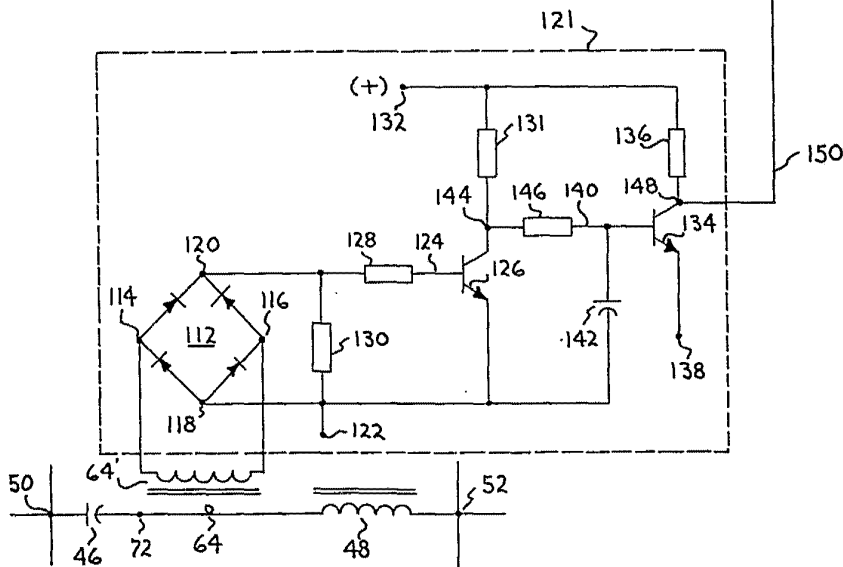
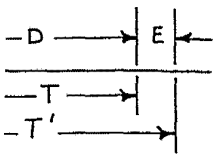


FIG.2^a

FIG.2^b

Madrid, 28 JUL 1972
P. A.,

PEDRO FELIX MARRA
P. A.