



404807

P A T E N T E D E I N V E N C I O N

por VEINTE años

cuyo privilegio se solicita para España,
sus territorios y plazas de soberanía, a
favor de:

ATES COMPONENTI ELETTRONICI S.p.A.

entidad italiana, domiciliada en Via C.
Olivetti 1, Agrate Brianza, Italia, rela-
tiva a:

"PROCEDIMIENTO EPITAXIAL PARA LA PRODUC-
CION DE CIRCUITOS INTEGRADOS LINEALES DE
POTENCIA"

= = = = =

Inventores: Marzio Fusaroli y Alessandro
Pecorella

Prioridad: Solicitud de patente en Italia
nº 32459 A/71 de fecha 15 Di-
ciembre 1971.

Int. Cl.: H05K



SECCION TECNICA
 CLASIFICACION I. P. C.
 CLASE _____
 SUBCLASE _____

404807

MEMORIA DESCRIPTIVA

La invención se refiere a un procedimiento plano epitaxial de características mejoradas para la producción de circuitos integrados lineales de potencia. - - - - -

5. El procedimiento plano epitaxial objeto de la presente invención presenta la ventaja, respecto al tradicional, de obtener en la estructura integrada transistores PNP laterales con ganancias más altas y con corrientes más altas, de obtener transistores NPN de potencia con mayor capacidad de corriente y de obtener resistencias de bajo valor con márgenes de tolerancia más limitados. - - - - -
- 10.

La técnica conocida para la formación de transistores NPN de potencia, transistores PNP laterales y resistencias prevé las siguientes operaciones sucesivas: - - - - -

15. 1) la formación de regiones (estratos hundidos) fuertemente drogadas con impureza de tipo N en un sustrato de silicio monocristalino drogado con impureza de tipo P; - - - -
- 2) el crecimiento de un estrato epitaxial con impureza N; - - - - -
20. 3) la difusión parcial de impureza P en regiones



404807

destinadas al aislamiento de los componentes; - - - - -

5. 4) la difusión de un drogante N^+ en correspondencia con el área de contacto prevista para el colector del transistor NPN de potencia, con acabado simultáneo de la difusión P en las zonas de aislamiento; - - - - -

5) la difusión de un drogante P en las zonas de base del transistor NPN, en la zona de emisor y colector del transistor PNP y en la zona de la resistencia; - - - - -

10. 6) la difusión de un drogante N en la zona del contacto de emisor y del contacto de colector del transistor NPN y de la zona del contacto de base del transistor PNP; -

7) la formación de los contactos por metalización y mordentado. - - - - -

15. La invención consiste en el hecho de que después de la ejecución de las operaciones de (1) a (4) del proceso conocido se efectúan las siguientes operaciones: - - - - -

20. (A) apertura, por máscara fototécnica y ataque químico, en un estrato de óxido de silicio crecido sobre la plaqueta de silicio, de ventanas correspondientes al área de la resistencia, al área de colector y emisor del transistor PNP y a un área interna al área de base del transistor NPN; - - - - -

(B) deposición de un drogante P^+ en corresponden-



404807

cia con las ventanas abiertas en la operación (A); - - - - -

(C) apertura en el estrato de óxido de silicio, con máscara fototécnica y ataque químico, de una ventana que delimita el área de base del transistor NPN; - - - - -

5. (D) deposición de un drogante P en correspondencia con las ventanas abiertas con las operaciones (A) y (C); - - - - -

(E) difusión simultánea del drogante P depositado con la operación (D) y del drogante P⁺ depositado con la operación (B). - - - - -

Las siguientes operaciones del procedimiento son las operaciones (6) y (7) de la técnica conocida. - - - - -

15. Otras características de la invención resultarán de la descripción que sigue realizada con referencia a las figuras anexas y relativa a un ejemplo de realización no vinculante. - - - - -

Las figuras de 1 a 18 presentan, en orden, pasos sucesivos del procedimiento de producción plano epitaxial realizado según la invención. - - - - -

20. La figura 19 presenta diagramas relativos a un transistor PNP lateral obtenido con la invención y un transistor del mismo tipo obtenido según la técnica conocida. -

404807

30 JUN 1964



La figura 20 presenta la geometría de un transistor NPN de potencia obtenido con la invención. - - - - -

5. En todas las figuras las tres secciones C, B, A indican zonas del circuito integrado previstas para la formación, respectivamente, de un transistor PNP, de un transistor NPN y de un resistor de bajo valor de resistencia. - -

10. FIGURA 1. Sobre un sustrato de silicio monocristalino 1 con drogante P se obtiene una máscara de óxido de silicio 2 en que hay practicadas ventanas 3 que delimitan la extensión del estrato hundido con drogante N⁺ para cada uno de los componentes. - - - - -

15. FIGURA 2. A través de las ventanas 3 se forman por difusión los estratos hundidos 4 con drogante N⁺: acabada la difusión, se hace crecer sobre la plaqueta de silicio un estrato de óxido de silicio 5. - - - - -

FIGURA 3. Se deposita por crecimiento epitaxial un estrato 6 de silicio con drogante N, cubriendo los estratos 4, drogados con N⁺: se hace crecer a continuación un estrato de óxido de silicio 7. - - - - -

20. FIGURA 4. Se efectúa una máscara que delimita las áreas 8 correspondientes a las secciones de aislamiento de los componentes y un ataque químico del óxido de silicio en correspondencia con dichas áreas. - - - - -

FIGURA 5. Se deposita el drogante de tipo P en las



404807

áreas 8. - - - - -

FIGURA 6. Se efectúa una difusión parcial del drogante P en las secciones de aislamiento 9 y se hace crecer un estrato de óxido de silicio 7¹. - - - - -

5. FIGURA 7. Se efectúa una máscara que delimita el área 10 de contacto del colector del transistor NPN y con ataque químico se elimina el óxido de silicio del área delimitada. - - - - -

10. FIGURA 8. Se deposita el drogante N⁺ sobre el área 10. - - - - -

15. FIGURA 9. Se completa la difusión del drogante P en las zonas de aislamiento 9 de modo que las zonas 1 y 9 formen una única zona 17 de silicio monocristalino drogado con P; se efectúa simultáneamente la difusión del drogante N depositado en las operaciones de la figura 8, formando una zona 11 con fuerte drogado N⁺ que alcanza el estrato hundido 4 y se hace crecer un estrato de óxido de silicio 7². - -

20. FIGURA 10. Se abren, en el estrato de óxido de silicio 7², por máscara y ataque químico, las ventanas 12, 13, 14, 15 correspondientes a las zonas de colector 14 y de emisor 15 del transistor PNP lateral, a las zonas de extensión del contacto de base 13 del transistor NPN de potencia y en la zona 12 correspondiente a la resistencia de bajo valor (<500 Ω). - - - - -

404807



FIGURA 11. Se deposita la impureza P⁺ en las ventanas realizadas con la operación 10. - - - - -

5. FIGURA 12. Se realiza una máscara con ataque químico para obtener la ventana 23 correspondiente a la zona de base del transistor NPN de potencia. - - - - -

10. FIGURA 13. Se efectúa la deposición de un drogante P en las ventanas 23, 14, 15, 12 (figura 12) de las zonas respectivamente de base del transistor NPN de potencia, del colector y emisor del transistor PNP y de la resistencia: se hace que tenga lugar el crecimiento de un estrato de óxido de silicio 7³. - - - - -

15. FIGURA 14. Se efectúa la difusión simultánea de los drogantes P y P⁺ depositados respectivamente con las operaciones 13 y 12 formando las zonas de colector 20 y de emisor 21 del transistor PNP, zona de base 19 del transistor de potencia NPN, zona 18 de la resistencia. - - - - -

20. FIGURA 15. Se efectúa una máscara con ataque químico para la apertura en el estrato de óxido de silicio 7³ de las ventanas 25, 26, 27, correspondientes a la zona de emisor del transistor NPN de potencia y al contacto del colector del mismo y al contacto de base del transistor PNP lateral. - - - - -

FIGURA 16. Se deposita o se difunde un drogante N⁺ a través de las ventanas abiertas en la operación 15 y se de

404807



termina el crecimiento de un estrato de óxido de silicio 7⁴.

FIGURA 17. Se efectúa una máscara con ataque químico para abrir las ventanas 30, ..., 37, correspondientes a los contactos de los distintos componentes. - - - - -

5. FIGURA 18. Se depositan los contactos metálicos c, d, e, f, g, h, i, l. - - - - -

El procedimiento según la invención difiere del procedimiento conocido por la introducción de las operaciones 10 y 11; además difiere por el hecho de que se realizan simultáneamente las difusiones para los drogantes P y P⁺ depositados en las operaciones 11 y 13, obteniendo resistividad de estrato y profundidad de difusión diferenciadas. - -

En las zonas de difusión P⁺ se tiene una resistividad de estrato de 5 - 30 Ω / □ . - - - - -

15. El emisor del transistor PNP lateral resulta fuertemente drogado; por consiguiente aumenta la ganancia del transistor siendo esta función de la relación de drogado emisor-base. - - - - -

20. Dado que las difusiones de emisor y colector del transistor PNP lateral son simultáneas, también el colector del PNP lateral resulta más drogado y ello contribuye a mantener elevada la ganancia a alta corriente. - - - - -

La figura 19 indica como la ganancia (curva a) del

404807



transistor PNP lateral obtenido con el procedimiento según la invención es superior a la ganancia de un transistor del mismo tipo obtenido con las mismas dimensiones según un procedimiento tradicional (curva b). - - - - -

5. Inversamente, a igualdad de corriente distribuida y de ganancia, el transistor PNP lateral obtenido con el procedimiento mejorado resulta de dimensiones inferiores. - - -

Con una corriente distribuida de ~50 mA y ganancia ~20 la relación de los espacios ocupados es de 1:5. - - -

10. La difusión P⁺ en los resistores de bajo valor confiere una baja resistividad de estrato (5 - 30 Ω / □) a la zona drogada, permitiendo una mayor precisión en la definición de las áreas de difusión de tales resistencias respecto al caso de las resistividades más elevadas 100 - 200 Ω / □
15. que se tienen con una difusión P. - - - - -

Por medio del proceso de difusión P⁺ es posible realizar un NPN de potencia cuya estructura se indica en la figura 20. En la figura el área D es la de colector, el área E es la del contacto metálico del colector; en el interior de ésta se halla el área F correspondiente a la zona en que se ha efectuado la difusión N⁺ de colector. - - - - -

Las áreas G son las de emisor; en su interior se hallan las áreas H del contacto metálico. - - - - -

El área L es la de base; las áreas M son sus áreas



404807

de contacto metálico. Las áreas N (indicadas con 13 en la figura 11) corresponden a las zonas de base drogadas con impureza P⁺ y constituyen la variante estructural introducida con la invención. El puente de base está representado

5. . por las áreas O. - - - - -

Las zonas correspondientes a las áreas N, zonas en las que se ha efectuado una difusión de baja resistividad, permiten extender el contacto de base a lo largo del perímetro de los dedos de emisor. - - - - -

10. Ello permite activar todo el emisor G y, por consiguiente, aumentar la capacidad de corriente del transistor. Ello no se ha podido realizar con la estructura convencional, puesto que la región de base de alta resistividad, para la cual los dedos de emisor deben ser notablemente más cortos (relación 1/5), para ser totalmente activados. - - -

N O T A

Se declaran de novedad y propiedad para España, sus territorios y plazas de soberanía, las siguientes: - -

R E I V I N D I C A C I O N E S

20. 1.- Procedimiento epitaxial para la producción de circuitos integrados lineales de potencia, realizado según las siguientes operaciones sucesivas: - - - - -

1) formación de regiones (estratos hundidos) fuer

ben



404807

temente drogadas con impureza de tipo N en un sustrato de silicio monocristalino drogado con impureza de tipo P; - - - -

2) crecimiento de un estrato epitaxial con impureza N; - - - - -

5. 3) difusión parcial de impureza P en regiones destinadas al aislamiento de los componentes; - - - - -

10. 4) difusión de un drogante N⁺ en correspondencia con un área de contacto prevista para el colector del transistor NPN de potencia, con acabado simultáneo de la difusión P en las zonas de aislamiento; - - - - -

caracterizado porque después de la operación (4) se efectúan las siguientes operaciones sucesivas adicionales: - - - - -

15. A) apertura, por máscara fototécnica y ataque químico, en un estrato de óxido de silicio crecido sobre la placa de silicio, de ventanas correspondientes al área de la resistencia, al área de colector y emisor del transistor PNP y a un área interna al área de base del transistor NPN; - -

20. B) deposición de un drogante P⁺ en correspondencia con las ventanas abiertas en la operación A; - - - - -

C) apertura en el estrato de óxido de silicio, con máscara fototécnica y ataque químico, de una ventana que delimita el área de base del transistor NPN; - - - - -

123

404807



D) deposición de un drogante P en correspondencia con las ventanas abiertas con las operaciones A y C; - - - -

5. E) difusión simultánea del drogante P depositado con la operación D y del drogante P⁺ depositado con la operación B. - - - - -

2.- "PROCEDIMIENTO EPITAXIAL PARA LA PRODUCCION DE CIRCUITOS INTEGRADOS LINEALES DE POTENCIA". - - - - -

10. Todo ello conforme se describe y reivindica en la presente memoria que consta de docehojas, foliadas y mecanografiadas por una sola de sus caras, y de ocho láminas de dibujos que la ilustran.

Bej

BARCELONA, 30 JUN 1972

M. CORELL SUÑOL

Man. Indus

404807

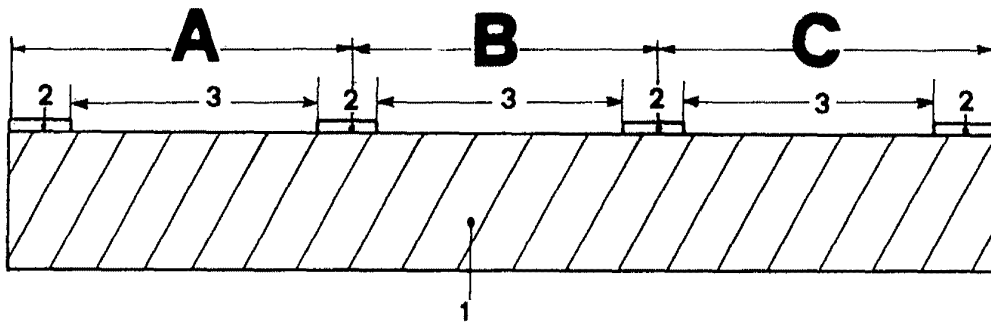


fig 1

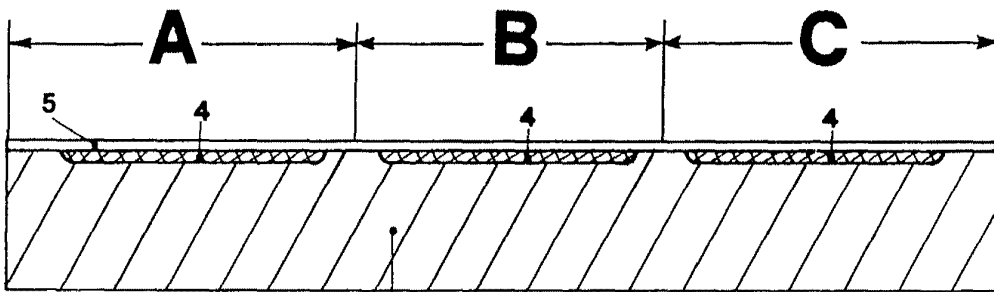


fig 2

Man. in da

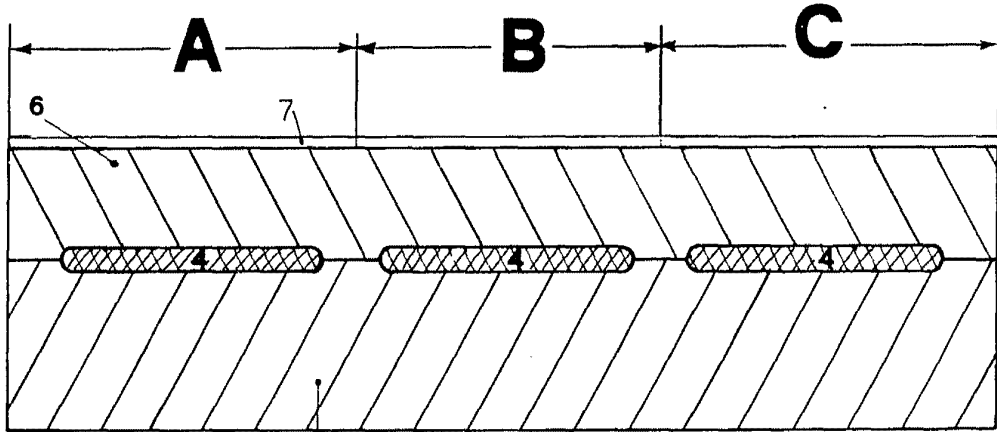


fig 3

404807

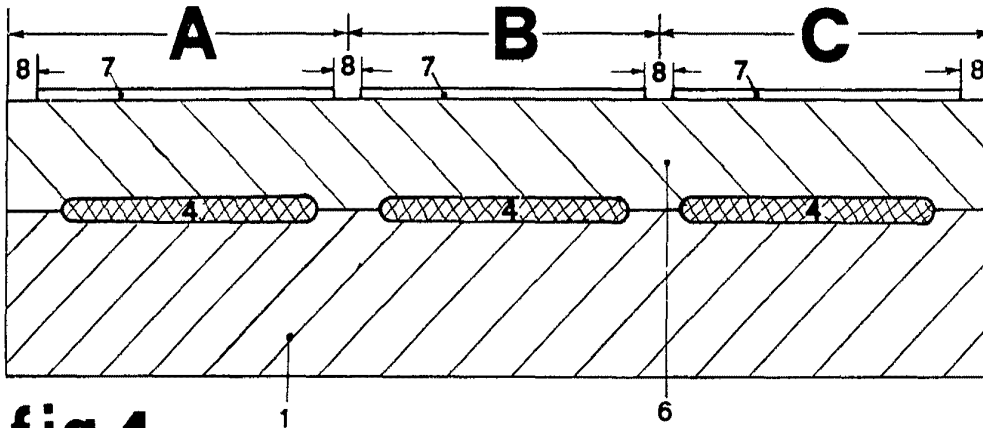


fig 4

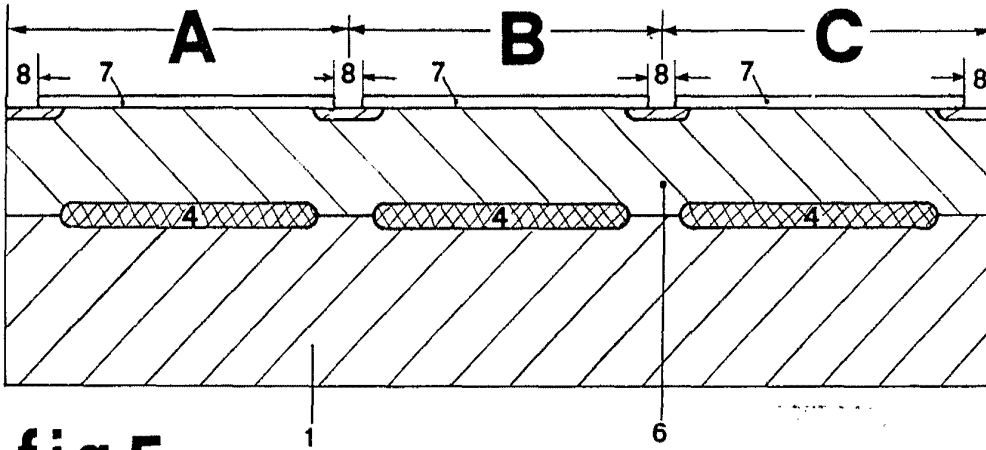


fig 5

Man. h. d. n.

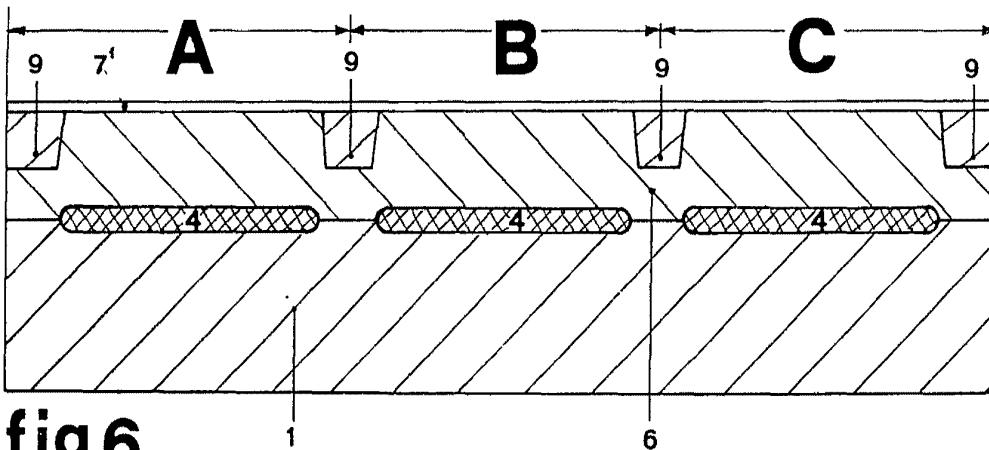


fig 6

404807

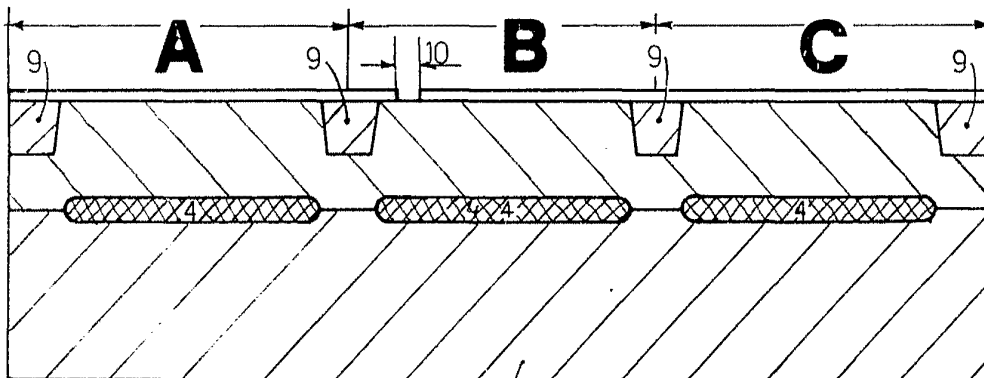


fig 7

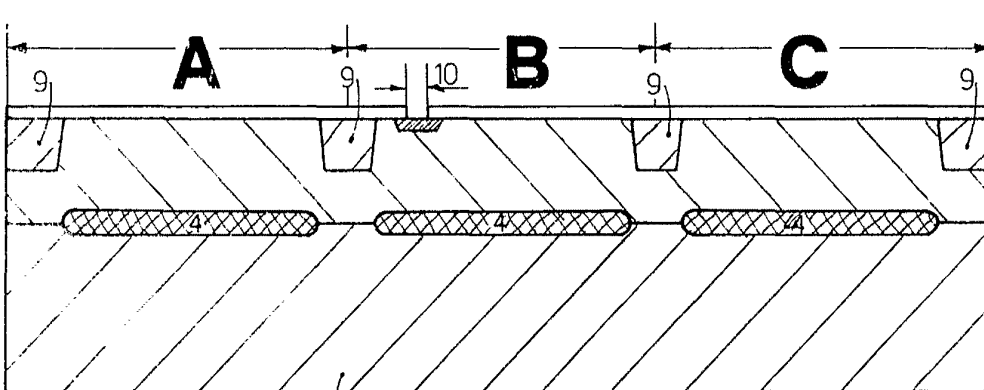


fig 8

Max. h. de a

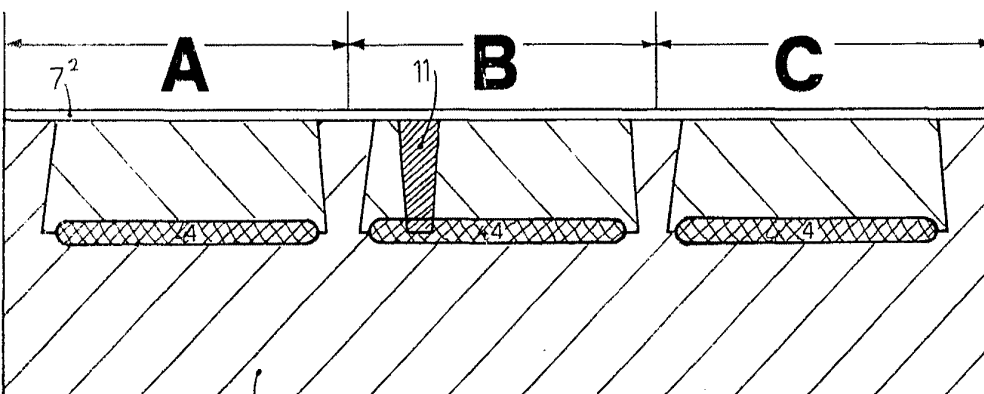


fig 9

404807

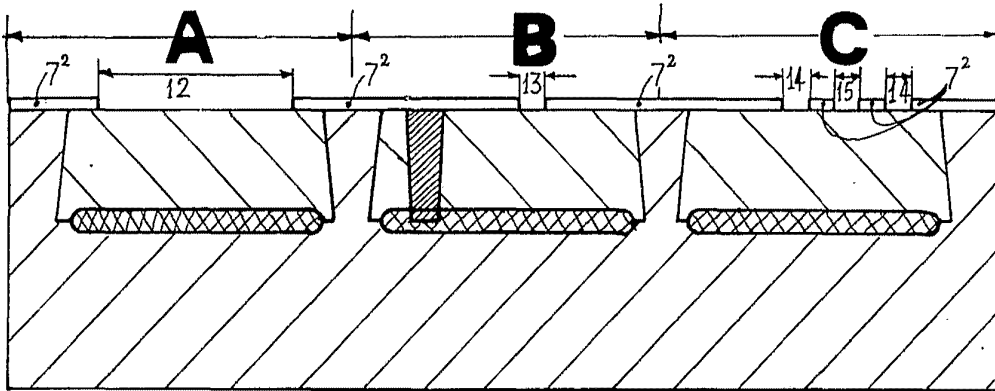


fig 10

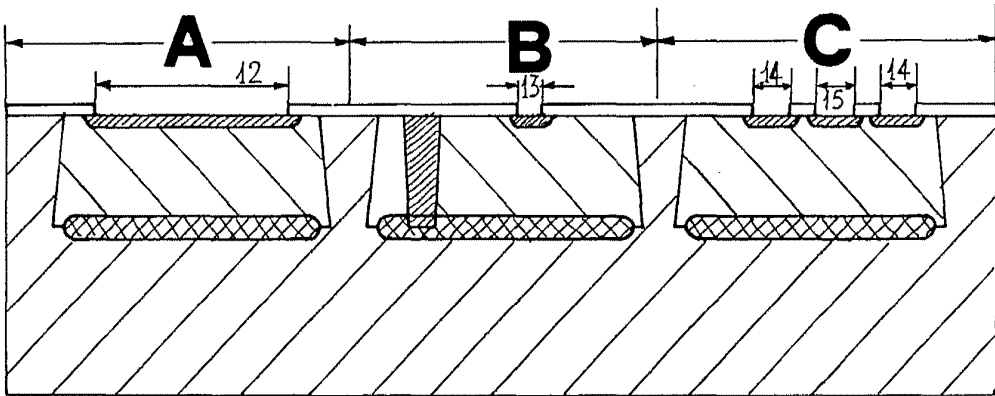


fig 11

Man. h. v. a. s.

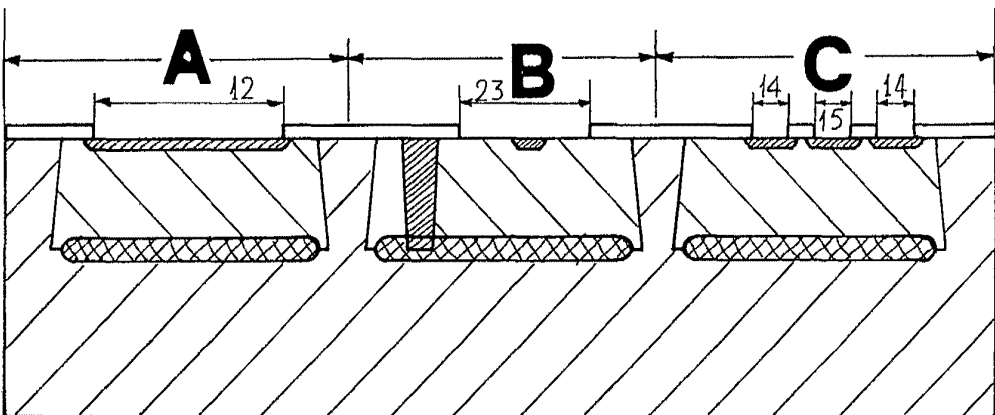


fig 12

404807

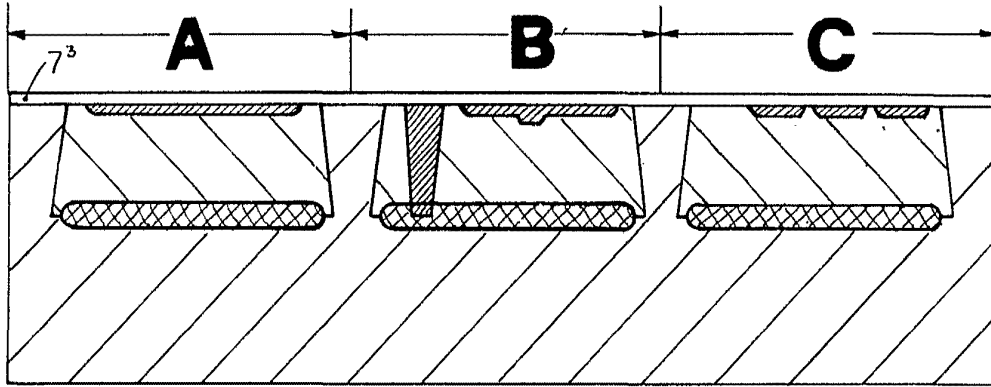


fig 13

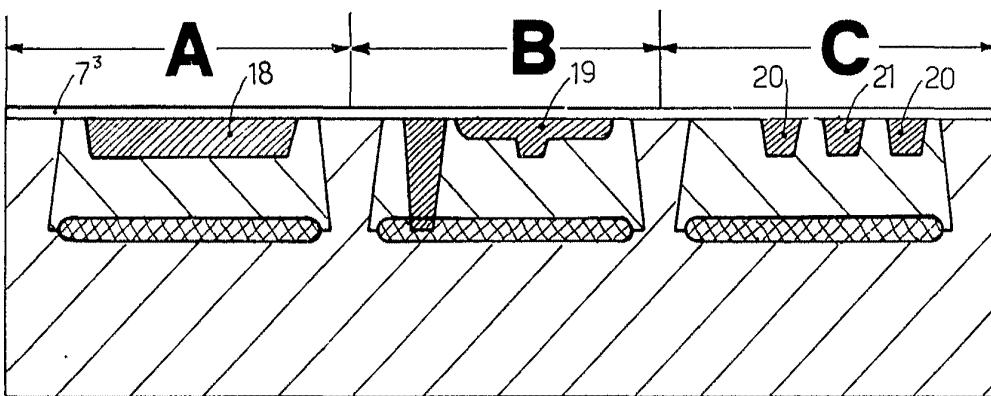


fig 14

Max. lunghezza

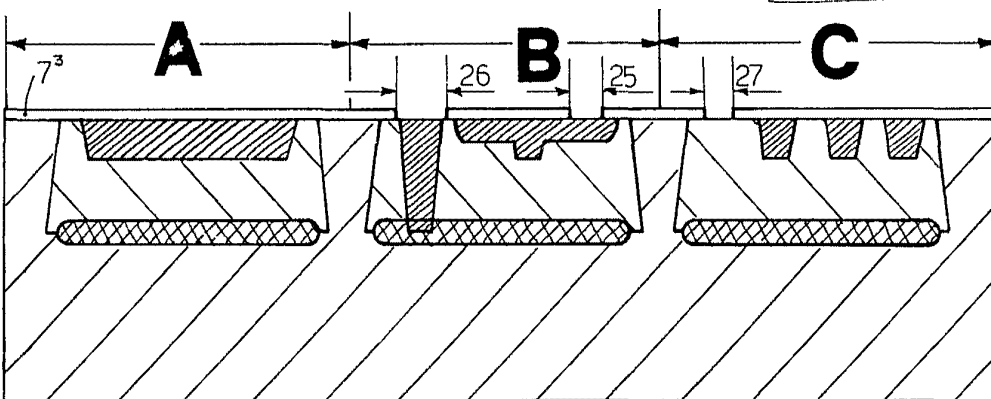


fig 15

404807

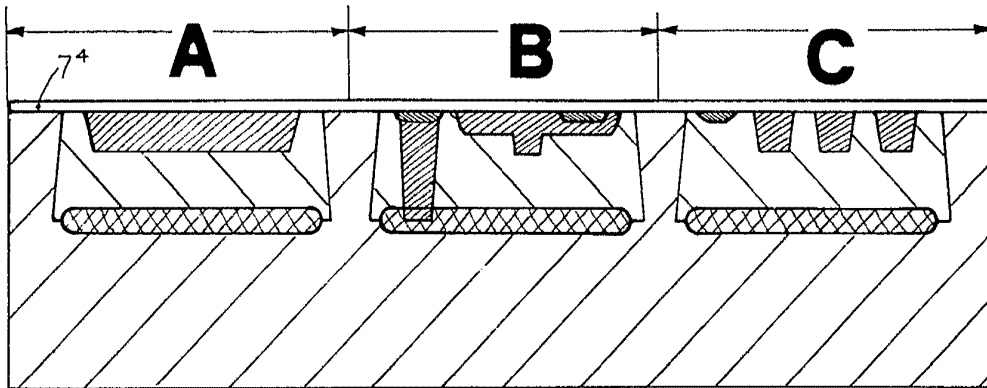


fig 16

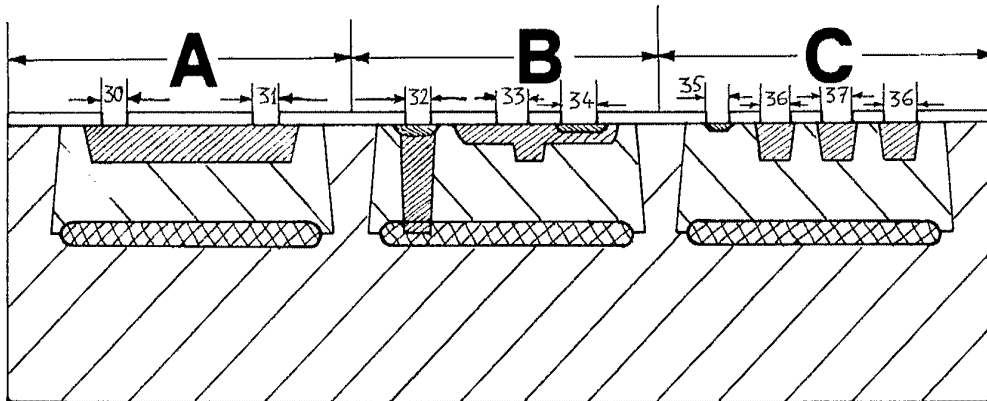


fig 17

EN ...
A. A. ...
Man. h a n

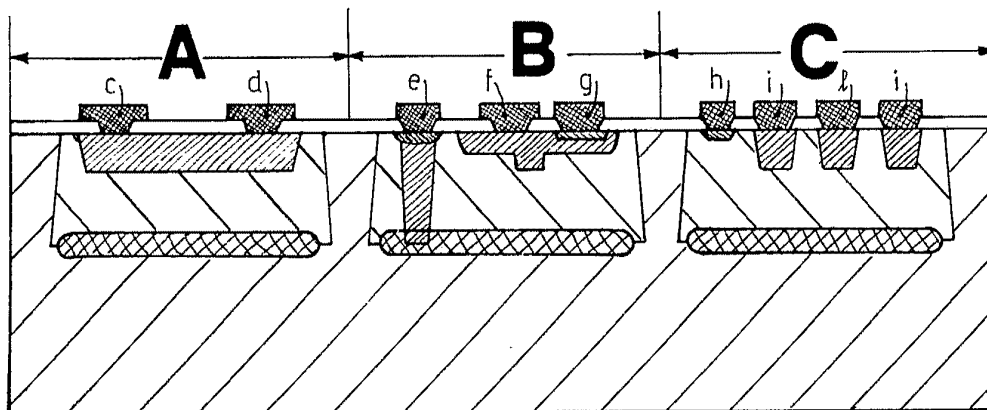
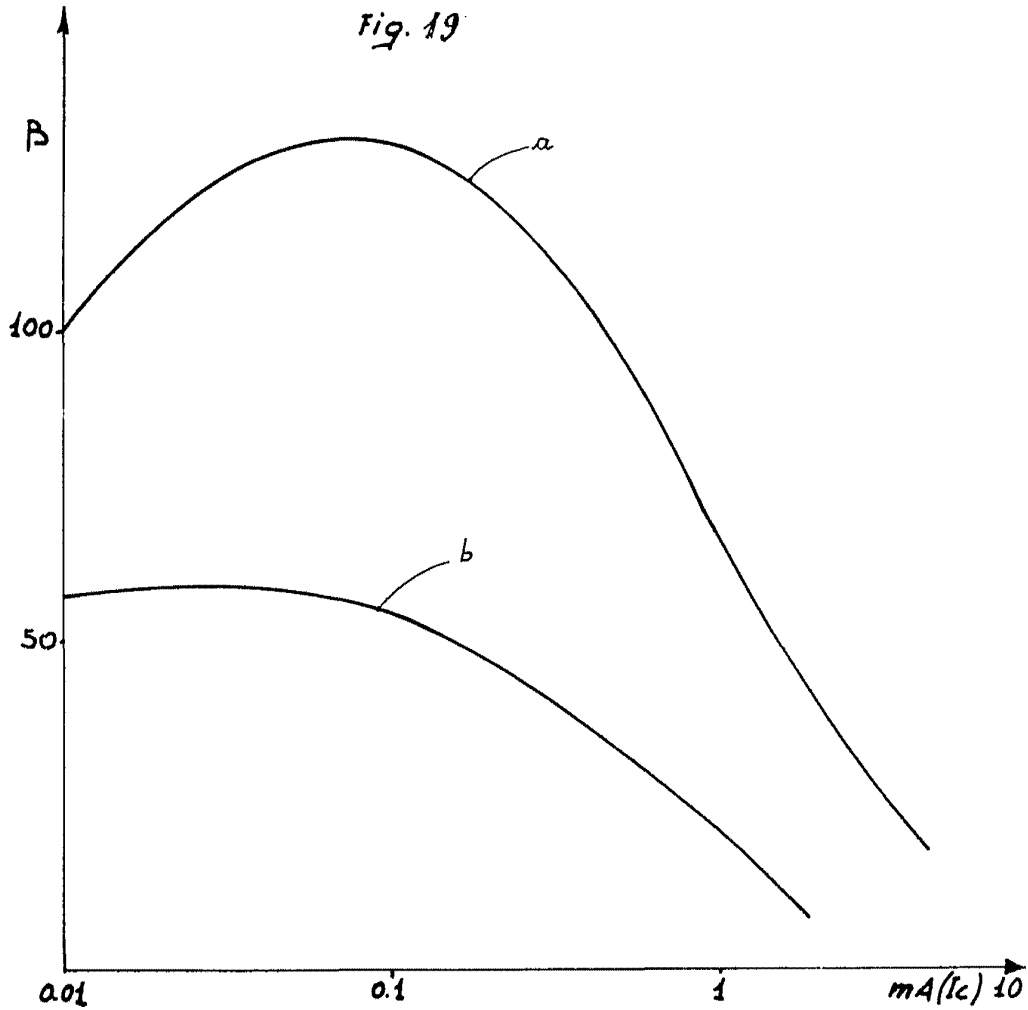


fig 18

404807



Fig. 19



Man. Ind. n

Man - Machine

1970

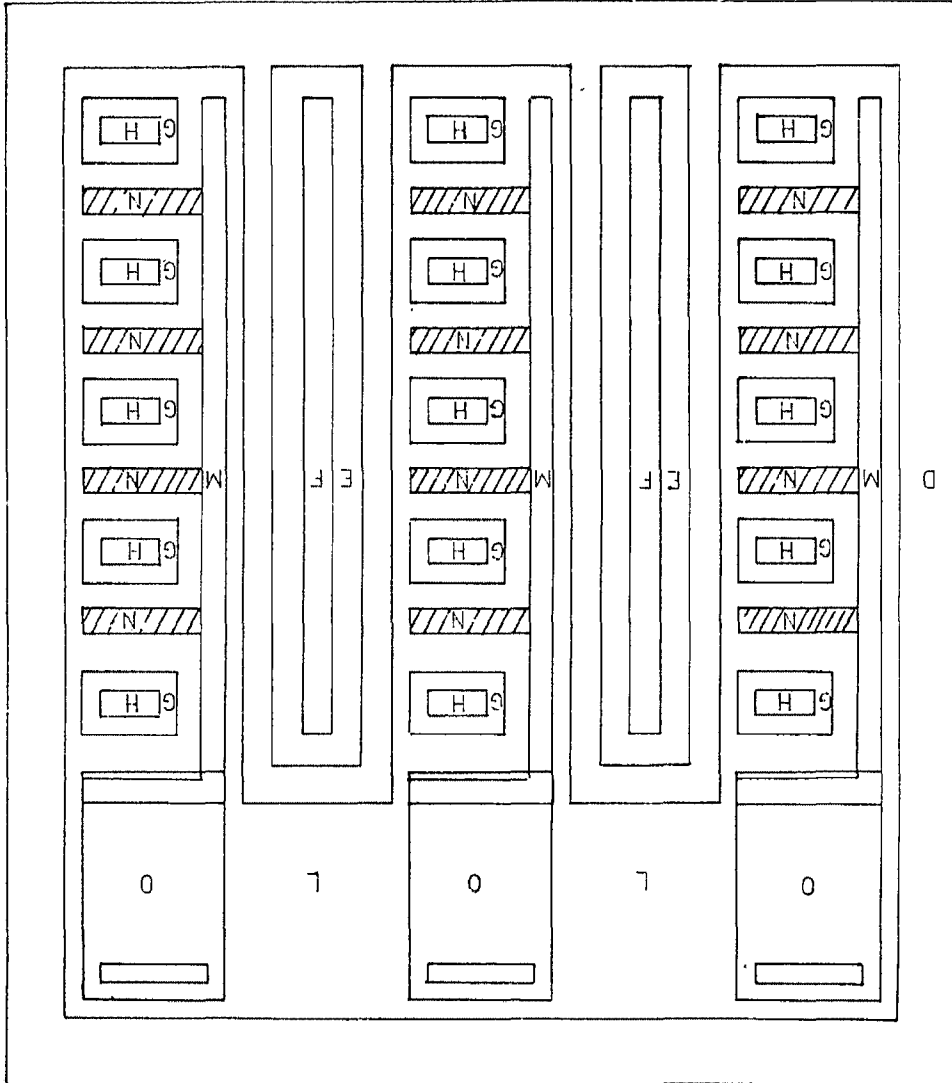


Fig. 20



404807