

404273



SECCION TECNICA
 CLASIFICACION I. P. C.
 CLASE _____
 SUBCLASE _____

P.- 51.161
RCA 63.806

404273

MEMORIA DESCRIPTIVA

para solicitar PATENTE DE INVENCION por VEINTE años

a nombre de R C A CORPORATION

entidad norteamericana

Int. Cl. H01L

establecida en 30 Rockefeller Plaza, Nueva York, N.Y.,
Estados Unidos de América

por: "UNA DISPOSICION DE CIRCUITO INTEGRADO"
(Clase Internacional H01L)

11.6.72

404273



Esta invención se relaciona con circuitos integrados semiconductores del tipo monolítico.

La práctica de incorporar varios componentes electrónicos en una sola pastilla (monolítica) o pieza de material semiconductor ya se conoce bien. Una limitación en el tipo de componentes que sobre una base práctica pueden incorporarse en la misma pastilla es que los distintos componentes deben ser relativamente semejantes uno al otro con respecto a los materiales y dimensiones de los componentes y con respecto a los procedimientos usados para fabricar los componentes. Cuando los componentes son demasiado diferentes con respecto a estos factores, tienen que usarse pastillas semiconductoras separadas aún en aquellos casos en donde las funciones del circuito de los componentes involucrados "sugiere" de manera natural el uso de una sola pastilla. El uso de pastillas separadas frecuentemente se añade indeseablemente al costo del circuito.

La FIGURA 1 es una vista de planta de una porción de un dispositivo fabricado de conformidad con la presente invención;

La FIGURA 2 es una vista seccional de una porción del dispositivo que se toma por la línea 2--2 de la FIGURA 1;

25

11.1.73

404273

26



La FIGURA 3 es una vista en sección transversal de una pieza de trabajo que se ha fabricado en una secuencia de pasos para proporcionar el dispositivo mostrado en las FIGURAS 1 y 2;

5 La FIGURA 4 es una vista semejante a aquella de la FIGURA 3 pero que muestra la pieza de trabajo en un paso sucesivo en la secuencia de pasos;

La FIGURA 5 es una vista de planta de la pieza de trabajo mostrada en la FIGURA 4;

10 Las FIGURAS 6, 7 y 8 son vistas semejantes a aquella de la FIGURA 4, pero que muestra pasos todavía subsecuentes en la secuencia de pasos;

La FIGURA 9 es una vista de planta de la pieza de trabajo mostrada en la FIGURA 8;

15 La FIGURA 10 muestra un paso adicional en la secuencia de pasos; y

La FIGURA 11 es una vista en sección transversal de una pieza de trabajo que se trata de acuerdo con una modalidad diferente de la invención.

20 Un ejemplo de una porción de un dispositivo de circuito integrado 10 que se fabrica de conformidad con la presente invención se muestra en las FIGURAS 1 y 2. El dispositivo 10 consiste de un substrato 12 del material semiconductor, v. gr. silicio monocristalino que tiene sobre el mismo una capa compuesta 14 que

25

11.2.72

404273

26



consiste de varias islas 16 y 18 de material semiconductor, v. gr. silicio monocristalino separado dentro de una isla 22 de un material de aislamiento, v. gr. dióxido de silicio. Se muestra únicamente una porción
5 del dispositivo 10. Por lo general, el dispositivo 10 contendrá numerosas islas de material semiconductor que están separadas una de la otra mediante una isla o islas de material de aislamiento. Las personas expertas en el arte de los semiconductores comprenderán la manera en
10 que los dispositivos completos, de conformidad con esta invención, pueden ser diseñados y fabricados.

La isla 18 consiste de un componente semiconductor del tipo que se fabrica normalmente en un material conductor monocristalino v. gr. un transistor
15 bipolar 28 en esta modalidad. El transistor 28 consiste de una región emisora 30 de material de conductividad de tipo N que tiene un grueso dentro del orden de 5.000 unidades Angstrom, una región de base 32 de material de conductividad de tipo P que tiene un peso
20 dentro del orden de 10.000 unidades Angstrom y una región colectora 34 de material de conductividad de tipo N que tiene un peso dentro del orden de 10.000 unidades Angstrom. La región emisora 30 y la región de base 32 se extienden hasta la superficie superior de la
25 isla 18 que se cubre con una capa 42 de material de

11.6.72

404273

26 JUN



aislamiento, v. gr., dióxido de silicio. Los electrodos 38 y 40 se colocan sobre la capa 42 y se extienden a través de las aberturas a través de la misma en contacto con la región de base 32 y la región emisora 30, respectivamente. La región colectora 34 se conecta con la isla 16 a través de una región altamente adulterada 44 dentro del substrato 12. La isla 16 consiste de dos regiones 46 y 48 de conductividad de tipo N que proporcionan una trayectoria conductora entre la región 44 y la superficie superior de la isla 16. Un electrodo 49 que sirve como el electrodo colector para el transistor 28, se extiende a través de una abertura a través de una capa de aislamiento 42 en la isla 16, y en contacto con la región 48.

Aún cuando no se ha mostrado pueden proporcionarse otros componentes semiconductores en otras islas semiconductoras de la capa 14.

Colocadas sobre las porciones de la superficie superior de la isla 22 están las capas delgadas 52, 54, y 56 de un material semiconductor v. gr. silicio, que tiene un grueso dentro del orden de 10.000 unidades Angstrom. Debido a la manera en la cual se proporcionan de preferencia las capas 52, 54 y 56 tal y como se describirá a continuación, estas capas son policristalinas. Las porciones de recubrimien-

11.6.72

404273



to de cada una de las capas 52, 54 y 56 son capas 42 de un material de aislamiento, v. gr. dióxido de silicio.

La capa semiconductor 52 incluye un transistor de efecto de campo 62 que consiste de una re
5 gión de fuente 64, una región de canal 66 y una región de consumo 68. Quedando por encima de la capa de aisla
miento 42 sobre la capa semiconductor 52 están los elec
10 trodos de metal 70 y 72 cada uno de ellos conectado eléc
tricamente con una región diferente de las regiones de
fuente y de consumo 64 y 68 respectivamente a través de las
15 aberturas a través de la capa 42. Un electrodo de cir
cuito de compuerta 74 se coloca sobre la capa de aisla
miento 42 que queda por encima de la región de canal 66.

La capa delgada 54 incluye un diodo de
15 junta 75 de tipo p-n que consiste de una región 76 de conductividad de tipo N altamente adulterada y una re
gión 78 de conductividad de tipo P altamente adultera
da. Se proporcionan los electrodos de metal 80 y 82
sobre la capa de aislamiento 42 que está conectada con
20 cada una de las regiones 76 y 78 respectivamente a tra
vés de las aberturas a través de la capa 42.

La capa delgada 56 incluye una capa de
cubrimiento 42 de un material de aislamiento que con
siste de un conector aislado para interconectar cier
25 tos de los componentes del dispositivo 10 mientras que se

11.6.72

404273

26



permite el cruce de los mismos con otros conectores del dispositivo sin producir un corto circuito eléctrico entre los mismos.

5 Por lo tanto, a modo de ejemplo para proporcionar las interconexiones entre los componentes del dispositivo, el electrodo emisor 40 del transistor 28 se conecta con el electrodo de fuente 70 del transistor 62 a través de un conector 40'. El electrodo de consumo 72 del transistor 62 se conecta con el electrodo 80 del diodo 75 a través de un conector 72'. El electrodo 82 del diodo 75, el electrodo de circuito de compuerta 74 del transistor 62 y el electrodo de base 38 del transistor 28 se conecta con los componentes (no ilustrados) del dispositivo 10 a través (FIGURA 1) de los conectores 82', 74', y 38' respectivamente que pasan a través del conector aislado 56. Los conectores de metal 56' están conectados eléctricamente con los extremos de la capa 56 a través de las aberturas a través de la capa de cubrimiento 42, extendiéndose los conectores 56' hacia los otros componentes (no ilustrados) del dispositivo 10. Como se muestra, los conectores 38', 74' y 82' se extienden a través de la isla 22 de dióxido de silicio; y una ventaja de esto siendo que el acoplamiento capacitivo entre los conectores 38', 74' y

11.2.72

404273



82' y los otros componentes semiconductores del dispositivo 10 a través del substrato semiconductor 12, se reduce al mínimo. Asimismo debido a que el transistor 28 se coloca dentro de la isla 22 del material de aislamiento, se proporciona un buen aislamiento eléctrico entre el transistor 28 y los otros componentes (no ilustrados) formados dentro de las otras islas semiconductoras de la capa compuesta 14.

El hecho de que las superficies superiores de las distintas islas que constituyen la capa 14 son coplanares tal y como se muestra en la FIGURA 2, es de importancia con respecto a la extensión de los distintos conectores desde una isla a otra isla. Evitando pasos entre las islas contiguas a través de los cuales podrían por lo demás ascender y descender los conectores, se reduce grandemente el riesgo de discontinuidad y roturas en los conectores.

Se describirá ahora un método para fabricar la porción del dispositivo 10 mostrado en las FIGURAS 1 y 2. Una sola pieza de material semiconductor v. gr. un substrato 12 (FIGURA 3) de silicio monocristalino adulterado para que tenga conductividad de tipo P, se usa como la pieza de trabajo de partida. La forma y las dimensiones del substrato no son críticas.

11.6.72

404273



Usando técnicas de enmascaramiento y de difusión conocidas, una alta concentración de impurezas de adulteración v. gr. arsénico o antimonio a una concentración superficial de 10^{19} átomos por centímetro cúbico se difunde hacia el sustrato 12 para proporcionar el conector colector 44 de conductividad eléctrica relativamente elevada. Luego, una capa 90 (FIGURA 4) de silicio monocristalino de conductividad de tipo N de aproximadamente 0,6 ohmio-centímetro y un grueso dentro del orden de 20.000 unidades Angstrom, se deposita epitaxialmente sobre el sustrato 12. Una capa 92 de material de enmascaramiento v. gr. una capa de un grueso de 1.000 unidades Angstrom de nitruro de silicio se deposita luego sobre la capa 90 y la capa de enmascaramiento 92 se define mediante técnicas conocidas para exponer una porción superficial 94 (FIGURAS 4 y 5) de la capa subyacente 90.

Luego, usando un material de grabado al ácido tal como ácido clorhídrico gaseoso diluido en hidrógeno o hidróxido de potasio líquido, las porciones expuestas de la capa 90 se graban (FIGURA 6) hasta aproximadamente la mitad a través de la capa 90 para proporcionar una cavidad 100. Las porciones expuestas de la capa de silicio 90 luego se oxidan (FIGURA 7) usando procedimiento de oxidación térmicos conocidos durante un período de tiempo suficiente para oxidar completamente

ll.6.72

404273

26



5 todo el grueso de la porción restante de la capa 90. Puesto que el procedimiento de oxidación aumenta la cantidad del material presente en una relación de aproximadamente 2 a 1 en volumen añadiendo oxígeno al silicio la superficie superior de la isla resultante 22 de dióxido de silicio queda prácticamente coplanar con respecto a la superficie superior de la capa 90. Como se muestra, el dióxido de silicio de la isla 22 es de forma amorfa no cristalina. Las porciones restantes de la capa 90 dentro de la isla 22 constituyen las islas 16 y 18 de silicio monocristalino.

10 Una capa delgada de silicio de tipo P v. gr. de un grueso de 10.000 unidades Angstrom y que tienen una concentración de adulteración de boro dentro del orden de 1×10^{16} átomos por centímetro cúbico, se deposita luego usando por ejemplo técnicas de deposición pirolítica conocida sobre la superficie superior de la pieza de trabajo y usando procedimientos conocidos de enmascaramiento y de grabado se define la
15 capa de silicio para proporcionar las capas separadas 52 y 54 y 56 (FIGURAS 8 y 9) sobre la isla 22. Puesto que el material de dióxido de silicio de la isla 22 no es cristalino el silicio, cuando se pone en contacto con la superficie 104 de la isla de dióxido de
20 silicio 22 se policristaliza.
25

11.2.72



404273

25



5 Como se muestra, las capas 52, 54 y 56 se ponen en contacto únicamente con la isla 22 y están separadas de las islas semiconductoras 16 y 18. Esta separación de las capas 52, 54 y 56 de las islas 16 y 18 mejora el aislamiento dieléctrico entre varios de los componentes del dispositivo 10, mejorando por lo tanto el funcionamiento del dispositivo.

10 La capa de enmascaramiento 92 de nitruro de silicio ahora se remueve por ejemplo mediante grabado al ácido y la pieza de trabajo queda lista para la fabricación de los componentes semiconductores en la misma. (En algunos casos dependiendo del dispositivo específico que se esté fabricando, la capa de nitruro de silicio 92 puede dejarse en su sitio y usarse en etapas de fabricación subsecuentes.) Las islas separadas 16 y 18 siendo de silicio monocristalino quedan disponibles para la fabricación de componentes de tipo que normalmente se fabrican en silicio "a granel" es decir en donde el sustrato es de un material semiconductor. Las capas delgadas 52 y 54 y 56 de silicio policristalino quedan disponibles para la fabricación de ciertas clases de componentes que se fabrican normalmente en películas semiconductoras delgadas sobre sustratos de aislamiento, un ejemplo de dichos componentes 25 siendo conocido como dispositivo de silicio sobre zafiro

11.6.72

404273



ro (SSZ). Una ventaja de dicha película delgada sobre los dispositivos del substrato de aislamiento es que se proporciona un acoplamiento eléctrico reducido entre los distintos componentes sobre el substrato de aislamiento proporcionando de esta manera circuitos que tienen un funcionamiento eléctrico más eficiente. Aún cuando no es crítico, el grueso de las películas "delgadas" de material semiconductor que se usan en dichos dispositivos por lo general es menor de 20.000 unidades Angstrom.

Aún cuando no todos los tipos de componentes semiconductores fabricados normalmente en películas delgadas de material semiconductor pueden fabricarse en las capas 52, 54 y 56 debido al hecho de que estas capas son de material policristalino, pueden también fabricarse de esta manera ciertas clases de componentes semiconductores. Por ejemplo, los diodos de junta de tipo p-n, los diodos de barrera Schottky y los transistores de efecto de campo de circuito de compuerta aislado pueden fabricarse dentro del material policristalino con funcionamiento eléctrico utilizable.

Se están efectuando trabajos en la actualidad por ciertos investigadores para desarrollar técnicas a fin de depositar materiales de ais-

11.6.72

404273

26 JUN 1972



lamiento tales como óxido de aluminio en forma cristalina sobre un sustrato. Si dichas técnicas demuestran ser satisfactorias dicho material de aislamiento cristalino podría usarse como un sustrato para las capas delgadas 52, 54 y 56 en cuyo caso las capas de silicio podrían depositarse en "relación epitaxialmente" con el sustrato cristalino. Es decir debido a que el sustrato cristalino de las capas de silicio 52, 54 y 56 podrían depositarse en forma monocristalina en vez de en forma policristalina. Con dichas capas monocristalinas pueden proporcionarse dispositivos semiconductores de calidad considerablemente mejorada.

Para completar el dispositivo se usan técnicas normales de enmascaramiento y difusión para formar las distintas regiones de los varios componentes semiconductores del dispositivo. Es de importancia considerable el hecho de que ciertas de las difusiones pueden usarse para formar regiones en las islas de silicio "a granel" 16 y 18 simultáneamente con la formación de regiones en varias de las capas delgadas 52, 54 y 56. De esta manera, usando una difusión de tipo P, la región de base 32 de tipo P (FIGURA 10) de la isla 18 se forma simultáneamente con la conversión de la isla 56 desde una conductividad baja de tipo P tal y como se deposita originalmente hasta una conductividad alta de tipo P

11.6.72

404273



(v. gr., la capa 56 se adultera con boro hasta una concentración superficial de aproximadamente 1×10^{18} átomos por centímetro cúbico). Luego, usando una di fusión de tipo N, la región de contacto colector 48
5 de la isla dieciseis y la región emisora 30 de la is la 18 se forman simultáneamente con la formación de la presión de fuente 64 y la región de consumo 68 en la capa delgada 52 y la región 76 en la capa delgada 54.

Cada una de las difusiones hacia las
10 distintas capas 52, 54 y 56 de preferencia es enteramente a través del grueso (v. gr. de 10.000 unidades Angstrom) de estas capas. Aún cuando las profun didades de las difusiones hacia las capas 16 y 18 pa ra proporcionar las regiones 48 y 30 respectivamente
15 (v. gr. de 5.000 unidades Angstrom) es menor que las profundidades de las difusiones completamente a través de las capas 52, 54 y 56, y pueden hacerse todavía difusiones simultáneas debido al hecho de que el régimen de difusión a través del silicio policrista-
20 lino de las capas 52, 54 y 56 es mucho más rápido que el régimen de difusión a través del silicio monocristalino de las islas 16 y 18.

Finalmente, usando técnicas normales, una capa delgada 42 (FIGURA 2) de dióxido de silicio
25 se desarrolla térmicamente sobre las superficies ex-

11.6.72

28 JUN 1970
SECRET

404273

puestas de los distintos cuerpos de silicio, y se proporcionan aberturas a través de las capas 42 para exponer las porciones de superficie de varios de los cuerpos de silicio y se deposita una capa de metal v. gr. de aluminio que tiene un grueso de 10.000 unidades Angstrom sobre la pieza de trabajo y que se define de manera conocida a fin de proporcionar los distintos electrodos y conectores que se han mostrado en las FIGURAS 1 y 2.

Como se ha manifestado anteriormente la superficie superior de la capa compuesta 14 (FIGURA 2) es plana eliminando de esta manera pasos entre las distintas islas de la capa 14 y reduciendo el riesgo de la presencia de discontinuidad en los conectores de metal que se extienden de isla a isla de la capa 14. Aún cuando las capas de silicio delgadas 52, 54 y 56 y las distintas capas de aislamiento de cubrimiento 42 proporcionan pasos en el dispositivo 10, debido a lo delgado de las capas 52, 54 y 56 dentro del orden de 10.000 unidades Angstrom y lo delgado de las capas de aislamiento 42 dentro del orden de 1.000 unidades Angstrom, el tamaño de estos pasos es adecuadamente pequeño para evitar una pérdida de productos excesivo debido a las discontinuidades en el conector.

Con referencia a la FIGURA 11, se muestra otra modalidad de la invención. En esta modalidad

11.6:72

404273



en vez de formar una cavidad 100 (FIGURA 6) en la capa 90 sobre el substrato 12, la porción 94 (FIGURAS 4 y 5) de la capa 90 expuesta a través de la capa 92 de enmas-
5 caramiento se oxidan térmicamente para formar una isla 22' (FIGURA 11) de dióxido de silicio. En el procedi-
miento de oxidación la capa 90 se oxida a través de to-
do su grueso extendiéndose de esta manera la isla resul-
tante 22' por encima de la superficie superior de la
10 capa 90 a una distancia más o menos igual al grueso de
la capa 90. Esto ocurre como resultado del procedimien-
to de oxidación en donde el oxígeno se añade al silicio.
Las películas delgadas 52, 54 y 56 de silicio se for-
man luego sobre la superficie superior de la isla 22'.
La terminación de esta pieza de trabajo puede continuar
15 de las misma manera que la terminación de la pieza de
trabajo mostrada en la FIGURA 8.

Una ventaja de la modalidad mostrada en
la FIGURA 11 es que una isla 22' que tiene una super-
ficie superior extremadamente plana y uniforme se pue-
20 de proporcionar de esta manera. En la primera modali-
dad descrita en donde se forma la cavidad 100, el pro-
cedimiento de grabado al ácido que se usa de preferen-
cia para formar la cavidad puede dar por resultado una
superficie áspera y algo desigual en el fondo de la
25 cavidad. La isla desarrollada térmicamente 22 (FIGURA 7)

11.6.72

404273

26 JUN



5 formada en la cavidad 100 tiende a reproducir de manera
especular esta rugosidad mediante lo cual la superficie
superior de la isla 22 tiende a ser asimismo áspera y
desigual. Para mejor reproductibilidad de las caracte-
rísticas de dispositivo en dispositivo, es deseable que
si se proporcionan islas que tengan superficies superio-
res tersas sobre las cuales van a formarse las pelícu-
las semiconductoras y los conectores.

Lo Aún cuando en esta modalidad descrita
en último término las orillas 110 de la isla 22' forman
pasos con respecto a las otras islas 16 y 18 y la capa
90, es factible fabricar la isla 22' de un grueso tal
v. gr. con los pasos 110 teniendo una altura de aproxi-
madamente 10.000 unidades Angstrom y de preferencia me-
nos de 20.000 unidades Angstrom que la presencia de es-
tos pasos no dé lugar a un problema importante con res-
pecto a la formación de las interconexiones de metal a
través de las mismas.

20 La presente solicitud que corresponde a
la presentada en Estados Unidos de América con fecha
21 de Octubre de 1.971, bajo el número 191.455 se aco-
ge a los beneficios del Artículo 51 del vigente Esta-
tuto sobre Propiedad Industrial.

25

11.6.72

404273

REIVINDICACIONES



5 Los puntos de invención propia y nueva que se pre-
sentan para que sean objeto de esta solicitud de Patente
de Invención en España, por VEINTE años, son los que se
recogen en las reivindicaciones siguientes:

10 1ª.- Una disposición de circuito integrado
que comprende: un cuerpo monolítico que consiste de una
primera región de material semiconductor contigua a
una segunda región de material de aislamiento; sobre
la segunda región hay una capa delgada de material se-
miconductor estando colocada la capa fuera de contacto
15 directo con la primera región; un componente semiconduc-
tor dentro de la primera región y un componente semicon-
ducto dentro de la capa; y conectores de metal sobre
la superficie de la primera región y sobre la superfi-
cie de la segunda región a fin de conectarse eléctri-
20 camente con cada uno de los componentes.

25 2ª.- La disposición de circuito según la
reivindicación 1ª en donde las superficies de las
primeras y segundas regiones son prácticamente copla-
nares y uno de los conectores se extienden entre las su-
perficies.

11.1.73

- 18 -

404273

15



3ª.- La disposición de circuito según la reivindicación 1ª, en donde la segunda región se proyecta más allá de la superficie de la primera región a una distancia dentro del orden de 10.000 unidades Angstrom, el grueso de la capa siendo dentro del orden de 10.0000 unidades Angstrom.

4ª.- La disposición de circuito según la reivindicación 1ª, que incluye los elementos de: una cavidad en un cuerpo de silicio monocristalino y oxidar una porción de pared en la cavidad para formar la segunda isla constituyendo la porción no oxidada el cuerpo de la primera región.

5ª.- Una disposición de circuito integrado.
Tal y como se ha descrito en la Memoria que antecede y representado en los dibujos que se acompañan y para los fines que se han especificado.

La presente Memoria consta de diecinueve hojas escritas a máquina por una sola cara.

Madrid, 15 ENE. 1973
P.A.

Alberto de Elzoburu
Per. Póden

11.1.73
MCM



404273

26 JUN 1979
10 U.S. PAT. & T.M. OFF. 1979
U.S. PATENT & TRADEMARK OFFICE
WASHINGTON, D.C. 20540

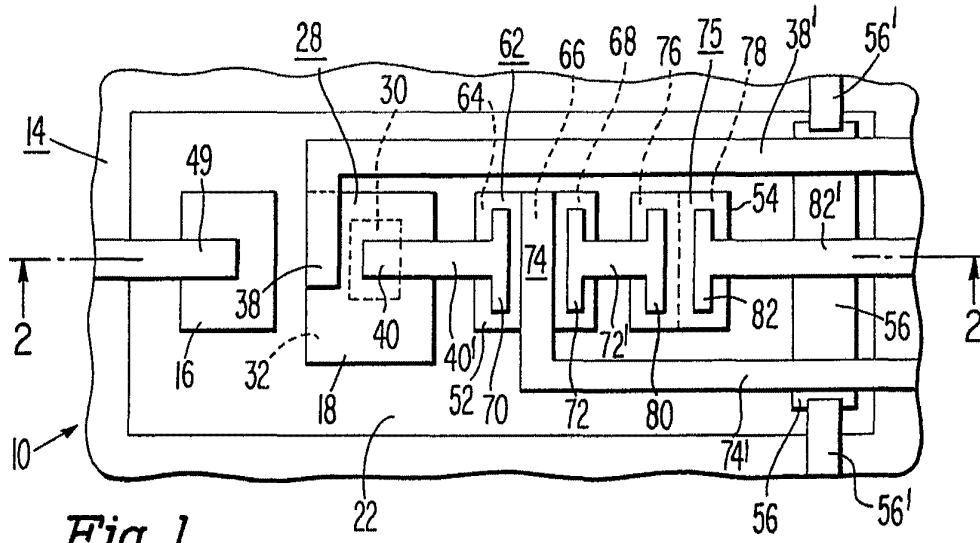


Fig. 1.

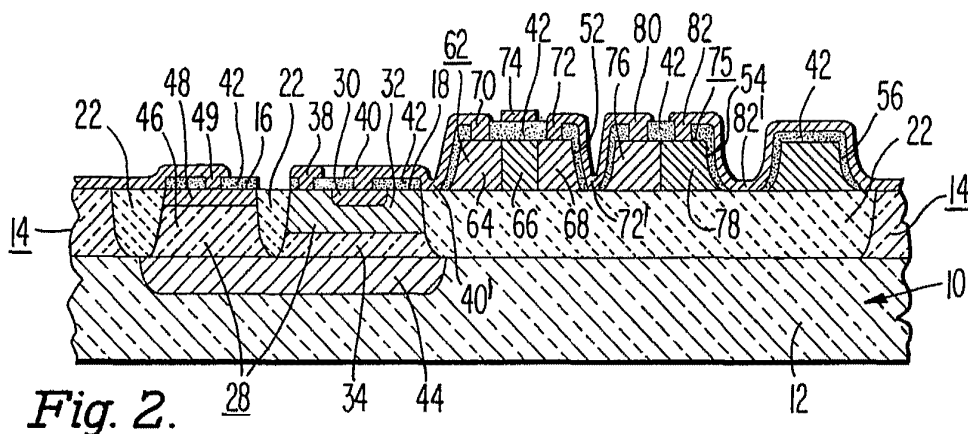


Fig. 2.

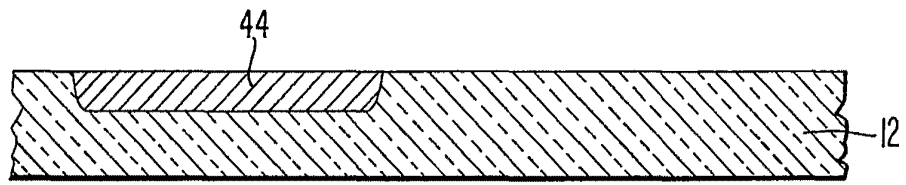


Fig. 3.

Alberto de Elizaburu
Por Poder
[Signature]

404273

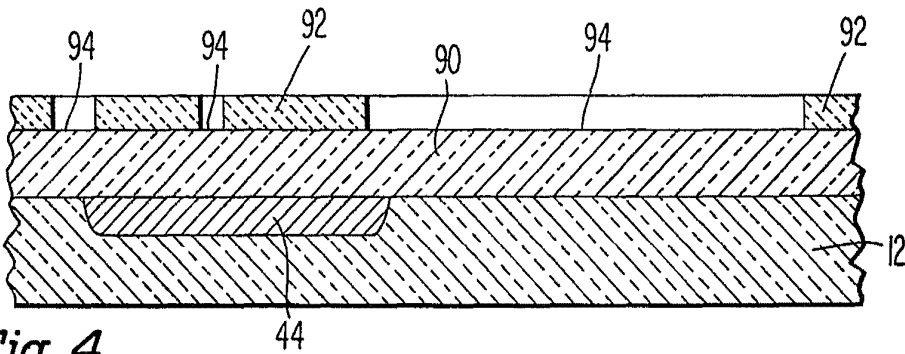


Fig. 4.

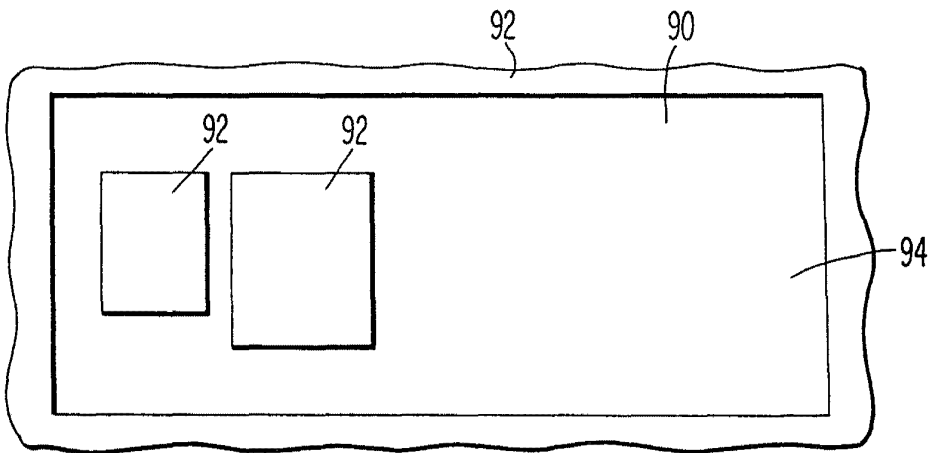


Fig. 5.

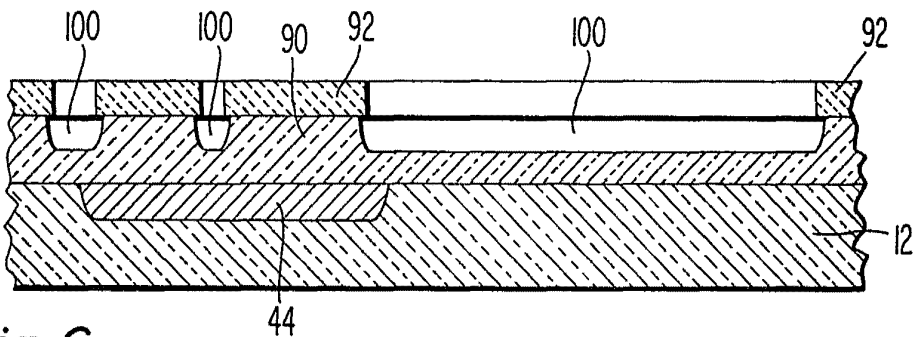


Fig. 6.

APPROX. 68 LINES PER PAGE

404273

26

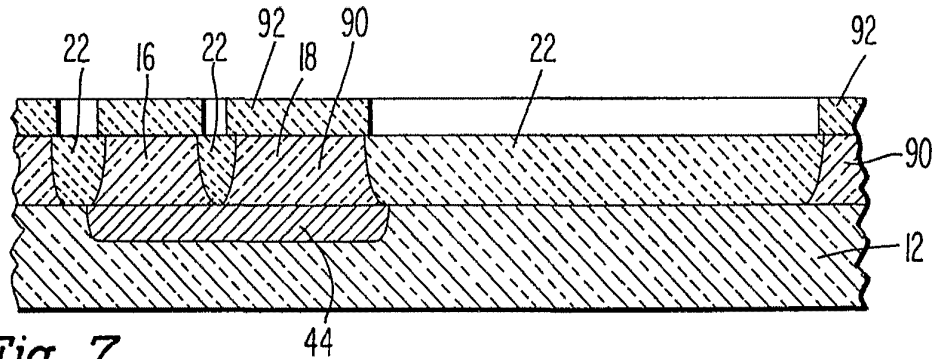


Fig. 7.

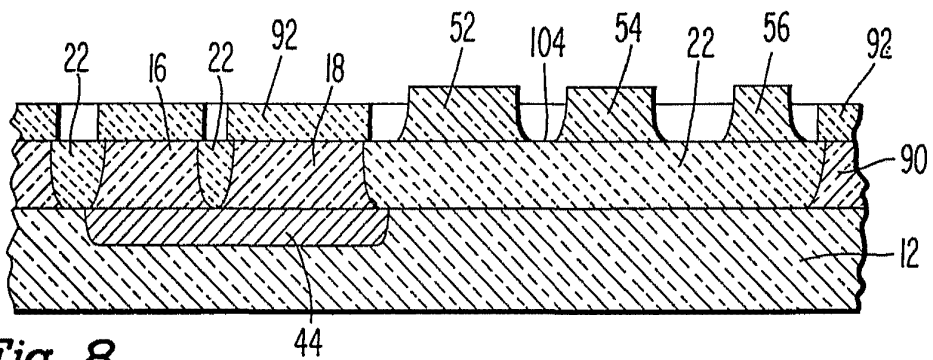


Fig. 8.

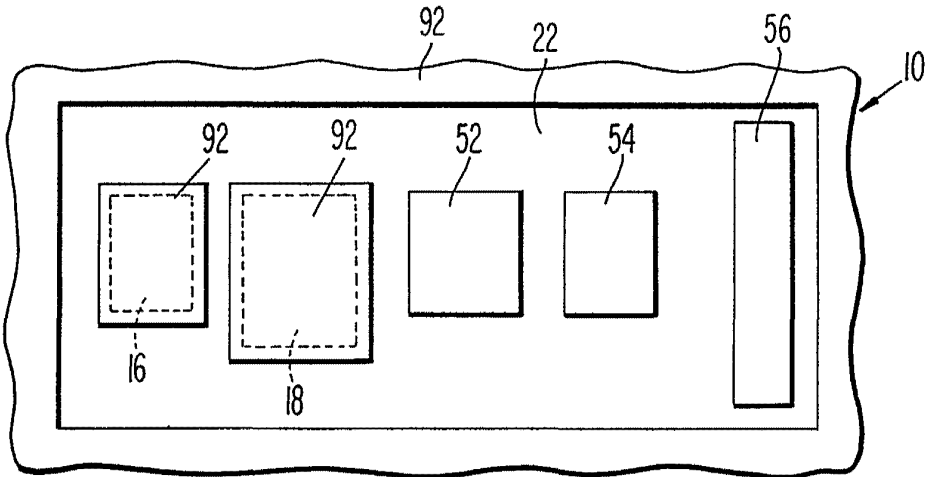


Fig. 9.

Alberto de Elzavaru
Per Foder.

404273

26 JUN 1968

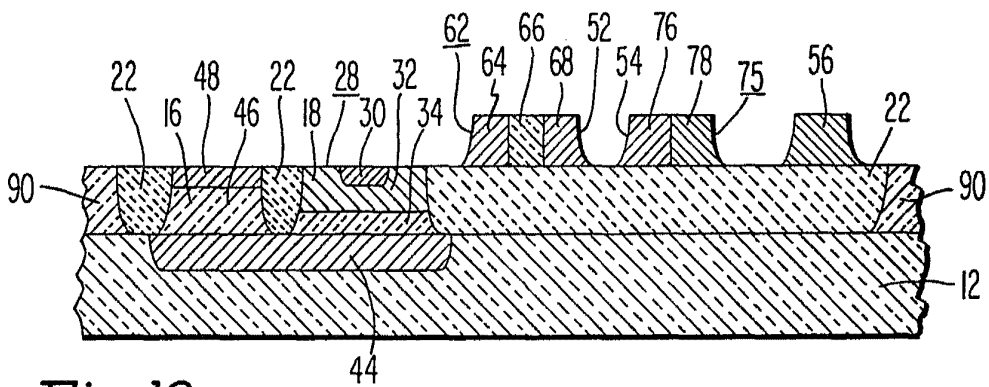


Fig. 10.

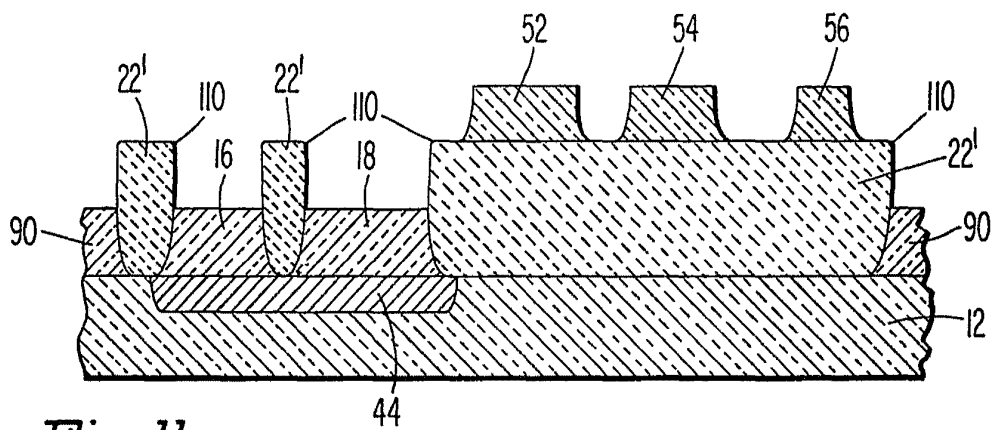


Fig. 11.