

404185

20



404185

P.- 51.148

IBM Docket FI 9-71-039

MEMORIA DESCRIPTIVA

SECCION TECNICA	
CLASIFICACION I. P. C.	
CLASE	_____
SUBCLASE	_____

para solicitar PATENTE DE INVENCION en ESPAÑA por VEINTE años

a nombre de INTERNATIONAL BUSINESS MACHINES CORPORATION

entidad norteamericana

Int. Cl.: G06K

establecida en Armonk, N.Y. 10504, Estados Unidos de América

por: "UNA DISPOSICION DE CELULA DE MEMORIA DE ACCESO
CASUAL ACOPLADA POR CARGA ELECTRICA"
(Clase Internacional G06f)

15-7-72

- 1 -

**POOR
QUALITY**

404 185

20



5 Este invento se refiere en general a células de memoria de acceso casual o al azar y, más en particular, a células acopladas por carga eléctrica en las que la presencia o ausencia de los portadores de carga indica, respectivamente, un "1" o un "0" almacenado en la célula. Estas células pueden estar dispuestas en una matriz de líneas de palabras y de bitios para constituir una memoria de acceso casual adecuada para uso en calculadoras digitales.

10 De acuerdo con la técnica anterior, una célula de memoria acoplada por carga eléctrica comprende un cuerpo semiconductor dividido en tres regiones adyacentes. La primera región tiene una impureza difundida en ella y sirve de manantial para portadores de carga, que pueden ser huecos o electrones. La segunda región funciona como puerta de paso discriminado entre las regiones primera y tercera y tiene un electrodo de puerta superpuesto sobre ella. La
15 tercera región actúa como condensador y sirve para almacenar los portadores de carga. Un electrodo de almacenamiento se extiende en relación superpuesta con la tercera
20 región.

25 Cuando se desea almacenar un "1" en la célula, se aplican potenciales adecuados a la región de manantial y a los dos electrodos para hacer que fluyan portadores de carga desde la región de manantial a través de la región de puerta, penetrando en la región de almacenamiento. Cuando se



desea almacenar un "0" en la célula, los potenciales aplicados son tales que impidan el flujo de portadores de carga, de modo que la región de almacenamiento se encuentra relativamente libre de portadores.

5 El presente invento se refiere a una célula de memoria de acceso casual acoplada por carga eléctrica que difiere de la técnica anterior en que en lugar de electrodos separados de puerta y de almacenamiento está dispuesto un solo electrodo unitario que se extiende en relación superpuesta
10 con las regiones de puerta y de almacenamiento. El control del paso de carga a estas regiones se consigue dotando a la región de puerta de una tensión de umbral predeterminada y a la región de almacenamiento de una tensión de umbral más baja. Esta diferencia de tensiones de umbral proporciona la diferencia requerida de potenciales superficiales en
15 las dos regiones a pesar de la aplicación a ambas regiones de la misma tensión de electrodo por el electrodo único.

La diferencia de tensiones de umbral para las dos regiones puede obtenerse de varias maneras. En la presente
20 solicitud la técnica para conseguir la diferencia requerida de tensiones de umbral en las regiones de puerta y de almacenamiento es comunicar una impureza a la región de puerta. Esto puede conseguirse por difusión o por implantación de iones.

25 Hay varias ventajas importantes obtenidas por el uso

404185



de un solo electrodo unitario en lugar de los electrodos
separados de puerta y de almacenamiento de la técnica an-
terior. En primer lugar, da por resultado una célula muy
densa; es decir, la célula es pequeña y compacta. Esto re-
duce el coste de producción al permitir más circuitos para
5 una superficie dada de silicio. El menor tamaño de la cé-
lula proporciona también un funcionamiento más rápido y
tiempos de conmutación más breves.

Otra ventaja del electrodo único es que proporciona
10 una estructura de célula más sencilla. Esto consigue mayor
economía de producción debido a que da por resultado ren-
dimientos más elevados.

15 Todavía otra ventaja de la estructura de electrodo úni-
co es que permite el uso de un proceso de fabricación más
sencillo. Esto da también por resultado rendimientos más
elevados y, por tanto, mayor economía de producción.

Otras ventajas del presente invento son inherentes a
la estructura descrita o resultarán evidentes a los exper-
tos en la técnica a medida que prosiga la descripción de-
20 tallada.

En los dibujos:

La figura 1 es un diagrama esquemático que muestra el
sistema de memoria global que incorpora células de memoria
de acuerdo con el presente invento;

25 La figura 2 es una vista en planta de la pastilla mo-

nolítica, mostrando varias de las células de memoria de acuerdo con una realización del invento;

La figura 3 es una vista en sección longitudinal tomada por la línea 3-3 de la figura 2;

5 La figura 4 es una vista en sección transversal tomada por la línea 4-4 de la figura 2;

La figura 5 es una vista en planta que muestra otra realización del presente invento;

10 La figura 6 es una vista en sección longitudinal tomada por la línea 6-6 de la figura 5;

La figura 7 es una vista en sección transversal tomada por la línea 7-7 de la figura 5;

15 La figura 8 es una vista en sección esquemática utilizada en la descripción del modo de funcionamiento del presente invento;

La figura 9 es una vista esquemática que muestra un grupo de formas de onda utilizadas para describir dicho modo de funcionamiento;

20 La figura 10 es un diagrama esquemático que muestra las tensiones aplicadas y los potenciales superficiales durante la operación de "inscribir cero";

La figura 11 es un diagrama esquemático que muestra las tensiones aplicadas y los potenciales superficiales durante la operación de "almacenar cero";

25 La figura 12 es un diagrama esquemático que muestra

404185



las tensiones aplicadas y los potenciales superficiales durante la operación de "leer cero";

La figura 13 es un diagrama esquemático que muestra las tensiones aplicadas y los potenciales superficiales antes de la operación de "despejar";

La figura 14 es un diagrama esquemático que muestra las tensiones aplicadas y la circulación de portadores de carga durante la operación de "despejar"; y

La figura 15 es un diagrama esquemático que muestra las tensiones aplicadas y los potenciales superficiales durante la operación de "leer uno".

Haciendo referencia en primer lugar a la figura 1, se muestra en ella un sistema de memoria global que incorpora las nuevas células de memoria de acuerdo con el presente invento. El número 1 de referencia indica en general una pastilla monolítica de silicio en la que están formadas las células de memoria. Las células están designadas esquemáticamente en 2. A las células 2 está conectada una serie de líneas de bitios horizontales 3 y una serie de líneas de palabras verticales 4. Un preamplificador 5 está conectado a cada una de las líneas 3 de bitios, las cuales están conectadas también a un grupo de amplificadores de percepción 6. Un descodificador 7 de bitios está conectado a los preamplificadores 5. Cada una de las líneas 4 de palabras está conectada a un activador 8 de palabras, al cual está conectado

404185



un descodificador 9 de palabras.

Haciendo ahora referencia a las figuras 2 a 4 inclusive, se muestra en ellas una realización del invento en la que la diferencia de tensiones de umbral de las regiones de puerta y de almacenamiento viene proporcionada por una segunda difusión 13 de material de tipo N difundido a través de la misma abertura que la difusión que forma la región de difusión 3 de la línea de bitios. Más en particular, el número de referencia 24 designa en general una línea metálica de palabras de aproximadamente 10.000 Å de espesor y provista de una parte horizontal más baja 24a, una parte intermedia 24b y una parte más alta 24c.

Extendiéndose por debajo de la parte 24a de la línea de palabras hay una capa aislante 22 de nitruro de silicio que tiene en un borde una parte erecta 22b que conduce a una parte horizontal más alta 22c. La capa de nitruro de silicio tiene preferiblemente un espesor de 500 Å aproximadamente. Extendiéndose entre la capa 22 de nitruro de silicio y la superficie superior de la pastilla 1 de silicio hay una capa relativamente delgada 30b de dióxido de silicio de aproximadamente 500 Å de espesor. La capa de dióxido de silicio que se extiende entre la superficie superior de la pastilla 1 de silicio y las partes 24b, 24c de la línea de palabras, está designada por 30a y tiene un espesor de alrededor de 6.000 Å.

404185



La región 3 de la línea de bitios se forma por difusión de una impureza de tipo P⁺ con una concentración de impurezas de aproximadamente 10²⁰ átomos por centímetro cúbico.

5 La segunda difusión 13 es de material de tipo N con una concentración de impurezas de aproximadamente 0,3 x 10¹⁷ átomos por centímetro cúbico. La pastilla 1 de silicio es de material de tipo N⁻ con una concentración de impurezas de aproximadamente 5 x 10¹⁵ átomos por centímetro cúbico. La profundidad de la difusión 3 de tipo P⁺ es de unas 2 micras. La profundidad de la difusión 13 del tipo N es aproximadamente media micra mayor que la de la difusión 3 de tipo P⁺.

15 Haciendo ahora referencia a las figuras 5 a 7 inclusive, se muestra en ellas una forma modificada del invento en la que la diferencia de tensiones de umbral de las regiones de puerta y de almacenamiento, respectivamente, se obtiene dotando a la región de puerta de un material de impureza de tipo N, lo que puede conseguirse por una segunda difusión o, preferiblemente, por implantación de iones. Esta región de segunda difusión o de implantación de iones está designada por el número 25 de referencia.

20 Más en particular, el número de referencia 34 designa en general una línea metálica de palabras de unos 10.000 Å de espesor y que tiene una parte horizontal más baja 34a, una parte intermedia escalonada 34b y una parte más alta



34c. La parte 34a de la línea de palabras se extiende sobre la región 25 de tipo N y sobre la región de almacenamiento formada en la pastilla 1 de silicio. Esta última es de material de tipo N⁻ con una concentración de impurezas de aproximadamente 5×10^{15} átomos por centímetro cúbico. La región 25 de implantación de iones se forma con una concentración de impurezas de aproximadamente 3×10^{17} átomos por centímetro cúbico. La concentración de impurezas de la región difundida 3 de la línea de bitios es de aproximadamente 10^{20} átomos por centímetro cúbico.

Extendiéndose por debajo de la parte 34a de la línea de palabras hay una capa aislante 32a de nitruro de silicio de aproximadamente 500 Å de espesor y que tiene una parte erecta 32b y una parte horizontal más alta 32c. Entre la capa 32a de nitruro de silicio y la superficie superior de la pastilla 1 de silicio se extiende una capa relativamente delgada 30a de dióxido de silicio de aproximadamente 500 Å de espesor. Entre la parte 34b de la línea de palabras y la región difundida 3 se extiende una capa 30b de dióxido de silicio de aproximadamente 6.000 Å de espesor. Extendiéndose entre la parte 32c de nitruro de silicio y la superficie superior de la pastilla 1 de silicio hay una capa 30c de dióxido de silicio que es ligeramente más gruesa que la capa 30p.

La región 3 de difusión de tipo P⁺ de la línea de bi-



404185

tios se forma por difusión hasta una profundidad de ligeramente menos de 2 micras. Si se utiliza implantación de iones para comunicar una impureza a la región 25, la profundidad de esta región está comprendida entre 100 Å y 0,5 micras.

5 Si se utiliza difusión para formar la región 25, entonces la profundidad de la difusión es de aproximadamente 1 micra con una concentración media de impurezas de 3×10^{17} átomos por centímetro cúbico.

El término "región de puerta" se aplica en la memoria
10 descriptiva y en las reivindicaciones a la región 25 en la figura 6 y a la parte de la región 13 en la figura 3, cuya parte se extiende a la derecha de la región difundida 3 de la línea de bitios. El término "región de almacenamiento" se aplica a la parte superior de la pastilla 1 de silicio
15 directamente por debajo de las partes 24a, 34a de la línea de palabras y adyacente a la región de puerta respectiva.

Haciendo referencia ahora a las figuras 8 a 15 inclusive, se muestra en ellas el modo preferido de funcionamiento, en el que se emplea un impulso de "despejo" para
20 retirar los huecos de la región de almacenamiento.

Haciendo referencia en primer lugar a la figura 8, el modo de funcionamiento se muestra ilustrado con referencia a la realización de las figuras 5 a 7, en las que se aplican los mismos números de referencia a partes correspondientes.

25 A la línea 34 de palabras está conectado un terminal 28 de

404 185

20 JUL



la línea de palabras. A la región de difusión 3 de bitios
está conectado un terminal de salida de percepción 27 en
serie con una resistencia 35 y un terminal 26 de activa-
ción de bitios. Las dimensiones laterales de las regiones
5 de difusión, de puerta y de almacenamiento están indicadas
por las líneas verticales de trazos y los números romanos
respectivos I, II y III.

Haciendo referencia a la figura 9, se muestran en ella
las formas de onda 28a, 27a y 26a de las tensiones en el
10 terminal 28 de la línea de palabras, el terminal de sali-
da de percepción 27 y el terminal 26 de activación de bi-
tios, respectivamente.

Haciendo ahora referencia a la figura 10, se muestran
en ella las tensiones aplicadas y los potenciales superfi-
15 ciales resultantes en el instante t_1 durante una operación
de "inscribir cero". Como se muestra por la forma de onda
28a en la figura 9, la tensión V_b aplicada al terminal 26
de activación de bitios está designada por V_g y es de apro-
ximadamente -7 voltios. La tensión aplicada al terminal 28
20 de la línea de palabras es también V_g y vale aproximadamen-
te -7 voltios. La magnitud del potencial resultante en la
superficie de la pastilla 1 de silicio está indicada por
la línea de trazos en 61. Se verá que el potencial superfi-
cial E_{S2} en la región segunda o de puerta es igual a
25 $V_g - V_{T2}$, donde V_{T2} es la tensión de umbral de la región

404185



segunda o de puerta. Por tanto, el potencial superficial E_{S2} en la región de puerta es de aproximadamente -1 voltio. E_{S3} es el potencial superficial en la región tercera o de almacenamiento y es igual a aproximadamente $V_g - V_{13}$.
5 Esto es aproximadamente -6 voltios. Estas tensiones aplicadas y los potenciales superficiales resultantes producen un campo eléctrico representado por un vector de intensidad de campo eléctrico que se extiende de la derecha a la izquierda, como se ve en la figura 10. Como consecuencia,
10 no pasarán huecos de la región difundida 3 a la región de puerta o de almacenamiento, resultando así la operación de "inscribir cero".

Haciendo ahora referencia a la figura 11, se muestran en ella las tensiones aplicadas y los potenciales superficiales resultantes en el instante t_2 durante la operación
15 de almacenar un "cero". La tensión V_b de activación de bitios aplicada al terminal 26 de activación de bitios es de cero voltios. La tensión aplicada al terminal 28 de la línea de palabras es V_p y vale aproximadamente -5 voltios.
20 El potencial superficial resultante E_{S2} en la región segunda o de puerta es de cero voltios, y el potencial superficial resultante E_{S3} está indicado por las líneas de trazos en G1 y es de -4 voltios. Se verá que, como resultado de estas tensiones y potenciales, no circulan huecos, man-
25 teniéndose la región de almacenamiento libre de huecos pa-

404185



ra almacenar un "cero".

Haciendo referencia a la figura 12, se muestran en ella las tensiones aplicadas y los potenciales superficiales resultantes en el instante t_3 durante la operación de leer un "cero". La tensión V_b de activación de bitios aplicada al terminal 26 es de cero voltios y la tensión aplicada al terminal 28 de la línea de palabras es V_g y vale aproximadamente -7 voltios. Los potenciales superficiales E_{S2} y E_{S3} en las regiones de puerta y de almacenamiento, respectivamente, son de aproximadamente -1 voltio debido al paso de huecos a las regiones de puerta y de almacenamiento, como se muestra por los símbolos +. Esta circulación de huecos da por resultado una corriente a través de la resistencia 35 a fin de producir un impulso negativo claramente definido en el terminal de salida de percepción 27, como se muestra en V_0 en la forma de onda 27a de la figura 9. Este impulso negativo V_0 indica una lectura de un "cero".

Haciendo referencia a la figura 13, se muestran en ella las tensiones aplicadas y los potenciales superficiales resultantes en el instante t_4 antes de la operación de "despejar". La tensión V_b aplicada al terminal 26 de activación de bitios es de cero voltios y la tensión V_r aplicada al terminal 28 de la línea de palabras es de -4 voltios. El potencial superficial resultante E_{S2} en la región de puerta es igual a cero y el potencial superfi-

404185



cial resultante E_{S3} en la región de almacenamiento es igual a -1 voltio. Se verá que los huecos indicados por los símbolos + permanecen almacenados en la región de almacenamiento hasta que son retirados por la operación de "despejar".

5

Haciendo referencia a la figura 14, se muestran en ella las tensiones aplicadas y los potenciales superficiales resultantes en el instante t_5 durante la operación de "despejar". La tensión V_b aplicada a la línea 26 de activación de bitios es de -7 voltios y la tensión aplicada al terminal 28 de la línea de palabras es de cero voltios. Los huecos se difunden hacia fuera desde la región de almacenamiento en las direcciones indicadas por las flechas en la figura 14.

10

15

Haciendo referencia a la figura 15, se muestran en ella las tensiones aplicadas y los potenciales superficiales resultantes en el instante t_9 durante la operación de "leer uno". La tensión V_b aplicada a la línea 26 de activación de bitios es de cero voltios y la tensión V_g aplicada al terminal 28 de la línea de palabras es de -7 voltios. El potencial superficial E_{S2} en la región de puerta es de aproximadamente -1 voltio y el potencial superficial E_{S3} en la región de almacenamiento es también de alrededor de -1 voltio. Se verá que los huecos indicados por los símbolos + permanecen almacenados en las regiones de puerta y

20

25



de almacenamiento, de modo que no circula corriente sustancial a través de la resistencia 35. En la línea 27 de percepción de bitios aparece únicamente un pequeño impulso de tensión V_1 debido a los efectos de la capacitancia. La ausencia de un impulso grande, tal como en V_0 durante la operación de "leer cero", designa la lectura de un "uno".

5 En el instante t_6 , después de la operación de despejar, las tensiones aplicadas y los potenciales superficiales son los mismos que en el instante t_2 , como se muestra en la figura 11. En el instante t_7 , durante la operación de "inscribir uno", las tensiones aplicadas y los potenciales superficiales resultantes son los mismos que en el instante t_3 , como se muestra en la figura 12. En el instante t_8 , durante la operación de almacenar un "uno", las tensiones aplicadas y los potenciales superficiales resultantes son los mismos que en el instante t_4 , como se muestra en la figura 13. En el instante t_{10} , antes de la operación de despejar, las tensiones aplicadas y los potenciales superficiales resultantes son los mismos que en el instante t_4 , como se muestra en la figura 13.

15 Ha de entenderse que las diversas realizaciones descritas en esta memoria son meramente ilustrativas de varias de las muchas formas que puede tomar el invento en la práctica sin apartarse del alcance del invento señalado en las reivindicaciones adjuntas, y que a los expertos en la téc-



404185

nica se les ocurrirán fácilmente numerosas modificaciones de las mismas. Las reivindicaciones han de interpretarse tan ampliamente como lo permita la técnica anterior.

5 La presente solicitud, que corresponde a la presentada en los Estados Unidos de América, el 6 de Julio de 1971, bajo el Nº 159.907, se acoge a los beneficios del Artículo 51 del vigente Estatuto sobre Propiedad Industrial.

REIVINDICACIONES

10 Los puntos de invención propia y nueva, que se presentan para que sean objeto de esta solicitud de Patente de Invención en España, por VEINTE años, son los siguientes:

1. Una disposición de célula de memoria de acceso casual acoplada por carga eléctrica que comprende un cuerpo semiconductor que tiene en él una impureza de un primer
15 tipo de conductividad, una primera región de línea de bits de dicho cuerpo semiconductor que tiene en ella una impureza del tipo de conductividad opuesto, una segunda región de puerta de dicho cuerpo semiconductor adyacente a dicha primera región y que tiene una tensión de umbral
20 predeterminada, teniendo dicha segunda región en ella una

404185



impureza de dicho primer tipo de conductividad y de una concentración mayor que la impureza de dicho cuerpo semiconductor, una tercera región de almacenamiento de dicho cuerpo semiconductor adyacente a dicha segunda región y que tiene una tensión de umbral más baja que dicha tensión de umbral predeterminada de dicha segunda región, y un electrodo único que se extiende en relación superpuesta con dichas regiones segunda y tercera de dicho cuerpo semiconductor.

2. Una disposición según la reivindicación 1, que comprende medios para aplicar un grupo de potenciales a dicha primera región y a dicho electrodo para hacer que circulen portadores de carga desde dicha primera región, a través de dicha segunda región, hasta dicha tercera región.

3. Una disposición según la reivindicación 1, que comprende medios para percibir la carga almacenada en dicha tercera región.

4. Una disposición según la reivindicación 1, en la que dicha impureza de la segunda región está difundida en ella.

5. Una disposición según la reivindicación 1, en la que dicha impureza de la segunda región se obtiene en ella por implantación de iones.

6. Una disposición de célula de memoria de acceso casual acoplada por carga eléctrica que comprende un cuerpo semiconductor que tiene difundida en él una impureza de un

15-7-72

- 17 -



404185



primer tipo de conductividad, una primera región de dicho cuerpo semiconductor que tiene difundida en ella una impureza del tipo de conductividad opuesto, una segunda región de dicho cuerpo semiconductor que se extiende junto a dicha primera región, una tercera región de dicho cuerpo semiconductor que se extiende junto a dicha segunda región, un solo electrodo metálico unitario que se extiende en relación superpuesta con dichas regiones segunda y tercera, medios para comunicar una tensión de umbral predeterminada a dicha segunda región, y medios para comunicar a dicha tercera región una tensión de umbral menor que dicha tensión de umbral predeterminada, comprendiendo dichos medios primeramente mencionados una impureza de dicho primer tipo de conductividad y de una concentración mayor que la impureza de dicho cuerpo semiconductor y situada en dicha segunda región.

7. Una disposición según la reivindicación 6, que comprende medios para aplicar un grupo de potenciales a dicha primera región y a dicho electrodo para hacer que circulen portadores de carga desde dicha primera región, a través de dicha segunda región, hasta dicha tercera región.

8. Una disposición según la reivindicación 6, que comprende medios para percibir la carga almacenada en dicha tercera región.

9. Una disposición según la reivindicación 6, en la

404185

20 JUL. 1972



que dicha impureza de la segunda región está difundida en ella.

5 10. Una disposición según la reivindicación 6, en la que dicha impureza de la segunda región se obtiene en ella por implantación de iones.

11. Una disposición de célula de memoria de acceso causal acoplada por carga eléctrica.

10 Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan, y con los fines que se han especificado.

Esta Memoria consta de diecinueve hojas escritas a máquina por una sola cara.

Madrid, 20 JUL. 1972

P.A.

Alberto de Eizaburu
Por Poder.

15-7-72
MC

- 19 -



404185

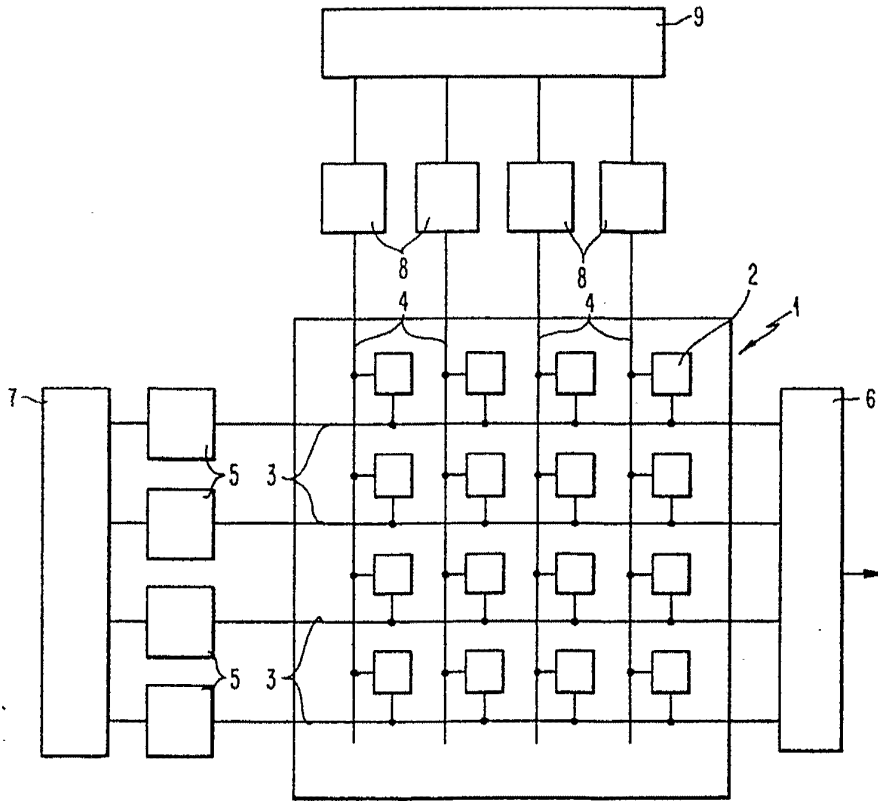
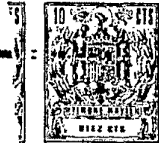


FIG. 1

For Patent



404185

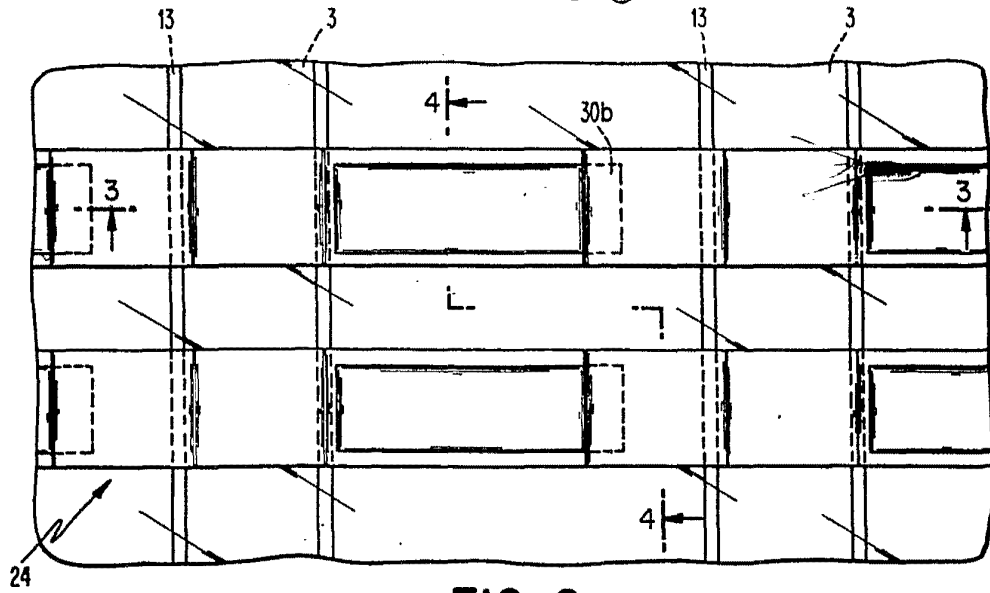


FIG. 2

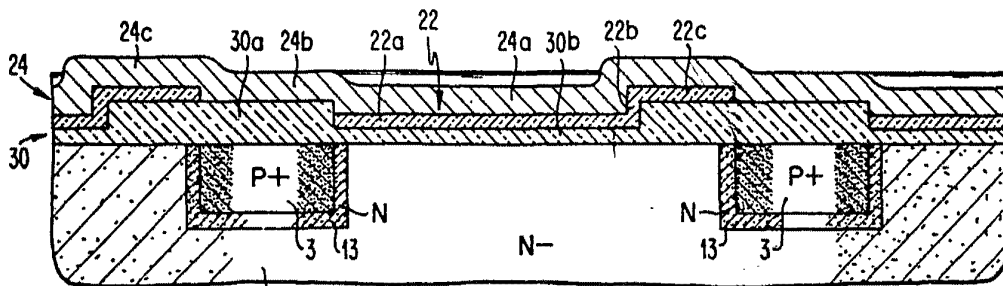


FIG. 3

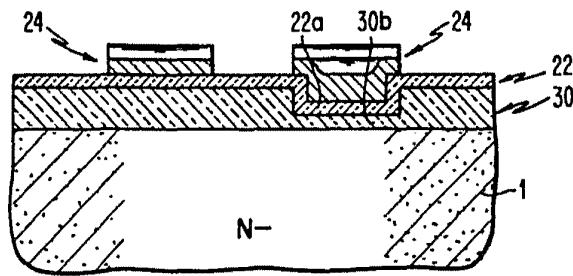


FIG. 4

General
Per Patent

Handwritten scribbles and illegible text at the top left of the page.

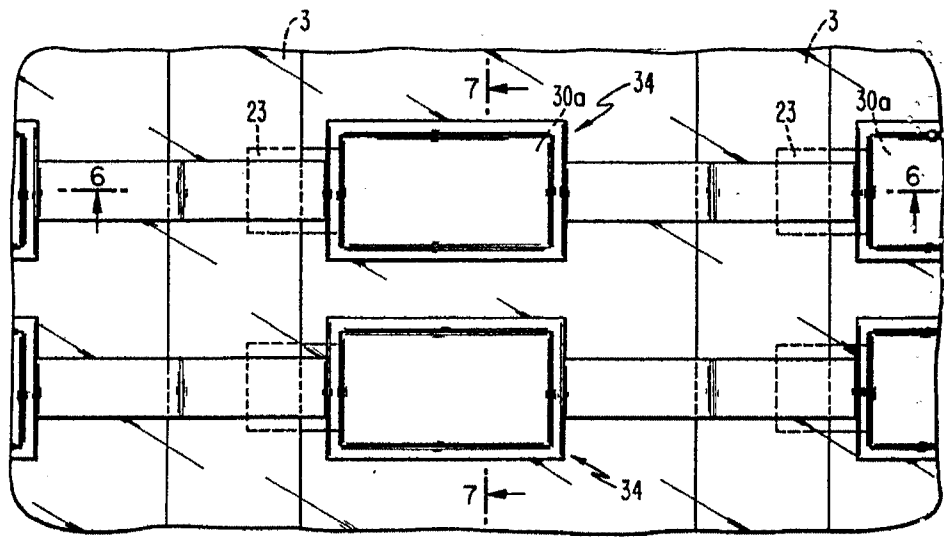


FIG. 5

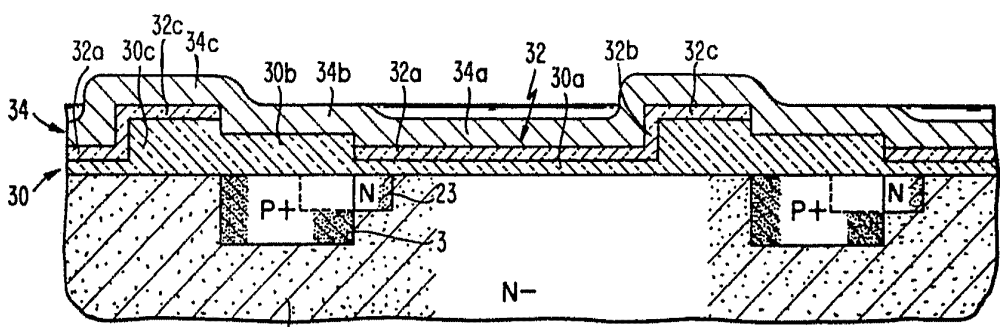


FIG. 6

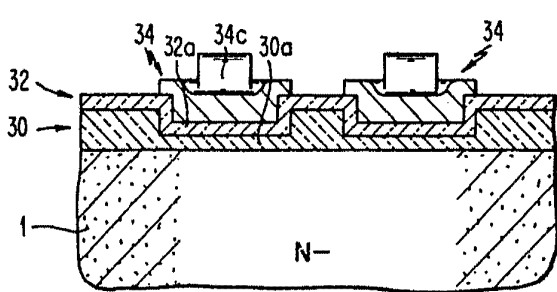


FIG. 7

404185





404185

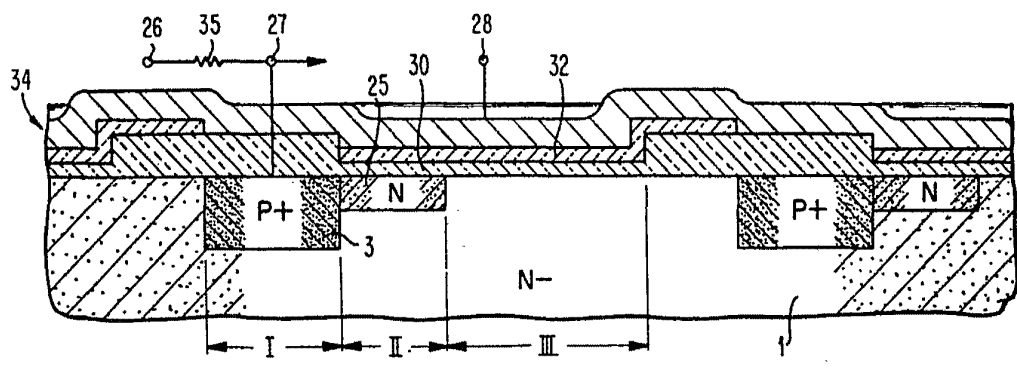


FIG. 8

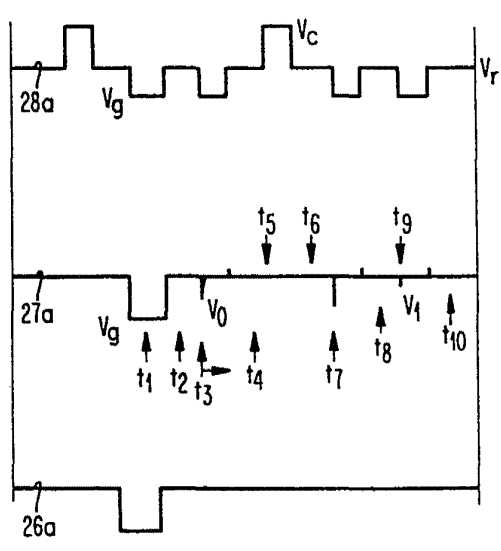


FIG. 9

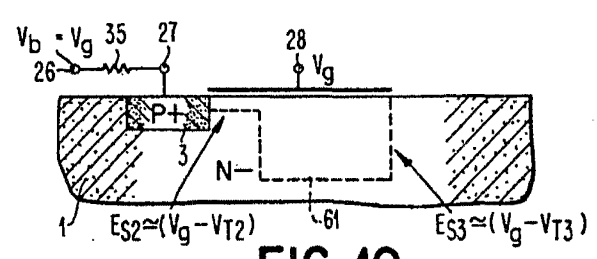


FIG. 10

Handwritten signature or initials.



404185

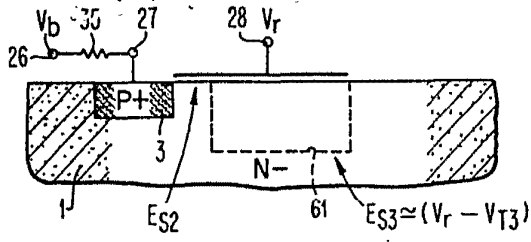


FIG. 11

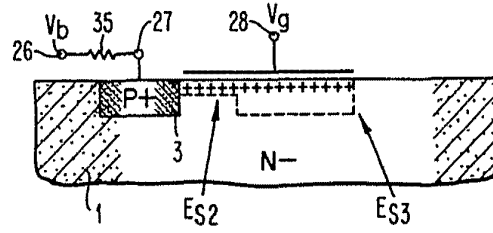


FIG. 12

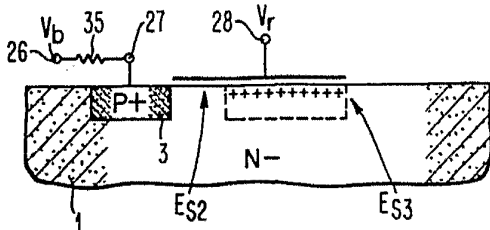


FIG. 13

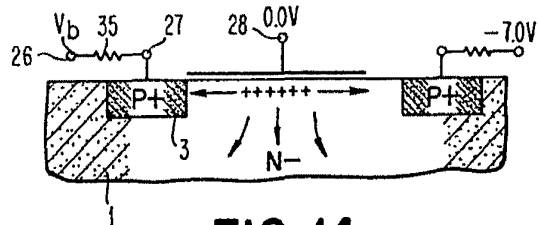


FIG. 14

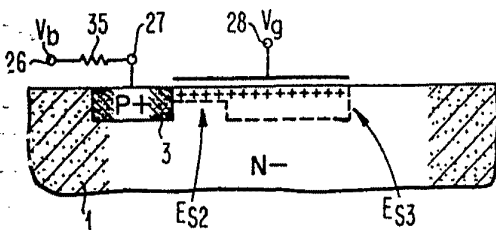


FIG. 15

Amia