

403761

PATENTE DE INVENCION

Case 3
=====

SECCION TECNICA
CLASIFICACION I. P. C.
CLASE _____
SUBCLASE _____



403761

Memoria Descriptiva

sobre:

Perfeccionamientos en sistemas de tratamiento de datos numéricos que funcionan en multiprogramación.

Solicitante COMPAGNIE INTERNATIONALE POUR L'INFORMATIQUE, entidad francesa, residente en 68 Route de Versailles, 78 Louveciennes, Francia.

Int. Cl. 3 G 06 F

La presente invención se refiere a los sistemas de tratamiento de datos numéricos que funcionan en multiprogramación, pudiendo realizarse varios programas o partes de programas de forma imbricada con el tiempo, 5. recurriendo estos programas, por razones de economía de



memoria, a sub-programas comunes. El sistema está agenciado de forma conocida de por sí, para manejar dinámicamente una parte de la memoria común, ya sea porque se encuentran programas cuyo número de datos varía, o bien

5. porque las memorias del sistema están organizadas en varios niveles jerarquizados: los programas son entonces almacenados en general en una memoria auxiliar de gran capacidad y, para su ejecución son cargados en una memoria de acceso más rápido en la que cada palabra está

10. provista de una dirección.

Dicha gestión dinámica en multiprogramación impone la posibilidad de asegurar la translación de los programas, a saber su recopia, directa o no, de una zona de memoria a otra zona de memoria. Las direcciones

15. utilizadas por un programa así trasladado para designar sus datos e instrucciones, deben ser entonces puestas al día en función de la implantación efectiva de dichas palabras en las memorias. Esta puesta al día puede ser realizada para parte al menos y, con preferencia, total

20. mente, habiendo recurrido a un registro de base de translación cuyo contenido es función de las implantaciones efectivas de los programas a ejecutar y es adicionado a cada dirección antes de su utilización para acceder a una palabra de memoria.

25. El trabajo de un sistema en multiprogramación implica igualmente que todo subprograma de instrucciones y de datos "locales" (intrínsecos del citado sub-progra

ma) pueda ser solicitado durante la ejecución de un programa y que, pudiendo solicitar varios programas cuyas

30. ejecuciones son imbricadas el mismo sub-programa a tiem



- pos sin embargo distintos, pueda existir en el sistema varios conjuntos de datos, resultados intermediarios y resultados finales, relativos a un mismo sub-programa ejecutado durante estos programas diferentes. En cada conjunto, existen datos locales en el sentido sub-definido y existen datos, o parámetros, intrínsecos del programa solicitante y variables, los citados resultados intermediarios y finales específicos del citado programa solicitante. Para que la entrada de los subprogramas pueda ser correctamente asegurada a la altura de dichos conjuntos de palabras, es necesario que los emplazamientos de memorización de los datos que les son atribuidos sean diferentes. Uno de los métodos generalmente utilizados a este efecto es prever la memorización de todo conjunto de este tipo en un emplazamiento que depende de la implantación efectiva del programa que ha solicitado el sub-programa cuya ejecución ha proporcionado dicho conjunto.

- Un objeto de la invención es prever un dispositivo para la puesta en práctica de dicho método, que recurre a una explotación particularizada del registro de base de translación sub-definido y que, como se ha dicho, contiene un valor que apunta la zona de memoria reservada al programa en curso de ejecución, zona que no puede por consiguiente contener parámetros y variables tratados por un sub-programa para la cuenta de otro programa en el sistema.

- El objeto de la invención consiste por tanto en prever este dispositivo tal que sea ambivalente y pueda controlar y, en un sentido, actuar, tanto la trans

403761

- 4 -



lación de los programas como la entrada de los subprogramas solicitados por la ejecución de estos programas en el sistema.

- Este dispositivo se caracteriza de un modo general porque incorpora un órgano biestable una de cuyas salidas, cuando está activada, es significativa de una condición de entrada de un sub-programa y la otra salida, cuando está activada, es significativa de una condición de translación de un programa, y unos medios gobernados por las citadas salidas para sumar selectivamente el contenido del registro de base de translación a cualesquiera translaciones de los programas trasladables y a todas direcciones de parámetros y variables que, en los sub-programas entrantes, son atribuidos a los programas solicitantes y para evitar dicha adición a todas las direcciones de datos propios a los subprogramas mismos.
- 5.
- 10.
- 15.

- Para exponer la invención en su detalle, se hace referencia a la figura única adjunta que representa, aunque a título ilustrativo, un ejemplo preferido de puesta en práctica del que puede deducirse, sin más, todas las variantes de ejecución tecnológicas y de explotación práctica que entran dentro del marco de la invención.
- 20.

- Para esta exposición, se han representado los elementos, clásicos en si mismos, del sistema de tratamiento de la información indispensables para la comprensión de la invención. Se han omitido por el contrario todas las partes del sistema inútiles para esta comprensión.
- 25.
- 30.

403761



- En M se ha representado por tanto una memoria, de acceso rápido, que debe comprenderse, para mayor claridad, como organizada en zonas cuyas direcciones apuntan ya sea unos emplazamientos afectados a programas o
5. bien unos emplazamientos afectados a unos sub-programas. En particular, durante una translación de un programa, una instrucción apropiada provoca la llegada en el registro usual REL de escritura/lectura de dicha memoria, de un código de base de translación que es entonces transferido al registro de base de translación G, encontrándose entonces la dirección en M de este código de base de translación en el registro de dirección usual RA de la memoria M. El contador ordinal Co suministra, las direcciones AIN de las instrucciones a introducir en RA.
 10. Toda instrucción extraída de M es entonces introducida en la memoria de orden Mo a la que es, como es usual, asociado un descodificador de orden Do para la letra de función F y los diversos índices de función que pueden existir en el código de orden. Un índice C es, para las
 15. necesidades de la invención y cuando existe, extruido de Do, indicando este índice que la dirección de operando AOP que existe sobre el borne de igual denominación de la figura pertenece a la zona de memoria del programa en curso, por tanto a una zona de memoria apuntada
 20. por el contenido actual del registro de base de translación G. Los códigos de operando en AOP pueden provenir tanto de Mo como del registro REL (directamente o tras modificación) en el sistema. Los códigos de direcciones AOP y AIN, que aparecen por los demás a tiempos
 25. diferentes en el sistema, son todos ellos aplicados en A
 - 30.

403761 - 6 -



sobre una entrada de un adicionador ADD. La otra entrada de este adicionador puede recibir, cuando sea necesario, el código contenido en G, en cuyo caso el código de dirección que será introducido en RA apuntará una dirección de la zona de memoria del programa; si no el registro RA recibe directamente el código de dirección existente en A.

La salida del registro G está conectada a la entrada del adicionador ADD por una puerta P2. El control de esta puerta es asegurado por la reunión en O de las dos salidas del órgano biestable, o báscula, B. La salida T es directamente conectada al citado circuito O de modo que, cuando esta salida T es activada, la puerta P2 sea hecha pasante y el contenido del registro de base de translación G sea sistemáticamente adicionado a toda dirección de memoria indicada en A. Esta salida T de la báscula B es activada en toda operación de translación de un programa en memoria M. La salida R de la báscula B no es conectada al circuito O más que a través de una puerta P1 y esta puerta no es hecha pasante, durante la fase AN de espera de ejecución de una instrucción, más que si Do descodifica un índice C en la instrucción. La señal AN proviene, bien entendido, de los circuitos de fase clásicos CP activados por el descodificado en F de la letra de función de la instrucción en Mo. La salida R de la báscula B es activada durante los periodos de entrada de los sub-programas. En condición de entrada de los sub-programas, como consecuencia, todo dato relevante del programa que ha solicitado el sub-programa será dispuesto en memoria M en la zona punteada por

403761



el contenido de G, siendo entonces las puertas P1 y P2 ambas pasantes. Por el contrario todo dato de invariante que pertenezca al sub-programa entrante será colocado en M a la dirección de este sub-programa tal como es proporcionado por el código entonces aplicado en A y directamente transferido a través de ADD al registro de dirección RA.

- 5.
- Si, en ausencia de dicho dispositivo según la presente invención, el sistema utiliza el método general sub-definido para la memorización de los subprogramas entrantes, los invariantes de los sub-programas deberán ser recopiados en las zonas de memoria de los programas susceptibles de llenar estos sub-programas ya que entonces estos invariantes no podrían ser, en la entrada, afectados de direcciones propias a los citados sub-programas en la memoria M.
- 10.
- 15.

- La condición de la báscula B es definida de la siguiente forma: para poner en marcha una operación de translación o una operación de entrada, una instrucción es ejecutada que lleva en REL y de ahí en Mo una palabra que define las condiciones en las que va a cumplirse dicha operación y, en esta palabra, existe un índice que designa una translación o una entrada. Este índice, C, es recopiado en la báscula B que conserva la memoria. Si se trata de una translación, la báscula B va a aquél de sus estados para el que la salida T es activada; si se trata de una entrada, la báscula va a su estado contrario, salida R activada. En instrucción de comienzo de ejecución de un programa, el contenido de G es puesto al día para apuntar efectivamente la zona de memoria M de
- 20.
- 25.
- 30.



las direcciones de este programa.

La exposición anterior se refiere implícitamente al caso en que los códigos se presentaban bajo la forma serie. El paso a los códigos paralelos es evidente en si: puerta P2 múltiple y conexiones multifilares, salvo las que conciernen a la báscula B y su circundamiento directo.

- Entre otras variantes posibles del ejemplo de realización ilustrado, se puede definir brevemente la siguiente: las salidas de la báscula B controlan respectivamente dos puertas, simples o múltiples según el caso de códigos, serie o paralelos, sobre las entradas de los cuales son aplicados todos los códigos AIN y aquellos códigos AOP que aparecen cuando el índice C no existe en las instrucciones correspondientes, o sea entonces, en lenguaje lógico, los códigos $(AIN + AOP.\bar{C})$; la salida de la puerta pasante cuando la salida R de la báscula B es activada, es directamente conectada a la entrada del registro de dirección RA y la salida de la puerta pasante cuando la salida T de la báscula B es activada es conectada a una entrada del adicionador ADD que recibe, en su otra entrada, el contenido del registro G; todo operando AOP de una instrucción en la que el índice C es verdadero, por tanto todo código $(AOP.C)$ desde el punto de vista lógico, es aplicado sobre la entrada del adicionador que recibe igualmente la salida de la puerta T y la salida de este adicionador es evidentemente conectada a la entrada de RA.

N O T A

30. Descrita suficientemente la naturaleza del in

403761

- 9 -



- vento, así como la manera de realizarlo en la práctica, debe hacerse constar que las disposiciones anteriormente indicadas son susceptibles de modificaciones de detalle en cuanto no alteren su principio fundamental, siendo lo que constituye la esencia del referido invento y por lo que se solicita Patente de Invención por 20 años en España sobre: PERFECCIONAMIENTOS EN SISTEMAS DE TRATAMIENTO DE DATOS NUMERICOS QUE FUNCIONAN EN MULTIPROGRAMACION; caracterizándose por lo siguiente:
10. 1º.- Perfeccionamientos en sistemas de tratamiento de datos numéricos que funcionan en multiprogramación, con un dispositivo para el manejo de las translaciones de los programas y de las entradas de los subprogramas solicitados por estos programas, en una memoria dinámicamente administrada en el sistema de tratamiento de datos numéricos que opera en multiprogramación,
 15. gestión que ha recurrido, para cada translación de un programa, a un registro de base de translación que puntea la zona de memoria afectada a las instrucciones y
 20. datos de este programa y un adicionador que añade el contenido de este registro a las direcciones de dicho programa antes de su aplicación sobre el registro de dirección de la citada memoria, caracterizados porque dichos dispositivos comprenden la combinación de un órgano bis-
 25. table una de cuyas salidas, cuando está activada, es significativa de una condición de translación de un progra-
 - ma y cuya otra salida, cuando está activada, es signifi-
 - cativa de una condición de entrada de un sub-programa, de medios de posicionamiento de dicho órgano al comien-
 30. zo de toda operación de translación de un programa y de





toda operación de entrada de un sub-programa, y de una organización lógica aplicada bajo el control de las condiciones de las salidas de este órgano biestable, sumando el contenido de dicho registro de base de translación

5. a todos los códigos de direcciones del programa translatable y a todos los códigos de direcciones de parametros y variables que, en un sub-programa entrante, pertenecen al programa que ha solicitado este sub-programa y que evitan dicha adición a los códigos de direcciones de in

10. variantes propios al sub-programa entrante.

2ª.- Perfeccionamientos, según la reivindicación 1, caracterizados porque los citados medios de posicionamiento del órgano biestable comprenden, en memoria de orden, un descodificador especializado para el

15. descodificado de un índice que marca la naturaleza, translación o entrada, de la operación a continuación efectuada en el sistema.

3ª.- Perfeccionamientos, según la reivindicación 1, caracterizados porque para discriminar los códigos de direcciones que pertenecen al programa de aquellos que pertenecen al sub-programa, la citada organización lógica recibe un control procedente de un descodificador, en memoria de orden, de un índice que marca la pertenencia del código de dirección a la zona de memoria

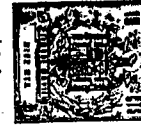
20. del programa en translación o que ha solicitado el sub-programa en entrada.

25.

4ª.- Perfeccionamientos, según la reivindicación 3, caracterizados porque siendo directamente aplicados los códigos de direcciones de instrucciones y de

30. operandos sobre una entrada del adicionador cuya salida





- es conectada a la entrada del registro de dirección de la memoria, la conexión entre la salida del registro de base de translación y la otra entrada del adicionador comprende un circuito-puerta hecho pasante cuando es ac
5. tivada: la salida del órgano biestable significativa de una condición de translación de un programa e igualmente hecha pasante cuando son simultáneamente activadas la salida del órgano biestable significativa de una condición de entrada de un sub-programa, la salida del desco
10. nificador del índice de pertenencia de un dato a un programa que ha solicitado el sub-programa entrante y la salida que marca la condición de espera en el circuito de las fases de ejecución de una instrucción en el sistema.
15. 5ª.- Perfeccionamientos, según la reivindicación 3, caracterizados porque siendo directamente conec
20. tada una entrada del adicionador a la salida del registro de base de translación, las salidas del órgano bies
- table controlan cada una un circuito-puerta, recibiendo las entradas de estos circuitos-puertas todos los códi
25. gos de direcciones de instrucciones y aquellos códigos de direcciones de operando para los cuales no es acti
30. vada la salida del descodificador de índice de pertenencia de un dato a un programa que ha solicitado un sub-programa entrante, siendo aplicados aquellos códigos de direcciones de operandos para los cuales es activada la citada salida de descodificador sobre la otra entrada del adicionador, la cual es igualmente conectada a la salida del circuito-puerta controlado por la salida sig
30. nificativa de una condición de translación de un progra





ma, siendo conectada directamente la salida del circuito-puerta gobernado por la salida significativa de una condición de entrada de un sub-programa a la entrada del registro de dirección de la memoria, entrada a la cual es igualmente conectada la salida del adicionador.

5. 6ª.- Perfeccionamientos, en sistemas de tratamiento de datos numéricos que funcionan en multiprogramación; tal y como queda sustancialmente descrito en la presente Memoria.

10. Esta Memoria, consta de doce hojas, escritas a máquina por una sola cara.

12 JUN. 1972

Madrid,

COMPAGNIE INTERNATIONALE
POUR L'INFORMATIQUE,

J. GOMEZ ACEBO Y MODET
p. p. Firmados L. Gasta Ferozadas

