

403026



12 JUL 1972

403026

SECCION TECNICA
CLASIFICACION I. P. C.
CLASE _____
SUBCLASE _____

P.- 51.007

PHN 5476

Spain VD/EV

MEMORIA DESCRIPTIVA

para solicitar PATENTE DE INVENCION por 20 años

A nombre de N.V. PHILIPS' GLOEILAMPENFABRIEKEN

entidad holandesa

Int. Cl.: <u>H01L, H05K</u>

con domicilio en Emmasingel 29, Eindhoven, Holanda

por: "UN CIRCUITO INTEGRADO"

(Clase Internacional H03k, H05k)

8-7-72

POOR
QUALITY

403026

12 JUL.



P.- 51.007

5 El invento se refiere a un circuito integra
do que comprende varios elementos de circuito que están
dispuestos uno junto a otro sobre una de las caras de un
cuerpo que es común a dichos elementos de circuito, estan
do conectadas zonas semiconductoras de dichos elementos
de circuito a un trazado de pistas conductoras presente
sobre dicha cara del cuerpo para la conexión eléctrica de
dichos elementos de circuito, teniendo dicho trazado al
menos una entrada y al menos una salida para señales eléct
ricas, comprendiendo además el cuerpo conexiones para la
10 conexión de las dos polaridades de una fuente que suminis
tra corriente de polarización a uno o más de los elemen-
tos de circuito.

15 El cuerpo común de tal circuito integrado
puede componerse, por ejemplo, principalmente de material
aislante sobre el cual están dispuestas una o más regiones
semiconductoras o en el cual están embebidas varias de ta
les regiones. Sin embargo, el cuerpo común se compone
usualmente sustancialmente en su integridad de un material
20 semiconductor. En tal cuerpo semiconductor que usualmen-
te es monocristalino, y en ciertos casos también totalmen
te o parcialmente sobre el mismo, están realizados elemen
tos de circuito, por ejemplo diodos, transistores, resis-
tencias y capacidades, con regiones semiconductoras que
25 tienen propiedades eléctricas diferentes, uniones p-n,

SECRET

403026

12 JUL



uniones Schottky, capas aislantes y conductivas, etc, cuyos elementos están conectados para formar un circuito por medio de un trazado de pistas conductivas.

5 Cuando el número de elementos de circuito por circuito integrado aumenta, se presentan varios problemas en relación con los mismos. Por ejemplo, el rendimiento en la fabricación depende fuertemente del tamaño del área de superficie semiconductoras requerida para el circuito, en el sentido de que cuando dicha área de superficie
10 aumenta, el rendimiento disminuye. Además, las dimensiones de los propios elementos de circuito influyen en su comportamiento en alta frecuencia. Por ejemplo, la frecuencia límite es en general más pequeña a medida que las dimensiones del pertinente elemento de circuito son
15 mayores. También por estas razones es deseable reducir las dimensiones de las regiones semiconductoras de los elementos de circuito tanto como sea posible y simplificar la tecnología de fabricación, si es posible.

Otro problema es la disipación admisible.
20 Reducir la disipación y por lo tanto el consumo de energía del circuito, cuya reducción no se ha de hacer a costa del fácil funcionamiento y/o del precio de coste del circuito integrado, aumenta las posibilidades de aplicación de tales circuitos. Sin embargo, otros criterios pueden
25 también jugar un papel importante con respecto a la disi-

2-7-72

403026



5 pación. Por ejemplo, en el caso de circuitos integrados grandes y complejos la energía global disipada puede ser tan grande que se impongan requerimientos rigurosos sobre la refrigeración del cuerpo común a fin de que sea capaz de mantener la temperatura máxima por debajo de un valor para el cual no se ponga aún en peligro un funcionamiento fiable del circuito. Además, por ejemplo en circuitos alimentados por baterías, es deseable, en relación con la vida de las baterías utilizar circuitos que tengan una.

10 disipación pequeña.

15 El hecho de que sea deseable una disipación pequeña lleva generalmente a utilizar resistencias de carga que tienen un alto valor de resistencia para los transistores del circuito. Sin embargo, tales resistencias de alto valor requieren relativamente mucha más área de superficie semiconductor, como resultado de lo cual, como ya se ha descrito anteriormente, es afectado adversamente el rendimiento de la fabricación y/o el número de elementos de circuito por circuito integrado se hace relativamente más pequeño.

20 También en relación con los antes mencionados requerimientos contradictorios, se ha propuesto ya

25 sustituir en tales circuitos integrados las resistencias de carga por transistores complementarios que están dispuestos en el cuerpo común de modo que están aislados de

403026



los transistores restantes.

Si de este u otro modo, por ejemplo, ha sido encontrado un compromiso entre el área de superficie semiconductora requerido para los elementos de circuito y la disipación admisible, un problema adicional puede ser que cuando el número de elementos de circuito aumenta puede llegarse a una situación en la cual no ya los elementos de circuito por si mismos sino el trazado de pistas conductoras requerido para la interconexión y polarización eléctrica de dichos elementos de circuito incluyendo las pistas de alimentación, sea decisivo o al menos también decisivo en cuanto al área de superficie requerida.

Es de observar que las corrientes de polarización han de incluir todas aquellas corrientes que son suministradas a los elementos de circuito para la polarización en corriente continua de los mismos. Varias de estas corrientes, usualmente aquellas corrientes que fluyen a través de la vía de corriente principal del pertinente elemento de circuito a través de los electrodos principales, por ejemplo el colector y emisor de un transistor, también suministran energía que puede ser utilizada para amplificación de señal (relación entre las energías de la señal de salida y la señal de entrada). Se entenderá que los términos "Pistas de Alimentación" significan pistas que sirven señaladamente para suministrar las corrientes

403026

12



de polarización últimamente mencionadas.

Una parte del trazado de pistas conductivas está formado por las conexiones que son necesarias para la polarización eléctrica de los elementos de circuito.

5 En el estado de funcionamiento, fluye relativamente mucha corriente en particular a través de las pistas de alimentación, en cuyas pistas usualmente no pueden tener lugar sustancialmente pérdidas de tensión. Como resultado de esto, en particular las pistas de alimentación están construidas frecuentemente de modo que son relativamente anchas en los circuitos integrados convencionales. Además, sustancialmente en cualquier lugar del circuito han de ser suministradas corrientes de polarización a los elementos de circuito, como resultado de lo cual las pertinentes pistas tienen usualmente una longitud considerable.

10 De este modo, las pistas de alimentación requeridas para la polarización de los elementos de circuito requieren una parte considerable del espacio disponible para el trazado, como resultado de lo cual la realización de las conexiones conductivas restantes dentro de un espacio restringido es impedida también debido a que se evitan preferiblemente las conexiones cruzadas. Ciertamente, este problema no se presenta solamente con circuitos integrados muy grandes sino también en circuitos que tienen un número más pequeño de elementos de circuito, si

15

20

25

403026



bien algunas veces en una forma menos seria.

En la Solicitud de Patente holandesa Número 6. 800.881 abierta a inspección Pública el 24 de julio de 1968, se describe un circuito integrado en el cual se evitan lo más posible las pistas conductoras en la superficie para la alimentación de corriente de polarización. Este circuito integrado no tiene un sustrato semiconductor de tipo p, como es usual, sino un sustrato semiconductor de tipo n. Sobre este sustrato de tipo n se obtiene entonces por crecimiento epitaxial, en primer lugar, una capa de tipo p y después una capa de tipo n. Los elementos de circuito están dispuestos en la capa epitaxial de tipo n del mismo modo que en los circuitos integrados convencionales, siendo comparable la misión de la capa epitaxial de tipo p, al menos en un aspecto eléctrico, con la del sustrato convencional de tipo p. Durante el funcionamiento, la polaridad negativa de la fuente de tensión externa está conectada a la capa de tipo p y la polaridad positiva está conectada al sustrato de tipo n. Está dispuesta una conexión conductiva directa entre el sustrato de tipo n y una o más partes de la capa epitaxial de tipo n a causa de que, antes del crecimiento de la capa epitaxial de tipo n, el tipo de conductividad de la capa de tipo p en los pertinentes lugares ha sido convertido en conductividad de tipo n por difusión.

403026



De este modo, están disponibles las dos polaridades de la fuente de tensión sustancialmente en cualquier lugar deseable en la superficie semiconductor por intermedio de una conexión conductiva directa de baja resistencia.

5 Sin embargo, la fabricación de dichos circuitos es considerablemente más complicada que la de los circuitos integrados más convencionales, como resultado de la capa epitaxial de tipo p adicional y el tratamiento de difusión adicional para las conexiones conductivas entre el substrato de tipo n y la capa epitaxial de tipo n.

10

El objeto del invento es crear nuevos dispositivos para la integración de circuitos. El invento está basado, entre otras cosas, en el reconocimiento del hecho de que el mecanismo, mucho tiempo conocido por sí mismo, que tiene lugar en transistores y en el cual puede ser transmitida corriente a través de una capa intermedia inyectando, a través de una primera unión, portadores de carga en la capa intermedia, cuyos portadores son absorbidos de la capa intermedia por intermedio de una segunda unión, puede ser utilizado en una estructura de capas múltiples, denominada inyector de corriente, para suministrar corriente de polarización a elementos de circuito de un circuito integrado de un modo diferente del modo hasta ahora conocido y el invento está basa-

15

20

25

403026



do también en que el inyector de corriente en relación con los elementos de circuito a ser alimentados por el inyector de corriente puede estar incorporado en el circuito integrado, en el cual bien es utilizada para una
5 conexión eléctrica del inyector de corriente la cara fácilmente admisible del cuerpo que es común a los elementos de circuito y cuya cara se encuentra en posición opuesta a la primera cara mencionada donde se encuentra dicho trazado de pistas conductoras, o bien el inyector
10 de corriente está combinado con uno o más elementos de circuito a ser polarizados de modo que tienen al menos una zona común de tal modo que se hace posible una considerable simplificación en la estructura, una mayor compacidad, un trazado de cableado simplificado e incluso
15 una renovación en la estructura de los circuitos integrados con las ventajas asociadas de orden tecnológico y eléctrico, por ejemplo la separación de las entradas de alimentación de las entradas de señal.

De acuerdo con el invento, una característica importante de los circuitos integrados del tipo descrito en la introducción es que el cuerpo común comprende un inyector de corriente que suministra la corriente de polarización, siendo dicho inyector de corriente una estructura de capas múltiples que tiene al menos tres capas
20 sucesivas que están separadas entre sí por uniones recti-



403026

ficadoras entre las cuales está una primera capa (denominada capa de inyección) que está separada de los elementos de circuito a ser polarizados por al menos una unión rectificadora, y una segunda capa adyacente de un material semiconductor (denominada capa intermedia), teniendo la
5 capa de inyección una conexión para una de las polaridades de dicha fuente y teniendo la capa intermedia una conexión para la otra polaridad de la mencionada fuente para polarizar la unión rectificadora entre la capa de inyección y la capa intermedia en sentido directo, para inyectar portadores de carga desde la capa de inyección en la capa intermedia que son absorbidos por la tercera capa del inyector de corriente adyacente a la capa intermedia (denominada capa colectora) siendo utilizado el mencionado inyector de corriente de acuerdo con uno o más de los
10 aspectos del invento que se describirán posteriormente, en una relación muy estrecha con el elemento de circuito a ser polarizado en lo que respecta a situación y distancia.

20 De acuerdo con un primer aspecto del invento, un circuito integrado del tipo descrito en la introducción en el cual, de acuerdo con el invento, está incorporado un inyector de corriente, está caracterizado además porque una zona de uno de los elementos de circuito (denominada zona a ser polarizada) que está separada
25

403026



de la capa de inyección y por lo tanto de la primeramente
mencionada conexión de la fuente conectada a la misma por
al menos dos uniones rectificadoras, absorbe, a través de
la unión rectificadora que limita a dicha zona, portado-
res de carga procedentes de una de las capas del inyector
de corriente y de este modo recibe corriente de polariza-
ción, estando dicha zona directamente conectada al traza-
do de pistas conductivas.

De este modo dicho inyector de corriente es
tá combinado con al menos el mencionado elemento de cir-
cuito para formar un conjunto compacto en el cual, por me-
dio de inyección de portadores de carga a través de una
unión rectificadora que está polarizada en la dirección
directa y no pertenece esencialmente al elemento de cir-
cuito, es suministrado a dicha zona un flujo de portado-
res de carga que forma la corriente de polarización requere-
da para la zona a ser polarizada. Es de particular im-
portancia que no se necesita conexión de las zonas a ser
polarizadas al trazado de pistas conductivas para la ali-
mentación de corriente de polarización. Esta es una de las
razones por las que dicho trazado de pistas conductivas se
hace más simple. Además, la mencionada polarización eléc-
trica obtenida por medio del inyector de corriente se rea-
liza en la forma de corriente de alimentación, como resul-
tado de lo cual es sustancialmente innecesario el uso de

403026



resistencias. Adicionalmente a la corriente de polariza-
ción suministrada por medio del inyector de corriente,
pueden ser suministradas señales eléctricas, si es desea-
ble, o pueden ser tomadas de la zona a ser polarizada
5 por intermedio del trazado de pistas conductivas.

Las zonas a ser polarizadas de los elemen-
tos de circuito pueden pertenecer a los electrodos prin-
cipales, por ejemplo el emisor y el colector de un tran-
sistor, pero pueden también pertenecer a electrodos de
10 control de los elementos de circuito en cuestión.

De acuerdo con un segundo aspecto del in-
vento, el mencionado inyector de corriente está combina-
do con al menos uno de los elementos de circuito para
formar un conjunto particularmente compacto. Un circui-
15 to integrado de acuerdo con el mencionado segundo aspek-
to del invento comprende un inyector de corriente, absor-
biendo la zona a ser polarizada del elemento de circuito
portadores de carga de una de las capas del inyector de
corriente como se ha descrito antes, estando además ca-
20 racterizado dicho circuito integrado porque la últimamen-
te mencionada capa del inyector de corriente forma tam-
bién una zona adicional del elemento de circuito, estando
conectada la zona a ser polarizada directamente a una
parte adicional del circuito integrado, por ejemplo, el
25 trazado de pistas conductivas y/o elementos de circuito

403026

12 JUL



adicionales.

Esta realización es particularmente adecuada para la polarización eléctrica de electrodos de control, por ejemplo, las zonas de base de los transistores.

5

De acuerdo con un tercer aspecto del invento que, si es deseable, puede estar combinado con los aspectos precedentes, el inyector de corriente está concebido constructivamente de forma que sea lateral, es decir, de modo que tiene las capas del inyector de corriente una junto a otra y en posición adyacente a la cara del cuerpo primeramente mencionada. En esta realización lateral los portadores de carga que llevan la corriente de polarización experimentan un desplazamiento en la dirección lateral, o sea aproximadamente paralela a la primeramente mencionada cara del cuerpo.

10

15

20

25

Un circuito integrado de acuerdo con dicho tercer aspecto del invento comprende un inyector de corriente como se ha descrito antes que es característico del circuito integrado de acuerdo con el invento y está caracterizado además porque una zona de uno de los elementos de circuito (denominada zona a ser polarizada) que está separada de la capa de inyección y por lo tanto de la primeramente mencionada conexión de fuente conectada a la misma por al menos dos uniones rectificadoras, y aquellas capas

403026



del inyector de corriente que tienen el mismo tipo de con
ductividad que la zona a ser polarizada, son zonas de su-
perficie de un primer tipo de conductividad que se extien-
den una junto a otra desde la mencionada cara del cuerpo
5 en la misma región del tipo de conductividad opuesto y es-
tán rodeadas en el cuerpo por dicha región, y la zona a
ser polarizada forma con la región una unión que limita a
dicha zona, a través de cuya unión dicha zona absorbe por-
tadores de carga procedentes de la región y así recibe
10 corriente de polarización, cuyos portadores de carga son
inyectados en la región desde una capa del inyector de co-
rriente que constituye una unión rectificadora con la re-
gión y que está situada sobre la mencionada cara del
cuerpo a que se ha hecho referencia en primer lugar.

15 Con esta realización lateral también el tra-
zado de pistas conductivas, como se describirá con deta-
lle más adelante, puede ser simplificado considerablemen-
te al tiempo que dicha realización ofrece particularmente
además, como resultará evidente, una posibilidad para la
20 integración de circuitos con la ayuda de una tecnología
considerablemente simplificada.

De acuerdo con un cuarto aspecto del inven-
to que, si es deseable, puede combinarse con el primer o
segundo aspectos, el inyector de corriente está concebido
25 constructivamente de modo que sea vertical. Un circuito

403026



integrado de acuerdo con dicho cuarto aspecto del invento comprende un inyector de corriente como se ha descrito antes que es característico del circuito integrado de acuerdo con el invento y está caracterizado además porque la

5 capa de inyección es contigua a la cara del cuerpo situada en posición opuesta a dicha cara a que se ha hecho referencia en primer lugar y una capa del inyector de corriente (denominada capa situada en posición opuesta) que está separada de la capa de inyección y por lo tanto de

10 la conexión de fuente a que se ha hecho referencia en primer lugar conectada a la misma por al menos dos uniones rectificadoras, se extiende sobre dicha cara del cuerpo a que se hizo referencia en primer lugar y en posición opuesta a la capa de inyección, mientras que la capa situada

15 en posición opuesta puede absorber portadores de carga de una capa adyacente del inyector de corriente a través de una unión rectificadora que limita a dicha capa y recibe así una corriente que sirve como corriente de polarización para una zona de uno de los elementos de circuito (posteriormente denominada zona a ser polarizada), cuya zona a

20 ser polarizada está conectada a la capa situada en posición opuesta.

Tal realización vertical permite que se disponga de corriente en los lugares deseables sobre dicha cara a que se hizo referencia en primer lugar, sin que esto

25

403026



requiera largas pistas conductoras sobre dicha cara del cuerpo común. Esta corriente de polarización es suministrada por medio de una conexión de fuente sobre la cara situada en posición opuesta del cuerpo y una unión polarizada en sentido directo.

De esta manera también se obtiene, entre otras cosas, una simplificación del trazado de pistas conductoras.

La capa de inyección del inyector de corriente puede estar formada, por ejemplo, por una capa metálica que está separada de la capa semiconductor intermedia por una delgada capa aislante, siendo introducidos portadores de carga en la capa intermedia mediante inyección por efecto túnel. Sin embargo, la capa de inyección es preferiblemente una capa semiconductor que forma una unión p-n con la capa intermedia.

Una realización preferida del circuito integrado de acuerdo con el invento que proporciona una construcción particularmente simple, es aquella en la cual el inyector de corriente es una estructura de tres capas en la cual la capa de inyección y la tercera capa colectora son capas semiconductoras de un tipo de conductividad y la capa intermedia es del tipo de conductividad opuesto perteneciendo la zona a ser polarizada a la tercera capa colectora del inyector de corriente.

403026

12 JUL 1972

Es de observar que la capa colectora, y en general cualquier capa del inyector de corriente que absorbe portadores de carga de una capa adyacente del inyector de corriente si no está aplicado potencial externo, tomará un potencial al cual la unión rectificadora entre las dos capas pertinentes está polarizada en sentido directo. Como resultado de esto, también se producirá inyección de portadores de carga a través de dicha unión colectora. Si una cantidad igual de corriente fluye a través de la unión colectora en ambas direcciones, la tensión a través de dicha unión será máxima y sustancialmente igual a la tensión a través de la unión de inyección del inyector de corriente. En todos los otros casos el valor de la tensión en sentido directo depende del valor de la corriente (polarización) derivada por la pertinente capa colectora o de la misma. Resultará obvio que en el caso límite en el cual no existe sustancialmente tensión a través de la pertinente unión rectificadora colectora, la corriente derivada es máxima.

Por medio del inyector de corriente y mediante la alimentación de corriente de polarización, pueden obtenerse así tensiones de polarización para la zona a ser polarizada cuyo valor está comprendido en un margen que está restringido por la tensión entre las dos conexiones de fuente del inyector de corriente conectado a una

403026



fuelle. Las tensiones de polarización obtenidas por medio del inyector de corriente son iguales en valor máximo a aquellas que corresponden a la conexión de fuente que tiene la tensión más alta y son iguales en valor mínimo a aquellas que corresponden a la conexión de fuente que tiene la tensión más baja. Además, la tensión entre las conexiones de fuente es igual a la tensión que es necesaria para hacer funcionar la unión rectificadora entre la capa de inyección y la capa intermedia en sentido directo. Esta tensión será por lo general relativamente baja. Un valor usual para dicha tensión en sentido directo para una unión p-n en silicio es, por ejemplo, aproximadamente de 0,6 a 0,8 voltios. Es particularmente atractivo que en muchos casos el circuito completo puede hacerse funcionar a las antes descritas bajas tensiones, como resultado de lo cual la disipación puede ser extremadamente baja. Esta ventaja de baja disipación es también aprovechada considerablemente si una parte importante del circuito se hace funcionar a dichas bajas tensiones junto a uno o más transistores de salida, por ejemplo, que están alimentados a tensiones más altas a fin de tener una potencia disponible más alta en la salida (s) del circuito.

Es de observar respecto a esto que por medio del inyector de corriente puede también suministrarse corriente de polarización a zonas de elementos de circui-

403026



to que funcionan a tensiones más altas que las antes indicadas. En ese caso, el potencial de la zona a ser polarizada que está conectada al inyector de corriente puede quedar fuera del antes indicado margen a saber, de modo
5 que la unión rectificadora entre la zona a ser polarizada y la capa adyacente del inyector de corriente está polarizada en sentido inverso.

El número de capas del inyector de corriente puede ser tanto par como impar. En una importante realización del circuito integrado de acuerdo con el invento,
10 el inyector de corriente es una estructura de cinco capas en la cual la cuarta capa del inyector de corriente contigua a la tercera capa colectora es una capa semiconductora del mismo tipo de conductividad que la capa intermedia, en la cual la tercera capa inyecta portadores
15 de carga dentro de la cuarta capa y la quinta capa absorbe portadores de carga de la cuarta capa a través de una unión rectificadora que limita a dicha quinta capa y recibe así una corriente que sirve como corriente de polarización para la zona a ser polarizada del elemento de
20 circuito considerado en particular.

En esta realización, la capa intermedia y la cuarta capa del inyector de corriente pueden formar ventajosamente una región continua del mismo tipo de conductividad en el cuerpo.
25

403026



En una realización adicional del circuito integrado de acuerdo con el invento, el inyector de corriente comprende medios para controlar la corriente de polarización a ser recibida por la zona a ser polarizada. De este modo, la corriente de polarización puede ser
5 variada entre cero y un valor que está determinado por la tensión establecida en las conexiones de fuente del inyector de corriente, o puede ser ajustada en un nivel deseable. En un inyector de corriente de cinco capas, dicho control o ajuste puede realizarse simplemente por medio
10 de una conexión conductora al menos transitoriamente entre la tercera capa colectora y una capa contigua a dicha tercera capa del inyector de corriente. Tal conexión puede comprender, por ejemplo, un conmutador electrónico tal como un transistor.
15

La corriente de polarización que ha de suministrarse por medio del inyector de corriente, puede ser suministrada, por ejemplo, a un diodo. Sin embargo, el elemento de circuito a ser polarizado es preferiblemente un transistor que tiene al menos dos electrodos principales y al menos un electrodo de control, por ejemplo un transistor de efecto de campo que tiene una zona de electrodo de entrada y una zona de electrodo de salida y uno o más electrodos de control. Cuando se utilizan transistores bipolares en el circuito, es particularmente ven-
20
25

403026

12



5 tajoso suministrar la corriente de polarización a las zonas de base de uno o más transistores por medio del inyector de corriente. Si el inyector de corriente está combinado con el transistor, la capa del inyector de corriente que es contigua a la zona de base a ser polarizada, y de la cual la zona de base absorbe portadores de carga, puede constituir la zona de emisor o la zona de colector del transistor en cuestión. Particularmente en el caso primeramente mencionado, pueden realizarse disposiciones de

10 circuito de una construcción particularmente simple. El circuito comprende entonces preferiblemente varios transistores en una disposición de emisor común en la cual las diversas zonas de base a ser polarizadas absorben portadores de carga de la misma capa del inyector de corriente, constituyendo dicha capa una zona de emisor común de

15 los transistores. De esta manera se suministra así simultáneamente corriente de polarización a varios elementos de circuito por medio de un solo inyector de corriente. Cuando el inyector de corriente está concebido en su forma

20 vertical, la zona de emisor común puede formar un plano de potencial de referencia para el circuito o para una parte del mismo, separando dicho plano los elementos de circuito de la capa de inyección y la conexión de fuente conectada a la misma. Además, pueden ser utilizados

25 transistores de colector múltiple en el circuito de emi-

403026

12



sor común, como resultado de lo cual pueden mejorarse considerablemente la compacidad del circuito y la simplicidad del trazado de conexiones.

5 En una importante realización del circuito integrado en la cual las zonas de base de varios transistores se proveen de corriente de polarización por medio de una única capa de inyección y una única capa intermedia, el colector de un primer transistor de los transistores está conectado, por intermedio del trazado de pistas conductivas a la base de un segundo transistor. Esta
10 disposición en cascada puede utilizarse con extrema facilidad en circuitos para baja potencia y/o amplificación lineal, por ejemplo para prótesis auditiva o en circuitos lógicos, tales como puertas "NI". En este caso es de particular
15 importancia que la corriente de polarización suministrada a la zona de base del segundo transistor puede servir como corriente de base para el segundo transistor y como corriente de alimentación de colector para el primer transistor, simultáneamente o desplazadas entre
20 sí en el tiempo.

Los circuitos integrados que tienen tales disposiciones en cascada pueden ser fabricados con una tecnología grandemente simplificada mientras que en particular los circuitos lógicos que tienen tales
25 disposiciones en cascada tienen un trazado de conexiones consi-

403026



derablemente simplificado porque tanto la corriente de polarización para los electrodos de control como la corriente de alimentación para los electrodos principales pueden ser suministradas por el inyector de corriente.

5 Además, este modo de alimentación de corriente hace también usualmente innecesario el uso de resistencias de carga, como resultado de lo cual una puerta "NI" que tenga varias entradas puede componerse, por ejemplo, simplemente de varios transistores que tengan una zona de emisor común y cuyos circuitos colector-emisor estén conectados en paralelo mediante la interconexión de los colectores.

10

 Por ejemplo, pueden también obtenerse fácilmente circuitos integrados de báscula que tienen transistores con acoplamiento cruzado con una zona de emisor común. Tales circuitos de báscula contruidos de acuerdo con el invento, requieren un área de superficie semiconductor relativamente pequeña y tienen un trazado de conexiones sencillo y una baja disipación, como resultado de lo cual son particularmente atractivos para utilización como elementos de matriz en grandes memorias.

15

20

 Con el fin de que el invento pueda ser llevado fácilmente a efecto, se describirán ahora con mayor detalle unos cuantos ejemplos del mismo con referencia a los dibujos que se acompañan, en los cuales:

25

403026



La Figura 1 es una vista diagramática en planta de una parte de una primera realización del circuito integrado de acuerdo con el invento.

5 La Figura 2 es una vista diagramática en corte transversal de la realización representada en la Figura 1 dado sobre la línea II-II de la Figura 1.

La Figura 3 representa un diagrama eléctrico de circuito de la realización representada en las Figuras 1 y 2.

10 La Figura 4 representa un diagrama de circuito de un circuito puerta de acuerdo con el invento.

La Figura 5 es una vista diagramática en corte transversal de la realización representada en las Figuras 1 y 2 tomada sobre la línea V-V de la Figura 1.

15 La Figura 6 es una vista diagramática en corte transversal de una parte de una segunda realización del circuito integrado de acuerdo con el invento.

La Figura 7 es un diagrama de circuito de una parte de una tercera realización del circuito integrado de acuerdo con el invento, de cuya parte

20 La Figura 8 es una vista diagramática en corte transversal.

La Figura 9 es una vista diagramática en corte transversal de una cuarta realización del circuito integrado de acuerdo con el invento, mientras que

25

403026



La Figura 10 representa un diagrama de circuito asociado con dicha cuarta realización.

5 La Figura 11 es un diagrama de circuito de una quinta realización del circuito integrado de acuerdo con el invento.

La Figura 12 representa diagramáticamente el principio de una realización de acuerdo con el cuarto aspecto del invento.

10 La Figura 13 es una vista diagramática en corte transversal de aquella parte de la quinta realización de la cual la Figura 11 representa el diagrama de circuito asociado.

15 La Figura 14 es una vista diagramática en planta de una parte de una sexta realización del circuito integrado de acuerdo con el invento,

La Figura 15 es una vista diagramática en corte transversal de dicha sexta realización tomado sobre la línea XV-XV de la Figura 14.

20 La Figura 16 es una vista diagramática en planta de una parte de una séptima realización del circuito integrado de acuerdo con el invento, de la cual

La Figura 17 es una vista diagramática en corte transversal tomado sobre la línea XVII-XVII de la Figura 16.

25 La Figura 18 es una vista diagramática en

403026



corte transversal de una octava realización del circuito integrado de acuerdo con el invento.

La Figura 19 representa un diagrama de circuito asociado con una novena realización del circuito integrado de acuerdo con el invento y de una parte del cual

La Figura 20 es una vista diagramática en planta.

La Figura 21 representa un diagrama de circuito asociado con una décima realización del circuito integrado de acuerdo con el invento de una parte del cual

La Figura 22 es una vista diagramática en planta, mientras que

La Figura 23 es una vista diagramática en corte transversal de dicha parte de la décima realización tomado sobre la línea XXIII-XXIII de la Figura 22.

Las Figuras 1 y 2 representan una parte de una primera realización del circuito integrado de acuerdo con el invento. Este circuito integrado comprende una pluralidad de elementos de circuito, en este caso transistores, de los cuales las zonas de base están designadas por las cifras de referencia 1 a 10. Estos transistores están dispuestos uno junto a otro sobre una de las caras de un cuerpo 12 que es común a dichos ele-

403026



mentos de circuito. El cuerpo 12 se compone en su mayor parte de un material semiconductor y tiene sobre la cara de la superficie 11 semiconductor una capa 13 aislante a través de la cual se extiende un trazado de pistas 14 conductivas que se encuentra sobre dicha cara del cuerpo 12. Las pistas conductivas están conectadas, por intermedio de aberturas situadas en la capa 13 aislante que en la Figura 1 están indicadas por líneas discontinuas, a las partes de los elementos de circuito que sobresalen en la superficie semiconductor en dichas aberturas. De este modo dichas pistas 14 sirven para la conexión eléctrica de los transistores.

El cuerpo 12 comprende además conexiones 15 y 16, representadas disgramáticamente en la Figura 1, para la conexión de la polaridad positiva y la polaridad negativa de una fuente 17 que suministra la corriente de polarización a uno o más de los elementos de circuito.

De acuerdo con el invento, el cuerpo 12 está provisto de un inyector de corriente constituido por una estructura de capas múltiples que tiene en este caso tres capas 20, 21 y 5 sucesivas separadas entre sí por uniones 18 y 19 rectificadoras. La primera capa 20, o capa de inyección, está separada de los elementos de circuito a ser polarizados por al menos una unión rectificadora, la unión 18. La segunda capa 21 o capa intermedia

403026

12 JUL



5 del inyector de corriente es una capa semiconductor que
constituye las uniones 18 y 19 rectificadoras, respecti-
vamente, con la primera y la tercera capas 20 y 5, res-
pectivamente. La capa 20 de inyección tiene una conexión
15 15 para una de las polaridades de la fuente 17 y la capa
21 intermedia tiene una conexión 16 para la otra polari-
dad de la fuente 17. Por medio de esta fuente 17, la unión
18 rectificadora entre la capa 20 de inyección y la capa
21 intermedia es polarizada en sentido directo, siendo
10 inyectados portadores de carga desde la capa 20 de inyec-
ción en la capa 21 intermedia y siendo absorbidos por la
tercera capa 5 del inyector de corriente adyacente a la
capa 21 intermedia.

15 La tercera capa del inyector de corriente
también forma la zona de base a ser polarizada de uno de
los transistores, a saber la zona de base del transistor
33, 5, 21 de tres capas. Esta zona 5 de base a ser pola-
rizada está separada de la capa 20 de inyección, y también
por lo tanto de la conexión 15 de fuente conectada a la
20 misma, por al menos dos uniones rectificadoras, las unio-
nes 18 y 19 p-n, y absorbe, por intermedio de la unión
19 que limita a la tercera zona 5, portadores de carga pro-
cedentes de la capa 21 intermedia del inyector de corrien-
te, cuyos portadores proporcionan la corriente de polari-
25 zación deseada. Dicha zona 5 está conectada además a una

403026



de las pistas 14 del trazado conductivo, por intermedio de cuya conexión pueden ser suministradas o tomadas, por ejemplo, señales eléctricas.

5 En la presente realización, las corrientes de polarización de las zonas 1 a 4 y 6 a 10 de base restantes son suministradas de un modo correspondiente por medio de la capa 20 de inyección y la capa 21 intermedia. Las capas 20, 21 y 10, por ejemplo, constituyen un inyector de corriente que suministra corriente de polarización a la zona 10 de base del transistor 36, 10, 21 de tres capas. Esta zona 10 a ser polarizada está también separada de la capa 20 de inyección y de la conexión 15 de fuente conectada a la misma por dos uniones rectificadoras, las uniones 38 y 18. Dicha zona 10 absorbe además portadores de carga de la capa 21 intermedia del inyector de corriente por intermedio de la unión 38, formando también la capa 21 intermedia una zona del elemento de circuito, en este caso una de las zonas más exteriores del transistor de tres capas.

20 La zona 10 de base a ser polarizada del transistor 36, 10, 21 está conectada a un transistor 37, 10, 21 adicional de tres capas. Esta conexión está realizada internamente en el cuerpo 12 semiconductor por cuanto la zona 10 forma una zona de base que es común a ambos transistores. Además, la zona 10 de base está también conectada

25 2-7-72

403026



tada a una de las pistas 14 conductivas, cuya pista conductiva conduce entre otras cosas desde la zona 10 de base al transistor 33, 5, 21 de tres capas.

5 La capa 20 de inyección es una capa semiconductor del mismo tipo de conductividad que las capas 1 a 10, cada una de las cuales constituye una tercera capa o capa colectora del inyector de corriente. Dichas capas 1 a 10 y 20 se extienden una junto a otra desde una de las caras del cuerpo en la cual se encuentra su trazo
10 do conductivo en la misma región 21 del tipo de conductividad opuesto y están rodeadas por dicha región 21 en el cuerpo 12. Las zonas 1 a 10 a ser polarizadas reciben su corriente de polarización mediante la absorción de portadores de carga de la región 21, cuyos portadores han sido
15 inyectados en la región 21 desde una capa del inyector de corriente que se encuentra sobre la mencionada cara, a saber la capa 20 de inyección, por intermedio de la unión 18 rectificadora.

20 La parte del circuito integrado de acuerdo con el invento representada en las Figuras 1 y 2 constituye un circuito biestable del tipo circuito maestro-circuito mandado, de acuerdo con el diagrama de circuito eléctrico representado en la Figura 3. Dicho circuito biestable comprende 16 transistores T_{22} a T_{37} distribuidos sobre 8 puertas "NI" cada una de las cuales tiene
25

403026



dos entradas. Los colectores de dichos transistores T_{22}
a T_{37} están designados en las Figuras 1 y 2 por las co-
rrespondientes cifras 22 a 37 de referencia. Las zonas de
base de dichos transistores son las zonas 1 a 10, consti-
tuyendo cada una de las zonas 1, 3, 4, 6, 7 y 10 una zona
5 de base que es común a dos transistores. Todos los emiso-
res de los transistores están conectados en común. Estos
emisores están constituidos por la zona 21 común de emi-
sor que es también la capa intermedia del inyector de co-
rriente. El inyector de corriente con sus zonas 1 a 10 co-
10 lectoras a ser polarizadas está representado diagramática-
mente en la Figura 3 por diez fuentes I de corriente. El
diagrama de la Figura 3 representa además una entrada IN
eléctrica, una salida Q eléctrica y conexiones CPM y CPS
15 de impulso de sincronismo, respectivamente, para el cir-
cuito maestro y el circuito mandado, estando designadas
las pistas 14 conductoras correspondientes a los mismos
del mismo modo que en la Figura 1.

Es de observar, para mayor claridad, que el
20 transistor T_{37} en la Figura 3 no pertenece realmente al
circuito biestable. En efecto, el colector del transis-
tor T_{34} constituye una salida del circuito biestable y
el transistor T_{37} pertenece ya a un circuito puerta adi-
cional conectado a dicha salida del circuito biestable.
25 También como elemento ausente en la entrada del circuito

403026



integrado representado, está el transistor T_{37} , representado en línea de trazos en la Figura 3, que puede considerarse como perteneciente al circuito biestable y que junto con el transistor T_{22} constituye una puerta "NI" de entrada del circuito biestable. La causa del hecho de que en la forma integrada precisamente los transistores T_{22} a T_{37} estén agrupados en conjunto como unidad estructural, es la conexión representada entre las bases de los transistores T_{36} y T_{37} . Debido a esta conexión, el transistor T_{37} puede estar realizado realmente de un modo simple como una zona 37 adicional de colector en la zona 10 de base del transistor T_{36} , como resultado de lo cual se obtiene un ahorro del área de superficie semiconductor requerida. Por la misma razón, es también frecuentemente más favorable construir el transistor T_{37} como un conjunto con la parte del circuito inmediatamente precedente del circuito biestable, por ejemplo, un circuito biestable precedente.

La utilización de tales transistores de colector múltiple que tienen una zona de base que es común a dos o más colectores separados, da como resultado una considerable simplificación del circuito integrado, entre otras cosas, porque es necesario considerablemente menos espacio en la superficie semiconductor para un transistor de colectores múltiples que tiene, por ejemplo, tres colectores que para tres transistores independientes.

403026



Además, el número de conexiones requeridas para un transistor de colector múltiple es considerablemente menor que para un número equivalente de transistores independientes, como resultado de lo cual el trazado de conexiones es más simple con transistores de colector múltiple.

El circuito biestable descrito es un circuito integrado particularmente compacto, entre otras cosas como resultado del hecho de que el inyector de corriente utilizado está conectado muy en proximidad con los elementos de circuito a ser polarizados. En adición a los elementos de circuito utilizados, solamente es necesaria para el inyector de corriente una zona adicional, a saber la capa 20 de inyección, y una unión rectificadora adicional. Las capas restantes del inyector de corriente coinciden con capas semiconductoras ya necesarias para los propios elementos de circuito. Además, como se representa en la Figura 1, las conexiones 15 y 16 a la capa 20 de inyección y a la capa 21 intermedia del inyector de corriente pueden estar dispuestas en el borde del cuerpo 12. Las corrientes de polarización son suministradas internamente por intermedio del cuerpo mediante el inyector de corriente. Como se representa diagramáticamente en la Figura 2 para la conexión 16', puede utilizarse también en el presente ejemplo para la conexión de la capa intermedia la superficie 39 más fácilmente accesible

403026

12 JUL



que está situada sobre la capa del cuerpo situada en posición opuesta a la superficie 11.

Una importante contribución a la simplicidad y a la compacidad del circuito integrado tiene su origen en el hecho de que el inyector de corriente suministra no solamente la corriente de polarización para las zonas de base del transistor sino también las corrientes principales emisor colector requeridas para dichos transistores. Por ejemplo, la zona 5 de base está conectada, entre otras cosas, a la zona 29 de colector por intermedio de una pista 14 conductiva. Los transistores T_{29} y T_{33} constituyen una disposición en cascada con acoplamiento en corriente continua. Cuando conduce el transistor T_{29} , la corriente de polarización suministrada a la zona 5 por el inyector de corriente fluye al menos en una parte considerable, por intermedio de dicha pista conductiva, como corriente principal y corriente de alimentación a través del circuito emisor colector del transistor T_{29} . De esta manera, todas las corrientes de polarización necesarias para el circuito biestable se obtienen con una única fuente 17 conectada.

Respecto a esto, es de observar además que debido al hecho de que las corrientes de polarización son suministradas como corriente producida por el inyector de corriente, las impedancias de carga usuales en los cir

403026



cuitos colector emisor de los transistores son innecesarias. Generalmente, esto también proporciona un considerable ahorro de espacio.

5 Otro aspecto importante es que están incorporados en el circuito un gran número de transistores cuyos emisores están directamente conectados. Estos emisores conectados pueden estar contruidos como una zona 21 de emisor común, siendo utilizada en dirección inversa la estructura de tres capas de doble difusión que en sí misma es usual para transistores. La zona más pequeña sirve como colector que se encuentra en la superficie y que, vista sobre la superficie 11, queda completamente sobre la zona de base y que está rodeada en el cuerpo por la zona de base. Dicha zona de base es una zona de superficie que es adyacente a la superficie 11 alrededor del colector y que se extiende desde dicha superficie en la capa 21 intermedia que sirve también como emisor. En sí misma, una estructura de transistor utilizada de este modo tiene un factor β de amplificación de corriente más bajo que el transistor convencional de estructura no invertida. Sin embargo, para muchos circuitos dicho factor β de amplificación de corriente más bajo no es objeción y la utilización de una zona de emisor común en combinación con un inyector de corriente da lugar a una construcción muy simple del circuito integrado, en el cual, entre otras

10

15

20

25

2-7-72

- 35 -

403026



cosas, no se requiere espacio para zonas de separación para aislamiento eléctrico de los transistores y la fabricación resulta considerablemente más simple. Además, se describirán posteriormente algunas medidas para aumentar el factor β de amplificación de corriente de la estructura invertida de transistor.

Se dejó sentado ya que el circuito biestable descrito funciona completamente con una única fuente 17 conectada. Esto significa entre otras cosas que durante el funcionamiento todas las tensiones en el circuito están comprendidas en el margen dado por la diferencia de potencial suministrada por la fuente 17 a las conexiones 15 y 16. Esta diferencia de potencial corresponde a la caída de tensión en sentido directo a través de la unión p-n 18 entre la capa 20 de inyección y la capa 21 intermedia. Los portadores de carga consecuentemente inyectados en la capa intermedia y que son portadores de carga minoritarios en dicha capa, pueden ser absorbidos por una región del mismo tipo de conductividad que la capa 20 de inyección, por ejemplo la zona 5, siempre que la distancia entre la capa 20 y la zona 5 no sea demasiado grande, (en la práctica del orden de la longitud de la difusión de los portadores de carga minoritarios en la capa intermedia). Tal transferencia de corriente desde la capa 20 de inyección a la zona 5 a ser polarizada

6-1-72

403026



5 puede tener lugar cuando la unión 19 entre la zona 5 y la
 capa 21 intermedia está polarizada en sentido inverso lo
 cual puede realizarse, por ejemplo, conectando la zona 5,
 por intermedio de una pista 14 conductiva, a un punto de
 potencial adecuado. En este caso, debe ser utilizada una
 segunda fuente de tensión en el circuito.

10 Como es sabido, una unión rectificadora no
 necesita estar polarizada en sentido inverso para ser ca-
 pas de absorber portadores de carga. Los portadores de
 carga absorbidos pueden dar lugar a una variación de po-
 15 tencial de la zona 5, como resultado de lo cual se esta-
 blece una tensión en sentido directo también a través de
 la unión 19. La inyección de portadores de carga a través
 de la unión 19 ocurrirá con certeza cuando dicha caída de
 20 tensión se haga lo bastante grande, como resultado de lo
 cual fluye una corriente a través de la unión en una di-
 rección opuesta a la de la corriente que fluye a través
 de dicha unión como resultado de la absorción de portado-
 res de carga. El potencial de la zona 5 se ajustará por
 25 sí mismo de tal modo que la diferencia de dichas dos co-
 rrientes sea igual a la corriente de polarización de ba-
 se necesaria para hacer funcionar el transistor 33, 5,
 21, aumentada si es deseable por la corriente que fluye
 al exterior por intermedio de una conexión en la zona 5.
 En este estado estacionario, el potencial de la zona 5

403026



estará comprendido generalmente entre los potenciales de las zonas 15 y 16.

Resultará obvio que en el caso de que la unión 19 funcione en sentido inverso, el transistor 33, 5, 21 de tres capas será utilizado con la zona 33 como emisor, la zona 5 como base y la capa 21 como colector, siendo suministrada la corriente de polarización de base total o parcialmente por el inyector de corriente. También cuando se establece una tensión en sentido directo a través de la unión 29, la capa 21 puede ser utilizada como colector del transistor 33, 5, 21 de tres capas, a saber cuando la unión 40 entre las zonas 33 y 5 está polarizada muy suficientemente en sentido directo. Más importante, sin embargo, es que cuando la unión 19 está polarizada en sentido directo, la capa 21 intermedia, como en el presente ejemplo, puede servir como emisor del transistor 21, 5, 33, lo que se explicará más ampliamente después.

En el presente ejemplo en relación con el inyector 20, 21, 5 de corriente de acción lateral, el cuerpo 12 común es un cuerpo semiconductor de tipo n que constituye la capa intermedia del inyector de corriente, comprendiendo la capa 21 intermedia un substrato 21^a de tipo n de baja resistividad sobre el cual está dispuesta una capa 21^b de superficie de tipo n de alta resistivi-

44448

72 JUL



403026

dad. Todas las zonas semiconductoras de los elementos de
circuito y el inyector de corriente son adyacentes a la
superficie 11 de la capa 21^b de superficie en posición
más alejada del substrato 21^a. La capa 20 de inyección y
5 las zonas 1 a 10 de base se disponen simultáneamente y
con la misma concentración de impureza que las zonas de
superficie de tipo p en la capa 21^b de superficie que es
epitaxial en este caso. Como resultado de esta tecnolo-
gía de fabricación relativamente simple, las concentra-
10 ciones de impureza y los gradientes de las mismas en la
proximidad de las uniones p-n 18 y 19 son sustancialmen-
te iguales. Esta igualdad de las dos uniones 18 y 19 pa-
rece excluir el uso de la capa 21 intermedia como emisor
de los transistores 21, 5, 33 n-p-n. Realmente, la unión
15 18 constituye la unión de inyección del inyector de co-
rriente, como resultado de lo cual la corriente en sen-
tido directo en dicha unión debe componerse de huecos
en el mayor grado posible con vistas a un rendimiento
razonable, mientras que por la misma razón la corriente
20 en sentido directo en la unión 19, como unión emisor ba-
se del transistor, debe componerse de electrones en el
mayor grado posible. En otras palabras, debido a que la
capa epitaxial 21^b es una capa intermedia del inyector
de corriente, la concentración de impureza debería ser
25 baja, mientras que para dicha capa epitaxial como emisor

2-7-72

403026



del transistor es precisamente deseable una alta concentración de impureza.

Con el fin de que se permita el uso de la capa 21 intermedia del inyector de corriente como emisor del transistor a pesar de todo, se ha hecho uso del hecho de que la relación entre la corriente de electrones y la corriente de huecos en una unión de inyección depende no solamente de la concentración de portadores de carga minoritarios en cualquiera de los lados de dicha unión especificada con las concentraciones de impureza y la tensión a través de dicha unión, sino que está determinada realmente por los gradientes de dichas concentraciones de portadores de carga minoritarios. Estos gradientes de concentración dependen, entre otras cosas, de la presencia de una unión colectoras tal como la unión 40 base colector y de la distancia desde dicha unión 40 a la unión 19 de inyección. En la proximidad de la unión 40 colectoras, la concentración de portadores de carga minoritarios en la zona 5 de base como resultado del efecto de absorción de dicha unión 40, es baja dependiendo de la tensión de polarización a través de dicha unión. Cuando la distancia entre las uniones 40 y 19 es más pequeña que una longitud de difusión o unas pocas longitudes de difusión de los portadores de carga minoritarios en la zona 5 de base, el efecto de absorción de la unión 40 da lugar a un aumen

403026



to del gradiente de la concentración de portadores de
carga minoritarios. Este efecto puede también describir-
se como un acortamiento de la longitud de difusión efec-
tiva de los portadores de carga minoritarios en la zona 5
5 de base. Como resultado de esto puede llevarse a efecto
con la elección de la tensión a través de la unión 40 en
comparación con la que existe a través de la unión 19 y/o
la distancia entre las uniones 19 y 40 en comparación con
la que existe entre las uniones 18 y 19, que la corriente
10 directa a través de la unión 18 se componga en su mayor
parte de huecos, mientras que la corriente directa a tra-
vés de la unión 19 se componga en su mayor parte de elec-
trones a pesar de la concentración de impureza de la capa
21 que es relativamente baja para un emisor. La longitud
15 de difusión efectiva acortada de los electrones en la zo-
na 5 de base debe ser más pequeña que la de los huecos
en la capa 21 intermedia.

Como ya se ha establecido, el presente cir-
cuito biestable está concebido constructivamente partiendo
de varias puertas "NI" que se componen de varios transisto-
res cuyos circuitos emisor colector están conectados en
20 paralelo. La Figura 4 representa tal puerta "NI" que se
compone de dos o más transistores T_{40} , T_{41} ... de puerta.
Los transistores de puerta están seguidos por un transis-
tor T_{42} . Las entradas A, B, ... de los transistores T_{40} ,
25

403026



T_{41} ... de puerta están constituidas por los electrodos de base de los transistores T_{40} , T_{41} ..., mientras que sus circuitos emisor colector tienen en derivación el circuito emisor base del transistor T_{42} . El inyector de corriente está indicado diagramáticamente por las fuentes I_{40} , I_{41} e I_{42} de corriente y las polaridades asociadas entre las bases y los emisores. El transistor T_{42} solamente conducirá corriente (como resultado de la fuente I_{42} que funciona en sentido directo) si no conducen ni el transistor T_{40} ni el transistor T_{41} , es decir si tanto en la entrada A como en la entrada B prevalece el potencial de masa o al menos está presente una tensión relativa al emisor que es más baja que la tensión de umbral de entrada interna de base de los transistores T_{40} y T_{41} , respectivamente. Las corrientes de las fuentes I_{40} e I_{41} fluyen a masa y puesto que el transistor T_{42} está en conducción, la tensión en su colector (punto D) habrá caído sustancialmente al potencial de masa. Si en una o más de las entradas A y B se excede ciertamente la tensión de umbral de entrada de base, la corriente de la fuente I_{42} fluirá a través del transistor (transistores) de entrada que está entonces en conducción, de modo que permanece demasiado poca corriente en la base del transistor T_{42} para que se provoque la conducción de dicho transistor. El inyector de corriente constituye así la

403026



fuerza I_{42} de corriente indicada y asegura la alimentación del circuito de corriente principal de los transistores T_{40} , T_{41} ..., mientras que la unión base emisor del transistor T_{42} constituye la impedancia de carga de dichos transistores.

5

En muchos circuitos más de dos transistores T_{40} y T_{41} de puerta tendrán conectados entre el punto C y masa sus circuitos colector y emisor (sistema convergente de entrada), mientras que varios transistores tendrán también conectados entre dichos puntos su circuito base emisor, como el transistor T_{42} . Los puntos A y B, respectivamente, están entonces conectados, por ejemplo, a las salidas C' de circuitos puerta precedentes similares, mientras que la salida C del circuito puerta representado conducirá a varias entradas A' ó B' de circuitos puerta similares subsiguientes. La extensión de salida está limitada por el factor β de amplificación de corriente colector base de los transistores utilizados.

10

15

20

25

De lo anterior resultará obvio que además de los transistores que están en conducción y cuya tensión emisor base está por encima de la tensión de umbral, existen transistores en estado de no conducción en tales circuitos cuyo circuito emisor base está sustancialmente en cortocircuito. Esto significa que en un circuito integrado tal como el representado en la Figura 1 puede

2-7-72

403026



5 producirse fácilmente acción de transistor parásito entre diversas zonas de base, por ejemplo las zonas 4 y 5 de base, cuando la distancia entre dichas zonas no es demasiado grande. En relación con esto, una zona 21^c de superficie que pertenece a la capa 21 intermedia, y también de este modo de tipo n que está más altamente impurificada que las zonas 4 y 5 de base, se extiende entre dichas dos zonas 4 y 5 de base a ser polarizadas. Preferiblemente la zona 21^c más altamente impurificada se extiende hasta al menos la misma profundidad desde la superficie que las zonas 5 y 4 de base. Por razones de ahorro de espacio, dicha zona 21^c de superficie más altamente impurificada es directamente adyacente a las zonas de base que han de estar separadas eléctricamente. Sin embargo, también cuando dicha zona 21^c de tipo n⁺ se encuentra a alguna distancia de las zonas de base a ser separadas, la acción de transistor parásito, si existe, es suprimida eficazmente.

20 En el presente ejemplo, la zona 21^c de superficie se encuentra no solamente entre las zonas de base a ser separadas sino que cada una de las zonas 1 a 10 de base está rodeada sustancialmente en su integridad en la superficie 11 por una combinación compuesta de una parte de la capa 20 de inyección y la zona 21^c más altamente impurificada. Cada una de las zonas de base está

403026



5 rodeada en tres caras por una parte en forma de U de la zona 21^c. En la vista en corte transversal representada en la Figura 5 puede verse que se encuentra aún una pequeña abertura sobre cada una de las caras 20 de inyección entre la unión 18 y la unión 44 n⁺ - n que no está representada en la Figura 1 para mayor claridad y que es formada entre las partes en forma de U de baja resistividad de la zona 21^c y la parte 21^b adyacente de alta resistividad de la capa intermedia.

10 Con esta disposición de zonas de base rodeadas se consigue que cada una de las zonas 1 a 10 de base se extienda en una región de tipo n relativamente pequeña, o al menos junto a la misma; la cual, en cuanto es contigua al material de tipo n, está sustancialmente encerrada en su integridad en el interior de la
15 unión 44 de tipo n⁺ - n y la unión 45 n⁺ - n entre el substrato 21^a y la capa 21^b epitaxial. Estas uniones n⁺ - n constituyen una barrera para los huecos presentes en la capa 21^b epitaxial, como resultado de lo cual los
20 huecos inyectados en tal parte encerrada por la capa 20 de inyección o la zona 5 de base pasan con menos facilidad a las partes de la capa 21 intermedia de tipo n que están más alejadas de las uniones 18 y 19. Este aumento de la longitud de la difusión efectiva de los huecos
25 en la parte de la capa 21^b epitaxial adyacente a la zona

403026



5 de base así como el antes mencionado acortamiento de la longitud de difusión efectiva de los electrones en la zona de base y de este modo sobre el otro lado de la unión 19, da lugar a un aumento del factor β de amplificación de corriente del transistor 21, 5, 33 de tres capas. Respecto a lo anterior, la región 21^b de tipo n contigua a la zona 5 de base está preferiblemente lo más encerrada posible. Además, dicha región 21^b es preferiblemente lo más pequeña posible a fin de restringir la pérdida de portadores de carga minoritarios por recombinación. Las zonas de base y la capa 20 de inyección se extienden preferiblemente hasta el substrato 21^a de tipo n^+ al menos hasta una capa de tipo n^+ . Esto tiene la ventaja adicional de que la inyección de la capa 20 de inyección tendrá lugar principalmente en la dirección lateral a lo largo de la superficie 11. Cuando el espesor de dichas zonas es más pequeño que el de la capa 21^b de superficie, la zona 21^c de superficie de tipo n^+ se extiende preferiblemente hasta el substrato 21^a ó en el mismo. Aunque pequeñas aberturas en el contorno cerrado tienen un efecto adverso relativamente pequeño, la zona de superficie n^+ en la superficie 11 es adyacente preferiblemente a la capa 20 de inyección de un modo directo. La presencia de la abertura representada en la Figura 5 en cualquiera de las caras de la capa de inyección está más bien relacio-

403026



nada con el modo de fabricación del circuito integrado que con el efecto respecto al contorno cerrado.

Dependiendo del método de fabricación, las pérdidas por recombinación de superficie pueden jugar un papel más o menos importante. Cuando las propiedades de la superficie 11 semiconductor y de la unión entre dicha superficie y la capa 13 aislante son de tal naturaleza que la recombinación de superficie es relativamente alta, el factor de amplificación de corriente del transistor cuando la zona a ser polarizada está, por ejemplo, impurificada uniformemente (por ejemplo, forma parte de una capa epitaxial), puede ser aumentado creando al menos en la parte de la zona de base a ser polarizada y que es adyacente a la superficie semiconductor un gradiente en la concentración de impureza, disminuyendo la concentración desde la superficie en una dirección transversal a la superficie semiconductor. El campo de deriva resultante mantiene entonces los portadores de carga minoritarios alejados de la superficie. Cuando la zona 21^c de superficie no es directamente contigua a la zona de base pero cuando la región 21^b entre ellas llega hasta la superficie, es deseable por la misma razón un gradiente correspondiente de concentración en la capa de la región 21^b contigua a la superficie semiconductor. Tal gradiente en la región 21^b puede obtenerse simplemente, por ejemplo,

403026



con la disposición simultánea de la zona 33 de colector obtenida usualmente por difusión.

5 La capa 20 de inyección tiene la forma de una zona de superficie a modo de cinta a lo largo de la cual están yuxtapuestas varias zonas 1 a 10 de base a ser polarizadas y separadas de la misma sobre cualquiera de las caras. De este modo pueden proveerse de corriente de polarización con la misma capa de inyección un gran número de zonas a ser polarizadas. La resistencia en serie de tal capa 20 de inyección alargada puede ser reducida por medio de una pista 46 conductiva continua o interrumpida.

10 La Figura 6 es una vista en corte transversal de una segunda realización del circuito integrado de acuerdo con el invento. El cuerpo 60 común comprende un inyector de corriente que tiene cinco capas 61, 62^a, 63, 62^b, 64 sucesivas que están separadas entre sí por uniones 65, 66, 67 y 68 rectificadoras. Como ya se ha descrito con referencia al ejemplo precedente, mediante inyección de portadores de carga desde la capa 61 de inyección, la tercera capa 63 del inyector de corriente puede tomar un potencial al cual la unión 66 y también la unión 67 resultan polarizadas en sentido directo. Esto significa que la segunda capa 62^a o capa intermedia puede inyectar portadores de carga en la tercera capa 63, cuyos por-

15

20

25

403026



tadores pueden ser absorbidos por la cuarta capa 62^b, así como que la tercera capa 63 a su vez puede inyectar portadores de carga en la cuarta capa 62^b, cuyos portadores pueden ser absorbidos de la misma, si está presente una
5 quinta capa 64, por dicha quinta capa a través de la unión 68 que está en posición adyacente y limita a dicha quinta capa 64. En el presente ejemplo la quinta capa 64 del inyector de corriente constituye también la zona de base a ser polarizada de un transistor bipolar que puede estar
10 constituido, por ejemplo, por las capas 69, 64 y 70.

Las mencionadas capas del inyector de corriente y del transistor pueden estar dispuestas, por ejemplo, en una delgada capa semiconductor que se encuentra sobre un sustrato aislante, extendiéndose las
15 cinco capas del inyector de corriente, por ejemplo, en todo el espesor de dicha capa semiconductor. En el ejemplo representado, la capa 62^a intermedia y la cuarta capa 62^b constituyen en el cuerpo una región continua del mismo tipo de conductividad. Las partes restantes de dicha región están designadas en la Figura 6 por 62^c a
20 62^f. Esta región pertenece al menos en su mayor parte a una capa 62 epitaxial de un primer tipo de conductividad que está dispuesta sobre un sustrato 71 semiconductor del tipo de conductividad opuesto, estando separada
25 la mencionada región, denominada posteriormente isla, por

403026



medio de zonas 72 de separación del tipo de conductivi-
dad opuesto, de las partes restantes de la capa 62 epi-
taxial. La isla comprende una capa 62^f enterrada de un
primer tipo de conductividad que tiene una concentración
5 de impureza más alta que la concentración original de la
capa 62 epitaxial. Esta capa enterrada se encuentra en
la inmediata proximidad de la interzona del substrato y
de la capa epitaxial. Las capas 61, 63 y 64 del inyector
de corriente son zonas de superficie que llegan desde la
10 superficie 73 a la capa 62 enterrada. Como resultado de
esto, la tensión de difusión en dichas partes de las unio-
nes p-n entre la capa 62 de inyección y la tercera capa
63, por una parte, y la isla, por otra parte, que son sus-
tancialmente paralelas a la superficie 73, es mayor que
15 la de las partes 65, 66, y 67 de dichas uniones. Como con-
secuencia de esto, la inyección de portadores de carga
por las capas 61 y 63 tendrá lugar preferiblemente en una
dirección lateral sustancialmente paralela a la superfi-
cie 73. Además, las capas 62^a y 62^b en las cuales tiene
20 lugar dicha inyección, son muy pequeñas de modo que como
ya se ha descrito, se pierden relativamente pocos porta-
dores de carga inyectados en la isla.

En este ejemplo también, la combinación de
inyector de corriente y elemento de circuito está rodeada
25 en el mayor grado posible a fin de restringir el escape

403026

12 JUL



de portadores de carga minoritarios en una dirección lateral. Una zona 62^o de baja resistividad que pertenece a la isla, está en posición contigua a la capa de inyección. La zona 62^o sirve para restringir la inyección de portadores de carga de la capa de inyección en una dirección lateral sobre la cara de la capa de inyección más alejada de la zona a ser polarizada aumentando la tensión de difusión. La zona 62^o sirve también como zona de contacto para la conexión 74 para una polaridad de una fuente 75 externa, a la capa 62^a intermedia del inyector de corriente.

El contorno cerrado deseable de la zona 64 de base a ser polarizada ha sido obtenido en este ejemplo por medio de una capa 76 aislante que al menos parcialmente está hundida en el cuerpo 60 y que se extiende, desde la superficie 73, en la capa 62 semiconductora en la cual se encuentran las zonas a ser polarizadas. En este ejemplo la capa 76 aislante se extiende solamente sobre una parte del espesor de la capa 62. Esta capa 76 aislante hundida rodea a la zona 64 de base en su mayor parte y es contigua en la mayor extensión posible a la tercera capa 63, a la capa 61 de inyección o a la zona 62^o, según que la corriente de polarización sea suministrada simultáneamente con la tercera capa 63 y/o la capa 61 de inyección, a varias zonas yustapuestas

7-7-72

403026



a ser polarizadas o solamente a la zona 64 de base.

La capa 61 de inyección está provista de una conexión 77 representada diagramáticamente para la otra polaridad de la fuente 75. El inyector de corriente representado está provisto además de medios para el control o ajuste de la corriente de polarización a ser recibida por la zona 64 de base a ser polarizada. Tal control puede obtenerse, por ejemplo, por medio de un electrodo aislado que se ha de disponer sobre la capa 78 aislante por encima de la capa 62^a intermedia y/o la cuarta capa 62^b, influyendo el potencial de dicho electrodo sobre la recombinación de los portadores de carga minoritarios en la superficie de dichas capas. En el presente ejemplo se utiliza otra posibilidad de controlar la corriente de polarización, a saber el control mediante la extracción de corriente de la tercera capa 63 del inyector de corriente. Para ese fin dicha tercera capa 63 está provista de una conexión 79 conductiva. Cuando la tercera capa está puesta en cortocircuito con la cuarta capa 62^b o la capa 62^a intermedia, por ejemplo a través de dicha conexión, la tensión a través de las uniones 66 y 67 será tan pequeña que la tercera capa 63 absorbe portadores sin que tenga lugar o sustancialmente no tenga lugar inyección desde la tercera capa, de modo que no se suministra corriente de polarización a la zona 64 de base.

403026



Tal situación en la cual no es suministrada corriente de polarización por el inyector de corriente a uno o más elementos del circuito, puede ser deseable en forma permanente, en cuyo caso la unión 66 y/o la unión 67 pueden ponerse simplemente en cortocircuito en la superficie 73 con una capa conductiva. La corriente de polarización para la zona 64 de base, sin embargo, puede también ser dejada pasar o cortada transitoriamente cuando, por ejemplo, está dispuesto un conmutador electrónico entre las conexiones 79 y 74. Tal conmutador está representado diagramáticamente en la Figura 6 por el transistor 80 cuya base 81 puede ser controlada por una parte adicional del circuito y que puede estar integrada simplemente en el cuerpo 60. Desde luego, también solamente una parte de la corriente que fluye a través del inyector de corriente y que está disponible como corriente de polarización, puede ser extraída por intermedio del transistor 80.

La isla antes mencionada que comprende las capas del inyector de corriente, puede formar una zona de emisor que es común a varios transistores. El transistor representado en este caso es un transistor de colector múltiple que tiene dos colectores 69 y 70. La capa 61 de inyección, por ejemplo, tiene forma de cinta, estando dispuestas varias zonas de base que no son visibles en la vista en corte transversal unas junto a otras a lo largo

403026



de dicha zona de superficie en forma de cinta. Una o más de dichas zonas de base pueden formar, por ejemplo, un inyector de corriente de tres capas con la capa 61 de inyección y la capa intermedia formada por la isla, cuyas 5 capas son comunes. Una o más zonas de base distintas, entre las cuales está la zona 64, forman parte de un inyector de corriente de cinco capas por cuanto la capa 63 se extiende entre la capa 61 común de inyección y las pertinentes zonas de base. La capa 63 puede ser común a dichas 10 zonas de base a ser polarizadas pero puede también componerse de partes independientes que están separadas entre sí de modo que la corriente de polarización puede ser controlada para cada una de las zonas de base individuales.

Además de la isla representada en la cual 15 están dispuestos el inyector de corriente y uno o más transistores, el circuito integrado puede comprender otras islas que están aisladas entre sí y en las cuales están dispuestos elementos de circuito de un modo correspondiente. Pueden también estar presentes elementos de circuito 20 en una o más islas y pueden estar alimentados de corriente de polarización de un modo usual y sin la utilización de un inyector de corriente.

Una ventaja importante del circuito puerta 25 de acuerdo con el invento descrito es que puede hacerse funcionar con corrientes y tensiones muy bajas, y de este

403026



modo con baja disipación. El bajo valor de dichas tensiones de señal lógica y/o corrientes de señal significa, sin embargo, que en el caso de combinación con circuitos lógicos diferentes en un conjunto mayor, por ejemplo circuitos TTL o MOST, debe tener lugar una adaptación del valor de señal. Tal adaptación puede obtenerse de un modo particularmente simple con un inversor o un transistor conectado como seguidor de emisor. Por ejemplo, el transistor T_{37} en la Figura 3 puede ser un inversor adicional cuyo colector está conectado, por ejemplo, por intermedio de una resistencia, a un punto de potencial positivo relativamente alto. Las variaciones de tensión en la salida Q pueden ser entonces considerablemente mayores que las de la salida propiamente dicha del circuito biestable (el colector del transistor T_{34}). El transistor T_{37} , constituido por las capas 21, 10 y 37, puede ser también utilizado con la zona 37 de superficie como emisor y la capa 21 como colector. En ese caso, dicho transistor forma un seguidor de emisor. La zona 37 de emisor puede estar conectada, por ejemplo, por intermedio de una resistencia, a un punto de potencial negativo relativamente alto. Tal seguidor de emisor a ser utilizado en la salida del circuito está representado en la Figura 7 como el transistor T_{70} conectado al terminal U de salida. El transistor T_{71} es, por ejemplo, uno de los transistores de un circuito puerta

403026



o un inversor adicional, dependiendo de la señal de salida deseable. En este ejemplo la señal lógica de bajo valor no es suministrada directamente a la base del transistor T_{70} de salida, sino por intermedio del circuito emisor colector de un transistor T_{72} complementario, como resultado de lo cual es admisible una tensión más alta y el peligro de ruptura por avalancha es más pequeño. Otra posibilidad es que la señal de salida sea tomada del colector 99 del transistor T_{72} , en cuyo caso puede ser omitido el transistor T_{70} .

La Figura 8 muestra el modo en que el circuito representado en la Figura 7 puede estar incorporado en el circuito integrado de acuerdo con el invento. El cuerpo común tiene un substrato 90 semiconductor de tipo n de baja resistividad con una capa 91 de superficie de tipo n de alta resistividad en la cual están dispuestas varias zonas de superficie de tipo p que se extienden hasta el límite entre el substrato 90 y la capa 91 de superficie. El cuerpo comprende un inyector de corriente que tiene una capa 92 de inyección de tipo p, una capa intermedia de tipo n formada por el substrato 90 y la capa 91 de superficie y dos zonas de tipo p a ser polarizadas, a saber la zona 93 de emisor del transistor T_{72} y la zona 94 de base del transistor T_{71} . Este inyector de corriente está designado en la Figura 7 por las dos fuentes

403026



I_{71} e I_{72} de corriente.

El cuerpo de tipo n forma simultáneamente el emisor del transistor T_{71} , la base del transistor T_{72} y el colector del transistor T_{70} . El transistor T_{71} comprende además una conexión 95 sobre la zona 94 de base y una zona 96 de colector de tipo n que está conectada al emisor del transistor T_{72} por intermedio de una pista 98 conductiva que se encuentra sobre la capa 97 aislante. El colector del transistor T_{72} está constituido por la zona 99 de tipo p que es también la zona de base del transistor T_{70} . El transistor T_{70} comprende además una zona 100 de emisor de tipo n conectada al terminal U de salida. Zonas 101 de tipo n altamente impurificadas están en posición contigua con las zonas 94 y 99 de tipo p a fin de restringir la antes mencionada pérdida de carga.

La capa 92 de inyección y la capa 90, 91 intermedia del inyector de corriente están conectadas a una fuente 102. El inyector de corriente suministra, por una parte, la corriente de polarización de base para el transistor T_{71} y por otra parte la corriente de alimentación o principal para el circuito emisor colector del transistor T_{72} por intermedio del cuerpo, o la correspondiente al circuito colector emisor del transistor T_{71} a través de la pista 98. Cuando el transistor T_{71} está en conducción, los transistores T_{72} y T_{70} no conducen, el ú

403026



timo porque no existe corriente de base disponible debido al hecho de que el transistor T_{72} no conduce. La tensión en el terminal U es entonces sustancialmente igual a $-V$. Cuando el transistor T_{71} no conduce, la corriente de la fuente I_{72} de corriente fluye a través del transistor T_{72} como corriente de base al transistor T_{70} . El transistor T_{70} está en conducción y la tensión en el terminal U es sustancialmente nula o al menos pequeña comparada con la tensión $-V$.

10 La Figura 9 representa otro ejemplo de un circuito integrado que tiene transistores complementarios. El cuerpo semiconductor tiene un substrato 105 y una capa 106 epitaxial. En la capa epitaxial se encuentra una zona 107 de superficie del tipo de conductividad opuesto que al mismo tiempo constituye la zona de base de un transistor vertical y el emisor de un transistor lateral complementario. El transistor vertical tiene un emisor 105, 106, una base 107 y un colector 108, cuyo último electrodo está constituido en este caso por una capa de contenido metálico, por ejemplo una capa de aluminio, que está dispuesta sobre la zona de base y que forma una unión Schottky con dicha zona de base. Respecto a la formación de dicha unión Schottky, la concentración de superficie de las impurezas en la zona de base es en este caso más pequeña que 10^{17} a 10^{18} átomos/centímetro cúbico. La unión 109 Schottky

403026



es la unión colector base del transistor. El transistor lateral comprende una zona 107 de emisor, una zona 105, 106 de base y una zona 110 de colector. Las zonas 107 y 110 son zonas a ser polarizadas que, junto con la capa intermedia formada por el cuerpo 105, 106 y la capa 111 de inyección, forman un inyector de corriente de tres capas. Ambas capas últimamente mencionadas están conectadas a una fuente 112 que suministra corriente de polarización. Una conexión 113, representada diagramáticamente, se encuentra entre los colectores 108 y 110, mientras que la zona 107 está provista de una conexión b.

En la Figura 10 está representado el diagrama de circuito eléctrico equivalente de dicho circuito integrado en el cual el transistor 106, 107, 108 vertical está designado por T_{90} y el transistor 107, 106, 110 lateral por T_{91} . En este caso también el inyector de corriente está designado por dos fuentes I_{90} e I_{91} de corriente.

La corriente suministrada a la base de T_{90} por el inyector de corriente provocará la conducción de dicho transistor. Como resultado de esto la corriente suministrada a la zona de colector del transistor T_{91} , a través del cuerpo, por el inyector de corriente, fluirá principalmente desde aquel por intermedio de la conexión 113 a través del circuito colector emisor del transistor

403026

12 JUL



T_{90} . Como resultado de esto, la tensión en el colector del transistor T_{91} cae por debajo de la tensión en el electrodo b del transistor T_{90} , como resultado de lo cual la corriente comienza a fluir a través del transistor T_{91} lateral cuya corriente es extraída de la corriente de polarización suministrada a la zona 107 de base por el inyector de corriente. En definitiva, se alcanzará una situación en la cual solamente una pequeña fracción de la corriente de polarización suministrada a la zona 107 fluye como corriente de base a través del transistor T_{90} , a saber una cantidad pequeña tal que dicho transistor funciona en su margen de funcionamiento lineal. Con tal polarización, no tiene lugar más almacenamiento de carga que el justamente necesario para que el transistor funcione en su estado de conducción intensa.

También son simples de realizar otros circuitos lineales. Por ejemplo, un amplificador lineal cuyo diagrama de circuito equivalente está representado en la Figura 11. Este comprende tres transistores T_{110} , T_{111} y T_{112} . El colector c del primer transistor está conectado a la base b del segundo, el colector del segundo transistor a la base del tercer transistor, mientras que finalmente el colector del tercer transistor está conectado a la base del primer transistor a través de un circuito que permite que fluya corriente continua y que comprende un

403026



altavoz o teléfono L y un micrófono M. El condensador C
sirve para suprimir el acoplamiento de reacción negati-
va en corriente alterna. Como resultado del acoplamien-
to de reacción negativa en corriente continua a través del
5 mencionado circuito de transmisión de corriente continua,
solamente estará disponible nuevamente tanta corriente de
base para cada uno de los transistores como se ha descri-
to con referencia a las Figuras 9 y 10 (fluyendo el resto
de la corriente de las fuentes I_{110} , I_{111} e I_{112} a través
10 del circuito colector emisor del transistor precedente
en la disposición en cascada) que dichos transistores es-
tán ajustados en su margen de funcionamiento lineal. De
este modo se obtiene un amplificador extremadamente sim-
ple, por ejemplo, para prótesis auditivas.

15 En el circuito integrado, las zonas de base
de los transistores T_{110} , T_{111} y T_{112} , pueden estar dis-
puestos uno junto a otro a lo largo de una capa de inyec-
ción en forma de cinta de un modo similar al descrito con
referencia a la Figura 1. Otra posibilidad es utilizar un
20 inyector de corriente en una disposición constructiva ver-
tical en vez de un inyector de corriente lateral.

El principio de tal construcción está repre-
sentado en la Figura 12. El circuito integrado tiene una
capa 180 semiconductor, por ejemplo una capa de tipo n,
25 la cual puede formar, por ejemplo, parte de un sustrato

403026



del circuito. Un contacto de inyección en la forma de la
capa 181 de tipo p, se encuentra sobre una de las caras
de dicha capa. Entre la capa 180 y el contacto 181 de in-
yección, está conectada una fuente 182 con lo cual la
5 unión rectificadora entre la capa y el contacto está po-
larizada en sentido directo. Los portadores de carga, en
este caso huecos, inyectados como resultado en la capa
180, pueden alcanzar la capa 183 de tipo p que se encuen-
tra sobre la otra cara de la capa 180 opuesta al contacto
10 de inyección, siempre que la capa no sea demasiado grue-
sa, por ejemplo, no más gruesa que una longitud de difu-
sión. Como resultado de esto, la capa 183 toma un poten-
cial positivo con relación a la capa 180 de tipo n. De
este modo se obtiene una fuente de energía en la cara si-
15 tuada en posición opuesta de la capa 180, que puede sumi-
nistrar corriente y que puede estar conectada a uno o
más elementos de circuito, por ejemplo el elemento 184
de circuito. Esta conexión puede ser obtenida por inter-
medio de un conductor 185 o también a través de una co-
20 nexión interna presente en el cuerpo semiconductor.

Si está dispuesta una conexión adicional
entre el elemento 184 de circuito y la capa 180, la co-
rriente del inyector de corriente puede fluir a través
del elemento de circuito, por ejemplo como corriente de
25 alimentación. Tal conexión puede obtenerse nuevamente por

403026



intermedio de un conductor o, por ejemplo, también por
cuanto la propia capa 180 forma parte del elemento 184
de circuito. El elemento de circuito es, por ejemplo, un
transistor cuyo emisor está formado por la capa 180. El
5 transistor tiene además la zona 186 de base representada
diagramáticamente y la zona 187 de colector. La capa 180
puede ser también una zona de emisor que es común a varios
transistores en una disposición de emisor a masa.

Disponiendo, en posición opuesta a la zona
10 186 de base, un segundo contacto 188 de inyección repre-
sentado en la Figura por líneas de trazos, se obtiene un
segundo inyector 188, 180, 186 de corriente que puede su-
ministrar la corriente de polarización de base requerida.
De este modo toda la corriente de polarización para el
15 transistor es suministrada por medio de la misma fuente
182 externa mediante inyectores de corriente, no siendo
sustancialmente necesario ningún sistema de conexiones
para dicha alimentación de corriente sobre la cara de
la capa donde están presentes los elementos de circuito.
20 Además, la capa 180 puede estar puesta a masa, siendo
suministrada la corriente de polarización al elemento de
circuito transversalmente a través de la capa 180 puesta
a masa.

También con referencia a unos cuantos de
25 los siguientes ejemplos, se describirá y explicará con

403026



detalle el principio representado en la Figura 12.

Como ya se ha establecido, puede ser utilizado un inyector de corriente de concepción vertical en la integración del circuito representado en la Figura 11.

5 El circuito integrado puede tener en este caso la forma que se representa en la Figura 13.

También en este caso, los transistores están dispuestos uno junto a otro sobre una de las caras 120 de un cuerpo 121 común. Zonas semiconductoras de dichos transistores están conectadas a un trazado de pistas 122, 123 y 124 conductoras. Este trazado tiene una entrada para señales eléctricas, a saber la pista 122 a lo largo de la cual las señales de entrada que se originan del micrófono M son suministradas a la base 125 del primer transistor.

15 El trazado tiene adicionalmente una salida, a saber la pista 124 a lo largo de la cual las señales de salida amplificadas del tercer transistor son suministradas al altavoz L. Las pistas 123 conectan una zona 126 de colector a la zona 125 de base del transistor siguiente.

20 Los transistores tienen además una zona de emisor común formada por una capa 127 epitaxial de un primer tipo de conductividad que está dispuesta sobre un substrato 128 de tipo de conductividad opuesto.

25 El cuerpo 121 tiene un inyector de corriente cuya capa de inyección que está formada por el substrato

403026



128, es contigua a la cara 129 del cuerpo situada en posición opuesta a la cara 120 del cual una capa 125 separada de la capa 128 de inyección y de la conexión 132 de fuente de la fuente 133 conectada a la misma por dos uniones 5 130 y 131 rectificadoras, se extiende en posición opuesta a la capa 128 de inyección sobre la cara 120, absorbiendo dicha capa 125 situada en posición opuesta portadores de carga de la capa 127 adyacente del inyector de corriente a través de una unión 131 que limita a dicha capa y recibiendo así corriente que sirve como corriente de polarización para la base del transistor y posiblemente para el 10 colector del transistor precedente conectado a la misma. La capa 127 epitaxial, que al mismo tiempo forma la zona de emisor común de los transistores y la capa intermedia del inyector de corriente, comprende una conexión 134 de 15 fuente para la otra polaridad de la fuente 133.

En este ejemplo la capa 127 intermedia del inyector de corriente está concebida constructivamente como plano de potencial de referencia para el circuito 20 amplificador. Este plano, al cual puede ser aplicado un potencial de referencia, por ejemplo el potencial de masa, separa todas las zonas 125 de los transistores, que se encuentran sobre la cara 120 y que han de ser provistas de corriente de polarización por medio del inyector de corriente, de la capa 128 de inyección que se encuen- 25

403026



tra sobre la cara 129 situada a en posición opuesta. De este modo se obtiene un apantallamiento eléctrico en el cual la corriente de polarización requerida es suministrada, transversalmente a través de la capa 127 usualmente puesta a masa, directamente a la pertinente zona a ser polarizada.

La capa 127 intermedia tiene subzonas más altamente impurificadas del mismo tipo de conductividad constituidas por una capa 135 enterrada y una pared 136 vertical que se extiende desde la superficie 120 hacia abajo hasta la capa 135 enterrada. Esta pared 136 vertical puede también estar constituida total o parcialmente por una capa de aislamiento hundida.

Estas subzonas y notablemente las partes 136 sirven para suprimir la acción de transistor parásito entre las zonas 125 de base yuxtapuestas. Además, dichas partes 136 pueden ser utilizadas en este caso para limitar las zonas 125 de base separadas cada una de las cuales está constituida por partes de una capa 137 epitaxial del tipo de conductividad opuesto separadas entre sí por partes 136 que están dispuestas sobre la capa 127 epitaxial del primer tipo de conductividad. Además, las partes 136 junto con las capas 135 enterradas constituyen un recinto de cierre de las zonas 125 a ser polarizadas a fin de confinar lo más posible los porta-

403026



dores de carga minoritarios inyectados por dichas zonas
125 en la capa 127 intermedia en las regiones de alta
resistividad de la capa 127 intermedia y obtener así el
aumento deseable de la longitud de difusión efectiva de
5 dichos portadores de carga. De este modo, las subzonas
135, 136 separan los transistores entre sí y del substrato
128. Aunque no es necesario, se encuentran preferible-
mente pequeñas aberturas en dichas subzonas de separación,
en el ejemplo situadas en el área de las partes 130^a y
10 130^b de la unión 130. Estas partes 130^a y 130^b de la unión
130 tienen entonces una tensión de difusión más baja que
la de la parte restante de la unión 130 de modo que la in-
yección de portadores de carga desde la capa 128 de in-
yección en la capa 127 intermedia tiene lugar principal-
15 mente por intermedio de dichas partes 130^a y 130^b, siendo
relativamente pequeña la inyección en la dirección inver-
sa desde la capa 127 intermedia en la capa 128 de inyec-
ción debido a la relativamente baja concentración de im-
pureza de la capa intermedia en esa área.

20 La relación entre las corrientes de polari-
zación suministradas a las diversas zonas 125 de base pue-
de ser influida por el tamaño del área de las partes 130^a
y 130^b de la unión 130. En este ejemplo, el área de super-
ficie de la parte 130^a es mayor que el de las partes 130^b,
25 como resultado de lo cual la fuente I₁₁₀ de corriente en

8-7-72

403026



la Figura 11, que asegura la corriente de alimentación para el transistor T_{112} de salida, suministra más corriente que las fuentes I_{111} e I_{112} .

5 Puede obtenerse un método simple para control de ganancia (automático si es deseable) utilizando, por ejemplo, dos colectores como en el transistor representado en la Figura 6. Si uno de estos colectores está conectado a masa a través de una resistencia controlable (por ejemplo la resistencia interna de un transistor), la
10 corriente de señal al otro colector se hará dependiente de dicha resistencia de modo que puede ser fácilmente controlada, si es deseable automáticamente.

En la realización representada en las Figuras 14 y 15 la capa de inyección tiene la forma de una zona 140 de superficie en forma de rejilla que es contigua
15 a la cara 141 del cuerpo 142. En las partes 143^a de la región 143 del tipo de conductividad opuesto, rodeadas en la superficie 141 por la zona 140 de superficie en forma de rejilla de un primer tipo de conductividad, se encuentran las zonas 144 a ser polarizadas que constituyen
20 las zonas de base de transistores 143, 144, 145 de tres capas.

La región 143, que constituye la capa intermedia del inyector de corriente, tiene un substrato
25 de baja resistividad y una capa de superficie de alta



403026

resistividad que está subdividida en partes 143^a y 143^c. Esta subdivisión se obtiene con la capa 140 de inyección en forma de rejilla que se extiende desde la superficie 141 hasta el substrato 143^b o en el mismo. Como se representa, pueden estar dispuestos transistores o también otros elementos de circuito en las partes 143^a y 143^c de alta resistividad. Además, dichas partes pueden ser diferentes en tamaño y pueden estar dispuestos varios elementos de circuito uno junto a otro en una o más partes.

5

10

Una de las ventajas de la utilización de una zona 140 de superficie en forma de rejilla como capa de inyección del inyector de corriente, es que la resistencia en serie en tal zona puede ser baja. Por la misma razón, puede utilizarse una mayor profundidad de penetración y/o una concentración de impureza más alta para la capa de inyección que para las zonas 144 de base. La concentración de impureza máxima admisible de las zonas 144 de base está restringida en realidad, entre otras cosas puesto que en dichas zonas han de estar dispuestas usualmente zonas 145 del tipo de conductividad opuesto.

15

20

Una fuente 146 de corriente continua puede estar conectada entre la capa 140 de inyección y la capa 143 intermedia del inyector de corriente. Tanto para este como para otros ejemplos, es válido que tal fuente puede tener conectada en derivación, si es deseable, una

25

403026



capacidad 147 que pone en cortocircuito las conexiones 148 y 149 para tensión alterna.

Una realización adicional del circuito integrado comprende uno o más transistores 150, 151, 152^{a,b} de tres capas como se representa en la Figuras 16 y 17. Además de la zona 150 de tipo n de emisor o colector, una zona 153 de tipo n se extiende en la zona 151 de base que es, por ejemplo, de tipo p, rodeando a su vez dicha zona 153 de tipo n a una zona 154 adicional de superficie de tipo p. Dichas zonas 153 y 154 constituyen la capa intermedia y la capa de inyección, respectivamente, del inyector de corriente. En la Figura 16 están representadas en línea de trazos aberturas adicionales en la capa 158 aislante presente sobre la superficie semiconductor a través de las cuales las zonas 150, 151, 153 y 154 están conectadas a pistas conductoras para conexión eléctrica. La capa 154 de inyección y la capa 153 intermedia del inyector de corriente están provistas de las conexiones 155 y 156, respectivamente, representadas diagramáticamente en la Figura 17, para conexión de una fuente 157. La presente realización es particularmente adecuada si solamente uno o unos pocos de los elementos de circuito de un circuito necesitan ser provistos de corriente de polarización por medio de un inyector de corriente. La capa 153 intermedia puede también estar co-

403026



nectada directamente a la región $152^{a,b}$ del transistor, por ejemplo a causa de que la capa 153 intermedia en la superficie semiconductor se extiende hasta la zona 152^a de baja resistividad o en la misma. Como resultado de esto, se economiza espacio mientras que además la conexión 156 puede estar dispuesta, si es deseable, sobre la cara inferior del substrato 152^b .

En una realización que se expone seguidamente, los elementos de circuito están dispuestos sobre una superficie 167 de un cuerpo común que está constituido por un substrato 160 de tipo n de baja resistividad sobre el cual está dispuesta una capa 161 epitaxial de tipo n menos impurificada (Figura 18). En la capa epitaxial están dispuestos varios elementos de circuito que están aislados entre sí de un modo conocido en la tecnología de semiconductores por medio de regiones 162 de tipo p; para mayor simplicidad, solamente está representado en el dibujo uno de los elementos, a saber el transistor 163, 164, 165 n-p-n.

El cuerpo 160, 161 de tipo n que constituye un plano de masa para el circuito integrado, es también la capa de inyección de un inyector de corriente que comprende además la capa 166 intermedia de tipo p y la tercera capa 168 de tipo n contigua a la superficie 167.

La capa 160, 161 de inyección y la capa 166

403026



intermedia están provistas de conexiones 169 y 170 respectivamente, para la conexión de la fuente 171. Además, la capa de inyección 160, 161 es contigua a la cara 172 del cuerpo situada en posición opuesta a la cara 167, y la tercera capa 168 del inyector de corriente que está separada de la capa de inyección por dos uniones 173 y 174 p-n, está situada sobre la cara 167 y en posición opuesta a la capa 160 y 161 aislante. La tercera capa 168 del inyector de corriente situada en posición opuesta absorbe, por intermedio de la unión 173, portadores de carga de la capa 166 intermedia adyacente del inyector de corriente y recibe así corriente que sirve como corriente de polarización para el emisor 163 del transistor 163, 164, 165 que está conectado, por intermedio de una pista conductora 175, a la capa 168 del inyector de corriente situada en posición opuesta. Resultará obvio que por intermedio de la pista 175 conductiva pueden estar conectadas simplemente a la misma capa 168 situada en posición opuesta del inyector de corriente varias zonas a ser polarizadas de elementos de circuito.

Por intermedio de una conexión 176, pueden ser suministradas señales eléctricas a la base 164 del transistor o tomadas de la misma, mientras que el colector 165 puede estar conectado a un punto de tensión 4V positiva a través de una conexión 177, por ejemplo, a

403026



través de una impedancia 178.

La realización últimamente descrita es particularmente adecuada para aplicaciones en las cuales ha de ser suministrada corriente de polarización a uno o unos
5 pocos elementos de circuito que están situados, por ejemplo, en el centro de un circuito integrado grande. La corriente de polarización requerida puede ser traída localmente desde el plano de masa del circuito a la superficie por medio de un inyector de corriente que ocupa poca área
10 adicional, y puede ser conducida, por intermedio del trazado de pistas conductivas, a las zonas adyacentes a ser polarizadas de los elementos de circuito en cuestión. Para esta alimentación de corriente de polarización no son necesarias resistencias mientras que a pesar de esto no
15 se aplica potencial fijo a las zonas a ser polarizadas de modo que dichas zonas pueden conducir, por ejemplo, corriente de señal eléctrica o tensión de señal.

La Figura 19 representa el diagrama de circuito de un circuito de báscula de un grupo de circuitos
20 de báscula concebidos constructivamente de un modo correspondiente que, de acuerdo con un trazado de matriz, constituyen en conjunto un circuito de memoria de acuerdo con el invento.

El circuito de báscula comprende los transistores $T_{101} \dots T_{107}$ cuyos emisores están conectados
25

403026



5 todos al potencial de masa. El circuito de báscula propiamente dicho está constituido por los transistores T_{101} y T_{102} cuyos colectores están conectados en acoplamiento cruzado a la base del otro transistor. Además la base del transistor T_{101} está conectada al colector del transistor T_{103} cuya base está conectada a su vez al colector del transistor T_{105} . Del mismo modo la base del transistor T_{102} está conectada al colector del transistor T_{104} cuya base está conectada al colector del transistor T_{106} . Además los electrodos de base de los transistores T_{105} y T_{106} , están conectados a los conductores R y S de escritura que son comunes a una columna de circuitos de báscula. Con el fin de permitir la lectura, el transistor T_{101} comprende un colector adicional que está conectado a la base del transistor T_{107} cuyo colector está conectado al conductor O de lectura que es común a una columna de circuitos de báscula.

20 Supóngase que los electrodos de base de los transistores T_{101} , T_{102} , T_{105} y T_{106} están conectados, por intermedio de fuentes I_{101} , I_{102} , I_{105} e I_{106} de corriente con la polaridad indicada, a la línea V de alimentación que es común a cada fila de circuitos de báscula, y los electrodos de base de los transistores T_{103} , T_{104} y T_{107} están conectados, por intermedio de fuentes I_{103} , I_{104} e I_{107} de corriente similares, a la línea SE de selección

403026

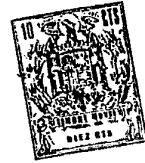


que es común a una fila de circuitos de báscula. Se ha supuesto que las fuentes de corriente son de un tipo tal que suministran corriente solamente si la pertinente línea de selección o alimentación es portadora de una tensión positiva.

5 La línea V de alimentación tiene siempre una tensión positiva, de modo que las fuentes I_{101} , I_{102} , I_{105} e I_{106} de corriente están siempre en funcionamiento. Durante el estado de reposo, es decir si no ha tenido lugar selección de la fila de circuitos de báscula a la cual pertenece el circuito representado, la línea SE de selección está al potencial de masa o más bajo, de modo que las fuentes I_{103} , I_{104} e I_{107} de corriente no están en funcionamiento. El resultado de esto es que en la posición de reposo los transistores T_{103} , T_{104} , T_{105} , T_{106} y T_{107} no conducirán y consecuentemente la disipación será baja.

10 En el estado de reposo de los circuitos de báscula, conducirá uno de los transistores T_{101} y T_{102} . Supóngase que el transistor T_{101} conduce; la tensión en la base del transistor T_{101} será igual a $+V_j$, donde V_j es la tensión de "unión" entre la base y el emisor de un transistor saturado. La tensión en la base del transistor T_{102} es igual a V_k , representando V_k la tensión entre el colector y la base de un transistor sobreexcitado.

403026



En el caso de transistores de silicio es usual para V_j un valor de 0,7 voltios y V_k está usualmente comprendida entre 0 y 0,4 voltios. Esto significa que la tensión en la base del transistor T_{102} es más baja que la tensión en la base del transistor T_{101} , a saber más baja que la tensión V_j de unión de modo que el transistor T_{102} está al corte. La corriente de colector del transistor T_{101} es suministrada así por la fuente I_{102} de corriente, mientras que su corriente de base es suministrada por la fuente I_{101} de corriente.

Si la información ha de ser leída del circuito de báscula o ha de ser escrita nueva información, es suministrado un impulso positivo a la línea de selección de modo que las fuentes I_{103} , I_{104} e I_{107} de corriente entran en funcionamiento. Si se desea escribir, uno de los conductores R y S de escritura es llevado al potencial de masa. Supóngase, por ejemplo, que el conductor R de escritura es llevado al potencial de masa. La corriente que es suministrada por la fuente I_{105} de corriente fluye a masa de modo que el transistor T_{105} está al corte. La corriente que es suministrada por la fuente I_{103} de corriente sirve como corriente de base para el transistor T_{103} de modo que dicho transistor está en conducción. Así, este transistor extrae corriente de la fuente I_{101} de corriente de modo que el transistor T_{101} está al corte. Par

403026



5 tiendo del conductor S de escritura, que está flotante, se encuentra de un modo correspondiente que el transistor T_{102} está en conducción. La corriente de colector correspondiente a dicho transistor T_{102} es suministrada por la fuente I_{101} de corriente. Así, esta fuente I_{101} de corriente suministra tanto la corriente de colector para el transistor T_{102} como para el transistor T_{103} . Después de finalizar el impulso de selección sobre la línea SE de selección, el transistor T_{102} permanece en conducción y el transistor T_{101} permanece al corte de modo que la información es almacenada en el circuito de báscula.

10 Es de observar que un impulso de escritura sobre uno de los conductores R o S de escritura no tiene influencia sobre los circuitos de báscula no seleccionados. Si no está presente impulso de selección sobre la línea SE de selección, las fuentes I_{103} e I_{104} de corriente no están en funcionamiento realmente de modo que los transistores T_{103} y T_{104} permanecen al corte y por lo tanto no puede ser transmitida información desde los conductores de escritura a los transistores T_{101} y T_{102} .

20 Al tener lugar la lectura, los conductores R y S de escritura están flotantes de modo que en la presencia del impulso de selección, los transistores T_{105} y T_{106} están en conducción. Como resultado de esto, los

403026



transistores T_{103} y T_{104} están al corte de modo que no se tiene acceso a la información contenida en el circuito de báscula. Dependiendo del estado en que esté el circuito de báscula, el transistor T_{107} estará en conducción o en estado de no conducción. Si se supone nuevamente que el transistor T_{101} está al corte y el transistor T_{102} está en conducción, entonces la corriente que es suministrada por la fuente I_{107} de corriente que actualmente está en funcionamiento como resultado del impulso de selección, servirá como corriente de base para el transistor T_{107} de modo que dicho transistor está en conducción. El estado de dicho transistor T_{107} es leído por intermedio del conductor 0 de lectura. Aunque solamente está representado un solo conductor de lectura, resultará obvio que puede estar presente un segundo conductor de lectura como tal y estar conectado de un modo idéntico al conductor primeramente mencionado a un electrodo de colector adicional del transistor T_{102} .

La Figura 20 representa una parte del circuito integrado de memoria en el cual, para mayor claridad, está representado solamente uno de los circuitos de báscula mientras que de los restantes circuitos de báscula idénticos de la matriz solamente están representados diagramáticamente dos de los elementos de matriz adyacentes.

403026



Varias zonas de base de tipo p de los transistores T_{101} a T_{107} de los circuitos de báscula están dispuestas en una capa de superficie de un cuerpo semiconductor de tipo n. Cada una de dichas zonas de base rodea en el cuerpo a una, o en el caso del transistor T_{101} a dos zonas de colector de tipo n, mientras que el cuerpo constituye una zona de emisor que es común a todos los transistores. Los transistores están conectados, por medio de un trazado de pistas 192 conductoras, a circuitos de báscula de acuerdo con el diagrama representado en la Figura 19 en el cual cada uno de los circuitos de báscula de la matriz está conectado a pistas R, S y O conductoras.

Las fuentes I_{101} a I_{107} de corriente representadas en la Figura 19 están realizadas en el circuito integrado con inyectores de corriente. Una zona V de superficie de tipo V en forma de cinta que sirve como línea de alimentación y sobre cualquiera de las caras de la cual están dispuestas las zonas 190 de base de los transistores T_{102} , T_{103} , T_{105} y T_{106} , es contigua a la superficie semiconductor. La zona V de superficie constituye la capa de inyección de un inyector de corriente en el cual el cuerpo semiconductor sirve como capa intermedia y las zonas de base últimamente mencionadas son zonas a ser polarizadas a las cuales es suministrada co-

403026



rriente de polarización del modo antes descrito. De un modo correspondiente la zona SE de superficie de tipo p que sirve como línea de selección constituye también un inyector de corriente junto con el cuerpo semiconductor y las zonas 190 de base de los transistores T₁₀₃, T₁₀₄ y T₁₀₇. El cuerpo semiconductor comprende además dos zonas de superficie de tipo n paralelas que se extienden paralelamente a las dos capas V y SE de inyección y que tienen una concentración de impureza más alta que la parte adyacente del cuerpo semiconductor de tipo n. Una de dichas zonas (la zona 193) es contigua a una de las caras largas de la zona SE, como resultado de lo cual la inyección de portadores de carga de la zona SE tiene lugar principalmente en la dirección de los transistores T₁₀₃, T₁₀₄ y T₁₀₇ y no en la dirección de los transistores T₁₀₁ y T₁₀₅ de los circuitos de báscula adyacentes. La otra zona 194 de tipo n se extiende entre las zonas de base de los transistores T₁₀₃, T₁₀₄ y T₁₀₇, por una parte, y las zonas de base de los transistores T₁₀₂ y T₁₀₆, por otra parte, y evita la acción de transistor parásito entre las zonas de base situadas sobre caras dispuestas en posiciones opuestas de la zona 194. Si es deseable, pueden estar dispuestas zonas de tipo n adicionales entre los circuitos de báscula de columnas adyacentes, cuyas zonas se extienden paralelamente a las pistas R y S entre

403026



las capas V y SE de inyección. Como en las realizaciones
anteriormente descritas, todas las zonas de base pueden
estar rodeadas también independientemente en su mayor
parte por zonas de superficie de tipo n^+ , o pueden ser
5 utilizadas capas aislantes hundidas en vez de zonas de
tipo n más altamente impurificadas.

En el circuito integrado descrito, la pre-
sencia de los transistores T_{105} y T_{106} es necesaria a fin
de permitir la selección de elementos de memoria indepen-
10 dientes para escritura. A causa de que en este circuito
los emisores de todos los transistores están conectados
en común, la selección de un elemento de memoria puede
ser obtenida solamente por intermedio de conexiones de
base. Como resultado de esto, son necesarios transisto-
15 res independientes para la selección de filas y de colum-
nas.

La Figura 21 representa un segundo circui-
to de memoria que puede ser utilizado en una matriz for-
mada por varios circuitos idénticos de memoria dispues-
20 tos en filas y columnas. Este circuito de memoria compren-
de dos transistores T_{201} y T_{202} del tipo n-p-n cuyos emi-
sores están conectados a un punto de potencial fijo, por
ejemplo el potencial de masa. Con el fin de obtener un
elemento biestable, la base de cada uno de dichos tran-
25 sistores está conectada al colector del otro transistor.

403026



La corriente de alimentación para el circuito de memoria es suministrada por intermedio de las fuentes I_{201} e I_{202} de corriente conectadas a los electrodos de base de los transistores T_{201} y T_{202} .

5 La escritura y lectura de información tiene lugar por medio de los transistores T_{203} y T_{204} del tipo p-n-p. Por intermedio de la vía de corriente principal de dichos transistores T_{203} y T_{204} , respectivamente, se produce una conexión entre la base de los transistores
10 T_{201} y T_{202} , respectivamente, y los conductores S y R de lectura y escritura, respectivamente, que son comunes a una columna de los circuitos de memoria. Los mencionados transistores T_{203} y T_{204} tienen preferiblemente una construcción simétrica porque son hechos funcionar en ambas
15 direcciones con el fin de desempeñar tanto la función de escritura como la de lectura.

La selección del circuito de memoria deseable tiene lugar mediante la selección de la pertinente fila por medio de una línea de selección que es común a
20 una fila de elementos de memoria y que está conectada a los electrodos de base de los transistores T_{203} y T_{204} y mediante selección de la pertinente columna por medio de los conductores S y R de lectura y escritura. Resultará obvio que tanto en el estado de línea seleccionada como
25 en el estado de línea no seleccionada, se escogerá un

403026



valor adecuado para el valor de tensión de la línea de selección y las líneas de lectura y escritura. Por ejemplo, la línea de selección en el estado de línea no seleccionada habrá de ser portadora de una tensión tal que los transistores T_{203} y T_{204} están al corte independientemente de la presencia o ausencia de un impulso de escritura sobre uno de los conductores S ó R. En el estado de línea seleccionada, la tensión en la línea de selección habrá de tener un valor comprendido entre los valores de tensión en los electrodos de base de los transistores T_{201} y T_{202} que se producen en los dos estados estables del circuito de memoria. En su condición de línea no seleccionada, los conductores S y R de lectura y escritura pueden, por ejemplo, quedar a tensión flotante, como resultado de lo cual no puede perderse ninguna información independientemente del estado de línea seleccionada o no seleccionada de la fila que pertenece al pertinente elemento de memoria. Al tener lugar la información de escritura, el impulso de escritura habrá de ser suficientemente positivo con relación al nivel de tensión de la línea de selección elegida para llevar el transistor T_{203} o T_{204} asociado al estado de conducción, mientras que para información de lectura el nivel de tensión del conductor de lectura será preferiblemente menor que el nivel de tensión de la línea de selección

403026



seleccionada.

Con el fin de mantener la disipación del
circuito de memoria lo más pequeña posible y a pesar de
todo conseguir una gran velocidad de lectura, puede ase-
5 gurarse que el nivel de alimentación del circuito de me-
moria durante el estado estacionario es bajo y durante
la lectura es conmutado a un nivel más alto controlando
las corrientes a ser suministradas por las fuentes I_{201}
e I_{202} de corriente.

10 La disposición de circuito representada en
la Figura 19 es particularmente adecuada para integración
en un cuerpo semiconductor. En ese caso, los transisto-
res T_{203} y T_{204} del tipo p-n-p pueden estar concebidos
constructivamente como transistores laterales en los cua-
15 les, respecto a la utilización en dos direcciones, es de
importancia que en particular las propiedades eléctricas
de los transistores laterales en ambas direcciones puedan
ser sustancialmente iguales. Además, las dos fuentes I_{201}
e I_{202} de corriente pueden estar realizadas simplemente
20 con un inyector de corriente, como resultado de lo cual
también para la construcción integrada es necesaria un
área de superficie semiconductor relativamente pequeña.

Las Figuras 22 y 23 representan una parte
de tal construcción integrada de una matriz de memoria
25 que tiene un inyector de corriente de acuerdo con el in-

403026



5 vento. La parte de dicho circuito integrado que se encuen
tra dentro de la línea 223 de trazos en la Figura 22, com
prende un elemento de matriz de acuerdo con el diagrama
de la Figura 21. El cuerpo 200 semiconductor tiene un subs
trato 201 semiconductor que en este caso es de conductivi
dad tipo p. Este sustrato 201 de tipo p comprende una ca
pa 202 epitaxial de tipo n que está subdividida en islas
de un modo usual por medio de zonas 203 de separación de
tipo p. Todos los transistores T_{201} y T_{202} de tipo n-p-n
10 de una fila de elementos de matriz están dispuestos en
una isla 204 alargada que puede estar conectada en el bor
de del cuerpo semiconductor, por ejemplo, a masa por me
dio de una conexión 205 que está representada diagramáti
camente. La isla 204 constituye una zona de emisor común
15 para los mencionados transistores n-p-n. Varias capas de
inyección se encuentran en dicha isla 204 y solamente una
de ellas está representada en las Figuras, estando cons
tituidas dichas capas por zonas 206 de superficie de tipo
p. Sobre cualquiera de las caras de cada una de las capas
20 206 de inyección, se encuentran cuatro transistores n-p-n
que tienen una zona 207 de base de tipo p y una zona 208
de colector de tipo n. Las zonas 207 de base están rodea
das por tres caras en las superficie 209 por una zona 210
de superficie de tipo n de baja resistividad que se extien
25 de desde la superficie 209 en la capa epitaxial y es con-

403026

12



5 tigua a una capa 211 enterrada de tipo n que se encuentra en el límite de separación del substrato 201 y la capa 202 epitaxial. La zona 210, 211, que pertenece a la capa 204 intermedia constituye un conjunto de baja resistivi-
dad que tiene varias cavidades en las cuales se encuentran
inyectores de corriente constituidos por una capa 206 de
inyección, una parte 212 de alta resistividad de la capa
204 intermedia y zonas 207 de base a ser polarizadas.
Además, la zona 210, 211 y señaladamente la capa 211 en-
10 terrada sirve para reducir la resistencia en serie en la isla 204, como resultado de lo cual dicha isla es sustan-
cialmente un plano equipotencial durante el funcionamien-
to.

15 Una isla 221 igualmente alargada en la cual se encuentran los transistores T_{203} y T_{204} laterales de tipo p-n-p de los elementos de matriz, se extiende sobre cualquiera de las caras de las islas 204 alargadas. Las islas 221 tienen también una zona de tipo n de baja resis-
tividad constituida por una zona 213 de superficie y una
20 capa 214 enterrada para reducir la resistencia en serie. Realmente, estas islas 221 constituyen una zona de base común para los transistores p-n-p de una fila de elementos de matriz y sirven como líneas SEL de selección. Además cada uno de los transistores p-n-p tiene una zona 215 de
25 tipo p que, al leer información, sirve como zona de emi-

403026



5 sor y, al escribir información, sirve como zona de colector, y una zona 216 de tipo p que sirve como zona de colector y zona de emisor, respectivamente. Cada uno de estos transistores p-n-p está rodeado por una parte acopada de la zona 213, 214 de baja resistividad, como resultado de lo cual no se produce sustancialmente acción de transistor parásito entre las zonas de los transistores p-n-p adyacentes.

10 Sobre la superficie 209 del cuerpo 200 semiconductor se encuentra una capa 217 aislante sobre la cual se extienden pistas 218 conductoras que constituyen las conexiones internas de los elementos de matriz y que están conectadas a zonas semiconductoras de los elementos de circuito a través de aberturas situadas en la capa aislante que están indicadas en líneas de trazos en la Figura 22. Las capas 206 de inyección están conectadas además a una pista 219 conductiva que está provista de una conexión 220, mientras que las zonas 216 del transistor T₂₀₃ de una columna de elementos de matriz están conectadas a una pista S conductiva y las zonas 216 de los transistores T₂₀₄ de una columna de elementos de matriz están conectadas a una pista R conductiva.

25 Puede estar conectada una fuente 222 entre las conexiones 205 y 220 para polarizar las uniones p-n entre las capas 206 de inyección y las islas, (al mismo

403026



tiempo capas 204 intermedias), en sentido directo. Esta fuente 222 puede, por ejemplo, ser controlable a fin de que sea capaz de suministrar a los transistores n-p-n de los elementos de matriz más corriente de polarización durante la lectura de información que en el estado de reposo y durante la escritura. Tal control de la corriente de polarización puede también estar incorporado por cada pista 209 conductiva de modo que las corrientes de polarización pueden ser controladas individualmente para cada una de dos columnas adyacentes de elementos de matriz.

La construcción integrada descrita con referencia a las Figuras 22 y 23 es particularmente compacta. Puede aún obtenerse una reducción adicional del área de superficie semiconductor requerida sustituyendo las zonas 210 y 213 de tipo n^+ por capas aislantes hundidas que se extienden desde la superficie 209 hacia abajo hasta el límite de separación entre la capa 202 epitaxial y el substrato 201. En ese caso, realmente, la zona 203 de separación de tipo p y las partes de las zonas 210 y 213 de tipo n que se encuentran sobre cualquiera de las caras junto a ella, puede ser sustituida por una única capa aislante hundida, como resultado de lo cual puede hacerse más pequeña la distancia entre los transistores n-p-n y los transistores p-n-p situados en una columna y entre los transistores p-n-p de columnas adyacentes.

403026



Resultará obvio de las realizaciones des-
critas que se obtienen importantes ventajas utilizando
el invento. En muchos casos es suficiente utilizar sólo
cinco máscaras durante la fabricación. Además, se obtie-
5 ne una alta densidad de agrupación de los elementos acti-
vos al tiempo que las resistencias son sustancialmente
innecesarias en su totalidad. Los emisores de los transis-
tores utilizados están conectados frecuentemente entre sí
directamente de modo que el trazado de pistas conductivas
10 es relativamente simple, estando además los colectores
separados entre sí automáticamente. Además pueden utili-
zarse simplemente transistores de colector múltiple, como
resultado de lo cual se economiza mucha área y varias pis-
tas conductivas. Durante el funcionamiento, es una venta-
15 ja particular que todas las corrientes de polarización
suministradas por medio del inyector de corriente varían
del mismo modo con la tensión a través de la unión inyec-
tora, como resultado de lo cual el funcionamiento del cir-
cuito integrado es sustancialmente independiente del ni-
20 vel de corriente de modo que se obtiene un alto margen de
ruido.

Resultará obvio que en los circuitos descri-
tos señaladamente son suministradas en particular por me-
dio del inyector de corriente las corrientes que tienen
25 que estar presentes con el fin que pueda ser tratada cual-

403026



quier información que contenga corrientes o tensiones de
señal analógica o digital y, si es pertinente, pueda ser
almacenada información escrita. Estas corrientes, que po-
drían ser llamadas corrientes preparatorias comprenden,
5 en componentes tales como configuraciones lógicas, cir-
cuitos de báscula y elementos de memoria, todas aquellas
corrientes que en el estado estático o dinámico del com-
ponente deben estar presentes para provocar la prepara-
ción del componente, es decir cuando es presentada in-
10 formación en la entrada, si es necesario en combinación
con una señal de selección, para poder captar dicha in-
formación, poder almacenar información escrita y/o poder
transmitir datos correspondientes a dicha información
a la salida, si es deseable después de selección.

15 Todas las realizaciones descritas pueden
ser fabricadas en su integridad por medio de métodos uti-
lizados convencionalmente en la tecnología de semiconduc-
tores, por ejemplo métodos epitaxiales, la disposición de
capas enterradas, la impurificación local con difusión
20 y/o implantación iónica, la disposición de aislante en
forma de trazado, enmascaramiento y capas conductoras,
etc. Además, los circuitos integrados descritos pueden
ser montados del modo usual en envolventes convenciona-
les. Para ilustración adicional, se describirá ahora pos-
25 teriormente con brevedad la fabricación de la primera

403026



realización (el circuito biestable representado en las Figuras 1 a 5).

El material de partida es un substrato 21^a de silicio (Figura 2), por ejemplo de conductividad tipo n y una resistividad comprendida entre 0,005 y 0,015 ohm cm. Sobre dicho substrato se dispone una capa 21^b epitaxial de silicio tipo n que tiene una resistividad, por ejemplo, comprendida entre 0,2 y 0,6 ohm cm y un espesor de, por ejemplo, aproximadamente 5 μ m. Respecto a esto, es de observar que el factor β de amplificación de corriente de la estructura de transistor invertido utilizada también depende de la resistividad de la capa epitaxial. Cuando dicho factor β es aproximadamente igual a 20 con una resistividad de 0,1 ohm/cm, aproximadamente, el factor β es aproximadamente igual a 10 con las mismas difusiones de tipo p y de tipo n y una resistividad de aproximadamente 0,6 ohm. cm, en relación con lo cual puede observarse que, con vistas a un funcionamiento fiable del circuito en la práctica, es deseable un valor de 3 o más alto para el factor β .

Se lleva a cabo entonces un tratamiento de difusión al tiempo que se utiliza una capa de máscara, de, por ejemplo, dióxido de silicio y con fósforo como impureza para obtener las partes 21^c de tipo n de baja resistividad. La concentración de superficie en dichas partes,

403026



es por ejemplo, de 10^{21} átomos/centímetro cúbico. Las
aberturas a través de las cuales se dispone dicha impu-
rificación por fósforo en el cuerpo semiconductor tienen
varias extensiones paralelas de tal modo que entre dos
5 extensiones adyacentes siempre se encuentra un área su-
ficiente que permite disponer en el mismo una zona de ba-
se del tamaño deseable en una operación subsiguiente. Ade-
más, se utilizan dos de esas aberturas en las cuales las
extensiones de dichas aberturas están enfrentadas entre
10 sí y están en alineación entre sí. La distancia entre los
extremos de extensiones situadas en posiciones opuestas
está escogida de modo que es igual o ligeramente menor
que la distancia que es deseable en definitiva entre las
zonas de base situadas en posiciones opuestas, por ejemplo,
15 las zonas 5 y 10. Las zonas 1 a 10 de base y la capa 20 de
inyección pueden entonces disponerse simultáneamente del
modo convencional por difusión a través de aberturas del
tamaño deseable en una capa de máscara. En el presente
ejemplo, el trazado de máscara consiste en dos bandas pa-
20 ralelas que se extienden en una dirección transversal a
las extensiones de tipo n^+ obtenidas entre tanto y que se
encuentran en su mayor parte en el espacio intermedio en-
tre las extensiones situadas en posiciones opuestas y ca-
da una de ellas recubre ligeramente sobre una de las caras
25 los extremos de dichas extensiones o al menos los tocan.

403026



La anchura de dichas bandas corresponde a la distancia deseable entre cada una de las zonas de base y la capa de inyección. Se difunde entonces hacia el interior, por ejemplo, boro en toda la superficie libre, por ejemplo hasta una profundidad de 2,5 μm , siendo la resistencia por cuadrado, por ejemplo, aproximadamente de 150 ohmios. Entre las dos bandas de máscara resulta la capa de inyección mientras que además se obtienen las zonas 1 a 10 de base separadas entre sí porque la concentración de superficie de dicho tratamiento de difusión es insuficiente para cambiar el tipo de conductividad de las partes 21^c de tipo n⁺ ya presentes. De este modo, las zonas de base quedan automáticamente en posición contigua a las subzonas 21^c de tipo n⁺ directamente, quedando cada una de ellas encerrada por tres caras por una región de tipo n⁺ en forma de U.

Las zonas 22 a 37 de colector se disponen del modo usual, por ejemplo, por difusión local de fósforo hasta una profundidad de aproximadamente 1,5 μm y teniendo una resistencia por cuadrado de aproximadamente 5 Ohmios, formándose entonces aberturas de contacto por ataque químico en la capa aislante y disponiéndose el trazado de pistas 14 conductivas, por ejemplo, por depósito de vapor y posterior ataque químico de una capa de aluminio.

La anchura de la capa 20 de inyección es,

403026



por ejemplo, aproximadamente de 20 μm . La distancia des
de la capa 20 de inyección a cada una de las zonas de ba
se es aproximadamente de 8 μm . Las dimensiones de la zo
na 5 de base son, por ejemplo, aproximadamente 50 μm
5 x80 μm mientras que las de la zona 33 de colector son
20 μm x 20 μm . La anchura de las extensiones de tipo
n⁺ entre zonas de base adyacente puede ser, por ejemplo,
de 10 μm . Si se utiliza una capa aislante hundida total
o parcialmente en vez de las subzonas 21^c de baja resis-
10 tividad, puede obtenerse dicha capa, por ejemplo, por oxi
dación local al tiempo que se utiliza una capa de máscara
que puede componerse, por ejemplo, de nitruro de silicio.

Cuando se utilizan capas enterradas, como
se ha indicado por ejemplo, en las Figuras 6 y 13, estas
15 pueden estar, por ejemplo, impurificadas con arsénico
con una concentración de superficie de aproximadamente
10¹⁹ átomos/cm³ y una resistencia por cuadrado de aproxi-
madamente 20 ohmios. Por ejemplo, las capas 135 enterra-
das en la Figura 13 pueden estar también más altamente
20 impurificadas que las zonas 125 de base a ser polariza-
das lo cual puede ser particularmente ventajoso si dichas
capas enterradas forman parte de la zona de emisor del
pertinente transistor.

Resultará obvio que el invento no está res-
25 tringido a las realizaciones descritas sino que son posi-

403026



bles muchas variaciones para los expertos en la técnica
sin apartarse del campo de este invento. Por ejemplo, pue
den ser utilizados otros materiales semiconductores tales
como el germanio y compuestos A^{III} B^V o combinaciones de
5 materiales semiconductores en las cuales, por ejemplo, el
substrato se compone de un material semiconductor distin-
to al de la capa de superficie en la cual se encuentran
los elementos de circuito. En vez de partir de un substrato
21^a de tipo n⁺ (Figura 2) sobre el cual se dispone epi-
10 taxialmente una capa 21^b de concentración de impureza más
baja, el material de partida puede ser también un substrato
de baja resistividad que se provee entonces de una capa
de superficie menos impurificada, por difusión hacia
el exterior de impurezas. Además, los tipos de conductivi-
15 dad en las realizaciones descritas pueden ser también in-
tercambiados, en cuyas realizaciones también han de ser
intercambiadas las polaridades de las tensiones. El cir-
cuito integrado puede también estar provisto, por ejemplo,
de una o más entradas de señal óptica y/o salidas de se-
20 ñal. Por ejemplo, una señal óptica entrante puede ser con-
vertida en una señal eléctrica por medio de un fotodiodo
o fototransistor incorporado en el circuito, cuya señal
eléctrica puede entonces servir como señal de entrada pa-
ra una parte adicional del circuito.

25 Puede ser también utilizada como capa de in

403026



yección, por ejemplo, una capa que está separada de la capa intermedia del inyector de corriente por una delgada capa de material aislante. Utilizando inyección por efecto túnel, los portadores de carga pueden alcanzar la
5 capa intermedia del inyector de corriente como portadores de carga minoritarios desde la capa conductiva a través de la capa aislante delgada.

El inyector de corriente puede componerse, por ejemplo, de cuatro o al menos de un número par de capas, aunque es preferiblemente utilizado un inyector de
10 corriente que tenga un número impar de capas. También en el caso de inyectores de corriente que tienen cuatro o más capas, aparte de la zona a ser polarizada, preferiblemente a lo sumo una zona adicional del pertinente elemento de circuito coincide con una capa del inyector de co-
15 rriente.

Además, en un inyector de corriente que tenga, por ejemplo, siete capas, la tercera y la quinta capas pueden ser utilizadas independientemente entre sí para
20 controlar la corriente de polarización a ser suministrada a la zona a ser polarizada. La tercera y la quinta capas del inyector de corriente pueden ser consideradas entonces, por ejemplo, como las dos entradas de una puerta "Y" de la cual la zona a ser polarizada constituye una
25 salida.

403026



Pueden también proveerse de corriente de polarización por medio del inyector de corriente de un modo correspondiente zonas de elementos de circuito distintos de los transistores bipolares representados, por ejemplo, zonas de diodos y de transistores de efecto de campo. Además, por ejemplo, pueden ser controlados por medio del inyector de corriente electrodos de control de transistores de efecto de campo, en particular de transistores de efecto de campo que tengan una baja tensión de umbral.

Cuando se utiliza un inyector de corriente lateral como en la Figura 1, la relación entre las corrientes de polarización suministradas a diversas zonas a ser polarizadas es proporcional a la relación entre las longitudes de las partes que quedan enfrentadas con la capa 20 de inyección de las uniones p-n entre las pertinentes zonas de base a ser polarizadas y la capa 21 intermedia. En el ejemplo mostrado la corriente de polarización disponible es igualmente grande para cada una de las zonas de base. Pueden realizarse simplemente otras relaciones por medio de diferencias de longitud en la estructura. De esta manera, por ejemplo, puede darse una corriente de polarización relativamente grande al primer transistor dispuesto sobre la pastilla de un circuito integrado y/o el último transistor para aumentar el margen

403026



de ruido en la entrada (s) y/o la salida (s) de la pastilla. Otra medida para aumentar el margen de ruido cuando es necesario, es utilizar un valor más alto de la ganancia β de corriente. Tal ganancia de corriente más alta puede obtenerse dando al transistor (s) en cuestión una región de colector de área relativamente grande. Tal región de colector relativamente grande puede tener unas dimensiones de, por ejemplo, $40 \mu\text{m} \times 20 \mu\text{m}$, en vez de $20 \mu\text{m} \times 20 \mu\text{m}$ como se ha utilizado en la realización de la Figura 1. Esta región de colector ampliada puede estar encajada en una región de base relativamente amplia de $70 \mu\text{m}$ en vez de la dimensión de $50 \mu\text{m}$ mencionada con referencia a la Figura 1.

Otro método de establecer diferentes corrientes de polarización en diferentes zonas a ser polarizadas es utilizar distancias diferentes entre la pertinente unión rectificadora de inyección del inyector de corriente y las diferentes zonas a ser polarizadas. Cuanto más grande es esta distancia más pequeño es el número de portadores de carga absorbido por la zona a ser polarizada y mayor es la longitud de difusión efectiva en la región adyacente a dicha zona a ser polarizada.

Además, en vez de por impurificación pueden ser inducidas una o más capas del inyector de corriente en el cuerpo semiconductor, por ejemplo, mediante estados

8-7-72

403026

12 JU



de superficie y/o cargas en la capa aislante y/o por medio de una capa de electrodo presente sobre la capa aislante. En el inyector de corriente de cinco capas descrito, por ejemplo, la tercera capa puede ser formada por una
5 capa de inversión inducida. Una o más capas del inyector de corriente pueden también componerse de una combinación de una parte obtenida por impurificación y una parte inducida coherente con la misma. Por ejemplo, cuando la distancia entre la unión de inyección en el inyector de corriente, obtenida por impurificación, y una unión colectora en el inyector de corriente, obtenida por impurificación, es relativamente grande de modo que en dicha parte del inyector de corriente no tiene lugar transferencia de corriente o tiene lugar una transferencia de corriente
10 pequeña, dicha distancia puede ser reducida extendiendo una o ambas capas en la superficie sobre una cara enfrentada con la otra capa mediante una capa de inversión.

15 Cuando son utilizadas las capas invertidas inducidas descritas, y en particular si se obtienen por medio de una capa de electrodo aislante, la corriente de polarización a ser suministrada a la zona a ser polarizada puede ser también controlada por la tensión presente sobre la capa de electrodo.

20 Resultará obvio de los ejemplos descritos que los circuitos integrados tienen una estructura nueva
25

8-7-72

403026



y compacta y pueden frecuentemente ser fabricados con un método simplificado. Esta nueva estructura está preferiblemente caracterizada por la presencia de una región se miconductora de un primer tipo de conductividad que es
5 adyacente a una superficie y en la cual se extiende una zona de superficie alargada en forma de banda del tipo de conductividad opuesto la cual forma parte, por ejemplo, de un sistema de canales o de una rejilla y que forma una unión p-n con la región adyacente, siendo adyacentes va-
10 rias zonas de superficie yuxtapuestas del tipo de conductividad opuesto que están separadas entre sí y de la zona en forma de banda al menos sobre una de las caras largas de dicha zona en forma de banda, constituyendo dichas zonas de superficie zonas a ser polarizadas de elementos del
15 circuito y en particular zonas de base a ser polarizadas de transistores bipolares, estando provistas cada una de las regiones y la superficie en forma de banda de una conexión para polarizar la mencionada unión p-n en sentido directo para inyectar portadores de carga minoritarios en
20 la región, recibiendo las zonas a ser polarizadas corriente de polarización mediante absorción de portadores de carga minoritarios de la región por intermedio de las uniones p-n que dicha región forma con las zonas a ser polarizadas.

25 La presente solicitud, que corresponde a la

403026



presentada en Holanda, el 22 de Mayo de 1.971, bajo el
Nº 7107040, se acoge a los beneficios del artículo 51 del
vigente Estatuto sobre Propiedad Industrial.

5

REIVINDICACIONES

10

Los puntos de invención propia y nueva que
se presentan para que sean objeto de esta solicitud de
Patente de Invención en España, por VEINTE años son los
siguientes:

15

1.- Un circuito integrado que comprende va-
rios elementos de circuito que están dispuestos uno junto
a otro sobre una de las caras de un cuerpo que es común
a dichos elementos de circuito, estando conectadas zonas
semiconductoras de dichos elementos de circuito a un tra-
zado de pistas conductoras que se encuentran sobre la men-
cionada cara del cuerpo para conexión eléctrica de dichos
elementos de circuito, teniendo dicho trazado al menos una
entrada y al menos una salida para señales eléctricas, com

20

25

8-7-72

- 101 -

mE

403026



prendiendo además el cuerpo conexiones para la conexión
de las dos polaridades de una fuente que suministra co-
rriente de polarización a uno o más de los elementos de
circuito, caracterizado porque el cuerpo comprende una
5 estructura de capa múltiple (denominada inyector de co-
rriente) que tiene al menos tres capas sucesivas que es-
tán separadas entre sí por uniones rectificadoras, entre
las cuales está una primera capa denominada capa de in-
yección (que está separada de los elementos de circuito
10 a ser polarizados por al menos una unión rectificadora)
y una segunda capa adyacente de material semiconductor
(denominada capa intermedia) teniendo la capa de inyec-
ción una conexión para una polaridad de dicha fuente y
teniendo la capa intermedia una conexión para la otra po-
15 laridad de la mencionada fuente para polarizar la unión
rectificadora entre la capa de inyección y la capa inter-
media en sentido directo para inyectar portadores de car-
ga desde la capa de inyección en la capa intermedia que
son absorbidos por la tercera capa del inyector de co-
20 rriente contigua a la capa intermedia (denominada capa
colectora) absorbiendo una zona de uno de los elementos
de circuito (denominada zona a ser polarizada), que está
separada de la capa de inyección y por lo tanto de la
primera conexión de fuente mencionada conectada a la mis-
25 ma por al menos dos uniones rectificadoras, por interme-

ME

403026



5 dio de una unión rectificadora contigua a dicha zona, por
tadores de carga de una de las capas del inyector de co-
rriente y recibiendo de este modo corriente de polariza-
ción, constituyendo también dicha capa últimamente men-
cionada del inyector de corriente una zona adicional del
elemento de circuito, estando directamente conectada la
zona a ser polarizada a una parte adicional del circuito
integrado, por ejemplo, el trazado de pistas conductivas
o un elemento de circuito adicional.

10 2.- Un circuito integrado de acuerdo con la
reivindicación 1, caracterizado porque la zona a ser po-
larizada es la zona de base de un transistor que pertene-
ce a un grupo de transistores bipolares, absorbiendo to-
das las zonas de base de dicho grupo de transistores, por
15 tadores de carga de la misma capa del inyector de corrien-
te para recibir corriente de polarización, constituyendo
dicha capa una zona de emisor que es común a dicho grupo
de transistores.

20 3.- Un circuito integrado de acuerdo con la
reivindicación 2, caracterizado porque están formados cir-
cuitos lógicos de puerta con transistores que pertenecen
al grupo, cada uno de los cuales se compone de uno o más
transistores con sus circuitos colector emisor conectados
en paralelo, estando constituidas las entradas de los
25 circuitos puerta por las bases y las salidas por los co-

8-7-72

- 103 -

ME

403026



lectores de los transistores, perteneciendo dos o más transistores a circuitos diferentes de puerta que tienen, además de una zona de emisor común, una zona de base común y estando combinados en un transistor de colector múltiple.

5

4.- Un circuito integrado de acuerdo con la reivindicación 2 o la reivindicación 3, caracterizado por que está formado con transistores que pertenecen al grupo un circuito amplificador lineal que comprende dos o más transistores acoplados en corriente continua, estando conectado el colector del primer transistor a la base de un transistor subsiguiente, estando dispuesto en el circuito amplificador un acoplamiento de reacción negativa en corriente continua.

10

15

5.- Un circuito integrado de acuerdo con la reivindicación 2 ó la reivindicación 3, caracterizado por que está formado un circuito amplificador lineal con uno o más transistores que pertenecen al grupo, el cual comprende dos o más transistores acoplados en corriente continua, constituyendo también la zona de base de un primero de los transistores del grupo uno de los electrodos principales de un transistor lateral complementario, estando dispuesto un acoplamiento en corriente continua que deriva una corriente continua del colector del primer transistor, siendo suministrada dicha corriente al otro elec-

20

25

8-7-72

- 104 -

ME

403026



trodo principal del transistor lateral.

5 6.- Un circuito integrado de acuerdo con
una o más de las reivindicaciones 2 a 5, caracterizado
porque varias zonas a ser polarizadas son contiguas a
dicha cara a que se ha hecho primeramente referencia del
cuerpo y se extienden en la misma capa semiconductor del
tipo de conductividad opuesto, que forma parte del inyec-
tor de corriente, encontrándose una zona de superficie
que pertenece a la últimamente mencionada capa entre al
10 menos dos de las mencionadas zonas a ser polarizadas, es-
tando dicha zona de superficie más altamente impurificada
que dichas zonas a ser polarizadas y extendiéndose en el
cuerpo preferiblemente desde la cara a que primero se ha
hecho referencia al menos hacia abajo hasta la misma pro-
15 fundidad que las zonas a ser polarizadas.

 7.- Un circuito integrado de acuerdo con la
reivindicación 6, caracterizado porque al menos una de
las zonas a ser polarizadas está rodeada sustancialmente
en su integridad por una unión rectificadora de inyección
20 de su inyector de corriente y/o la zona o las varias zo-
nas de superficie más altamente impurificadas sobre dicha
cara del cuerpo a que se ha hecho primeramente referen-
cia.

 8.- Un circuito integrado de acuerdo con la
25 reivindicación 6, caracterizado porque al menos una de

ME

403026



las zonas a ser polarizadas es contigua a la zona o las varias zonas de superficie más altamente impurificadas.

5 9.- Un circuito integrado de acuerdo con la reivindicación 6 7 u 8, caracterizado porque la zona o zonas de superficie más altamente impurificadas se extienden desde la mencionada cara del cuerpo a que se ha hecho primeramente referencia en la capa semiconductor a y transversalmente a la dirección de la mencionada capa sustancialmente en su totalidad a través de la capa se-
10 miconductora.

15 10.- Un circuito integrado de acuerdo con una o más de las reivindicaciones 1 a 5, caracterizado porque varias zonas a ser polarizadas son contiguas a la mencionada cara a que se ha hecho primeramente referen-
cia del cuerpo y se extienden en la misma capa semicon-
ductora del tipo de conductividad opuesto que forma par-
te del inyector de corriente, encontrándose una capa ais-
lante, que está al menos parcialmente hundida en el cuer-
po, entre al menos dos de las mencionadas zonas a ser po-
20 larizadas y extendiéndose desde la mencionada cara a que se ha hecho primeramente referencia del cuerpo en la capa semiconductor al menos en parte del espesor de dicha capa semiconductor.

25 11.- Un circuito integrado de acuerdo con la reivindicación 10, caracterizado porque sobre la men-

ME

403026

72



5 cionada cara a que se ha hecho primeramente referencia del cuerpo, al menos una de las zonas a ser polarizadas está sustancialmente rodeada en su integridad por una unión rectificadora de inyección (siendo preferiblemente contigua a la misma) de su inyector de corriente y/o la capa o las varias capas aislantes que están al menos parcialmente hundidas en el cuerpo.

10 12.- Un circuito integrado de acuerdo con la reivindicación 10 o la reivindicación 11, caracterizado porque la capa o capas aislantes al menos parcialmente hundidas en el cuerpo se extienden transversalmente a la dirección de la capa sustancialmente en su integridad a través de la capa semiconductoras.

15 13.- Un circuito integrado de acuerdo con una o más de las reivindicaciones precedentes, caracterizado porque la capa de inyección está impurificada sustancialmente en forma homogénea y, vista desde la mencionada cara a que se ha hecho primeramente referencia, se extiende por debajo de la totalidad de la zona a ser polarizada.

20 25 14.- Un circuito integrado de acuerdo con la reivindicación 13, caracterizado porque la capa de inyección impurificada sustancialmente en forma homogénea se extiende como capa común por debajo de varias zonas a ser polarizadas.

ME

403026



5 15.- Un circuito integrado de acuerdo con la reivindicación 14, caracterizado porque la capa intermedia del inyector de corriente es una capa de superficie del tipo de conductividad opuesto contigua a la mencionada capa a que se ha hecho primeramente referencia en la cual están presentes una o más regiones enterradas del tipo de conductividad opuesto que tienen una concentración de impurezas más alta y que son adyacentes a la unión rectificadora formada con la capa de inyección, dejando dichas regiones enterradas una abertura por debajo de cada una de las zonas a ser polarizadas, en cuya abertura se extiende hasta la unión rectificadora con la capa de inyección una parte de la capa intermedia que tiene una concentración de impureza más baja que las regiones enterradas.

15 16.- Un circuito integrado de acuerdo con la reivindicación 15, caracterizado porque al menos dos de las aberturas que se encuentran por debajo de zonas a ser polarizadas tienen dimensiones diferentes.

20 17.- Un circuito integrado de acuerdo con una o más de las reivindicaciones precedentes 2 a 12, caracterizado porque el cuerpo es un cuerpo semiconductor de tipo de conductividad opuesto que tiene una capa de superficie adyacente a la mencionada cara a que se ha hecho primeramente referencia con una concentración de

25

ME

403026



impureza más baja que la parte restante adyacente del cuerpo, denominada posteriormente substrato, siendo la zona (s) a ser polarizada y aquellas capas del inyector de corriente que tiene el mismo primer tipo de conducti-
5 vidad mencionado zonas de superficie que se extienden una junto a otra desde la mencionada cara a que se ha hecho primeramente referencia en la capa de superficie, para recibir corrientes de polarización siendo absorbidos por-
10 tadores de carga por las zonas a ser polarizadas los cuales son inyectados en la capa de superficie desde una capa del inyector de corriente que se encuentra sobre la mencionada cara a que se ha hecho primeramente referencia y que constituye una unión rectificadora con la capa de superficie.

15 18.- Un circuito integrado de acuerdo con cualquiera de las reivindicaciones precedentes, caracteri-
zado porque el inyector de corriente es una estructura de cinco capas en la cual la cuarta capa del inyector de corriente adyacente a la tercera capa colectora es una
20 capa semiconductor del mismo tipo de conductividad que la capa intermedia, inyectando la tercera capa portadores de carga en la cuarta capa y absorbiendo la quinta capa por-
tadores de carga de la cuarta capa por intermedio de una unión rectificadora adyacente a dicha quinta capa y reci-
25 biendo así una corriente que sirve como corriente de pola-

8-7-72

- 109 -

ME

403026



rización para la zona del elemento de circuito a ser polarizado.

5 19.- Un circuito integrado de acuerdo con la reivindicación 18, caracterizado porque la capa intermedia y la cuarta capa del inyector de corriente constituyen en el cuerpo una región continua del mismo tipo de conductividad.

10 20.- Un circuito integrado de acuerdo con cualquiera de las reivindicaciones precedentes, caracterizado porque el inyector de corriente comprende medios para controlar la corriente de polarización a ser recibida por la zona a ser polarizada.

15 21.- Un circuito integrado de acuerdo con las reivindicaciones 20 y 18 ó 19, caracterizado porque para controlar la corriente de polarización a ser recibida por la zona a ser polarizada se encuentra al menos transitoriamente una conexión conductiva entre la tercera capa colectora y una capa adyacente del inyector de corriente.

20 22.- Un circuito integrado de acuerdo con una o más de las reivindicaciones 2 a 21, caracterizado porque para al menos una de las zonas a ser polarizadas, la superficie de la unión rectificadora del inyector de corriente por intermedio de la cual son inyectados sustancialmente todos los portadores de carga que son absor-

25

ME

403026

12 JUL



bidos por dicha zona a ser polarizada al suministrarse corriente de polarización es mayor que la correspondiente a una o más de las otras zonas a ser polarizadas.

5 23.- Un circuito integrado de acuerdo con las reivindicaciones 17 y 22, caracterizado porque al menos para dos de las zonas a ser polarizadas sobre la mencionada cara a que se ha hecho primeramente referencia la longitud del borde de la unión rectificadora del inyector de corriente enfrentada con dichas zonas es diferente.

10 24.- Un circuito integrado de acuerdo con una o más de las reivindicaciones precedentes, caracterizado porque uno o más colectores de los transistores están formados por una capa de contenido metálico que forma una unión Schottky con la zona de base adyacente.

15 25.- Un circuito integrado de acuerdo con una o más de las reivindicaciones precedentes 1 a 12, 17 a 24, caracterizado porque el cuerpo tiene una región semiconductor del tipo de conductividad opuesto que es contigua a la mencionada cara a que se ha hecho primeramente
20 referencia y en la cual se extienden una o más zonas de superficie del primer tipo de conductividad que forman zonas a ser polarizadas de elementos de circuito, comprendiendo al menos una zona de superficie del primer tipo de conductividad un inyector de corriente cuyas capas están
25 construidas como zonas de superficie sucesivas de tipos

mE

403026



de conductividad alternados encajadas una en la otra.

26.- Un circuito integrado de acuerdo con la reivindicación 25, caracterizado porque la capa intermedia del inyector de corriente es una zona de superficie del tipo de conductividad opuesto que se extiende en una
5 dirección sustancialmente paralela a la mencionada cara a que se hizo primeramente referencia sobre tal distancia que internamente en el cuerpo se encuentra una conexión continua entre dicha zona y la región semiconductor del tipo de conductividad opuesto.
10

27.- Un circuito integrado de acuerdo con la reivindicación 3, caracterizado porque al menos una de las salidas de colector del circuito está conectada, por intermedio del circuito emisor colector de un transistor lateral complementario, a un punto de conexión para la aplicación de un potencial relativamente grande cuyo valor está fuera del margen de tensión del inyector de corriente, estando constituida la base del transistor complementario por la zona de emisor común de dicho grupo de transistores y recibiendo el emisor de dicho transistor corriente de polarización por absorción de portadores de carga de dicha zona de emisor común.
15
20

28.- Un circuito integrado de acuerdo con la reivindicación 3, caracterizado porque al menos está presente un acoplamiento en corriente continua entre una
25

MKE

403026



de las salidas de colector del circuito y la zona de base de un transistor adicional, de cuyo transistor adicional el electrodo principal está constituido por la zona de emisor común del grupo de transistores, estando conectado el otro electrodo principal a un punto de conexión para un potencial relativamente grande que cae fuera del margen de tensión del inyector de corriente.

5

29.- Un circuito integrado de acuerdo con la reivindicación 28, caracterizado porque el electrodo principal a que se ha hecho primeramente referencia del transistor adicional es el colector y el otro electrodo principal es el emisor.

10

30.- Un circuito integrado de acuerdo con las reivindicaciones 27 y 28 ó 27 y 29, caracterizado por que el circuito emisor colector del transistor complementario forma parte del acoplamiento en corriente continua entre la salida de colector del circuito y la zona de base del transistor adicional.

15

31.- Un circuito integrado de acuerdo con una o más de las reivindicaciones precedentes, caracterizado porque los elementos de circuito constituyen un circuito binario de memoria que tiene un grupo de circuitos de báscula en un trazado de matriz, comprendiendo cada uno de los circuitos de báscula un primer y un segundo transistor cuyos electrodos de base están conectados

20

25

ME

403026



al colector del otro transistor de tal manera que el
circuito de báscula puede estar en dos estados de in-
formación diferentes estando en conducción uno de los
transistores y estando el otro al corte, o viceversa,
5 comprendiendo además el circuito de báscula un tercer
y un cuarto transistores cuyos colectores están conec-
tados al electrodo de base del primero y el segundo tran-
sistores y a cuyos electrodos de base puede ser suminis-
trada una señal que depende de la señal de que es porta-
10 dor un primer y un segundo conductores de escritura co-
mún a una columna de circuitos de báscula, estando co-
nectados los emisores de los cuatro transistores a un
punto de potencial fijo y estando conectadas cada una
de las bases del primer y el segundo transistores por
15 intermedio de un inyector de corriente, a una línea de
alimentación que es común a todos los circuitos de bás-
cula y estando cada una de las bases del tercer y del
cuarto transistores conectadas, por intermedio de un in-
yector de corriente similar, a una línea de selección.
20 que es común a una fila de circuitos de báscula, depen-
diendo las corrientes de los inyectores de corriente de
la tensión en las líneas de alimentación y selección,
respectivamente.

32.- Un circuito integrado de acuerdo con
25 la reivindicación 31, caracterizado porque los electrodos

ME

403026

12 JUL 1972



de base del tercer y cuarto transistores están conecta-
dos al colector del quinto y sexto transistores, respec-
tivamente, cuyos emisores están conectados a los emiso-
res de los otros transistores y cuyos electrodos de ba-
5 se están conectados respectivamente al primer y segundo
conductores de escritura comunes a una columna de cir-
cuitos de báscula, estando conectadas cada una de las
bases de dichos quinto y sexto transistores, por inter-
medio de un inyector de corriente, a la línea de alimen-
10 tación común.

33.- Un circuito integrado de acuerdo con
una o más de las reivindicaciones precedentes 1 a 30,
caracterizado porque está formado un circuito binario de
memoria con un grupo de circuitos de báscula en un tra-
15 zado de matriz, comprendiendo cada uno de los circuitos
de báscula un primer y un segundo transistores cuyos
electrodos de base están conectados al colector del otro
transistor de tal manera que el circuito de báscula pue-
de estar en dos estados de información diferentes, es-
20 tando en conducción uno de los transistores y estando
al corte el otro, o viceversa, estando presente un in-
yector de corriente que suministra corriente de polari-
zación a las bases de dichos transistores, formando la
capa intermedia del inyector de corriente una zona de
25 emisor que es común al primero y al segundo transistores

8-7-72

- 115 -

ME

403026

12 JUL 1972



de al menos una columna de circuitos de báscula, estando
conectadas cada una de las bases del primer y segundo
transistores, por intermedio del circuito emisor colec-
tor de un transistor lateral complementario, a un con-
5 - ductor de lectura-escritura común a una fila de circui-
tos de báscula.

34.- Un circuito integrado de acuerdo con
la reivindicación 33, caracterizado porque las zonas de
base de los transistores complementarios de una columna
10 de circuitos de báscula están constituidas por una región
común que forma una línea de selección para dicha fila
de circuitos de báscula.

35.- Un circuito integrado.

Tal y como se ha descrito en la Memoria que
15 antecede, representado en los dibujos que se acompañan y
con los fines que se han especificado.

Esta Memoria consta de ciento dieciseis ho-
jas escritas a máquina por una sola cara.

20

Madrid, 12 JUL. 1972

P. A. A.

Alberto de Elzaburo

25

FRMM
8-7-72

- 116 -

ME

403026

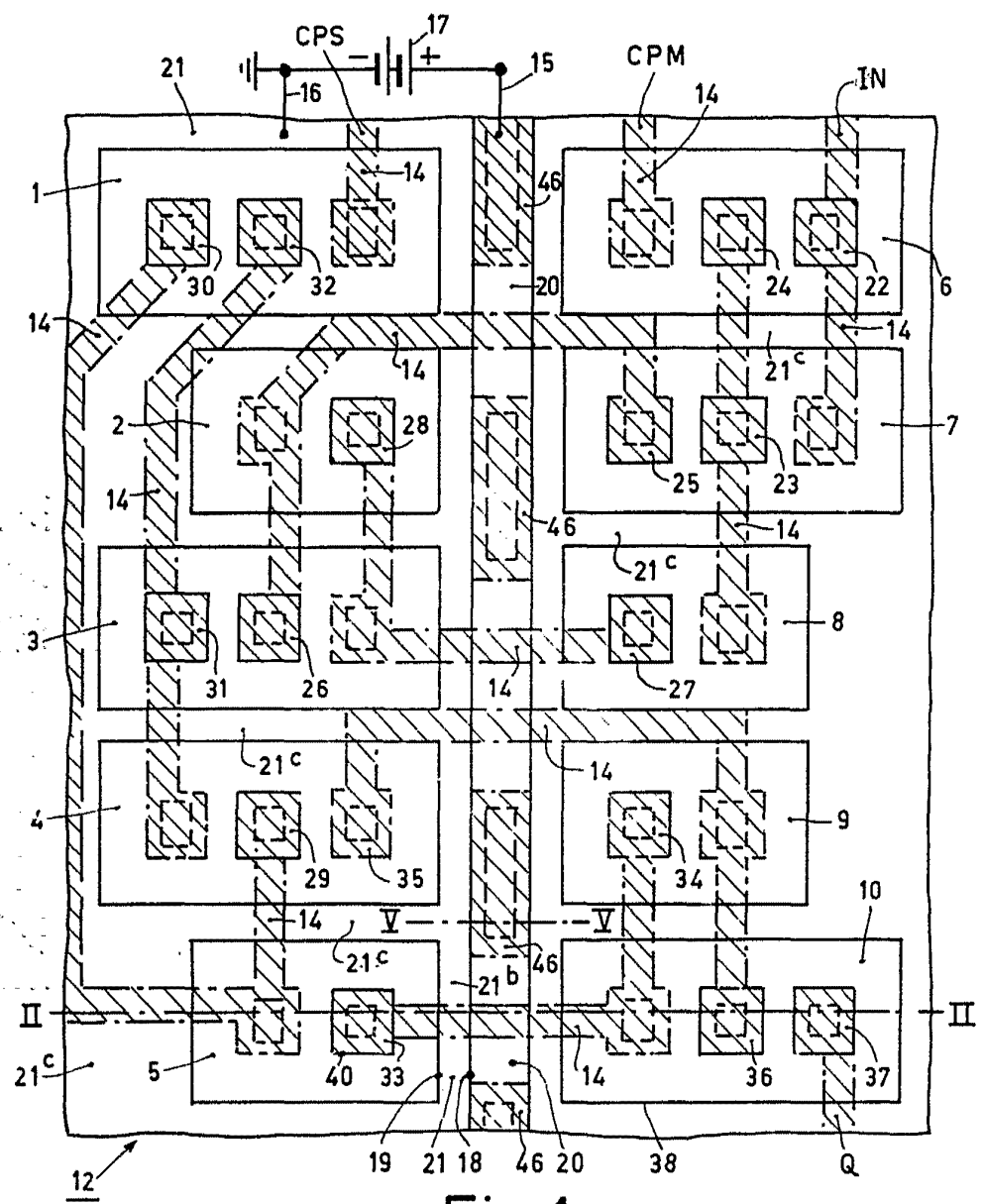


Fig. 1

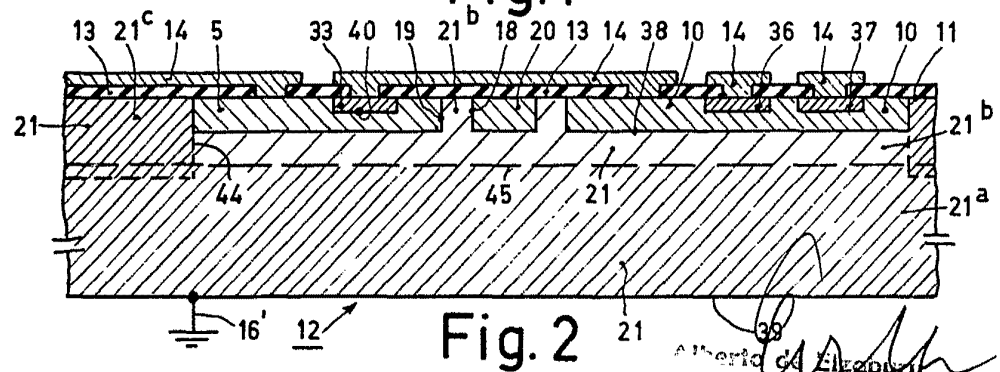


Fig. 2

Alberto de Zilgouari
con ioder.



403026

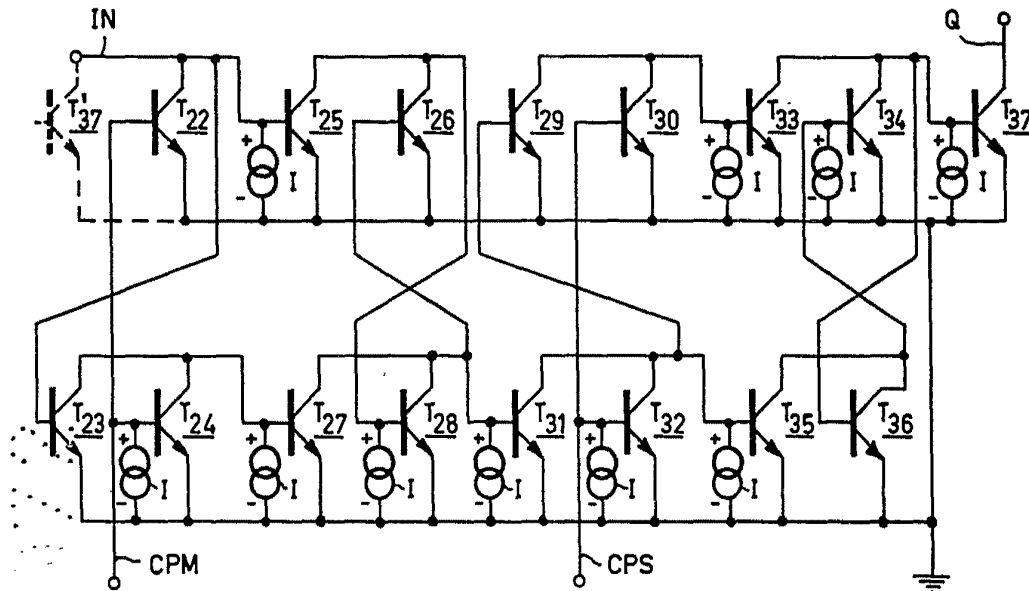


Fig.3

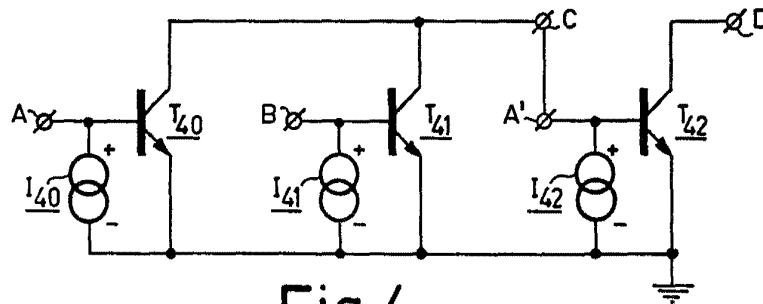


Fig.4

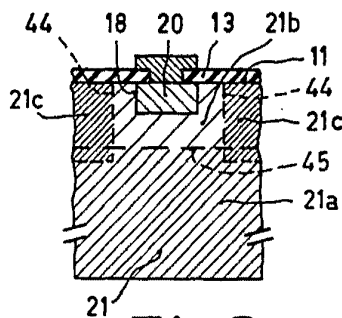


Fig.5

Handwritten signature



403026

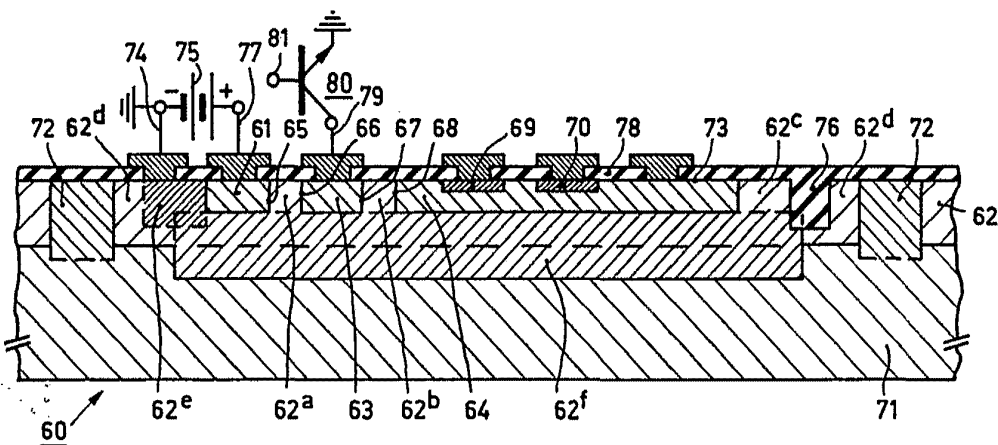


Fig. 6

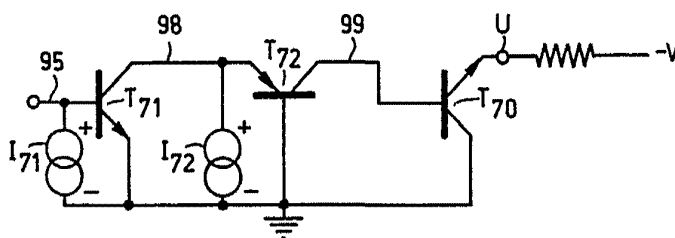


Fig. 7

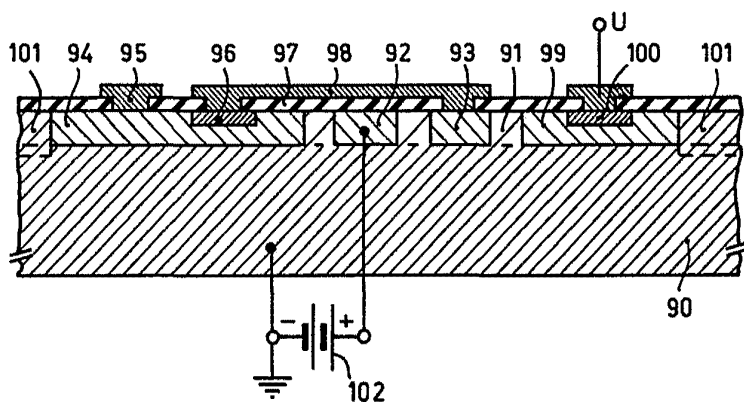


Fig. 8

Ensa



403026

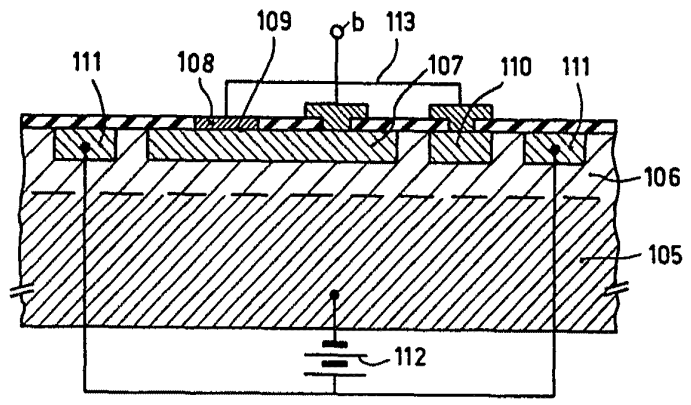


Fig. 9

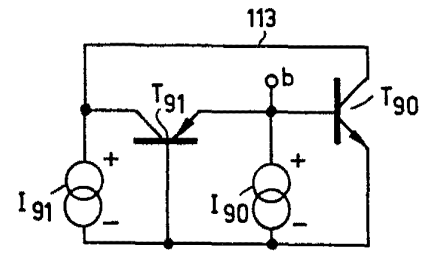


Fig. 10

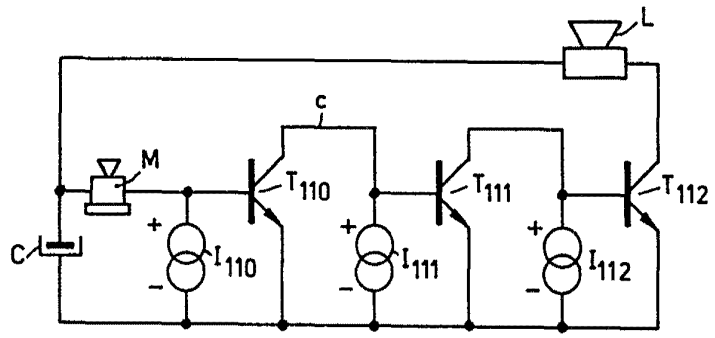


Fig. 11

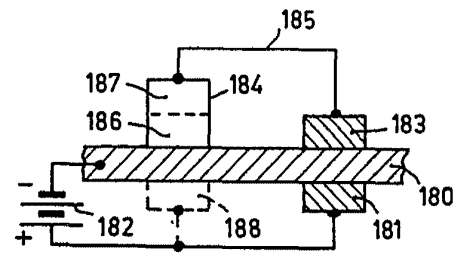


Fig. 12

For Patent



403026

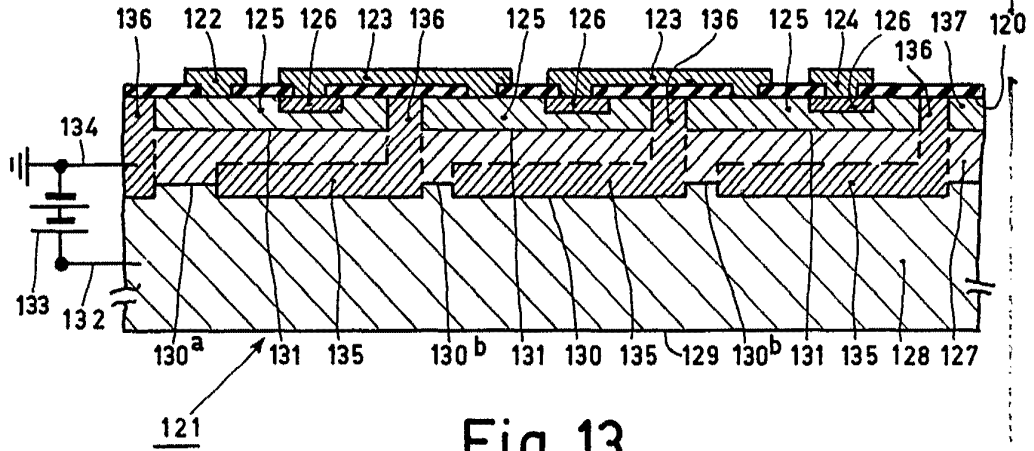


Fig. 13

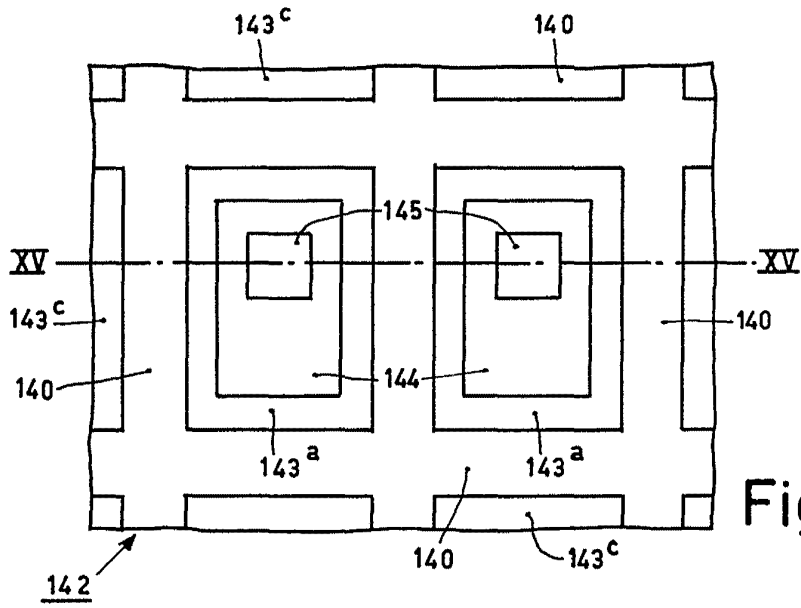


Fig. 14

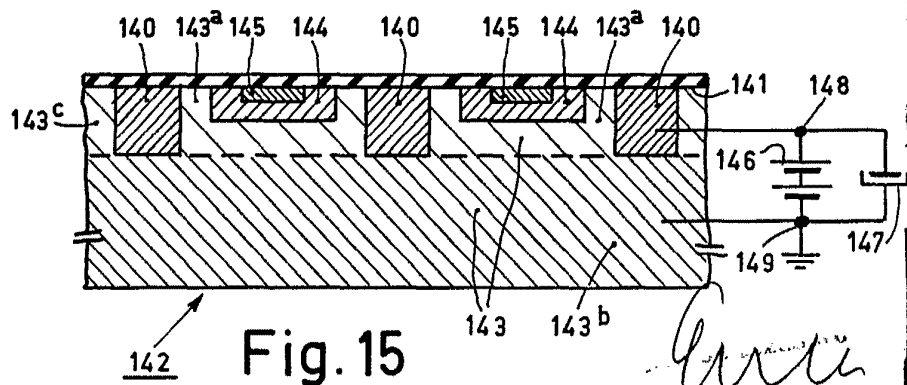


Fig. 15

Handwritten signature or mark at the bottom right of the page.



403026

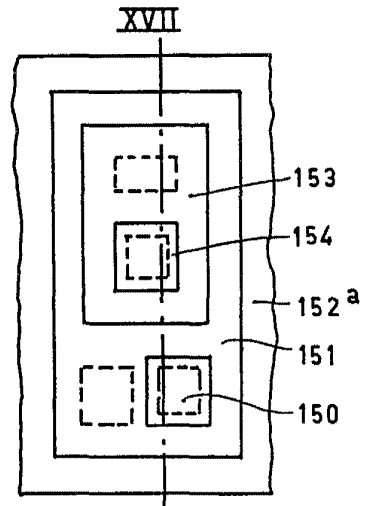


Fig. 16

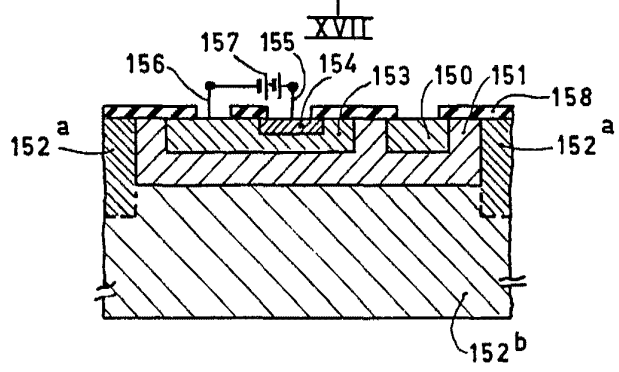


Fig. 17

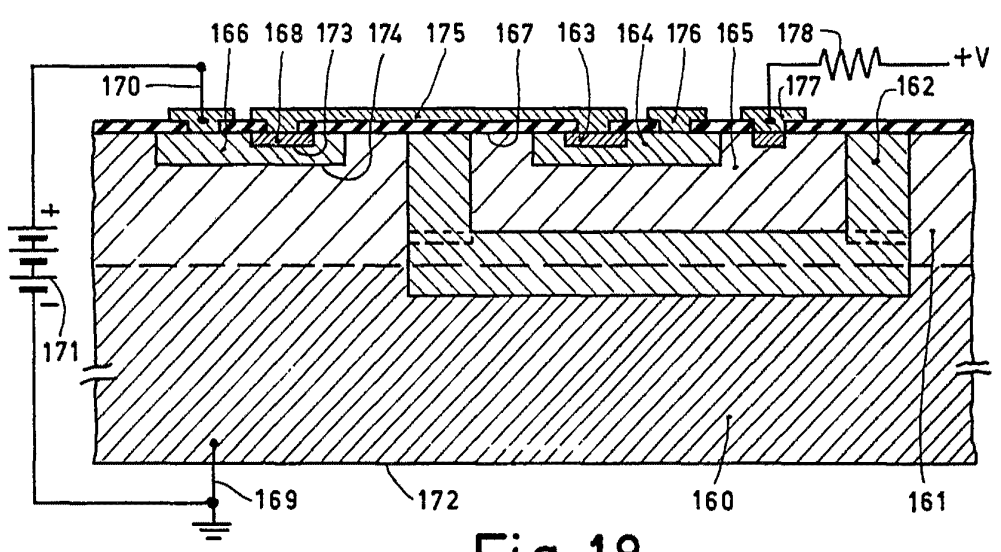


Fig. 18

Auto



405026

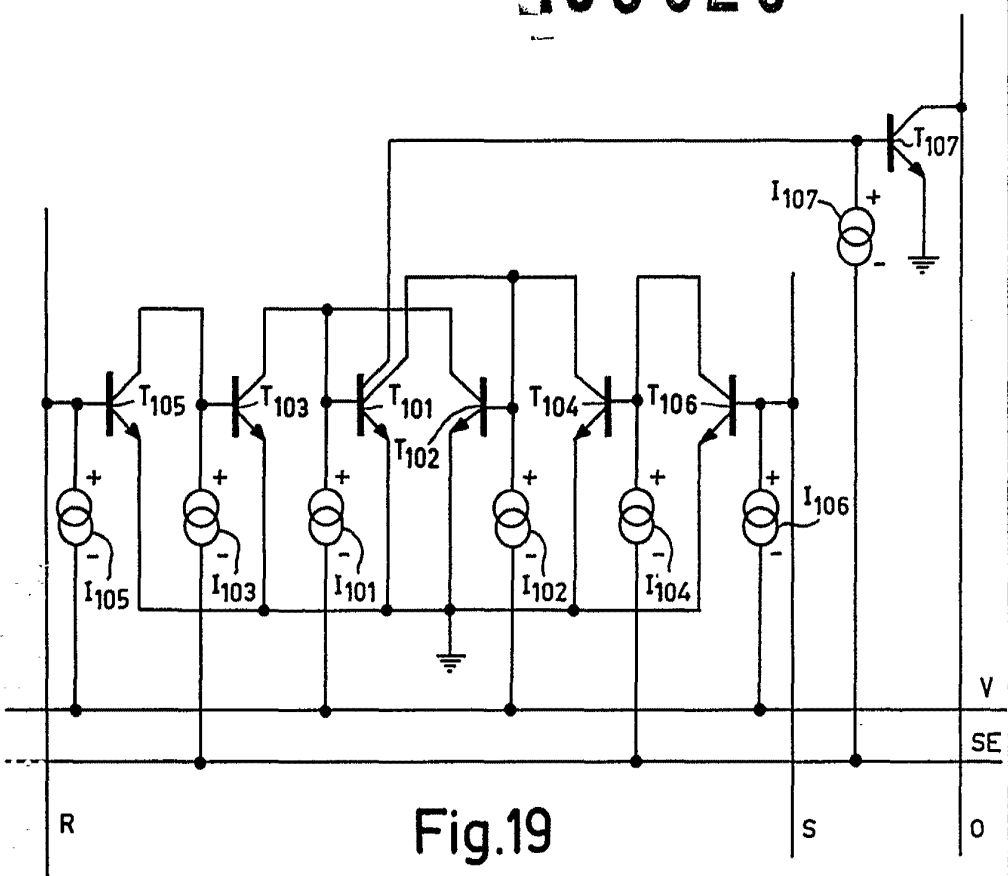


Fig.19

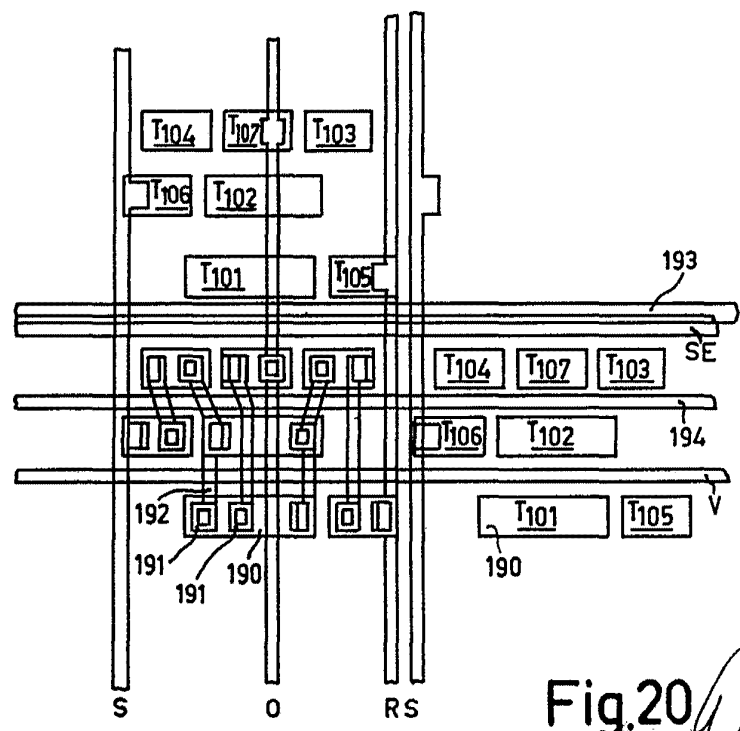


Fig.20

Philips Patent Office

12 JUL

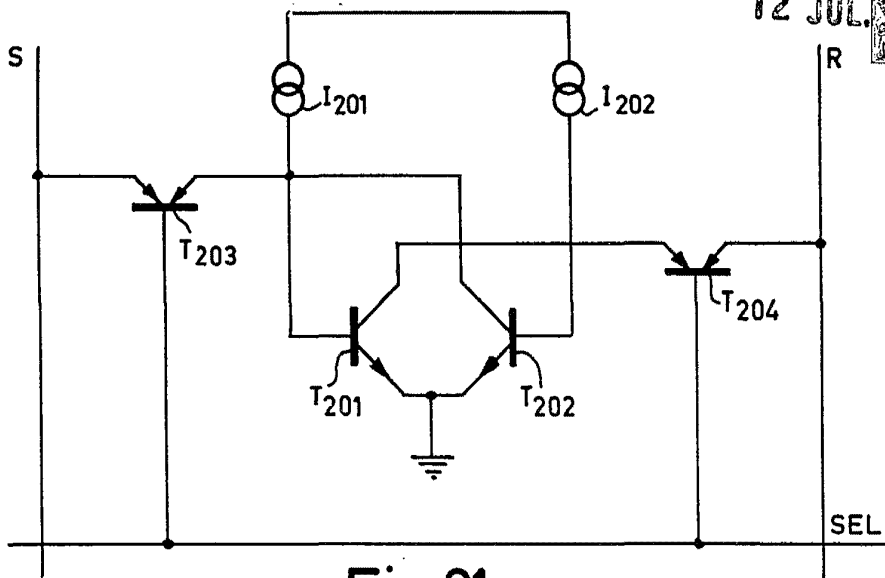


Fig.21

403026

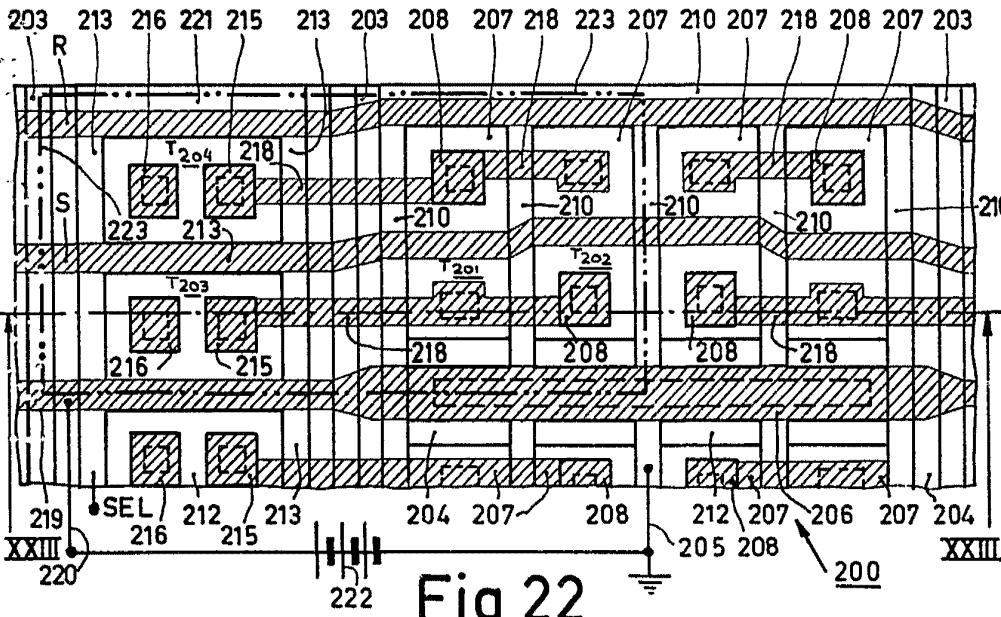


Fig.22

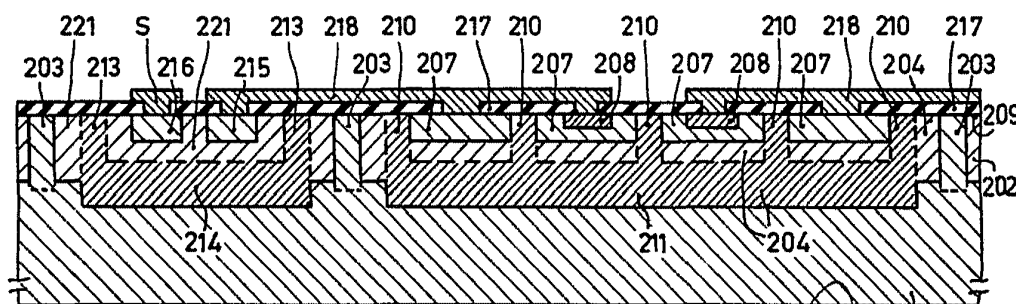


Fig.23

Handwritten signature or initials over the reference numerals 200 and 201.