



401276

P.- 50.593

RCA 63,628

Int. Cl. H03G

Memoria descriptiva

para solicitar PATENTE DE INVENCION por 20 años

a nombre de R C A CORPORATION

entidad norteamericana

con domicilio en 30 Rockefeller Plaza, Nueva York, N.Y.
Estados Unidos de América.

por: "UN DISPOSITIVO DE CIRCUITO ELECTRICO PARA UN
AMPLIFICADOR DIFERENCIAL"
(Clase Internacional H03f)

13.5.72

401276



Este invento está dirigido a amplificadores diferenciales y más particularmente a medios para el control de la polarización y/o ganancia de los amplificadores.

5 El circuito de la técnica anterior está descrito con detalle en dos artículos de Barrie Gilbert en IEEE Journal of Solid-State Circuits, Volumen SC-3, Número 4, Diciembre de 1968, en las páginas 353 a 373.

10 El circuito de la técnica anterior representado en la Figura 1, es un ejemplo de un circuito que tiene muchas características deseables pero que en aplicaciones de alta precisión, tales como multiplicadores, no tiene el grado deseado de exactitud. El circuito incluye un paso de amplificador diferencial que comprende los transistores Q1 y Q2 conectados en sus emisores a una fuente I_X de corriente.

15 Un segundo par de transistores (Q3 y Q4) está conectado en sus emisores a una fuente I_A de corriente constante. El transistor Q3 está conectado en su base y en su colector a la base del transistor Q1. La fuente I_{IN} de corriente de entrada está también conectada a esta conexión común. El transistor

20 Q4 está conectado en su base y colector a la base del transistor Q2. El último electrodo está conectado a masa.

En el funcionamiento del circuito de la Figura 1, cuando I_{IN} es un valor tal que la corriente a través del transistor Q3 es igual a la que pasa a través del transistor Q4, sus caídas (V_{BE}) de tensión base emisor son igua-

25



les (suponiendo que los transistores tienen característi-
 cas emparejadas) y la diferencia de potencial entre las ba-
 ses de los transistores Q1, Q2 es de cero voltios. Un au-
 mento en la corriente de entrada, que hace que la corrien-
 5 te a través del transistor Q3 supere a la corriente a tra-
 vés del transistor Q4, provoca el aumento de la caída de
 tensión V_{BE} del transistor Q3 y la disminución de la del
 transistor Q4. Esta tensión diferencial aparece a través
 de las bases de los transistores Q1 y Q2 provocando una ma-
 10 yor conducción de corriente del transistor Q1 y una menor
 conducción del transistor Q2.

Un análisis del circuito muestra que la corrien-
 te I_{IN} de entrada es igual a la suma de la corriente (I_{b1})
 de base del transistor Q1 más la corriente (I_{c3}) de colec-
 15 tor y la corriente (I_{b3}) de base del transistor Q3. ($I_{IN} =$
 $I_{b1} + I_{c3} + I_{b3}$).

La corriente de colector de uno de los transisto-
 res de un par de transistores que tienen sus emisores co-
 nectados a una fuente de corriente común de amplitud I_o , pue-
 20 de ser expresada como $I_c = \alpha I_o f(V_b)$ donde: α es aquella
 porción de la corriente de emisor que alcanza el colector y
 es también igual a $\frac{\beta}{\beta+1}$ donde β es la ganancia de co-
 rriente en sentido directo en configuración de emisor común;
 y $f(V_b) = \frac{1}{1 + e^{(V_{B2} - V_{B1})/h}}$ donde V_{B1} y V_{B2} son las tensio-
 25

401276

20 MAR 1972



nes en las bases de los transistores Q1 y Q2 y $h = \frac{KT}{q}$, donde: K es la constante de Boltzman, T es la temperatura en grados Kelvin y q es la carga de un electrón. De este modo, la corriente (I_{c1}) de colector del transistor Q1 puede ser expresada en función de la fuente I_x de corriente como:

$I_{c1} = \alpha_1 I_x f(V_b)$. De un modo similar, la corriente de colector del transistor Q3 puede ser expresada en función de la fuente I_A de corriente constante como $I_{c3} = \alpha_3 I_A f(V_b)$ y la corriente de base del transistor Q3 puede expresarse

como $I_{b3} = \frac{\alpha_3}{\beta_3} I_A f(V_b)$.

Expresando I_{IN} en función de I_A e I_x , se tiene:

$$I_{IN} = \left[\alpha_3 I_A + \frac{\alpha_3}{\beta_3} I_A + \frac{\alpha_1}{\beta_1} I_x \right] f(V_b)$$

Comparando I_{c1} , que es I_{OUT} , con I_{IN} , se tiene:

$$\frac{I_{OUT}}{I_{IN}} = \frac{\alpha_1 I_x}{\alpha_3 I_A + \frac{\alpha_3}{\beta_3} I_A + \frac{\alpha_1}{\beta_1} I_x} \quad (1)$$

La ecuación 1 puede volverse a escribir como sigue:

$$\frac{I_{OUT}}{I_{IN}} = \frac{1}{\frac{\alpha_3}{\alpha_1} \frac{I_A}{I_x} + \frac{\alpha_3}{\beta_3 \alpha_1} \frac{I_A}{I_x} + 1} \quad (2)$$

401276



La ecuación 2 puede ser simplificada adicionalmente dando lugar a:

$$\frac{I_{OUT}}{I_{IN}} = \frac{1}{\frac{I_A}{I_x} \left[1 + \frac{1}{\beta_1} + \frac{1}{\beta_1} \frac{I_x}{I_A} \right]} \quad (3)$$

5

Idealmente, I_{OUT} debe ser igual a I_{IN} x $\frac{1}{\frac{I_A}{I_x}}$. Es decir, I_{OUT} debe ser independiente de los parámetros de los transistores y debe ser igual a I_{IN} multiplicado por la relación seleccionada del nivel I_x de corriente al nivel I_A de corriente. Por consiguiente, los términos diferentes de la unidad que se encuentran en el denominador de la ecuación 3 son causa de error. El término de error con relación a la unidad, presente en la ecuación 3, es:

$$\frac{1}{\beta_1} + \left(\frac{1}{\beta_1} \right) \left(\frac{I_x}{I_A} \right)$$

15

Un examen del término de error indica que existe un error $\left(\frac{1}{\beta_1} \right)$ estático y un error $\left(\frac{1}{\beta_1} \cdot \frac{I_x}{I_A} \right)$ de modulación cruzada que depende de la relación de $\frac{I_x}{I_A}$ a I_A . El error estático es debido a la corriente de base absorbida por los transistores (Q1, Q2) del amplificador diferencial. La totalidad de la corriente de entrada no fluye en el transistor Q3 y aquella porción que fluye en Q1 (debido a que el parámetro Beta del último es finito) da lugar a un error.

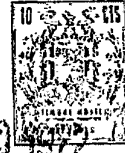
20

El error de modulación cruzada es también debido

13.5.72

401276

20 MAR 1972



a que el parámetro Beta (β) de los transistores es finito y representa en parte aquella porción de la corriente de emisor que no da lugar a una corriente de colector. Por ejemplo, los transistores Q3 y Q4 producen un cambio en las tensiones de base a través del amplificador diferencial en respuesta a un cambio de señal de entrada, lo cual es un error con relación al cambio deseado en las tensiones de base.

5

10

15

20

25

Además de lo antes expuesto, la Figura 10, en la página 371 del citado artículo, muestra seguidores de emisor como excitadores del circuito de la técnica anterior. Estos seguidores de emisor no reducen a un mínimo los errores antes comentados. Si se aplica una fuente de tensión a los seguidores de emisor, funcionan de modo que convierten la tensión de señal aplicada en una corriente de emisor que da lugar a la corriente I_{IN} representada en la Figura 1. Si la señal de entrada a los seguidores de emisor es una fuente de corriente, la corriente resultante a la salida de los transistores depende de Beta (β) y la corriente de salida depende, por consiguiente, también de Beta. Por consiguiente, con una corriente de señal de entrada en un seguidor de emisor, la configuración carece de inmunidad respecto a Beta y es, de hecho, directamente dependiente de la Beta del transistor adicional.

El invento se lleva a la práctica en un circuito eléctrico que incluye primera y segunda vías de paso de co



riente conectadas a una primera fuente de corriente. Estas
vías de paso son portadoras de corriente desde la primera
fuente de corriente. Cada una de las vías tiene un electroro
do de control. En respuesta a señales de diferencia aplicaca
5 das entre los electrodos de control de las respectivas vías,
se efectúa la división de corriente entre las vías. La fuent
te de corriente incluye también medios para controlar la
conducción en la primera y segunda vías de corriente, que
comprenden primer y segundo transistores conectados en sus
10 emisores a una segunda fuente de corriente. La base del prier
transistor está conectada al electrodo de control de la
primera vía y la base del segundo transistor está conectada
al electrodo de control de la segunda vía de corriente.

De acuerdo con la realización preferida del invento
15 to, está también dispuesto un tercer transistor y un cuarto
transistor. El tercer transistor tiene su base conectada
en común con el colector del primer transistor en un primer
terminal de entrada del circuito, y tiene su emisor conectado
a la base del primer transistor y al electrodo de control
20 de la primera vía. El cuarto transistor tiene su base conecta
tada en común con el colector del segundo transistor en un
segundo terminal de entrada y tiene su emisor conectado a
la base del segundo transistor y al electrodo de control de
la segunda vía. Con esta disposición, el primer, segundo,
25 tercero y cuarto transistores controlan la subdivisión de

401276

20 1972



corriente en la primera y segunda vías de corriente en respuesta a la diferencia de señal entre el primer y el segundo terminales de entrada.

5 En la descripción detallada del invento que sigue, se hace referencia a los dibujos adjuntos a esta memoria y que forman parte de la misma, en los cuales las mismas cifras de referencia designan componentes similares; y

La Figura 1 es un dibujo de un circuito de la técnica anterior;

10 La figura 2 es un dibujo esquemático de un paso amplificador que realiza el invento; y

La Figura 3 es un diagrama esquemático de un circuito multiplicador que utiliza pasos amplificadores que realizan el invento.

15 Se hace ahora referencia a la Figura 2 que representa un paso de amplificador diferencial que comprende los transistores 1 y 2. Sus emisores están conectados en común a uno de los terminales de la fuente 30 de corriente, cuyo otro terminal 22 está a una tensión de $-V$ voltios. Los colectores de los transistores 1 y 2 están unidos en retorno a través de las impedancias R_1 y R_2 , respectivamente, al terminal 24 que está a una tensión de $+V$ voltios. Los transistores 3 y 4 tienen sus emisores conectados en común a uno de los terminales de la fuente 36 de corriente, cuyo otro terminal está conectado al terminal 22. La base del tran-

20

25



sistor 5 está conectada al colector del transistor 3 en el terminal 21 de entrada y el emisor del transistor 5 está conectado a las bases de los transistores 1 y 3. La base del transistor 6 está conectada al colector del transistor 4 en el terminal 20 de masa. El emisor del transistor 6 está conectado a las bases de los transistores 2 y 4. Los colectores de los transistores 5 y 6 están unidos en retorno al terminal 24.

La fuente 42 de corriente, que es la fuente de la corriente I_{IN} de señal de entrada, está conectada entre los terminales 22 y 21.

En el circuito de la Figura 2, la suma de las corrientes que fluyen a través de los emisores de los transistores 1 y 2 es igual a I_x , que es la corriente suministrada por la fuente 30 de corriente, y la suma de las corrientes que fluyen a través de los emisores de los transistores 3 y 4 es igual a I_A , que es la corriente suministrada por la fuente 36 de corriente constante. Suponiendo que las corrientes que fluyen a través de los transistores 3 y 4 son iguales y que los transistores tienen sus características emparejadas, la tensión V_{BE} del transistor 3 es igual a la del transistor 4. Como resultado, la tensión de base de los transistores 1 y 3 es igual a la de los transistores 2 y 4 y, suponiendo que los transistores 1 y 2 tienen sus características emparejadas, las corrientes a través de los tran

401276

20 1973



sistores 1 y 2 son iguales entre sí y a la mitad de I_x .

La corriente I_{IN} de señal es igual a la corriente (I_{c3}) de colector del transistor 3 más la corriente (I_{b5}) de base del transistor 5. La corriente I_{b5} de base, da como resultado una corriente (I_{E5}) de emisor parte de la cual fluye a la base del transistor 1 y parte a la base del transistor 3 ($I_{E5} = I_{b3} + I_{b1}$). Las corrientes I_{b3} e I_{c3} se suman para producir una corriente (I_{E3}) de emisor. Si I_{E3} es mayor que la mitad de I_A , ($I_A/2$), entonces la corriente de emisor suministrada por el transistor 4 es menor que la mitad de I_A en la cantidad en que I_{E3} excede a $I_A/2$. Es decir, la suma de estas dos corrientes es siempre igual a I_A .

La tensión (V_{BE}) base emisor de un transistor es función de la corriente que fluye a través del transistor. Si I_{E3} es mayor que I_{E4} , la caída de tensión (V_{BE3}) base emisor del transistor 3 es mayor que la caída de tensión (V_{BE4}) base emisor del transistor 4. Recíprocamente, cuando I_{E3} es menor que I_{E4} , V_{BE3} es menor que V_{BE4} .

Las corrientes que fluyen a través de los transistores 3 y 4 determinan la tensión diferencial aplicada a través de las bases de los transistores 1 y 2 y controlan así las corrientes a través de los mismos.

Resulta claro del circuito de la Figura 2 que la corriente de base en los transistores 5 ó 6 es una porción



mucho menor de las corrientes de entrada que en el circuito de la técnica anterior. También, las perturbaciones de los circuitos de entrada debidas a variaciones en I_x son disminuidas en un factor igual al producto de los factores de amplificación de corriente de los transistores 1 y 5.

Las ventajas exactas del circuito que realiza el invento, se comprenden mejor mediante un análisis cuantitativo y mediante la obtención de la expresión I_{c1} (I_{OUT}) en función de I_{IN} y comparando los resultados a los obtenidos para el circuito de la técnica anterior.

La corriente I_{c1} de colector del transistor 1 del amplificador diferencial, puede ser expresada en función de la fuente I_x de corriente de emisor común (como se ha descrito antes) como:

$$I_{c1} = \alpha_1 \cdot I_x \cdot f(V_b) \quad (4)$$

La corriente (I_{b1}) de base es igual a la corriente de colector dividida por Beta:

$$I_{b1} = \frac{I_{c1}}{\beta_1} \quad (5)$$

La corriente (I_{c3}) de colector del transistor 3 puede ser expresada en función de la fuente 36 de corriente de amplitud I_A como sigue:

401276



$$I_{c3} = \alpha_3 I_A f(V_b) \quad (6)$$

La corriente (I_{b3}) de base en el transistor 3 puede ser entonces expresada como:

$$I_{b3} = \frac{\alpha_3}{\beta_3} I_A f(V_b) \quad (7)$$

La corriente entre (I_{E5}) de emisor del transistor 5 es igual a $I_{b1} + I_{b3}$, y la corriente I_{b5} de base del transistor 5 es igual a la corriente de emisor dividida por ($\beta_5 + 1$) del transistor. De este modo,

$$I_{b5} = \frac{I_{b1} + I_{b3}}{\beta_5 + 1} \quad (8)$$

La corriente (I_{IN}) de entrada que fluye en el nodo 21 es igual a la corriente (I_{c3}) de colector del transistor 3 más la corriente (I_{b5}) de base del transistor 5.

$$I_{IN} = I_{c3} + I_{b5} \quad (9)$$

Sustituyendo las ecuaciones 5, 6, 7 y 8 en la ecuación 9, se llega a:

$$I_{IN} = \left[\alpha_3 I_A + \frac{\alpha_3}{\beta_3(\beta_5 + 1)} I_A + \frac{\alpha_1 I_x}{\beta_1(\beta_5 + 1)} \right] f(V_b)$$

$$(10)$$



Expresando $I_{cl} = I_{OUT}$ en función de I_{IN} , se obtiene:

$$\frac{I_{OUT}}{I_{IN}} = \frac{\alpha_1 I_x}{\alpha_3 I_A + \frac{\alpha_3}{\beta_3 (\beta_5 + 1)} I_A + \frac{\alpha_1 I_x}{\beta_1 (\beta_5 + 1)}} \quad (11)$$

Dividiendo el numerador y el denominador de la ecuación 11 por $\alpha_1 I_x$, se llega a:

$$\frac{I_{OUT}}{I_{IN}} = \frac{1}{\frac{\alpha_3}{\alpha_1} \frac{I_A}{I_x} + \frac{\alpha_3}{\alpha_1 \beta_3 (\beta_5 + 1)} \frac{I_A}{I_x} + \frac{1}{\beta_1 (\beta_5 + 1)}} \quad (12)$$

Sustituyendo el primer término α_3/α_1 de la ecuación 12 por la expresión $\frac{\alpha_3}{\alpha_1} + \frac{\alpha_3}{\alpha_1 \beta_3} - \frac{\alpha_3}{\alpha_1 \beta_3}$, que se reduce a $1 + \frac{1}{\beta_1} - \frac{\alpha_3}{\alpha_1 \beta_3}$, resulta la expresión siguiente:

$$\frac{I_{OUT}}{I_{IN}} = \frac{1}{\frac{I_A}{I_x} \left[1 + \frac{1}{\beta_1} - \frac{\alpha_3}{\alpha_1 \beta_3} + \frac{\alpha_3}{\alpha_1 \beta_3 (\beta_5 + 1)} + \frac{1}{\beta_1 (\beta_5 + 1)} \right] \frac{I_x}{I_A}} \quad (13)$$

Combinando el segundo y el tercer término de la ecuación 13, se tiene:

$$\frac{I_{OUT}}{I_{IN}} = \frac{1}{\frac{I_A}{I_x} \left[1 + \frac{\beta_3 - \beta_1}{\beta_1 (\beta_3 + 1)} + \frac{\alpha_3}{\alpha_1 \beta_3 (\beta_5 + 1)} + \frac{1}{\beta_1 (\beta_5 + 1)} \right] \frac{I_x}{I_A}} \quad (14)$$

13.5.72

401276

20



Un examen de la ecuación 14 muestra que hay, como en la técnica anterior, un error estático y un error de modulación cruzada. Sin embargo, a diferencia del circuito de la técnica anterior, estos errores están considerablemente

5 reducidos. El error estático se compone de dos términos

$$\frac{\beta_3 - \beta_1}{\beta_1 (\beta_3 + 1)} \text{ y } \frac{\alpha_3}{\alpha_1 \beta_3 (\beta_5 + 1)} .$$

El primer término, $(\beta_3 - \beta_1) / \beta_1 (\beta_3 + 1)$, indica que la diferencia en los parámetros Beta de los transistores 1 y 3 produce un error. En contraste con la técnica anterior, el error es igual a la diferencia entre dos términos casi iguales $(\beta_3 - \beta_1)$ dividida por una cantidad ligeramente superior al producto $[\beta_1 (\beta_3 + 1)]$ de los dos

términos. El segundo término, $\frac{\alpha_3}{\alpha_1 \beta_3 (\beta_5 + 1)}$ puede ser

15 sustituido aproximadamente por $\frac{1}{\beta_3 (\beta_5 + 1)}$. El segun-

do término es normalmente mucho menor que el primer término y es menor que el del circuito de la técnica anterior en un factor de β . Este término de error es debido a aquella porción de I_{IN} que fluye a la base del transistor 5 y es "robada" de la corriente que fluye al colector del transistor 3.

El valor neto del error estático es, de este modo, considerablemente menor que el correspondiente en el circuito de la técnica anterior.

25

13.5.72



El error de modulación cruzada, que es igual a

$$\frac{1}{\beta_1 (\beta_5 + 1)} \frac{I_x}{I_A}$$

5 vidido por $(\beta_5 + 1)$. De este modo, el error más importan-
 te es reducido considerablemente. Como se explica después
 con más detalle, cuando I_x es una señal que varía con el
 tiempo, que puede también ser una señal de entrada, es muy
 deseable que su variación no se refleje en la vía de corrien-
 te (I_{IN}) de señal de entrada. De otro modo, la señal de en-
 10 trada (aplicada al terminal 2l de entrada) debe suministrar
 la porción fraccionaria de I_x presente en el terminal 2l,
 dando lugar a un error. La reducción en el término de modu-
 lación cruzada muestra claramente que las corrientes de ba-
 se en el transistor 5 o en el 6 son menos afectadas que en
 15 los circuitos de la técnica anterior por cambios en las se-
 ñales de fuente de corriente.

La figura 3 representa un multiplicador que uti-
 liza pasos de amplificador diferencial que realizan el in-
 vento. El multiplicador incluye un primer amplificador I
 20 que comprende los transistores 1A y 2A conectados diferen-
 cialmente con sus emisores conectados en común al transis-
 tor 30A que está polarizado en sentido directo por una co-
 rriente I_{bias} aplicada en el terminal 3 para proporcionar
 una corriente constante a los emisores. Las bases de los
 25 transistores 3A y 4A están conectadas a las bases de los

401276

20



transistores 1A y 2A, respectivamente. Los emisores de los transistores 3A y 4A están conectados en común al colector del transistor 36A que tiene una polarización que proporciona una corriente constante a los emisores. El colector del transistor 3A está conectado a la base del transistor 5A y al terminal 2 de entrada al cual está aplicada una señal de corriente de entrada designada por I_z . Los colectores de los transistores 4A y 5A y el colector y la base del transistor 6A están conectados a un punto de potencial de referencia, que en este circuito es el potencial de masa. El emisor del transistor 5A está conectado a las bases de los transistores 3A y 1A por medio de dos diodos (D_{1A} , D_{1B}) de desplazamiento de dos niveles polarizados en sentido directo. El emisor del transistor 6A está unido similarmente a las bases de los transistores 2A y 4A por los diodos D_{2A} , D_{2B} . Los dos diodos situados en cada uno de los terminales de emisor proporcionan una caída de tensión suficiente para que los transistores (1A, 2A) de amplificador diferencial no funcionen en la región de saturación.

El funcionamiento del circuito con los diodos de desplazamiento de nivel es aún similar al de la Figura 2, pero la tensión en la base de los transistores 1A, 3A y los transistores 2A, 4A, será inferior a la tensión en los terminales 2 de entrada y la tensión de masa, respectivamente, en tres caídas de tensión base emisor ($3x V_{BE}$). Esto mantiene

401276

20



ne a los transistores 1A y 2A fuera de saturación puesto que su tensión de colector es mantenida por debajo del potencial de masa en dos caídas V_{BE} .

5 El colector del transistor 1A está conectado a un segundo paso II diferencial y el colector del transistor 2A está conectado a un tercer paso III amplificador, siendo los pasos amplificadores similares al circuito de la Figura 2.

10 Los transistores 1B y 2B tienen sus emisores conectados en común al colector del transistor 1A y los emisores de los transistores 1C y 2C están conectados en común al colector del transistor 2A. Las bases de los transistores 1B y 1C están conectadas en común a la base del transistor 3B y al emisor del transistor 5B. La base del transistor 5B está conectada al colector del transistor 3B en el terminal
15 13 al cual está aplicada una señal de corriente designada por I_y . Las bases de los transistores 2B y 2C están conectadas a la base del transistor 4B y al emisor del transistor 6B, respectivamente, por medio de las resistencias R_{14} y R_{16} . El colector del transistor 4B está conectado al colector y a la base del transistor 6B, a cuyos electrodos
20 está aplicado el potencial de masa. Los emisores de los transistores 3B y 4B están conectados en común al colector del transistor 36B que tiene una polarización en sentido directo que proporciona una corriente constante a los
25 emisores.

401276



Los colectores de los transistores 2B y 1C están conectados en común al colector de un transistor 40, PNP, y a la base del transistor 41, PNP, que forman parte de un primer espejo de corriente. El emisor y la base de los transistores 41A y 40A, respectivamente, están conectados al cá
5 todo del diodo 42A. El emisor del transistor 40A y el ánodo del diodo 42A están unidos en retorno al terminal 12, al cual está aplicada una tensión de +V voltios, por resistencias ecualizadoras de corriente. Los colectores de los tran
10 sistores 1B y 2C están conectados en común al colector del transistor 40B y a la base del transistor 41B que forman parte de un segundo espejo de corriente. La base del transistor 40B está conectada en común con el emisor del transistor 41B al cátodo del diodo 42B. El emisor del transis
15 tor 40B y el ánodo del diodo 42B están conectados al terminal 12 por medio de resistencias limitadoras de corriente. Obsérvese que los diodos representados en la Figura 3 son transistores cuyas bases están puestas en cortocircuito con sus colectores.

20 El colector del transistor 41A está conectado a la base del transistor 50 que forma parte de un tercer espejo de corriente. Los colectores de los transistores 41B y 50 están conectados en común al terminal 10 de salida en el cual está disponible el producto de la señal I_z de entrada por la señal de entrada I_y . El transistor 51 tiene
25

401276

20 MAR 1972



su región colector base conectada a través de la región ba
se emisor del transistor 50. El emisor y la base de los tran
sistores 50 y 51, respectivamente, están conectados al áno-
do del transistor 52 conectado como diodo. El emisor del tran
5 sistor 51 y el cátodo del diodo 52, así como los emisores de
los transistores 30A, 36A y 36B, están unidos en retorno al
terminal 4, al cual está aplicada la tensión de -V voltios,
por medio de resistencias determinadoras de corriente.

Las corrientes de reposo del multiplicador son su-
10 ministradas por medio de un transistor 64 conectado como
fuente de corriente y el espejo de corriente que comprende
los transistores 60, 61, 62, y 63. El transistor 64 está po-
larizado en sentido directo del mismo modo que las otras
fuentes (30A, 36A, 36B) de corriente y tiene su colector co
15 nectado al colector del transistor 60 y a las bases de los
transistores 61 y 62. Los colectores de los transistores 61
y 62 están unidos en retorno a las bases de los transistores
5A y 5B, respectivamente. Las corrientes de colector de los
transistores 61 y 62 establecen las condiciones de nivel de
20 corriente de reposo cuando las señales de entrada son igua-
les a cero. Los emisores de los transistores 61 y 62 están
conectados a la base del transistor 60 y al cátodo del tran
sistor 63 conectado como diodo, a través de resistencias
ecualizadoras de corriente. El emisor del transistor 60 y
25 el ánodo del transistor 63 están unidos en retorno al ter-

303276



minal 12 por medio de resistencias determinadoras de corriente.

Un examen del funcionamiento del circuito de la Figura 3 indica las ventajas de utilizar circuitos que tienen mayor precisión.

5

Supóngase que el transistor 30A produce una corriente I_{30A} constante y que en el estado de equilibrio ($I_z = 0$) la corriente a través del transistor 1A es igual a la corriente a través del transistor 2A, que es igual a $I_{30A}/2$. Supóngase ahora que I_z aumenta provocando un aumento en la corriente de colector del transistor 1A de una cantidad dada y una disminución de la corriente de colector del transistor 2A en la misma cantidad. El cambio en la corriente de colector es aproximadamente igual (como se ha descrito anteriormente) a

10

15

$$\Delta I_z \text{ multiplicado por la relación de } I_{30A} \text{ a } I_{36A}$$
$$\Delta I_{c1A} = \Delta I_z \frac{I_{30A}}{I_{36A}} \text{ (donde } I_{36A} \text{ es la corriente suministrada por la fuente 36A de corriente constante). Como resultado, la corriente de emisor al amplificador II que comprende los transistores 1B y 2B, es mayor que la corriente al amplificador III que comprende los transistores 1C y 2C.}$$

20

25

Supóngase ahora que una corriente I_y de señal suministrada al terminal 13, es mayor que cero. La corriente a través de los transistores 1B y 1C aumenta mientras que las corrientes a través de los transistores 2B y 2C disminu



yen. La corriente de colector a través del transistor 1B se suma con la corriente de colector a través del transistor 2C para formar la corriente I_{K1} , y similarmente la corriente del colector de transistor 2B se suma con la corriente del colector del transistor 1C para formar la corriente I_{K2} . La suma de las corrientes de los lados complementarios de los amplificadores diferenciales, asegura que cuando I_y o I_z es cero, las corrientes de salida son iguales, (siendo cero la diferencia entre las dos corrientes), y la señal de salida producida en el terminal 10 de salida del multiplicador es también cero.

Sin embargo, cuando I_z es mayor que cero, el paso diferencial (1B, 2B) del amplificador II conduce más corriente de reposo que el paso diferencial (1C, 2C) del amplificador III, mientras que la corriente de polarización (a través de los transistores 3B, 4B) es la misma para ambos amplificadores II e III. Como resultado, la amplificación de señal del amplificador II será mayor que la del amplificador III. Se produce una corriente diferencial neta que produce una salida en el terminal 10 que es el producto de I_z e I_y , por medio del primer, segundo y tercer espejos de corriente.

Obsérvese que la señal I_z es tratada en primer lugar por el amplificador I y la salida del amplificador I, junto con la señal I_y , es tratada por los amplificadores II e III. Las salidas de los amplificadores II y III son entonces

401276



ces sumadas y las componentes de corriente continua o de re
poso son restadas antes de que se produzca en el terminal
10 una señal de salida neta.

5 Los errores en la amplificación de la señal que-
dan así multiplicados a través de los pasos, y por supuesto,
cuando se restan números grandes entre sí aumenta la posibi-
lidad de error. Es, por consiguiente, un logro considerable
tener pasos en los cuales el nivel de error está disminuido
en un orden de magnitud o más.

10 Se han mostrado los amplificadores utilizando tran-
sistores bipolares NPN. Resultará evidente que pueden ser
utilizados en vez de aquellos, transistores PNP así como otro
tipo conocido de transistores.

15 En las Figuras, se ha supuesto que son constantes
las fuentes 36A y 36B de corriente. Se entenderá que estas
fuentes podrían también ser variadas junto con el transistor
64 para proporcionar una relación de multiplicación variable
de un modo continuo o una relación de multiplicación contro-
lada digitalmente.

20 También, los amplificadores representados en las
Figuras son pasos de entrada de terminal único con referen-
cia a masa con una señal de corriente aplicada a uno de los
extremos y el potencial de masa aplicado al otro extremo. Se
apreciará que uno de los extremos del amplificador conectado
25 al potencial de masa podría ser retornado a una fuente de

401276



tensión cuyo potencial es distinto al potencial de masa y que, de hecho, puede ser variable con el tiempo.

Esta solicitud, que corresponde a la presentada en Estados Unidos de América, el 5 de Abril de 1971, con el número 130.974, se acoge a los beneficios del artículo 51 del vigente Estatuto sobre Propiedad Industrial.

10

- REIVINDICACIONES -

15

Los puntos de invención propia y nueva que se presentan para que sean objeto de esta solicitud de Patente de Invención en España, por VEINTE años, son los que se recogen en las reivindicaciones siguientes:

20

1ª.- Un dispositivo de circuito eléctrico para un amplificador diferencial, que incluye: primera y segunda vías de corriente conectadas a una primera fuente de corriente que es portadora de la corriente de

25

24-7-74

- 23 -

m/c

401276



29 JUL. 1974

5 fuente, teniendo cada una de las vías un electrodo de control para controlar la división de la corriente en tre dichas vías en respuesta a señales de diferencia aplicadas entre los electrodos de control; medios para el control de la conducción de dichas primera y se

10 gunda vías de corriente, que comprenden un primer y segundo transistores conectados en sus emisores a una segunda fuente de corriente estando conectada la base del primer transistor al electrodo de control de la

15 primera vías y estando conectada la base del segundo transistor al electrodo de control de la segunda vía de corriente; en combinación además con; un tercer transistor que tiene su base conectada en común con el colector del primer transistor en un primer terminal

20 de entrada y que tiene su emisor conectado a la base del primer transistor y al electrodo de control de la primera vía; y un cuarto transistor que tiene su base conectada en común con el colector del segundo transis

25 tor en un segundo terminal de entrada y que tiene su emisor conectado a la base del segundo transistor y al electrodo de control de la segunda vía con lo cual dichos primer, segundo, tercero y cuarto transistores controlan la subdivisión de corriente en la primera y segunda vías de corriente en respuesta a la señal apli cada entre el primer y segundo terminales de entrada.

ME

601276

29 JUN 1974



2ª.- Un dispositivo de circuito según la rei
vindicación 1ª, en donde cada una de las vías de corrien
te primera y segunda incluye un transistor cuya base es
el electrodo de control y cuyo emisor está conectado a
la primera fuente de corriente.

5

3ª.- Un dispositivo de circuito según la rei
vindicación 1ª, en donde es suministrada una corriente
de señal de entrada a uno de los terminales de entrada
y el otro terminal de entrada está unido en retorno a
un punto de potencial de referencia.

10

4ª.- Un dispositivo de circuito según la rei-
vindicación 3ª, caracterizado además porque la primera
fuente de corriente es una fuente de corriente varia-
ble y la segunda fuente de corriente es una fuente de
corriente constante.

15

5ª.- Un dispositivo de circuito según la rei
vindicación 3ª, caracterizado además porque ambas fuen
tes de corriente son fuentes de corriente variable.

6ª.- Un dispositivo de circuito según la rei-
vindicación 3ª, caracterizado adicionalmente porque es-
tá conectado al menos un diodo polarizado en sentido
directo entre el emisor del tercer transistor y la ba-
se del primer transistor; y está conectado al menos un
diodo polarizado en sentido directo entre el emisor del
cuarto transistor y la base del segundo transistor.

20

25

24-7-74

- 25 -

amc

401276

29 JUL 1974



7ª.- Un dispositivo de circuito eléctrico para un amplificador diferencial.

Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan y para los fines que se han especificado.

5

Esta Memoria consta de veintiseis hojas escritas a máquina por una sola cara.

Madrid, 29 JUL. 1974

P.A.

10

Alberto de Eizaburu
Per Fodan

afle

24-7-74
jui

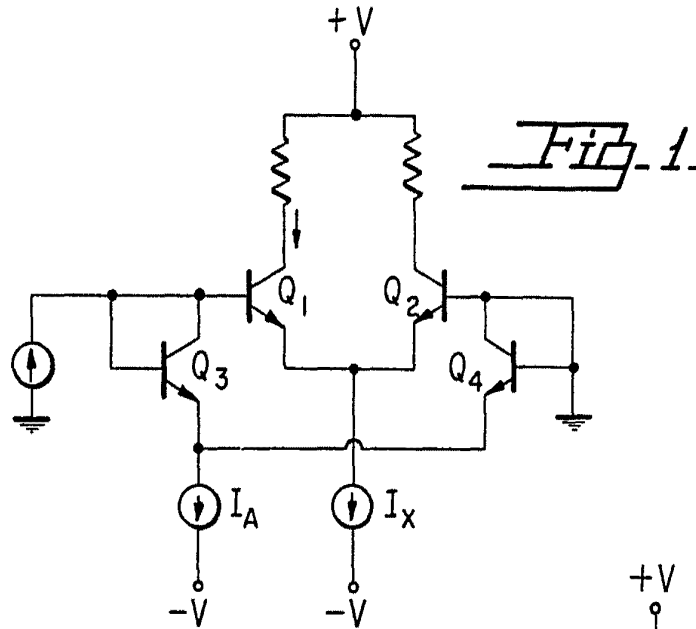


Fig. 1.

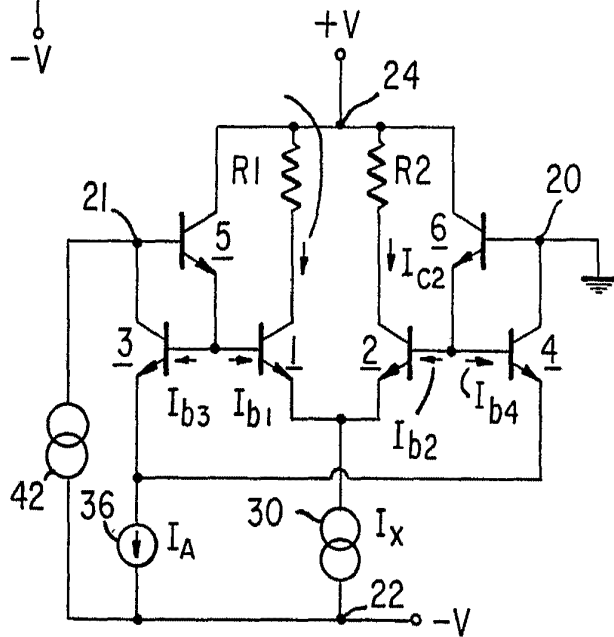


Fig. 2.

Alberto de Eizaburu
Per Polar

27 JUN 1957

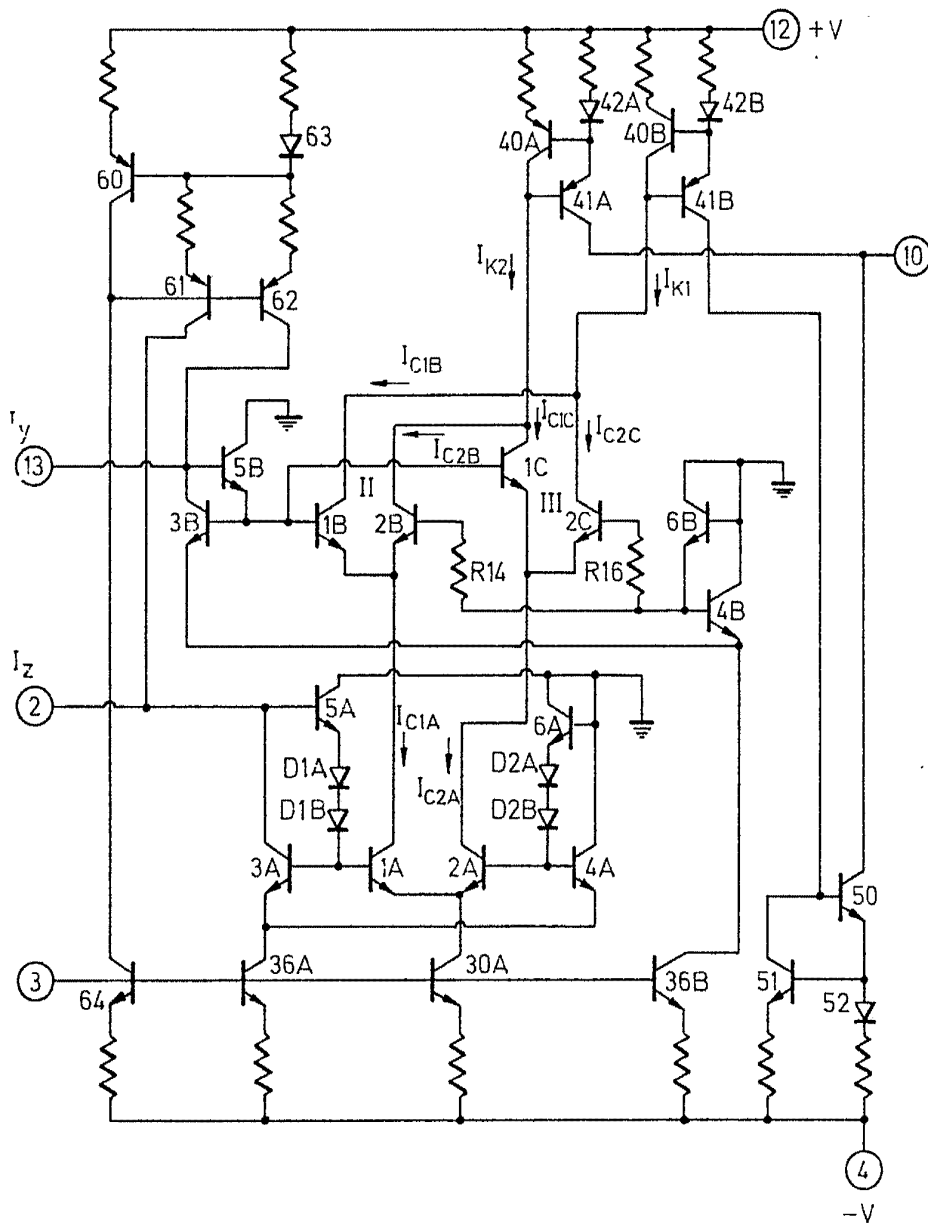


Fig. 3

*L'Article de mesure
for Power*