

30403

28AB



401057

Int. Cl.:	H01L

P.- 50.548

PHA 20552 Spain VD/EV

SECCION TECNICA	
CLASIFICACION I. P. C.	
CLASE	_____
SUBCLASE	_____

MEMORIA DESCRIPTIVA

para solicitar PATENTE DE INVENCION por 20 años

A nombre de N.V. PHILIPS'GLOEILAMPENFABRIEKEN

entidad holandesa

establecida en Emmasingel 29, Eindhoven, Holanda

por: "UN DISPOSITIVO FORMADOR DE IMAGEN DE ESTADO SOLIDO"

(Clase Internacional H011)

19-4-72

401057



Este invento se refiere a un dispositivo de estado sólido de formación de imágenes.

Son bien conocidos en la técnica dispositivos de estado sólido formadores de imagen, y se encontrarán descripciones detalladas de varias concepciones constructivas diferentes en IEEE Transactions on Electron Devices, Volumen ED-15, número 4, página 256-261 (Abril 1968) e IEEE Spectrum de marzo de 1969, páginas 52 a - 65. Muchos de los dispositivos descritos en estas publicaciones sufren la desventaja cuando se llevan a la práctica de tener niveles de salida de señal relativamente pequeños. Puesto que la totalidad de estos sistemas de formación de imagen de elementos múltiples incluyen, inherentemente, una multitud de capacitancias internas acopladas por intermedio del sustrato común o conexiones al elemento de imagen que está siendo interrogado, hay un alto nivel de ruido que acompaña a la señal de salida representando las señales acopladas por capacidad, procedentes de los elementos no interrogados. El nivel señal ruido relativamente bajo de tales dispositivos conocidos no ha sido satisfactorio.

También son conocidos los tubos Vidicon como dispositivos de formación de imagen. El tubo Vidicon ofrece la ventaja de funcionar en el modo de almacenamiento de carga. Esto significa que es almacenada una

401057



carga en cada elemento formador de imagen durante el -
tiempo de cuadro completo entre los intervalos de inte-
rrogación, y la señal de salida representa la carga al-
macenada que permanece después del intervalo de tiempo
5 de cuadro. La aplicación de este principio a dispositi-
vos de estado sólido formadores de imagen ha proporci-
onado ventajas similares sin mejorar sustancialmente, -
sin embargo, la relación señal ruido porque la señal pa-
rásita procedente de los elementos no interrogados acco-
plados por capacitancia, que surge durante la conmuta-
10 ción de elemento a elemento, coincidiendo con la señal,
mantiene alto el nivel de ruido.

El objeto principal del invento es un disposi-
tivo de estado sólido formador de imagen perfeccionado
15 para funcionamiento en el modo de almacenamiento de car-
ga, que proporciona relaciones señal ruido más altas.

Un objeto adicional del invento es un disposi-
tivo de estado sólido formador de imagen que puede ser
fabricado fácilmente mediante técnicas de semiconducto-
20 res tipo planar bien conocidas.

Aún otro objeto del invento es un dispositivo
de estado sólido formador de imagen cuya respuesta de -
color puede ser variada a voluntad.

Aún un objeto adicional del invento es separar
25 la señal del ruido de conmutación.

401057



Se consiguen estos y otros objetos del inven
to, como se expondrá posteriormente de acuerdo con el
invento, utilizando un transistor de efecto de campo de
unión como elemento fotosensible del dispositivo de es
5 tado sólido formador de imagen. El transistor de efec-
to de campo de unión (JFET) es un dispositivo semicon-
ductor fotosensible conocido. Sin embargo, para emplear
tal dispositivo para los fines de este invento, se re-
quiere una nueva concepción constructiva con el fin de
10 utilizar el modo de almacenamiento de carga y para evi-
tar, o al menos mitigar, los problemas que surgen de la
interconexión de un gran número de tales dispositivos
en forma de un bloque lineal ordenado o en forma de un
bloque o mosaico bidimensional ordenado. En una realiza-
15 ción preferida del invento, los dispositivos fotosensi-
bles están integrados en una pastilla cristalina úni-
ca de material semiconductor fotosensible que comprende
un substrato de un primer tipo de conductividad sobre
el cual está dispuesta una capa epitaxial relativamen-
20 te delgada del tipo de conductividad opuesto y de re-
sistividad más alta. Dentro de la capa epitaxial está
dispuesta, para cada uno de los elementos formadores de
imagen, una región relativamente pequeña del tipo de -
conductividad opuesta pero de resistividad mucho más -
25 baja, hasta una profundidad pequeña sustancialmente me

401057

28



nor que la de la capa epitaxial, y esta región, que ser
virá como electrodo de salida de un transistor de efec-
to de campo de unión, está rodeada por una región soma
ra, generalmente anular, del primer tipo de conductivi
5 dad y de resistividad relativamente baja, pero separada
de la misma, que sirve como electrodo de control. Es de
observar que el término "anular" se interpretará aquí
como cualquier configuración en que el electrodo de -
control rodee a la zona del electrodo de salida. Cada
10 uno de los elementos formadores de imagen del bloque o
mosaico lineal ordenado está caracterizado, así, por
un electrodo de salida rodeado por un electrodo anular
de control, dispuestos todos en la misma capa epitaxial.
Todos los elementos de imagen situados en una línea -
15 tienen un electrodo de entrada común, que representa
en este caso una conexión a la capa epitaxial que está
situada exteriormente al electrodo anular de control.

En funcionamiento, cuando se aplica un im-
pulso de tensión adecuada al electrodo de control, y
20 de este modo a través de la unión p-n entre el elec-
trodo de control y la capa epitaxial, se extenderá -
un campo de empobrecimiento de portadores desde la -
unión del electrodo de control para cubrir completa-
mente el espesor de la capa epitaxial hasta que alcan-
25 ce el sustrato del primer tipo de conductividad o una

401057

28



región de empobrecimiento que se extiende desde el subs
trato del primer tipo de conductividad en el interior -
de la capa epitaxial del tipo de conductividad opuesto,
con el fin de formar una región anular de empobrecimien
5 to que bloquea completamente el canal entre el electro-
do común de entrada y cada uno de los electrodos de sa-
lida dentro de cada una de las regiones de empobrecimien
to circundantes. Cuando es eliminada la tensión del elec
trodo de control, las regiones de empobrecimiento siguen
10 existiendo durante un intervalo de cuadro, excepto para
su descarga lenta, que se debe a fugas de corriente en
ausencia de iluminación. Para interrogar cualquier ele-
mento de imagen, se aplica un impulso de tensión al elec
trodo de salida de ese elemento. Esto puede hacerse en
15 cualquier momento o tantas veces como se requiera, sien
do la interrogación no destructiva. Sin radiación inci-
dente, el canal de ese elemento presenta una alta impe-
dancia y la señal de salida a través de una impedancia
dispuesta en serie con ese elemento será pequeña. La ra
20 diación que incide sobre ese elemento de imagen entre -
interrogaciones, provocará la fuga de la carga almacena
da según un régimen de descarga proporcional a la inten
sidad de radiación y la resistencia del canal se reduce
de forma acorde. Si incide suficiente radiación, el dio
25 do del electrodo de control es descargado por completo

401057

28



y la mayor parte del impulso de interrogación aparecerá a través de la impedancia en serie.

Este modo de funcionamiento en el modo de almacenamiento de carga difiere de las concepciones constructivas de la técnica anterior en que la señal de salida no solamente representa la carga almacenada acumulada - que ha sido transferida al circuito de salida durante - la interrogación, sino que también incluye la señal mucho más alta obtenida como resultado de la amplificación proporcionada por el elemento de transistor de efecto de campo. Pueden obtenerse de esta manera relaciones superiores a mil en las tensiones de salida con y - sin radiación incidente sobre el elemento de imagen con un nivel de tensión del orden de voltios, comparado con el nivel de milivoltios de las concepciones constructivas de la técnica anterior.

Como resultará evidente de la breve descripción precedente, con el fin de conseguir el modo de funcionamiento de almacenamiento de carga deseado, cada uno de los elementos de imagen del bloque ordenado debe tener accesibles independientemente conexiones de electrodo de control y electrodo de salida o electrodo de entrada, de modo que cada uno de los elementos de imagen pueda ser interrogado cuando se desee mediante la aplicación de - impulsos a su electrodo de salida o entrada, después de

401057



lo cual puede ser aplicado un impulso a su electrodo de control para restaurar la carga sobre el diodo del electrodo de control, lo que ocurrirá al final de cada intervalo de tiempo de cuadro.

5 Una característica adicional del invento permite variar a voluntad la respuesta de color del dispositivo formador de imagen. Esto se obtiene estableciendo una polarización permanente entre el sustrato y el electrodo común de entrada para establecer una región de empobrecimiento que se extiende desde el sustrato dentro de la capa epitaxial. La profundidad de esa región de empobrecimiento determinará la situación o profundidad del canal desde la superficie sobre la cual incide la radiación. Como es bien conocido, diferentes longitudes de onda de radiación penetran hasta profundidades diferentes en el semiconductor; de este modo, la luz roja penetra más profundamente que la luz azul. Cambiando la polarización del sustrato y la extensión de su capa de empobrecimiento, es posible controlar la profundidad de la parte sensible de la capa epitaxial y hacer así al dispositivo más sensible a la luz azul o a la luz roja según se desee.

20 De acuerdo con otra característica del invento, cada fila o columna de transistores de efecto de campo fotosensibles puede ser interrogada o leída simultánea-



mente, y recargada entonces simultáneamente, acoplando todos los electrodos de entrada o salida a una línea de retardo, y aplicando un impulso al otro de los electrodos de entrada o salida. La recarga de los transistores se
5 lleva a cabo por acoplamiento de un dispositivo auxiliar, tal como un transistor MOS (semiconductor de óxido metálico), a cada uno de los electrodos de control de los - transistore FET (de efecto de campo).

Se describirán ahora con detalle varias reali
10 zaciones que ilustran diversas concepciones constructivas de acuerdo con el invento, en combinación con los - dibujos adjuntos, de los cuales: la Figura 1 es una vis ta en planta de parte de una forma de dispositivo formador de imagen que contiene un bloque lineal ordenado
15 de elementos de acuerdo con el invento; la Figura 2 es una vista en corte transversal de la realización de la Figura 1, tomada según la línea 2-2 de la Figura 1; la figura 3 es una vista en corte transversal del dispositivo representado en la Figura 1, tomada según la línea
20 3-3 de la Figura 1; la Figura 4 es un diagrama parcial de circuito que ilustra el funcionamiento de la realiza ción de la Figura 1; la Figura 5 representa diversas - formas de onda de tensión asociadas con el circuito de la Figura 4; la figura 6 es una vista en planta de una
25 parte de otra forma de dispositivo formador de imagen -

401057



de acuerdo con el invento que contiene un bloque lineal
ordenado de elementos para interrogación simultánea; la
Figura 7 es una vista en corte transversal de la realiza
ción de la Figura 6, tomada según la línea 7-7 de la Fi-
5 gura 6; la Figura 8 es un diagrama parcial de circuito
para la realización de la Figura 6; la Figura 9 es una
vista parcial en planta de un dispositivo formador de -
imagen de acuerdo con el invento, que contiene un bloque
bidimensional ordenado de elementos; la Figura 10 es un
10 diagrama parcial de circuito para la realización de la
Figura 9.

Las Figuras 1, 2 y 3 ilustran una forma del in
vento para utilización como bloque lineal ordenado, que
puede utilizarse para formar la imagen correspondiente a
15 una línea de radiación. Como es bien conocido, tales dis
positivos son útiles como lectores ópticos y dispositivos
detectores similares para la conversión de una pauta de
luz incidente en una señal eléctrica. En esta realización
y en las otras realizaciones que se comentarán, los tran
20 sistores de efecto de campo de unión serán dispositivos
de canal N. Se entiende, sin embargo, que esto es mera
mente a modo de ejemplo y que podrían conseguirse los -
resultados deseados del invento con transistores de ca
nal P simplemente mediante la inversión de las regiones
25 de tipo P y N y la inversión de las tensiones, práctica

401057

28



que es bien conocida en la técnica. También, se entenderá que los dibujos no están hechos siempre a escala y - que las diversas separaciones y disposiciones geométricas representadas en todos ellos no son necesariamente correctas. Los expertos en la técnica reconocerán fácilmente las separaciones deseadas y disposiciones geométricas requeridas con el fin de conseguir el modo de funcionamiento descrito. Particularmente, la profundidad de las capas en las Figuras 2, 3 y 7 ha sido ampliada grandemente con el fin de dar mayor claridad a las representaciones.

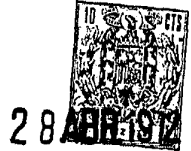
La primera realización comprende una pastilla común de tipo P o substrato 1 de material semiconductor de cristal único, por ejemplo de silicio, de resistividad relativamente baja, por ejemplo, 0,1 Ohm-cm. Sobre el substrato está dispuesta por crecimiento una capa 2 epitaxial, de resistencia más alta y conductividad opuesta o de tipo N, por ejemplo de una resistividad de 10 Ohm-cm con un espesor orientativo, como ejemplo de 10 micras. Haciendo uso de técnicas de difusión planar normalizadas o implantación iónica, las cuales son ambas bien conocidas en la técnica, se forma una región 3 anular de superficie de tipo P+, representada en forma circular en la capa 2 epitaxial y de una profundidad pequeña sustancialmente menor que el espesor de la capa epitaxial, que sir

401057



ve como región de electrodo de control. Por ejemplo, la
profundidad puede ser de 0,5 micras, y la concentración
media de aceptador de aproximadamente 10^{19} átomos de bo
ro por centímetro cúbico. Después, nuevamente mediante
5 técnicas normales de difusión o implantación iónica, se
disponen una región 4 circular de electrodo de salida que
cae dentro del electrodo 3 de control anular, y dos re-
giones 5 de contacto de electrodo de entrada de gran su
perficie que se extienden a lo largo de la superficie -
10 superior de la pastilla. Se observará que hay varias de
estas estructuras 6 circulares de transistor de efecto
de campo producidas en la pastilla común. Cada uno de -
estos transistores 6 de efecto de campo, de unión, cons-
tituye un elemento único de imagen y la pluralidad forman
15 el bloque lineal ordenado, de cualquier número que se -
desea. Ambas regiones 4 y 5 de contacto de electrodo de
salida y electrodo de entrada son de material de tipo N+
y pueden tener la misma concentración de donador y la -
misma profundidad. El fósforo es adecuado para este fin.
20 Cuando la estructura descrita es producida por una técni-
ca de difusión, existe una capa 7 de máscara de óxido de
silicio sobre la superficie de la pastilla y en la cual
están dispuestos los orificios usuales por técnicas nor-
males de resinas fotosensibles para determinar el tamaño
25 de las regiones de electrodo de entrada, electrodo de sa

401057



lida y electrodo de control y los contactos a ser reali-
zados con las mismas. Como se representa, se establece
contacto con cada electrodo 3 de control por una metali-
zación separada, producida del modo usual, y depositada
5 sobre el óxido 7. Los contactos de electrodo de control
independientes están designados por la cifra de referen-
cia 8. De un modo similar, se establece contacto con ca-
da una de las regiones 4 de electrodo de salida indepen-
dientemente, por una metalización sobre el óxido 7 y que
10 se designa por 9. Con el fin de reducir la resistencia
del electrodo de entrada, el electrodo 5 de entrada de
tipo N+ tiene metalizaciones dispuestas sobre el mismo
entre las metalizaciones de los electrodos de salida de
control, las cuales han sido representadas en 10. Uno -
15 cualquiera o más de los contactos 10 de electrodo de en-
trada puede tener un conductor de conexión unido al mis-
mo como conexión común de electrodo de entrada para el
bloque completo, del cual, sin embargo, cada uno de los
elementos 6 formadores de imagen de transistor de efecto
20 de campo tiene una conexión de electrodo de control in-
dependiente y una conexión independiente de electrodo de
salida. Puede también hacerse una conexión al substrato
1 como se representa en la Figura 2 en 12.

25 Como se observará en la Figura 2, se ilustra
una disposición geométrica de transistor de efecto de -

401057



campo generalmente anular con un flujo de corriente, si es posible, desde la región 5 de electrodo de entrada - hacia el electrodo 4 de salida cuando es posible por intermedio de un canal 11 anular que se extiende bajo el electrodo 3 anular de control y entre este electrodo y el sustrato 1. Es posible bloquear la conducción de ese canal 11 estableciendo una región de empobrecimiento - que se extiende desde la región 3 de electrodo de control hasta el sustrato, lo cual puede llevarse a cabo aplicando una tensión negativa al electrodo 3 de control de tipo P. Se apreciará también que si fuese también aplicada una tensión negativa al sustrato 1 de tipo P, entonces se extendería también una región de empobrecimiento desde la zona intermedia entre la capa epitaxial y el sustrato dentro de la capa epitaxial. Es así posible bloquear el canal de cada uno de los FET bien mediante una tensión 1 al electrodo 3 de control únicamente, o bien mediante tensiones independientes al electrodo 3 de control de tipo P y al sustrato 1 de tipo P. En la Figura 2 se ilustra la última posibilidad. Las líneas 13 de trazos representan la extensión de la capa de empobrecimiento que se forma al aplicar una tensión en la dirección de bloqueo a través de la unión N P entre la capa 2 epitaxial y el sustrato 1, y las líneas 14 de trazos representan la capa de empobrecimiento que se extiende desde

401057

28



5 el electrodo 3 de control de tipo P al tener lugar la aplicación de una tensión negativa al mismo para polarizarlo en la dirección inversa. Puesto que la capa 2 epitaxial de tipo N tiene una resistividad sustancialmente más alta que la del electrodo 3 de control de tipo P y la del substrato 1, las capas de empobrecimiento se extenderán en su mayor parte en la capa 2 epitaxial. Como se observará, las regiones de empobrecimiento que se solapan bloquean la conducción del canal 11.

10 Cuando se aplica una tensión entre el electrodo 5 de entrada y el electrodo 4 de salida, entonces no circulará, sustancialmente, corriente en un circuito de salida conectado a esos electrodos. Sin embargo, si incide radiación, indicada en la figura 1 por las flechas designadas por L, sobre la superficie de la estructura y es de energía suficiente para penetrar dentro de la capa epitaxial de tipo N en el interior de la región de capa de empobrecimiento o una longitud de difusión de la misma, entonces se crean pares electrón hueco, y los

15 electrones serán barridos hacia la unión de diodo de electrodo de control provocando la descarga parcial de la tensión presente en dicho electrodo de control. El grado de descarga dependerá de la iluminación.

20 En funcionamiento, cada uno de los diodos de electrodo de control están polarizados de modo que blo-

401057



quean su FET formador de imagen asociado. Esto ocurre -
precisamente después de la interrogación. La fuente de
polarización es entonces eliminada. Excepto para la fu-
ga normal de corriente en ausencia de iluminación, el -
5 canal permanece bloqueado durante el intervalo de tiem-
po de cuadro completo, es decir el tiempo entre dos in-
terrogaciones sucesivas, a no ser que la radiación inci-
dente cree portadores libres los cuales, cuando son ba-
rriados a través de la unión polarizada en sentido inver-
10 so, provocarán una descarga de aquella unión de electro-
do de control o diodo, lo que a su vez dará lugar a que
se retire la región de empobrecimiento. La magnitud en
que se retira está relacionada desde luego con la canti-
dad de portadores libres generados por radiación. De -
15 este modo, en el tiempo entre interrogaciones, el ele-
mento de imagen de transistor de efecto de campo inte-
grará los portadores libres generados por la radiación
incidente durante ese período completo, lo cual es el -
modo de funcionamiento deseado de almacenamiento de car-
20 ga. Para leer el estado de carga almacenada, los elec-
trodos de entrada y de salida de cada uno de los FET -
son activados en conducción mediante la aplicación de
un impulso al electrodo de entrada o de salida en cual-
quier instante durante el tiempo de cuadro, y la canti-
25 dad de corriente que fluye en el circuito de salida de-

401057



5 penderá de las dimensiones del canal. Como se observará también, la corriente de salida no solamente representará la carga almacenada, o más bien el cambio en la carga almacenada durante el tiempo de cuadro completo, sino también multiplicado por la ganancia del FET como amplificador. Además, puesto que la interrogación no altera el estado de carga, se lleva a cabo una lectura no destructiva y la condición de carga puede ser interrogado varias veces sin cambiar su estado de almacenamiento -
10 de carga en ausencia de nueva radiación adicional.

15 En la Figura 4 aparece un circuito de funcionamiento ilustrativo para la realización de la Figura 1. Cada uno de los elementos 6 de imagen está representado por un símbolo usual de FET de unión. Como se observará, el substrato 1 designado por la conexión 20 es común a todos los elementos formadores de imagen. De un modo similar, el electrodo 5 de entrada es común y está designado por la conexión 21. Las conexiones de electrodo de salida a los elementos individuales están representadas por 22-24 y las conexiones de electrodo de control a los elementos individuales están representadas por 25-27. La señal de salida es tomada de una resistencia 28 de carga por intermedio de una conexión 29. La señal de salida está designada por V_o .

25 La disposición de circuitos de carga corres-

401057

28



pondiente a los electrodos de control está representada, esquemáticamente, por un conmutador 30 rotativo por medio del cual puede ser aplicado secuencialmente un impulso V_G de excursión negativa a cada uno de los electrodos de control. La interrogación se realiza por medio de un
5 segundo conmutador 31 rotativo, representado esquemáticamente, que aplica un impulso V_D de excursión positiva a cada una de las conexiones de electrodo de salida secuencialmente. Los conmutadores rotativos son solamente simbólicos y, como es bien conocido, pueden sustituirse por
10 registros o circuitos similares, como se describe en las publicaciones antes mencionadas. La radiación incidente sobre cada uno de los elementos está representada simbólicamente por flechas designadas por L_1 para el primer elemento, L_2 para el segundo elemento, y el tercer elemento no tiene iluminación.

El modo de funcionamiento resultará claro de las tres formas de onda expuestas gráficamente en la Figura 5. La forma de onda superior representa los impulsos V_D de interrogación aplicados secuencialmente al --
20 electrodo de salida de cada uno de los elementos de imagen, la forma de onda intermedia representa los impulsos de recarga aplicados secuencialmente a cada uno de los electrodos de control de los elementos de imagen precisamente después del impulso de interrogación, y la forma --
25

SECRET

401057



de onda inferior representa la señal de salida obtenida para las diferentes iluminaciones indicadas. De este modo, el nivel L_1 grande de iluminación del primer elemento provocará un gran desbloqueo del canal y de este modo una gran salida de señal a través de la resistencia 28 -
5 de carga. La iluminación L_2 más pequeña del segundo elemento de imagen, provocará a su vez un desbloqueo más -
pequeño del canal y una señal de salida más pequeña. En ausencia de luz sobre el tercer elemento de imagen, y su
10 poniendo que las fugas son insignificantes, la señal de salida mostrará solamente los picos de conmutación que -
se ilustran. Después de cada interrogación, el electrodo de control es recargado a un nivel para volver a blo-
quear el canal, y el diodo de electrodo de control permanece en este estado de almacenamiento de carga en todo -
15 el tiempo de cuadro a no ser que sea descargado por radiación absorbida. Consiguientemente, se obtiene un verdadero modo de funcionamiento de carga almacenada.

Las Figuras 6 y 7 representan una realización
20 diferente de acuerdo con el invento en una disposición que permite la interrogación y recarga simultáneas de -
los elementos de imagen de FET de unión individuales en vez del funcionamiento secuencial descrito gráficamente en relación con las Figuras 1-3. La configuración geomé-
25 trica de los FET de unión es similar, comprendiendo --

401057

28



electrodos 4 de salida, un electrodo 5 de entrada común,
y electrodos 3 de control anulares independientes que de-
finen un canal 11 anular. La única diferencia es que, en
vez de conexión directa al electrodo 3 de control, con -
5 el fin de cargar el diodo de electrodo de control, la --
carga se lleva a cabo por intermedio de un transistor -
40 MOS auxiliar que está constituido por un transistor
de efecto de campo de electrodo de control aislado al -
cual nos referiremos posteriormente como "transistor MOS"
10 y cuyo electrodo de entrada es la región 3 de electrodo
de control del FET de unión. El electrodo de salida del
transistor MOS es una pequeña región 41 de tipo P+ adya-
cente al electrodo 3 anular del FET y exterior a dicho -
electrodo. El canal del transistor MOS está dispuesto en
15 la región 43 epitaxial de superficie entre su electrodo
3 de entrada y su electrodo 41 de salida. El electrodo -
de control del transistor MOS es una metalización 42 en
forma de tira alargada sobre el óxido 7 y que recubre -
todos los canales 43 entre cada uno de los electrodos -
20 42 de salida independientes y el electrodo 3 de entrada
adyacente. El electrodo 42 de control del transistor MOS
está también directamente conectado a cada uno de los -
electrodos 41 de salida del transistor MOS a través de
orificios situados en el óxido 7.

25

La figura 8 ilustra esquemáticamente un circui

401057

28



to para el funcionamiento de la realización de las Figuras 6 y 7. Los elementos de FET de unión formadores de imagen están designados, como antes, por la cifra 6. En esta realización, durante la interrogación, la totalidad de los
5 electrodos de entrada comunes son excitados por impulso con un impulso V_g de excursión negativa por intermedio - de una conexión 45 a la región 5. La señal de salida es tomada independientemente de cada uno de los electrodos de salida de FET por intermedio de su conexión 9 y las -
10 resistencias 46 de carga y son introducidas en una línea 47 de retardo, de cuya salida se obtiene la señal V_o de video. Los electrodos de control de los FETs son cargados simultáneamente por intermedio de los transistores MOS -
15 40 cuyos electrodos 3 de entrada coinciden con el electrodo 3 de control de los FETs. Los electrodos de control y electrodos 41 de salida de los transistores MOS están todos interconectados por medio de la conexión 42 a una fuente de tensión de electrodo de control que genera -
20 impulsos V_G de excursión negativa.

En funcionamiento, al final del intervalo de cuadro, todos los electrodos de entrada de los FETs formadores de imagen son excitados por impulsos, provocando la conducción de cada uno de ellos en proporción al -
25 radiación incidente. Las señales así obtenidas son sumi-

401057



nistradas a la línea 47 de retardo por la cual, como es bien conocido, cada señal sufre un retardo diferente que hace que las señales aparezcan en la salida en la secuencia correcta para componer una señal V_0 de vídeo normal al tiempo que se transmiten en la línea de retardo; de este modo, la interrogación de todos los elementos tiene lugar simultáneamente. Precisamente después del impulso V_s de interrogación, es aplicado simultáneamente el impulso V_G de recarga a los electrodos de control y salida de los transistores MOS. La polaridad es tal que hace conducir a todos los transistores MOS simultáneamente, provocando la conducción a través de cada uno de los transistores MOS y haciendo que su electrodo 3 de entrada tome un potencial negativo. Cuando termina el impulso, el transistor MOS queda al corte y el electrodo 3 de entrada, ahora el electrodo 3 de control de cada uno de los FETs, permanece cargado volviendo a bloquear todos los canales de los FETs.

Las Figuras 9 y 10 ilustran un modo de ampliar el bloque lineal de las Figuras 6-8 para proporcionar un bloque o mosaico ordenado bidimensional. Los elementos correspondientes tienen las mismas cifras de referencia. Como antes, los elementos formadores de imagen de FET de unión están designados por 6 y comprenden electrodos 4 de salida individuales, electrodos 3 de control y to-

29-4-72

401057

28



dos los FET situados en una columna tienen un electrodo
5,5' común de entrada. Las columnas de FET 6 están ais-
ladas por regiones 49 de tipo P+ de difusión que se extien-
den como líneas verticalmente a través del mosaico entre
5 la superficie y el substrato 1 de tipo P, lo que se cono-
ce en la técnica de semiconductores como aislamiento de
difusión o de unión. En cada fila de FET los electrodos
de salida están conectados entre sí por metalización de
tira, designada 50,51. Como en la realización de las Figu-
10 ras 6-8, cada uno de los electrodos de control de FET es-
tá conectado, por intermedio de un transistor 40 MOS in-
tegrado, a líneas de carga que comprenden los electrodos
de control de los transistores MOS. Cada fila de transis-
tores MOS tiene una conexión de electrodo de control co-
15 mún designada 52,53. Todos los substratos de FET (1 en la
Figura 2) están conectados entre sí y a una fuente, 54,55
de alimentación de tensión, cuyo lado positivo para cada
columna de FET está conectado al electrodo de entrada de
un FET 56, 57 de unión de canal P, que puede estar dis-
20 puesto sobre una plaquita diferente o integrado en el -
semiconductor con los otros elementos representados. El
electrodo de salida de este FET 56, 57 auxiliar está co-
nectado, por intermedio de una resistencia 58, 59 de car-
ga, a una línea 60 de retardo y a los electrodos 5,5' de
25 entrada de cada columna de FET formadores de imagen. Pa-

401057 28



ra la recarga, cada una de las filas de FET formadores
de imagen es excitada por impulso secuencialmente con -
un impulso V_G de excursión negativa por intermedio del
conmutador 62 rotativo simbólico. Las salidas son toma-
5 das nuevamente de los electrodos de entrada y aplicadas
a la línea 60 de retardo desde donde salen como la se-
ñal V_O de video usual. Los FET 56, 57 auxiliares desem-
peñan la función de aislar los electrodos 5 de entrada
de elemento formador de imagen interrogados, del subs-
10 trato 1 durante la interrogación. De este modo, los FET
56, 57 auxiliares están normalmente en conducción duran-
te el tiempo de cuadro completo, y entonces son puestos
al corte por la aplicación del mismo impulso V_D de excu-
sión positiva a su electrodo de control por intermedio
15 de las líneas 64,65. Para asegurar que los electrodos -
de entrada están aislados correctamente durante la inte-
rrogación, los contactos fijos del conmutador 63 están
dispuestos de modo que el tiempo de aplicación del impul-
so V_D a los FET 56, 57 auxiliares se solapa completamen-
20 te con el tiempo de aplicación a los electrodos de sa-
lida de FET. Alternativamente, desde luego, pueden dis-
ponerse fuentes de impulsos separadas siendo el impulso
aplicado a los FET 56, 57 auxiliares más largo que el -
aplicado para interrogar a los FET 6 formadores de ima-
25 gen.

401057



Para conseguir el modo de funcionamiento de almacenamiento de carga bidimensional descrito, se requiere así que las líneas 50-53 de fila de electrodo de control y de salida sean paralelas entre sí y corten a la tira 49 de aislamiento de columna de tipo P+ que se extiende entre las columnas, como se ilustra en la Figura 9. Esto ofrece la ventaja adicional de que se requiere solamente una capa de metalización en la fabricación del dispositivo.

Para ilustrar, a modo de ejemplo, la secuencia de tiempo de impulso para la carga e interrogación, como se ilustra en la Figura 5, para un intervalo de tiempo de cuadro de aproximadamente 2 milisegundos, un ancho típico de impulso de interrogación sería aproximadamente de 2 microsegundos, y el ancho típico de un impulso de recarga sería aproximadamente de 1 microsegundo.

Como se ha mencionado antes, después que se ha aplicado el impulso de recarga el electrodo de control del FET formador de imagen, deberá ser aislado eficazmente para impedir la fuga de la carga presente sobre el diodo de electrodo de control excepto por intermedio de la recombinación debida a radiación incidente. Existen muchas formas conocidas de conseguir este propósito, como resultará claro de las publicaciones antes mencio-

401057



nadas. Por ejemplo, puede ser utilizado un diodo en serie con cada una de las líneas de electrodo de control. Alternativamente, puede ser conectado un condensador en serie con cada una de las líneas de electrodo de control. En este último caso, sin embargo, el impulso de recarga tendrá que tener la polaridad opuesta, de modo que el electrodo de control del JFET será polarizado en sentido directo cargando así el condensador en serie. El electrodo de control del JFET se carga entonces cuando se elimina el impulso.

Una de las características del invento es que el impulso de recarga para los FET formadores de imagen tiene lugar en un instante diferente al del impulso de interrogación. Esto significa que los transitorios de conmutación que tienen lugar durante la recarga no reducirán la relación señal ruido durante la interrogación. Además, los transitorios de conmutación que tienen lugar durante la interrogación son máximos durante la porción inicial del impulso. Ampliando el tiempo del impulso de interrogación, el ruido debido a los transitorios de conmutación puede ser separado de la señal mejorando así además la relación señal ruido. Esto se desprende de la característica de lectura no destructiva del invento. Aún además, la magnitud del transitorio de conmutación está relacionada con la magnitud de la capacidad -



entre el electrodo de salida y el substrato, la cual es reducida a un mínimo en la concepción constructiva del invento debido a las pequeñas dimensiones del electrodo de salida incrustado en el electrodo de control anular.

5 Otra ventaja es que la amplitud inicial del impulso de recarga puede ser ajustada para controlar el grado de bloqueo de los canales de FET formador de imagen. Este principio puede ser utilizado, por ejemplo sobreexcitando el electrodo de control, cuando existe polarización aplicada al substrato para establecer la región 13 de empobrecimiento en la zona intermedia entre el substrato y la capa epitaxial, con el fin de establecer un nivel de umbral por debajo del cual el JFET no entrará en conducción. De este modo, es posible elegir un umbral que compense la corriente de fuga a través de la unión durante el tiempo de almacenamiento para asegurar que los dispositivos permanecen bloqueados en ausencia de radiación incidente.

10 Otra manera ventajosa de hacer funcionar el dispositivo es no polarizar el substrato o conectarlo al electrodo de entrada. Si se elige un impulso de electrodo de control que tenga un valor de amplitud que haga que la región 14 de empobrecimiento alcance al substrato 1, entonces tiene lugar una perforación que limita la cantidad de carga almacenada en el diodo. Todos los FETs -

401057

28 ABR



5 formadores de imagen, aún con diferentes tensiones de perforación, pueden por consiguiente ser bloqueados por completo utilizando un impulso de electrodo de control suficientemente grande para bloquear al que tiene la tensión de perforación más alta. Bajo estas condiciones, la tensión de señal de salida, por debajo del estado de saturación, es independiente tanto de la magnitud del impulso de recarga como de la tensión de perforación.

10 Como se ha mencionado anteriormente, todas las realizaciones descritas ofrecen la característica de que la profundidad de la parte sensible de canal de la capa 2 epitaxial puede ser controlada mediante una tensión aplicada entre el substrato y la capa 2 epitaxial cuya tensión hace que la región 13 de empobrecimiento se extienda hacia arriba dentro de la capa para encontrarse con la región 14 de empobrecimiento que se extiende hacia abajo desde el electrodo 3 de control, como se describe gráficamente en la Figura 1. Variando la tensión aplicada entre el substrato 1 y la capa 2 epitaxial, lo que se representa esquemáticamente mediante la batería 70 regulable en la Figura 4, puede ser variada la profundidad del canal 11. Variando su profundidad, el dispositivo formador de imagen puede hacerse más sensible a las partes roja o azul del espectro, ya

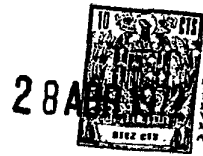


que estas radiaciones penetran a profundidades diferentes. Por ejemplo, desplazando la región 13 de empobrecimiento hacia arriba en posición más próxima a la superficie, la sensibilidad al rojo es reducida. Recíprocamente, reduciendo la extensión de la región 13 de empobrecimiento se aumenta la sensibilidad al rojo.

Aunque ha sido empleado el silicio como semiconductor en las realizaciones descritas, es posible desde luego utilizar como sustituto en su lugar otros semiconductores bien conocidos. Similarmente, pueden ser utilizados otros dispositivos activos o circuitos de conmutación en lugar de los transistores 40 MOS y los transistores JFET 56, 57 auxiliares, descritos gráficamente en la realización de las Figuras 9 y 10. Se entenderá además, como en el caso del tubo vidieón de silicio conocido, que la imagen de radiación puede ser sustituida por una imagen de electrones, una imagen de rayos X, o en general cualquier imagen de energía capaz de generar pares electrón hueco en el semiconductor del elemento formador de imagen.

Los expertos en la técnica reconocerán también que son posibles variaciones en los dispositivos descritos dentro de los principios reseñados. De este modo, aunque el invento se ha descrito en sus realizaciones preferidas, se entiende que esto no significa ninguna

401057



limitación del alcance del invento y que pueden ser -
realizados cambios en el mismo sin apartarse del verda-
dero alcance y esencia del invento, en sus amplios as-
pectos.

5 La presente solicitud, que corresponde a la
presentada en los Estados Unidos de América, el 24 de
Marzo de 1971, bajo el Nº 127.596, se acoge a los bene-
ficios del Artículo 51 del vigente Estatuto sobre Propie-
dad Industrial.

10.

REIVINDICACIONES

15.

Los puntos de invención propia y nueva, que -
se presentan para que sean objeto de esta solicitud de
Patente de Invención en España, por VEINTE años, son los
siguientes:

20

1.- Un dispositivo formador de imagen que com-
prende un cuerpo semiconductor que tiene una capa semi-
conductora de un primer tipo de conductividad y de una
resistividad relativamente alta, en el cual están dis-
puestos varios elementos sensibles a la radiación en di

25

19-4-72

401057 28



cha capa, caracterizado porque cada uno de los elementos sensibles a la radiación está formado por un transistor de efecto de campo cuyo electrodo de control está separado de la región de canal por una unión p-n, -
5 comprendiendo cada uno de los transistores de efecto de campo una región de electrodo de salida en forma de una zona de superficie del primer tipo de conductividad y -
de una resistividad relativamente baja, y un electrodo de control en forma de una zona de superficie anular -
10 del tipo de conductividad opuesto y de una resistividad relativamente baja que rodea a la región de electrodo de salida asociada y que determina la región de canal -
del transistor de efecto de campo, comprendiendo además los transistores de efecto de campo una región de electrodo de entrada del primer tipo de conductividad y de una
15 resistividad relativamente baja que se encuentra en el exterior de la región anular del electrodo de control, encontrándose además medios para la aplicación intermitente de una tensión al electrodo de control de cada uno
20 de los transistores de efecto de campo para cargar la unión de diodo entre cada electrodo de control y la región de canal adyacente, y medios para la aplicación intermitente de una tensión de interrogación entre el electrodo de entrada y la región de electrodo de salida de
25 cada uno de los transistores de efecto de campo después

19-4-72

401057



que ha sido cargada la unión de diodo asociada y medios para derivar una señal que indica el estado de carga de cada uno de los diodos de electrodo de control y forma una medida de una cantidad de radiación que puede incidir en el cuerpo semiconductor en la proximidad de una región de canal y que provoca una descarga del diodo de control asociado de modo que tiene lugar un aumento de la corriente entre la región del electrodo de entrada y la región del electrodo de salida, existiendo una correlación entre dicho aumento y la cantidad total de radiación absorbida en el intervalo de tiempo entre las tensiones de carga e interrogación.

2.- Un dispositivo formador de imagen de acuerdo con la reivindicación 1, caracterizado porque la capa semiconductor está formada por una capa epitaxial de un primer tipo de conductividad que está dispuesta sobre un substrato semiconductor del tipo de conductividad opuesto.

3.- Un dispositivo formador de imagen de acuerdo con la reivindicación 1 o la reivindicación 2, caracterizado porque están dispuestos varios transistores de efecto de campo en forma de un bloque lineal ordenado y están dispuestos medios mediante los cuales el electrodo de control de cada uno de los transistores de efecto de campo puede ser conectado independientemente, y me-

19-4-72

401057

28



dios por los que puede ser conectada independientemente la región de electrodo de entrada o de electrodo de salida de cada uno de los transistores de efecto de campo.

5 4.- Un dispositivo formador de imagen de acuerdo con la reivindicación 2, o la reivindicación 2 y la reivindicación 3, caracterizado porque están dispuestos medios con los cuales puede ser aplicada una tensión en la dirección inversa, a través de la unión p-n entre el substrato y la capa epitaxial.

10 5.- Un dispositivo formador de imagen de acuerdo con la reivindicación 4, caracterizado porque los medios comprenden una fuente de tensión para la aplicación de una tensión variable a través de la unión p-n.

15 6.- Un dispositivo formador de imagen de acuerdo con cualquiera de las reivindicaciones precedentes, caracterizado porque están presentes medios para la aplicación sucesiva de un impulso de tensión a las regiones de electrodo de control del transistor de efecto de campo.

20 7.- Un dispositivo formador de imagen de acuerdo con la reivindicación 6, caracterizado porque están presentes medios para la aplicación sucesiva de un impulso de tensión a las regiones de electrodo de entrada o electrodo de salida de los transistores de efecto de campo,

19-4-72

401057

28 ABR 1972



sucediendo inmediatamente el impulso de tensión en el electrodo de control de un transistor de efecto de campo al impulso de tensión en las regiones de electrodo de entrada o de salida de dicho transistor.

5 8.- Un dispositivo formador de imagen de acuerdo con cualquiera de las reivindicaciones precedentes, caracterizado porque están presentes medios para la aplicación simultánea de un impulso de tensión a las regiones de electrodo de control de cada una de las líneas de transistores de efecto de campo, como resultado de lo cual pueden ser cargados simultáneamente todos los diodos de electrodo de control de una línea.

10 9.- Un dispositivo formador de imagen de acuerdo con la reivindicación 8, caracterizado porque los medios para la aplicación simultánea de un impulso de tensión comprenden un transistor de efecto de campo de electrodo de control aislado cuya región de electrodo de entrada constituye el electrodo de control de un transistor de efecto de campo y cuya región de electrodo de salida está separada lateralmente del mismo y cuyo electrodo de control aislado se extiende sobre la superficie del cuerpo entre su región de electrodo de entrada y su región de electrodo de salida.

15 10.- Un dispositivo formador de imagen de acuerdo con la reivindicación 9, caracterizado porque cada -

40105728



transistor de efecto de campo tiene su transistor de -
efecto de campo de electrodo de control aislado, asocia
do, estando interconectados los electrodos de control -
de los transistores de efecto de campo de electrodo de
control aislado.

5

11.- Un dispositivo formador de imagen de acuer
do con la reivindicación 1, caracterizado porque los --
transistores de efecto de campo están dispuestos en fi-
las y columnas, porque están presentes medios en el --
cuerpo para aislar mutuamente las columnas de transis-
tores de efecto de campo, porque todos los transistores
de efecto de campo de una fila comprenden electrodos de
control interconectados, y porque todos los transistores
de efecto de campo de una fila comprenden regiones de -
electrodo de entrada y de salida interconectadas.

10

15

12.- Un dispositivo formador de imagen de acuer
do con la reivindicación 11, caracterizado porque los me
dios de aislamiento comprenden una zona de aislamiento
alargada que se extiende en todo el espesor de la capa
y es del tipo de conductividad opuesto.

20

13.- Un dispositivo formador de imagen adecua
do para funcionamiento en el modo de almacenamiento de
carga y que comprende varios elementos sensibles a la -
radiación, caracterizado porque los elementos están cong
tituidos por varios transistores de efecto de campo cu-
yos electrodos de control forman una unión p-n con la -

25

19-472

401057

28



región de canal, comprendiendo además dichos transistores una región de electrodo de entrada y una región de electrodo de salida y teniendo una región de canal que se encuentra entre la región de electrodo de entrada y la región de electrodo de salida en la proximidad del electrodo de control, constituyendo los electrodos de control varios diodos de electrodo de control con las regiones adyacentes de canal, estando presentes medios para cargar los diodos de electrodo de control mediante una tensión aplicada para bloquear los canales asociados y mantener cargados los diodos de electrodo de control durante un intervalo de tiempo de cuadro en ausencia de energía incidente, estando presentes medios para la interrogación de cada uno de los transistores de efecto de campo al final del intervalo de tiempo de cuadro, para determinar el estado de carga de su diodo de electrodo de control, siendo adecuado dicho dispositivo para recibir energía incidente capaz de penetrar hasta una longitud de difusión de los canales y descargar, así, cada uno de los electrodos de control de acuerdo con la intensidad de la energía total incidente durante el intervalo de tiempo completo, de cuadro y estando presentes medios para recargar los diodos de electrodo de control inmediatamente después de la interrogación del transistor de efecto de campo asociado.

401057



14.- Un dispositivo formador de imagen de acuerdo con la reivindicación 13, caracterizado porque cada uno de los transistores de efecto de campo tiene una pequeña región central de electrodo de salida que está rodeada por un electrodo anular de control para aislar la región de electrodo de salida de cada uno de los transistores de efecto de campo de una región de electrodo de entrada que constituye una región común de electrodo de entrada para varios transistores de efecto de campo.

15.- Un dispositivo formador de imagen de estado sólido.

Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompaña y para los fines que se han especificado.

Esta Memoria consta de treinta y siete hojas escritas a máquina por una sola cara.

B

Madrid,
P.A.

28 ABR. 1972

Alberto de Eizaburu
Por Poder

19-4-72
JAR.

401057

28 APR 1957

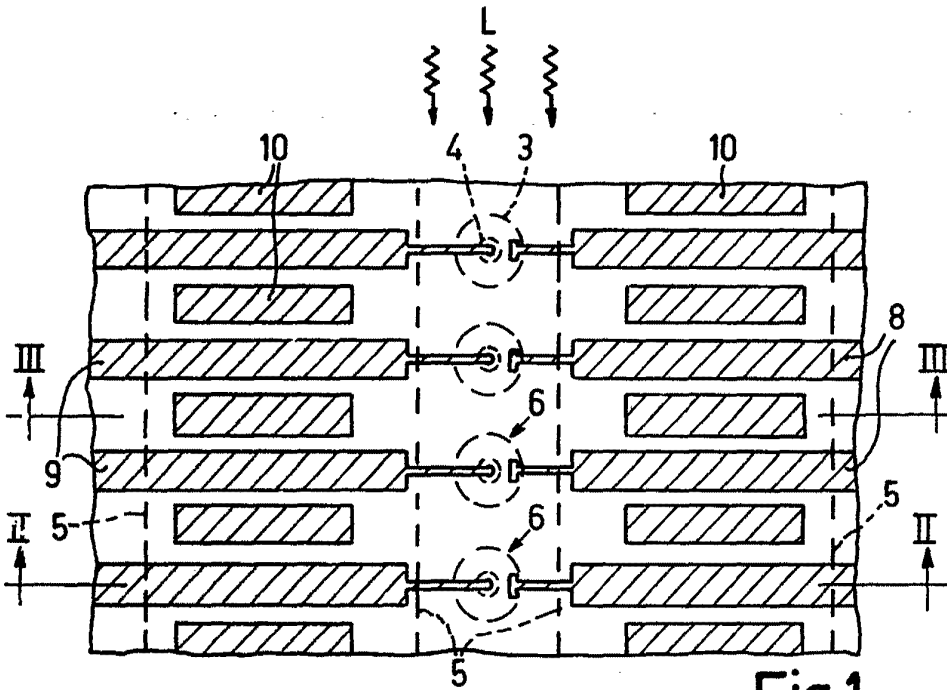


Fig. 1

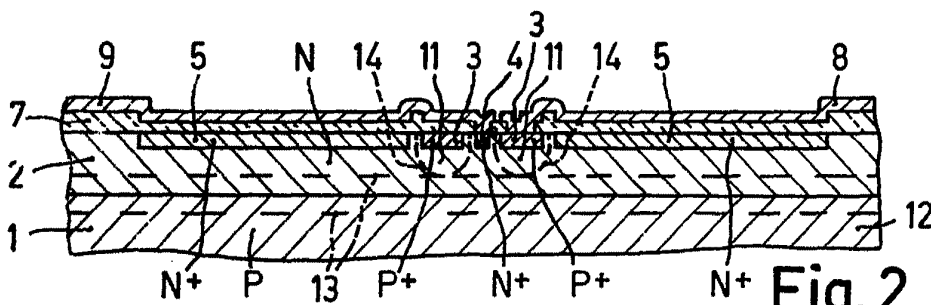


Fig. 2

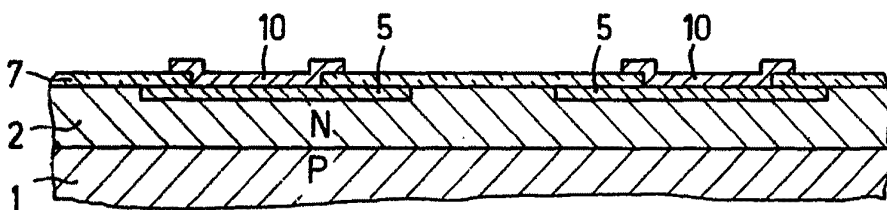


Fig. 3

401057

28 APR 1957

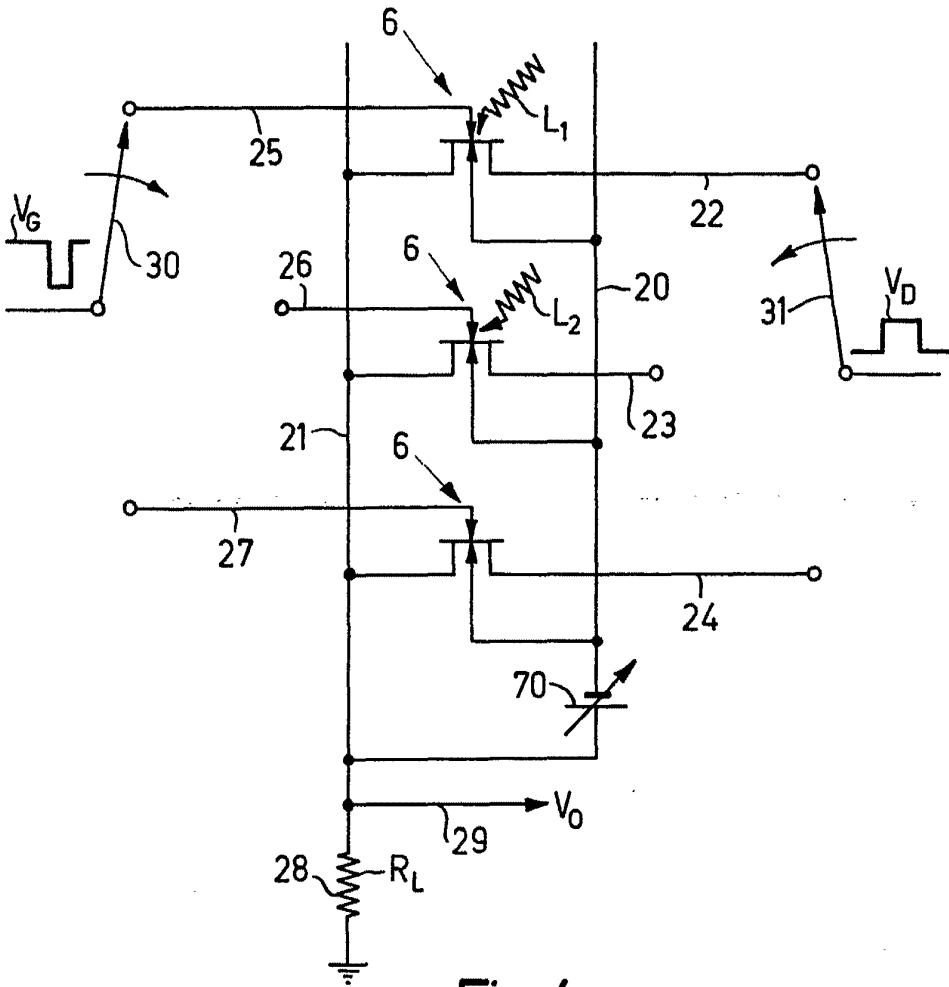
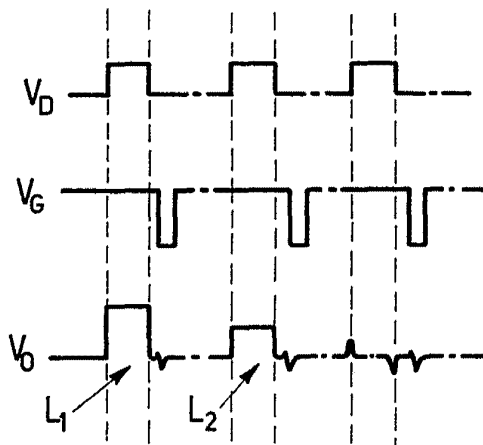


Fig.4



Alberto de Elizaburu
Per Poder.

Fig.5

Alberto de Elacuburn
Por Poderes

Fig. 7

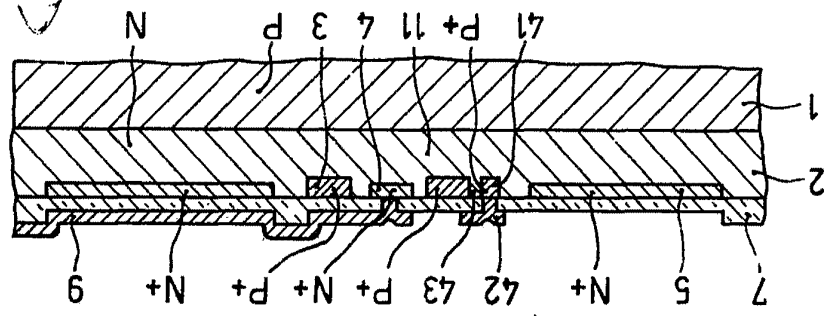
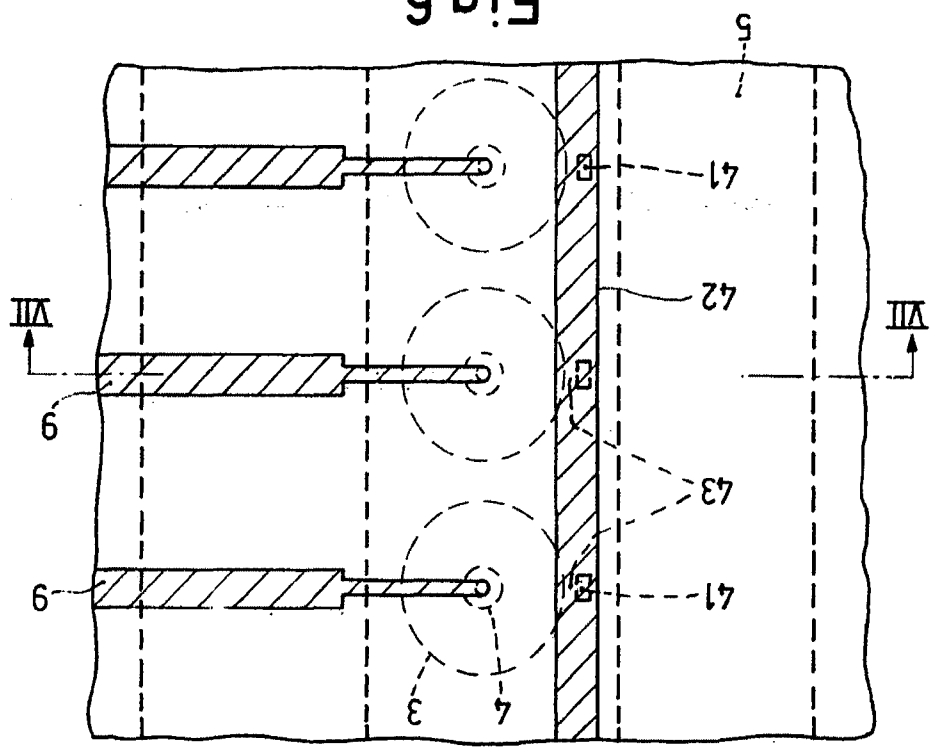


Fig. 6



401057 28

50540

III/V

M. A. PHILIPSBLOEDAVENREKEM

401057

28 APR 1957

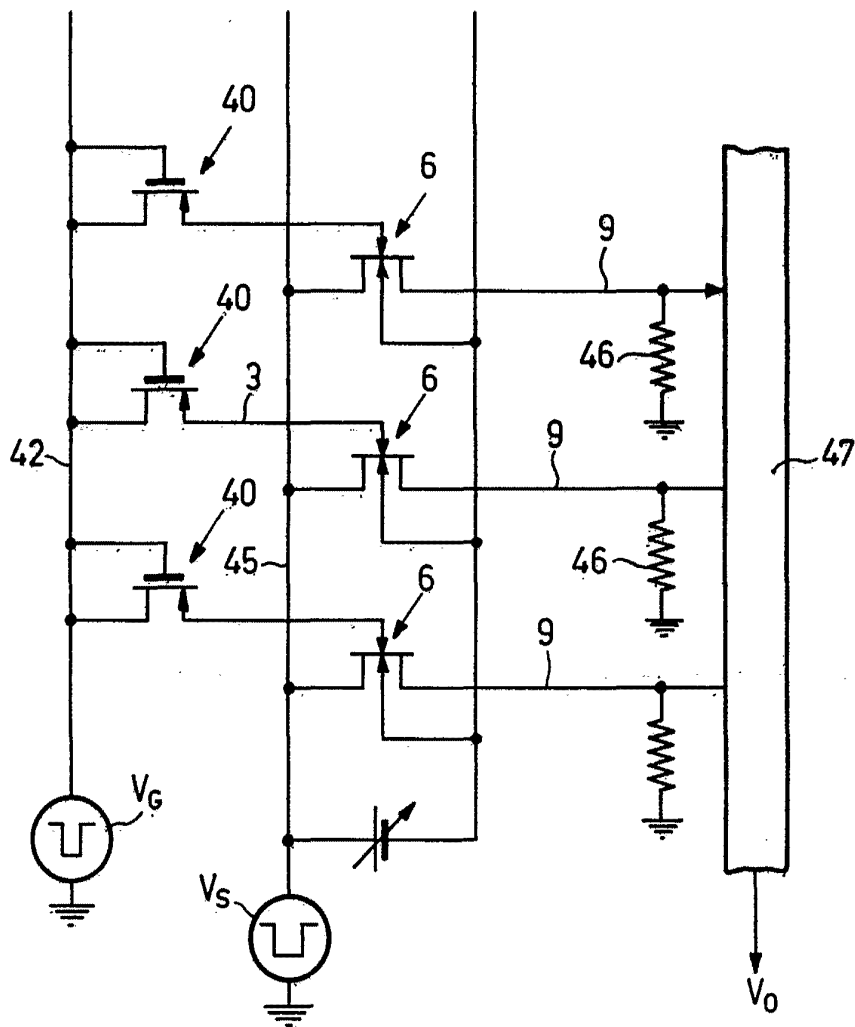


Fig.8

Alberto de Elzabury
Per Fodas

401057

28AB

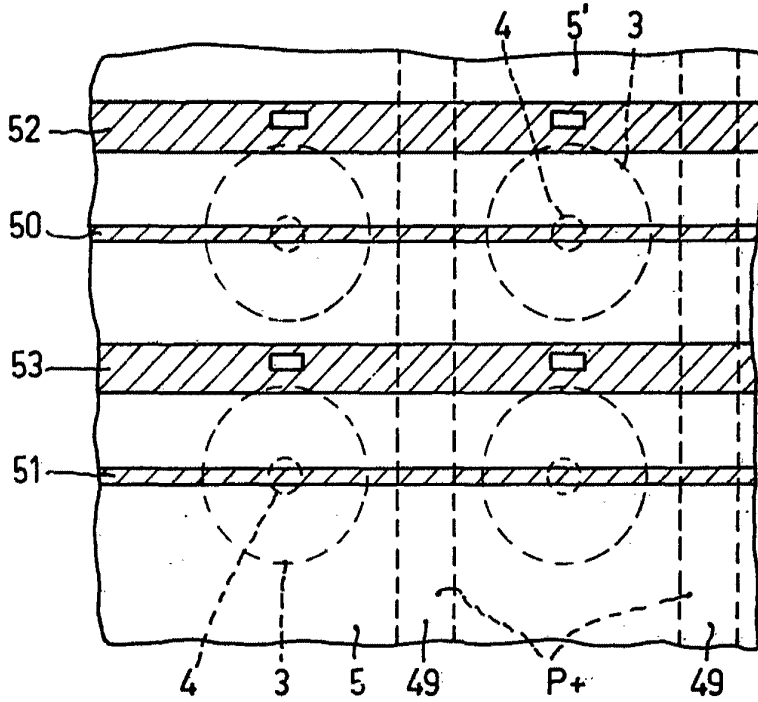


Fig.9

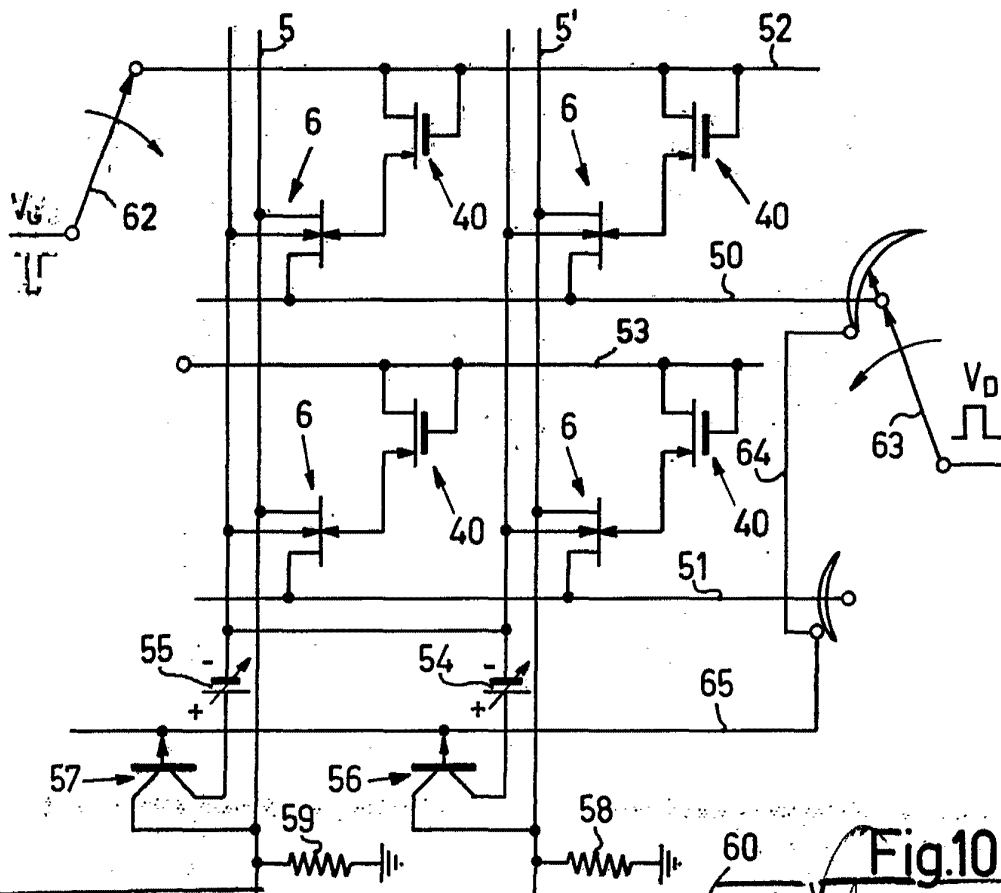


Fig.10

Alberio de Elzaburu
Por Poder