

17 FEB



P.- 46.811

PHN 4629
Spain
VD/EV

SECCION NACIONAL
REGISTRACION, P. C.
CLASE <u>H01</u>
SUBCLASE <u>L</u>

Memoria descriptiva

388379

para solicitar CERTIFICADO DE ADICION por 20 años

a nombre de N.V. PHILIPS'GLOELLAMPENFABRIEKEN

entidad / de nacionalidad holandesa

con domicilio en Emmasingel 29, Eindhoven, Holanda

por: Mejoras introducidas en el objeto de la patente principal nº 345.702 expedida el 22 de Noviembre de 1968

por: "UN METODO DE FABRICAR UN DISPOSITIVO SEMICONDUCTOR"

(Clase Internacional H01L)

388379

17 FEB 1959



5 El invento se refiere a un método de fabricar un dispositivo semiconductor que comprende un cuerpo semiconductor de silicio con al menos un elemento de circuito semiconductor junto al cual está dispuesta una capa de óxido de silicio sustancialmente plana contigua al cuerpo de silicio en forma de capa de óxido de silicio diseñada por medio de un tratamiento de oxidación en una superficie del cuerpo de silicio, estando la capa diseñada hundida en el cuerpo de silicio al menos sobre parte de su espesor enmas-
10 carando localmente la superficie del cuerpo de silicio contra oxidación durante el tratamiento de oxidación, siendo el material de partida un cuerpo de silicio consistente en una capa de silicio prevista sobre un soporte, continuándose el tratamiento de oxidación, al proporcionar la capa de óxido de silicio diseñada, hasta que el diseño se extienda por todo el espesor de la capa de silicio, dividiéndose la
15 capa de silicio en un número de partes que están separadas entre sí por el diseño. Este método está descrito en la solicitud de patente núm. 345.702.

20 Se ha descubierto ahora que una realización importante de este método se caracteriza porque la capa de silicio se dispone como capa epitaxial de un tipo de conductividad sobre un soporte de un material semiconductor del tipo de conductividad opuesto, la capa epitaxial se divide
25 en partes mutuamente aisladas por la disposición del diseño, en cuyas partes aisladas, se disponen elementos de circuito para obtener un dispositivo semiconductor integrado.

30 Por medio de este método, pueden fabricarse dispositivos semiconductores integrados de un modo sencillo y eficaz, cuyos dispositivos comprenden una capa de silicio



388379

epitáxica de un tipo de conductividad prevista sobre un
substrato semiconductor del tipo de conductividad opuesto,
dividiéndose la capa epitáxica en partes mutuamente aisla-
das, denominadas islotes, en cuyos islotes se disponen ele-
mentos de circuito, por ejemplo transistores, diodos, re-
sistencias y capacidades, estando los islotes separados en-
tre sí por óxido de silicio.

El diseño de óxido de silicio, con preferencia,
está hundido en todo su espesor en la capa epitáxica de si-
licio para cuyo fin el enmascaramiento contra la oxidación
en una realización del método de acuerdo con el invento se
usa también como máscara de ataque químico para eliminar
localmente la capa de silicio sobre parte de su espesor
por ataque químico antes del tratamiento de oxidación, o
para eliminar durante una interrupción del tratamiento de
oxidación la capa de óxido de silicio ya obtenida, al me-
nos en parte de su grueso.

Una realización importante del método se carac-
teriza porque se usa un soporte de silicio y la capa de
silicio epitáxica se enmascara localmente contra la oxida-
ción disponiendo una capa de enmascaramiento de nitruro
de silicio que es más delgada que el diseño de óxido de
silicio a disponer.

Por el método de acuerdo con el invento resulta
posible de una manera eficaz que, después de disponer el
diseño en una parte aislada de la capa epitaxial, se dis-
ponga una región de un elemento de circuito contigua a la
superficie de dicha parte, cuya región está contigua al
diseño en al menos a lo largo de una parte de su circunfe-
rencia. Además de otras ventajas, esto proporciona una

388379



5 economía de espacio importante en la fabricación de dispositivos semiconductores integrados. Tal ahorro de espacio puede obtenerse en todos aquellos casos en los cuales se obtiene un diseño de óxido de silicio de buena calidad contigua al cual puede disponerse una región de un elemento de circuito, como ocurre en un método de acuerdo con el invento.

10 Con preferencia, tal ahorro de espacio se aprovecha para disponer un transistor, a cuyo fin otra importante realización del método de acuerdo con el invento se caracteriza porque se dispone un transistor en una parte aislada de la capa epitaxial, estando una región de base contigua a la superficie de la parte que se dispone en dicha parte, estando dicha región de base contigua al diseño al menos a lo largo de una parte de su circunferencia, disponiéndose en dicha región de base una región de emisor adyacente a la superficie de la parte, formándose la región de colector del transistor por aquella parte de la parte aislada que está contigua a la región de base.

20 Con preferencia, una región de contacto del mismo tipo de conductividad que la región de colector, y con mayor impurificación que ella, y adyacente a la superficie de la parte aislada, se dispone en la región de colector, estando dicha región de contacto adyacente al diseño al menos a lo largo de parte de su circunferencia. Tal región de contacto, usualmente, es deseable para hacer un buen contacto eléctrico con la región de colector y se puede conseguir otro ahorro de espacio haciendo que dicha región de contacto esté junto al diseño.

30 Con preferencia, la resistividad del soporte se elige baja en relación con la de la capa epitaxial a fin



de impedir la creación de canales de conducción por debajo de la capa de óxido en diseño y en el soporte, cuyos canales podrían conectar entre sí partes de la capa epitaxial separadas una de otra por la capa en diseño.

5 El invento, además, se refiere a un dispositivo semiconductor manufacturado por el empleo del método de acuerdo con el invento.

10 Con el fin de que el invento pueda llevarse con facilidad a la práctica, se describirán ahora con mayor detalle algunas realizaciones del mismo, a modo de ejemplo, con referencia a los dibujos diagramáticos adjuntos, en los cuales:

15 Las figuras 1 y 2 son vistas en corte transversal de la parte del dispositivo semiconductor mostrado en las figuras 3 y 4 en dos fases durante la fabricación del mismo por medio de un método de acuerdo con el invento;

20 La figura 3 es una vista en corte transversal dado por la línea III-III de la figura 4 de una parte de un dispositivo semiconductor fabricado por medio de un método de acuerdo con el invento;

La figura 4 es una vista en planta de dicha parte de un dispositivo semiconductor;

25 La figura 5 es una vista en corte de otra parte del dispositivo semiconductor del cual muestran una parte las figuras 3 y 4; y

29.1.71 La figura 6 es una vista en corte de, todavía, otra parte de dicho dispositivo semiconductor.

30 Describiremos primero una realización del método de acuerdo con el invento para fabricar un dispositivo semiconductor como se ha mostrado en las figuras 3 y 4,

388379



que comprende un cuerpo semiconductor 1 de silicio con un elemento de circuito semiconductor, a saber, un transistor con la región de emisor 2, la de base 3 y la de colector 4. Junto al transistor (2,3,4) se dispone una capa de óxido de silicio sustancialmente plana contigua al cuerpo de silicio 1 en forma de capa con diseño 5 de óxido de silicio, después de lo cual, la parte de la superficie no cubierta por el diseño es sometida a procedimientos convencionalmente usados en la tecnología de los semiconductores, por ejemplo, provisión de regiones difundidas y contactos, de modo que se obtenga el transistor. El diseño 5 se dispone en una superficie del cuerpo de silicio 1 por medio de un tratamiento de oxidación, estando el diseño 5 de óxido de silicio hundido en el cuerpo de silicio 1 sustancialmente en todo su espesor por enmascaramiento local, durante el tratamiento de oxidación, de la superficie 6 del cuerpo de silicio contra la oxidación con una capa de enmascaramiento 7 (véase las figuras 1 y 2).

El material de partida es un cuerpo de silicio 1 que consiste en una capa de silicio dispuesta sobre un soporte 8. Durante la disposición del diseño 5 de óxido de silicio, el tratamiento de oxidación se continúa hasta que el diseño 5 se extienda a través de todo el espesor de la capa de silicio 1 y la capa de silicio 1 se divide en un número de partes 9 a 16 separadas entre sí por el diseño 5.

La capa de silicio 1 está dispuesta como capa epitaxial de un tipo de conductividad sobre un soporte 8 de material semiconductor del tipo de conductividad opuesto.

El soporte 8 consiste, por ejemplo, en un cristal de silicio de tipo p que tiene una resistividad de,



aproximadamente, 0,2 ohm, cm. y un espesor de, aproximada-
mente, 250 micras. Las dimensiones restantes del soporte
8 se eligen para que sea bastante grande para poder obte-
ner el número deseado de partes mutuamente aisladas de la
capa epitaxial 1 a disponer.

Ha de señalarse que, en gracia a la sencillez,
en las figuras 3 y 4 sólo se muestra parte del cuerpo se-
miconductor, cuya parte comprende totalmente una sola par-
te aislada 9 de la capa epitaxial 1. Además, la capa ais-
lante 20 mostrada en la figura 3, se ha omitido en la fi-
gura 4 en gracia a la claridad. Por consiguiente, las aber-
turas de dicha capa 20 se muestran en líneas a trazos en
la figura 4.

Una capa de silicio 1, epitaxial, de tipo n, es-
tá dispuesta sobre el soporte 8 de tipo p, cuya capa tiene
un espesor, por ejemplo, de aproximadamente 2 micras y una
resistividad de aproximadamente 2 ohm.cm. La capa epitaxial
1 (véase la figura 1) puede obtenerse de una manera usual,
comunmente empleada en la tecnología de los semiconducto-
res, depositando material semiconductor sobre el soporte
8. Con preferencia, la resistividad del soporte 8 se elige
baja en relación con la de la capa epitaxial 1, a fin de
impedir la creación de canales conductores por debajo de
la capa de diseño 5 a disponer y en el soporte 8, cuyos
canales podrían conectar entre sí partes de la capa epita-
xial 1 separadas mutuamente por el diseño 5.

La capa epitaxial 1 se dispone con una capa de
enmascaramiento 7 que enmascara contra la oxidación. La ca-
pa de enmascaramiento 7 en el presente ejemplo consiste en
nitruro de silicio, pero puede consistir también, por ejem

388379



17 FEB 1971

5 plo, en una doble capa de óxido de silicio y de nitruro de silicio. La capa 7 de nitruro de silicio está dispuesta de cualquier manera habitual, por ejemplo, calentando el cuerpo (1,8) a una temperatura de, aproximadamente, 1000^o, en una mezcla gaseosa de SiH₄ y NH₃, y tiene un grueso de, aproximadamente 0,2 micras, cuyo grueso es considerablemente menor que el del diseño 5 a disponer.

10 Por medio de un proceso fotolitográfico, se elimina parte de la capa 7, como se muestra en la figura 1, de modo que se pueda disponer el diseño 5.

15 Con el fin de obtener un diseño 6 que esté hundido en la capa 1 de silicio sustancialmente en todo su grueso, se usa la capa 7 que enmascara contra oxidación, antes del comienzo del tratamiento de oxidación, para obtener el diseño 5, como máscara de ataque químico para eliminar la capa de silicio 1 localmente por ataque sobre, aproximadamente, la mitad de su grueso. Se forman las ranuras 21. El ataque químico se lleva a cabo de cualquier manera usual.

20 Conduciendo vapor de agua a una presión de, aproximadamente, 1 atmósfera y a una temperatura de aproximadamente 1000^o, se obtiene el diseño 5 por oxidación de la capa 1. El tratamiento de oxidación se continúa hasta que el diseño resultante 5 alcanza al menos hasta el sustrato 8, véase la figura 2.

25 La capa epitaxial se divide en una forma sencilla y eficaz en partes 9 y 17 que están mutuamente aisladas y que están separadas una de otra por el diseño 5 hundido en la capa 1 sustancialmente en todo su grueso, de modo que la configuración resultante pueda seguirse tra-

30



tando por medio de métodos planares y en que el diseño 8 consiste en óxido de silicio de buena calidad.

5 El tratamiento de oxidación puede interrumpirse y durante esta interrupción puede eliminarse la capa de óxido de silicio ya obtenida, al menos en parte de su grueso, por ataque químico, usándose la capa 7 como máscara contra el ataque químico. No se necesita en este caso un tratamiento de ataque que preceda al de oxidación.

10 Alternativamente, es posible no usar en absoluto tratamiento químico de ataque. En ese caso, sin embargo, se obtiene un diseño 5 que sobresale por encima de la superficie de la capa epitaxial 7, lo que, necesariamente, no es siempre un inconveniente. Por lo demás, la parte del diseño 5 que sobresale por encima de la capa epitaxial 1 puede eliminarse también posteriormente por un tratamiento de ataque químico, sirviendo la capa 7 como máscara para el ataque. Así, es posible que el diseño 5 sobresalga ligeramente por encima de la superficie de la capa epitaxial o quede ligeramente por debajo de ella.

15 Las partes aisladas 9 a 17 de la capa epitaxial están aisladas del soporte 8 por la unión p-n formada por la capa 1 de tipo n y el soporte 8 del tipo p.

20 Como se obtiene un diseño 5 que consiste en óxido de buena calidad, y además, el diseño 5 está hundido en la capa epitaxial 1 sustancialmente en todo su espesor, puede disponerse muy eficazmente un elemento de circuito en una parte aislada, en la que se dispone una región del elemento de circuito contigua a la superficie de la parte aislada y contigua al diseño, al menos a lo largo de parte de su circunferencia. Esto proporciona una im

388379

17 FEB



portante economía de espacio.

Por ejemplo, la región de base 3 del transistor (2,3,4), véanse las figuras 3 y 4, está contigua al diseño 5 a lo largo de la mayor parte de su circunferencia.

5

La región de base 3 puede disponerse de una manera usual por difusión de una impureza. La capa 7 de nitruro de silicio puede usarse como máscara de difusión.

10

En la presente realización, sin embargo, primero se elimina el nitruro de silicio 7 y se sustituye por la capa 20 de óxido de silicio que se usa del modo habitual como máscara de difusión. La zona de base de tipo p, 3, que se obtiene, por ejemplo, por difusión de boro, tiene un espesor de aproximadamente 0,6 micras y está contigua a la superficie 23 de la parte aislada 9.

15

La región de emisor 2 de tipo n, de aproximadamente 0,3 micras de grueso, se dispone luego en la región de base 3, por ejemplo, por la difusión de fósforo, cuya región 2 está contigua a la superficie 23 de la parte aislada 9.

20

La región de colector 4 del transistor (2,3,4) se forma por medio de la parte 4 de la parte aislada 9, cuya parte 4 está contigua a la región de base 3.

25

Ha de señalarse que la parte vertical 24 de la unión p-n entre la región de base 3 y la región de colector 4 es pequeña, como resultado de lo cual es también pequeña la capacidad entre la región de base 3 y la región de colector 4.

30

La región de colector 4 está provista de una región de contacto 25 que está contigua a la superficie 23 de la parte aislada 9. Esta región de contacto 25 tiene



el mismo tipo de conductividad que la región de colector 4 y una mayor impurificación que ella. La región de contacto 25 está contigua al diseño 5 a lo largo de gran parte de su circunferencia, como resultado de lo cual se obtiene otra importante economía de espacio. La región de contacto 25 puede proveerse simultáneamente de la región de emisor 2 por la difusión de fósforo.

La capa 20 de óxido de silicio está provista de aberturas 26, 27 y 28, de modo que se pueda establecer contacto con las regiones 2, 3 y 25. Los contactos, que no se han mostrado en gracia a la sencillez, pueden proveerse de cualquier modo usual y extenderse en forma de capas metálicas hasta encima de la capa aislante 10 y del diseño 5.

Si se deseara, puede proveerse del modo usual una capa enterrada del mismo tipo de conductividad, pero con mayor impurificación que la región de colector 4. Tal capa enterrada 3 se muestra en la figura 3 por las líneas de trazos.

Las dimensiones de la parte aislada 9 y de las zonas 2, 3 y 25, en la vista en planta mostrada en la figura 4, no son críticas para un método de acuerdo con el invento y pueden elegirse del modo usual, teniendo en cuenta las propiedades que se deseen del transistor.

La capa de silicio epitaxial 1, sin embargo, no debe ser, con preferencia, más gruesa que 2,5 a 3 micras. Realmente, el diseño 5 debe tener el mismo grueso, aproximadamente, que la capa 1 y un diseño 5 de buena calidad y un grueso mayor de 2,5-3 micras es difícil de disponer en un tiempo de oxidación razonable.

Además de transistores, pueden disponerse en la parte aislada de la capa epitaxial otros elementos de circuito, por

388379

17E



ejemplo diodos, resistencias y capacidades. Por ejemplo, pueden disponerse dos contactos de conexión 42 y 43, y servir como resistencia, en una parte aislada 40 (véase la figura 5) de la capa epitaxial 1.

5

A menudo se desea una resistencia que comprenda una región difundida. Tal resistencia que ocupa un mínimo de espacio, se muestra en la vista en sección de la figura 6. En la parte aislada 50 de la capa de silicio epitaxial 1, se dispone una región de resistencia 51 en forma de una región superficial contigua al diseño 5 en toda su circunferencia. Como resultado de esto, la región de resistencia 51 con la parte aislada 50 en la que está dispuesta, ocupa un mínimo de espacio. La región 31 está provista de dos contactos de conexión 52 y 53. La región 51 puede proveerse de una manera normal por difusión de una impureza y tener un tipo de conductividad opuesto al de la parte aislada o el mismo tipo de conductividad que la parte 50, pero mayor impurificación que ella.

10

15

20

Es alternativamente posible, por ejemplo, disponer dos resistencias, cada una de las cuales comprende una región de superficie difundida en una parte aislada de la capa epitaxial 1, estando las regiones superficiales yuxtapuestas a cierta distancia entre sí y contiguas al diseño 5 a lo largo de una parte de su circunferencia.

25

Un método de acuerdo con el invento, por tanto, no sólo permite de una manera sencilla y eficaz obtener un diseño 5 de óxido de silicio que se extiende en todo el espesor de la capa epitaxial 1, sino que, además, hace posible obtener un diseño 5 de óxido de silicio de buena calidad en el cual el diseño 5, con la capa de silicio 1,

30

388379



17 FEB 1971

5 tiene una superficie 5 sustancialmente plana, de modo que la región de elementos de circuito contigua al diseño 5 puede proveerse por medio de métodos planares usuales. Como resultado de esto, se obtiene una considerable economía de espacio que permite disponer elementos de circuito más juntos y obtener una baja capacidad de aislamiento y entre alambrado.

10 Será evidente que el invento no queda limitado a los ejemplos descritos y que pueden hacerse muchas variaciones evidentes para los expertos sin apartarse del alcance de este invento. Por ejemplo, los tipos de conductividad de todas las citadas partes de los dispositivos semiconductores descritos pueden cambiarse al mismo tiempo de conductividad de tipo p a conductividad de tipo n, y a la inversión. No es necesario que un elemento de circuito, por ejemplo un transistor o una resistencia, se componga de una o más regiones adjuntas al diseño 5, al menos a lo largo de una parte de su circunferencia. Cuando se dispone una pluralidad de elementos de circuito, los elementos de circuito pueden conectarse entre sí del modo usual por medio de pistas conductoras que se disponen sobre la capa aislante 10 y sobre el diseño 5. La capa aislante 10 puede consistir en un material aislante distinto del óxido de silicio, por ejemplo nitruro de silicio. Las zonas de los elementos de circuito pueden disponerse, por ejemplo, por implantación iónica en vez de por difusión. Además, la zona de emisor 2, en las figuras 3 y 4 puede también estar contigua al diseño 5 a lo largo de parte de su circunferencia. Todavía las aberturas de la capa aislante 10 para hacer contacto con regiones que están contiguas al diseño 5, por ejemplo,

15
20
25
30

388379.10 MA



5 Las aberturas 27 y 28 para las zonas 3 y 25, pueden estar contiguas al diseño 5, lo que permite economizar más espacio. Aun más, la capa de silicio epitaxial de un tipo de conductividad que se dispone sobre el sustrato del tipo de conductividad opuesto puede proveerse, ya antes de disponer el diseño de óxido de silicio, con una zona del tipo de conductividad opuesto. La capa epitaxial puede consistir, por ejemplo, en una doble capa en la cual se dispone una primera capa parcial de un tipo de conductividad sobre el soporte y una segunda capa parcial del tipo de conductividad opuesto sobre la primera capa parcial.

10 Esta solicitud que corresponde a la presentada en Holanda el 19 de febrero de 1970, bajo el número 7002384 se acoge a los beneficios del artículo 51 del vigente Estatuto sobre Propiedad Industrial.

REIVINDICACIONES

20 Los puntos de invención propia y nueva que se presentan para que sean objeto de esta solicitud de Certificado de Adición en España, por VEINTE años, son los siguientes:

25 1.- Mejoras introducidas en el objeto de la patente principal nº 345.702, expedida el 22 de noviembre de 1968, por "Un método de fabricar un dispositivo semiconductor" cuyo dispositivo comprende un cuerpo semiconductor de silicio que tiene al menos un elemento de circuito semiconductor junto al cual está dispuesta una capa de óxido de

30



5 silicio sustancialmente plana contigua al cuerpo de silicio en forma de una capa de óxido de silicio en diseño, por medio de un tratamiento de oxidación en una superficie del cuerpo de silicio, estando la capa con diseño hundida en el cuerpo de silicio al menos en parte de su espesor por enmascaramiento local de la superficie del cuerpo de silicio contra la oxidación durante al tratamiento de oxidación, siendo el material de partida un cuerpo de silicio consistente en una capa de silicio dispuesta sobre un soporte, 10 continuándose el tratamiento de oxidación, durante la disposición de la capa de óxido de silicio en diseño, hasta que el diseño se extiende a través de todo el espesor de la capa de silicio, dividiéndose la capa de silicio en cierto número de partes que están separadas una de otra por el diseño, según las cuales la capa de silicio se dispone como 15 capa epitaxial de un tipo de conductividad sobre un soporte de un material semiconductor del tipo de conductividad opuesto, la capa apitaxial se divide en partes mutuamente aisladas por la disposición del diseño, en cuyas partes aisladas se disponen elementos de circuito para obtener un dispositivo semiconductor integrado. 20

2.- Mejoras según la reivindicación 1, según las cuales el enmascaramiento contra oxidación se usa también como máscara de ataque químico para eliminar localmente, 25 antes del tratamiento de oxidación, la capa de silicio, por ataque químico sobre parte de su espesor, o para eliminar, durante una interrupción del tratamiento de oxidación la capa de óxido de silicio ya obtenida al menos sobre parte de su espesor.

30 3.- Mejoras según las reivindicaciones 1 ó 2,

388379

10



según las cuales, se usa un soporte de silicio y la capa de silicio epitaxial se enmascara contra oxidación disponiendo una capa de máscara de nitruro de silicio que es más delgada que el diseño de óxido de silicio a disponer.

5
4.- Mejoras según una o más de las reivindicaciones precedentes, según las cuales, después de disponer el diseño en una parte aislada de la capa epitaxial se dispone una región de un elemento de circuito contigua a la superficie de dicha parte, cuya región está contigua al diseño al menos a lo largo de parte de su circunferencia.

10
5.- Mejoras según la reivindicación 4, según las cuales se dispone un transistor sobre una parte aislada de la capa epitaxial, disponiéndose en dicha parte una región de base contigua a la superficie de la parte que se está disponiendo en dicha parte, estando dicha región de base contigua al diseño al menos a lo largo de parte de su circunferencia, disponiéndose una región de emisor contigua a la superficie de la parte que se está disponiendo en dicha región de base, estando la región de colector del transistor formada por aquella parte de la parte aislada contigua a la zona de base.

15
20
6.- Mejoras según la reivindicación 5, según las cuales una zona de contacto contigua a la superficie de la parte aislada se dispone en la región de colector con el mismo tipo de conductividad que la región de colector, y con mayor impurificación de ella, estando dicha zona de contacto contigua al diseño al menos a lo largo de parte de su circunferencia.

25
30
7.- Mejoras introducidas en el objeto de la patente principal nº 345.702 expedida el 22 de noviembre de

MCE

388379

10 MAR



1968 por: "Un método de fabricar un dispositivo semiconductor.

5 Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan y para los fines que se han especificado.

Esta Memoria consta de diecisiete hojas escritas a máquina por una sola cara.

Madrid,

10 MAR 1971

P.A.

10

Alberto de...
Por Foucault *de*

4.3.71

ME

Alberto de...
Por Poder...

Fig. 6

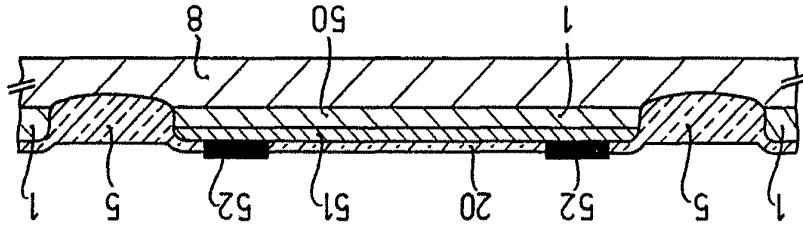


Fig. 5

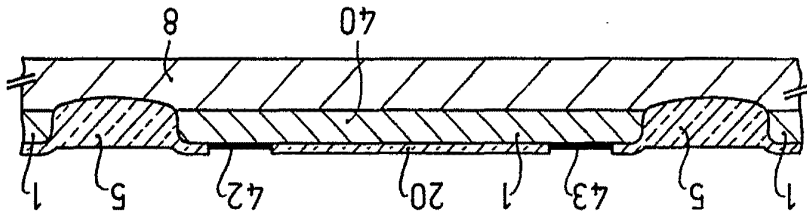


Fig. 2

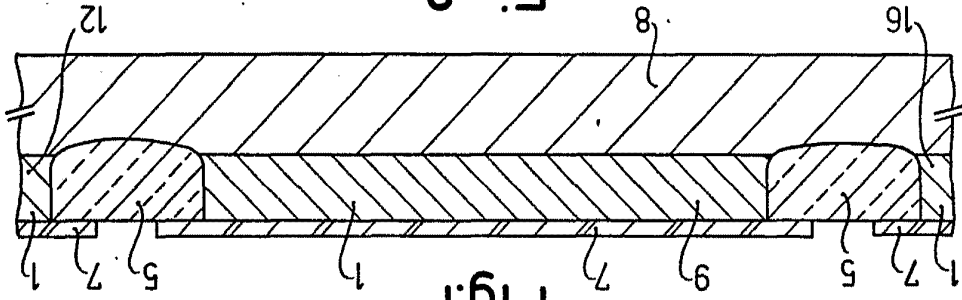
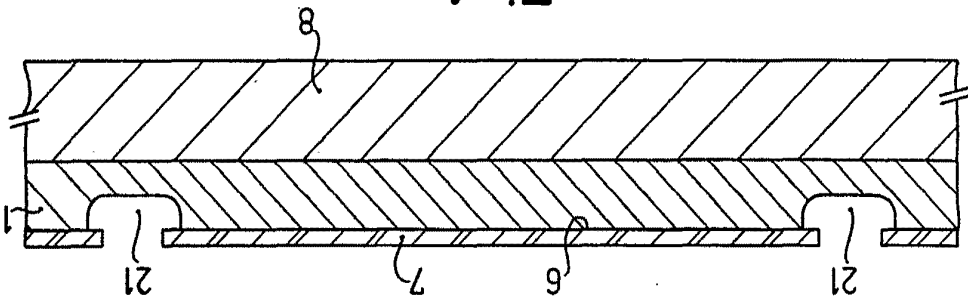


Fig. 1



388379



27 FEB 1911

468111

388379

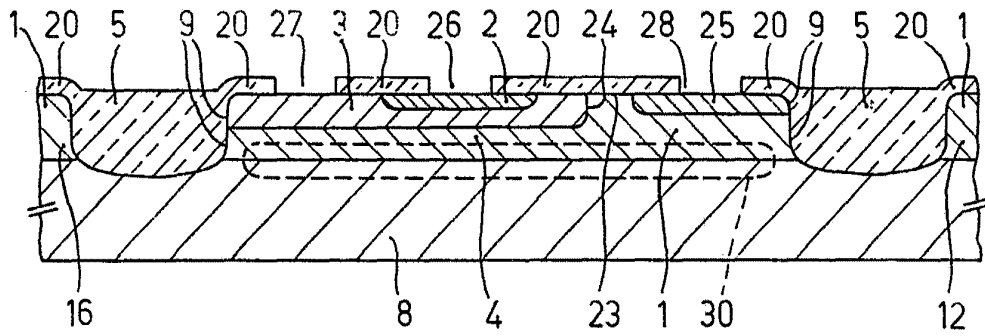


Fig. 3

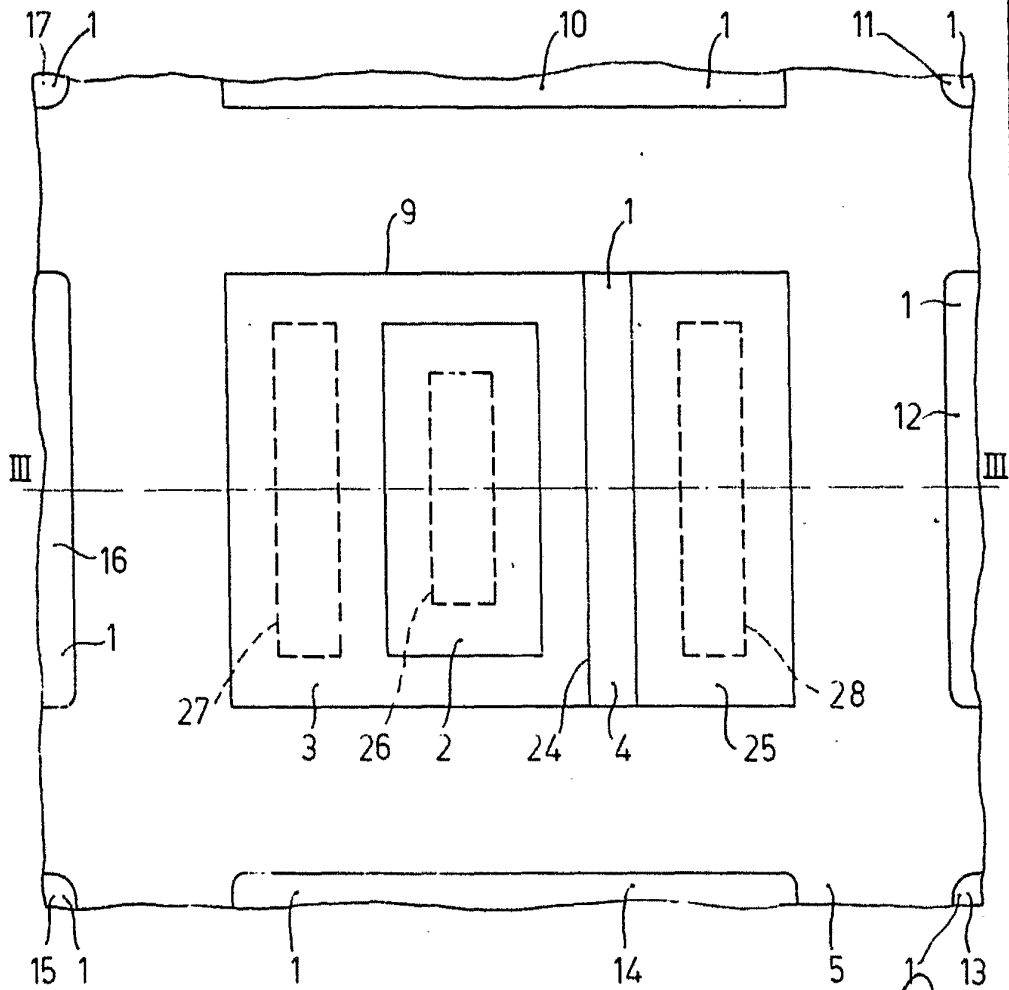


Fig. 4

ALBERTO DE...
FOR POWER