

387621

P.- 46.865

TI - 3025

(Div.)

SECCION TECNICA
CLASIFICACION I. P. C.
CLASE H 01 H 04
SUBCLASE L N

26 FEB



Memoria descriptiva

387621

para solicitar PATENTE DE INVENCION por 20 años

a nombre de TEXAS INSTRUMENTS INCORPORATED

entidad ~~XXXXXXXXXXXX~~ norteamericana

con domicilio en 13500 North Central Expressway, Dallas,
Tejas, Estados Unidos de América

por: "UN METODO DE FABRICAR UNA DISPOSICION DE CIRCUITO
DE SEMICONDUCTORES INTEGRADA"

(Clase Internacional H04n H01l)



La presente invención se refiere a presentaciones térmicas, del tipo que tiene una disposición ordenada de elementos calefactores selectivamente activados para dar una presentación de información sobre un material térmicamente sensible, y más en particular a una disposición integrada de elementos de calefacción semiconductores y una matriz de excitación para la misma, así como a los métodos de fabricarlas.

El objeto de la presente invención reside en un método simplificado y perfeccionado de fabricar una disposición de circuitos semiconductores integrados útil como presentación térmica.

Otros objetos, rasgos característicos y ventajas de la invención pueden comprenderse del mejor modo por referencia a la siguiente descripción detallada, tomada en unión de los adjuntos dibujos, en los que se indican con los mismos números de referencia las partes similares, y en los cuales:

- la figura 1 ilustra una disposición integrada de elementos calefactores semiconductores, y una matriz de excitación, conforme al presente invento;

- la figura 2 ilustra una estructura intermedia en la fabricación de la disposición de elementos calefactores semiconductores integrados y la matriz de excitación de la fig. 1;

- la figura 3 ilustra el diseño de interconexiones de los elementos calefactores y la matriz de excitación, en la superficie de la estructura de la fig. 2;

- la figura 4 ilustra el diseño de interconexiones para la conexión exterior a los elementos de calefacción y a

387621

28E



la matriz de excitación de la fig. 1; y

- la figura 5 ilustra el circuito eléctrico incorporado a la disposición de elementos de calefacción integrados y a la matriz de excitación de la fig. 1.

5 La fig. 1 ilustra una disposición de tres por cinco elementos calefactores de tipo mesa semiconductores, situada dentro de la ventanilla 3, y la matriz de excitación 4 sobre la cual está situado el material térmicamente sensible, formando una presentación dinámica de información del tipo descrito en la patente de EE.UU. 3.323.241 de J.W. Blair y col., en la que se usan los materiales termocrómicos allí descritos o sobre la cual se hace pasar un material térmicamente sensible y especialmente tratado, formando una presentación permanente de información, o dispositivo impresor, del tipo descrito en la solicitud de patente afín, EE.UU. nº 492.174, de Emmons y col., presentada el 1º de octubre de 1965 y cedida al mismo cesionario del presente invento.

15 Sobre un soporte aislante 1 que puede ser de un material adecuado cualquiera (por ejemplo, de un cerámico, vidrio o zafiro) se monta una pastilla semiconductor 2 de silicio monocristalino y de menor tamaño, por medio de un adhesivo aislante de buenas propiedades de aislamiento térmico y eléctrico, tal como un epóxido.

25 Cada elemento calefactor de la disposición comprende un cuerpo semiconductor monocristalino en forma de meseta o "mesa", y contiene un elemento calefactor en él formado por la cara inferior de la mesa junto al soporte 1, de modo que, al activarse el elemento calefactor, en la superficie superior de la mesa se forma un punto de recalentamiento.



miento local que da un punto localizado en el material térmicamente sensible que hay encima. Un grupo de elementos calefactores selectivamente activados forma en el material térmicamente sensible un grupo de puntos que define una
5 representación de carácter o de información, presentada en el material térmicamente sensible.

Las mesas que constituyen la formación o disposición ordenada de elementos calefactores están aisladas entre sí por el aire, y unidas por un diseño de conexión metálica
10 por debajo de las mesas, entre la pastilla semiconductor 2 y el soporte 1, diseño que interconecta los elementos calefactores de las mesas en la deseada configuración de circuito. La matriz de excitación para activar selectivamente los elementos de calefacción y suministrarles la energía
15 deseada está situada en la pastilla semiconductor 2, en el área designada en general con el número 4. Los elementos de circuito que constituyen la matriz de excitación forman parte integrante de la pastilla semiconductor 2, separadas por unión PN entre sí e interconectadas en la
20 configuración de circuito deseada por medio de un diseño de conexión metálica que va por debajo de la pastilla 2, entre ésta y el soporte 1. La formación o disposición de elementos de calefacción y la matriz de excitación están también interconectadas en la configuración de circuito
25 deseada, por medio del diseño de conexión metálica existente entre la pastilla 2 y el soporte 1.

La pastilla semiconductor 2 es enteriza, excepto en el área de la ventanilla 3 en la que están situados los elementos calefactores aislados por aire; y, por consi-
30 guiente, la superficie superior de la pastilla semiconduc-

387621

tora 2 presenta un soporte bueno y más uniforme para la colocación o el paso del material térmicamente sensible por encima de la disposición ordenada de elementos calefactores.



5 El diseño de conexión metálica situado entre la pastilla semiconductor 2 y el soporte 1 se extiende saliendo hasta unas áreas o placas de conexión situadas encima de las aberturas 5, 6 y 7 del soporte 1, para poder efectuar a ellas la conexión exterior a través de las aberturas por
10 la cara inferior del soporte 1, en tanto que las conexiones externas están formadas en la cara inferior del soporte 1 y se quitan del material térmicamente sensible situado encima de las mesas. El diseño de conexión metálica situado entre la pastilla semiconductor 2 y el soporte 1 une me-
15 cánica y eléctricamente las mesas aisladas por aire, y las conecta eléctricamente a los elementos de circuito de la matriz de excitación, estando soportado en el adhesivo epoxídico que descansa entre la pastilla semiconductor 2 y el soporte 1.

20 Cada mesa contiene una pareja o agrupación de transistor y resistencia, selectivamente activada de manera que la potencia disipada por la resistencia produce el "punto caliente" en la superficie superior de la mesa seleccionada. El transistor de cada mesa desempeña una función activa de control o de amplificación, de manera que el calor
25 generado por él facilita la creación del "punto caliente". Además, un elemento activo de cada mesa aminora la necesidad de una amplificación de señales que, de no ser así, habría de disponerse exteriormente a la disposición de elementos calefactores, y permite a la disposición de elemen-
30 tos calefactores, y permite a la disposición de elemen-



tos calefactores funcionar directamente alimentada por
fuentes de excitación de baja potencia.

La pareja de transistor y resistencia de cada mesa es-
tá ilustrada en la fig. 5 (transistor T14 y resistencia R14,
5 por ejemplo), en unión de sus circuitos de excitación aso-
ciados (transistor T29, resistencia R_G 29, resistencia R_E 29
y resistencia R_B 29, por ejemplo). Cada pareja de transis-
tor-resistencia va interconectada de manera que uno de los
extremos de la resistencia está conectado al colector del
10 transistor, y el otro extremo de la resistencia va conecta-
do a una fuente V_G de tensión positiva, mientras el emisor
del transistor está conectado a masa y la base del transis-
tor va conectada al circuito de excitación (esto es, al
emisor del transistor asociado en el circuito de excita-
15 ción).

Al aplicarse simultáneamente impulsos positivos en el
terminal de entrada I29 y en el terminal PG, se pone en
conducción el transistor T29, haciendo que la tensión en
el emisor del transistor T29 adquiriera un valor más positi-
20 vo y dispere el transistor T14, originando el "punto ca-
liente" en la superficie de la mesa en la que están situa-
dos el transistor T14 y la resistencia R14. La línea PG
está conectada a todos los transistores, T29, T30, por me-
dio de las resistencias R_B 29, R_B 30, de manera que la apa-
25 rición simultánea de un impulso positivo en PG y en una
(seleccionada) de las entradas I29 ó I30 hace que se ponga
en conducción el transistor seleccionado T29 ó T30 y a su
vez dispere el elemento calefactor seleccionado.

En el ejemplo dado, disposición de tres por cinco ele-
30 mentos calefactores, existen 15 mesas, un número correspon-

387621

diente (15) de parejas de transistor-resistencia (T14-R14, T15-R15), otros 15 transistores de excitación (T29, T30) correspondientes, y las 15 entradas correspondientes (I29, I30).



5 La forma de construcción de la disposición de elementos calefactores y la matriz de excitación de la fig. 1 puede comprenderse mejor estudiando la siguiente descripción del procedimiento de fabricarla.

Con referencia a la fig. 2, se ilustra en ella una pastilla semiconductor monocristalina 2, enteriza, de silicio de tipo P. Las parejas de transistor-resistencia para los elementos de calefacción comprenden unas regiones difundidas en la superficie de la pastilla 2, las cuales se designan con los símbolos T1 a T15 inclusive y, respectivamente, R1 a R15 inclusive, y están situadas en el área designada con el número 3. El 8 ilustra el área que va a tener forma de mesa. En tanto, cada transistor R15, por ejemplo, comprende una región de colector 9 de tipo N difundida, una región de base 10 de tipo P difundida y una región de emisor 11 de tipo N difundida. La resistencia R15, por ejemplo, comprende una región de tipo N difundida hecha al mismo tiempo que la difusión de colector de tipo N, y de una misma pieza o enteriza con ella, de manera que uno de los extremos de la resistencia 15 está óhmicamente conectado al colector 9 interiormente al material semiconductor.

Los transistores de excitación T16 a T30 inclusive comprenden cada uno una región de colector difundida de tipo N, una región de base difundida de tipo P y una región de emisor difundida de tipo N. Cada transistor de excitación T16-T30 lleva asociada una resistencia de colector,



$R_{C16}-R_{C30}$, respectivamente. Las resistencias de colector $R_{C16}-R_{C30}$ comprenden cada una una región difundida de tipo N hecha al mismo tiempo que la respectiva difusión de colector del transistor excitador, de manera que uno de los extremos de la resistencia de colector es enterizo con el colector de su transistor excitador asociado, en tanto que las resistencias de colector $R_{C16}-R_{C30}$ llevan su otro extremo respectivamente conectado por el interior del material semiconductor a los colectores de los transistores de excitación T16-T30. Las resistencias difundidas $R_{C21}-R_{C25}$ tienen un extremo conectado por el interior del material semiconductor, respectivamente, a un extremo de las resistencias difundidas R_{C30} , R_{C29} , R_{C28} , R_{C27} y R_{C26} . Las resistencias de base $R_{B16}-R_{B30}$ son unas regiones de tipo P difundidas en la superficie de la pastilla semiconductor 2. Estas resistencias de base han de ir conectadas a los electrodos de base de los respectivos transistores de excitación T16-T30. Las resistencias de emisor $R_{E16}-R_{E30}$ son unas regiones de tipo P difundidas en la superficie de la pastilla semiconductor 2, y han de ir conectadas a los electrodos de emisor de los respectivos transistores excitadores T16-T30. Una región de tipo N difundida en la superficie de la pastilla semiconductor rodea a cada una de las regiones difundidas de tipo P que constituyen las resistencias de base y emisor $R_{B16}-R_{B30}$ y $R_{E16}-R_{E30}$, a fin de proporcionar el deseado aislamiento o separación por unión PN entre los elementos de circuito del material semiconductor. Unas regiones de tipo N fuertemente dopadas, $T_{B1}-T_{B15}$, constituyen unos túneles conductivos en la pastilla semiconductor 2, para tener una conexión eléctrica

387621



26 FEB 73

5 óhmica entre los electrodos de base de los respectivos transistores T1-T15 y los diversos elementos de circuito de la matriz de excitación. Una región difundida de tipo N fuertemente improsificada, $T_V C$ proporciona un túnel conductivo en el material semiconductor. En la superficie de la pastilla semiconductor 2 se disponen tres regiones PG difundidas de tipo N fuertemente improsificadas, respectivamente próximas a los tres grupos de resistencias $R_B 16-20$ $R_B 16-20$, $R_B 21-25 - R_B 21-25$ y $R_B 26-30 - R_B 26-30$. La unión

10 PN formada entre un túnel de tipo N y el substrato de tipo P subyacente separa y aísla los túneles entre sí y de los demás elementos de circuito.

Los transistores, resistencias, túneles y uniones ais-

15 lantes o separadoras se forman en la superficie de la pastilla 2 utilizando el procedimiento de formación planar, en el que sobre la pastilla de silicio de tipo P de la resistividad deseada se desarrolla por crecimiento térmico una película de óxido, colocando la pastilla en un horno a elevada temperatura y haciendo pasar sobre ella un agen-

20 te oxidante. La película de dióxido de silicio resultante actúa de medio protector o de enmascaramiento contra las impurezas que más tarde se difundan en la pastilla. En la película de óxido se producen agujeros que permitan a los sucesivos procesos de tratamiento de difusión formar las

25 funciones de transistor, resistencia, túnel y separación o aislamiento. Estos agujeros, que forman parte de diseños de distribución de los elementos de circuito deseados, túneles y regiones de separación, se producen por métodos fotolitográficos. Los contactos e interconexiones entre

30 los elementos de circuito se hacen por métodos fotolito-

gráficos similares, utilizando, por ejemplo, aluminio vaporizado sobre el óxido para formar un diseño metálico que conecte entre sí los elementos de circuito y termine en unas placas de unión para las conexiones exteriores. El diseño de conexión comprende unas tiras conductoras, en la película de óxido, que se extienden hasta unas aberturas practicadas en ésta, para dar las conexiones deseadas.



El diseño metálico de conexión formado en el óxido de la pastilla semiconductor 2 se ilustra en la figura 3. Un gran plano de masa conductor, designado con el símbolo de "masa" en la fig. 3, interconecta todos los emisores de los transistores T1-T15, e interconecta uno de los extremos de las resistencias de emisor R_E16-30 ; en la fig. 3 se ilustran las resistencias R_E20 , R_E25 y R_E30 , para mostrar el lugar en que el plano de masa se conecta a estas resistencias de emisor. La tira conductora V_C interconecta un extremo de todas las resistencias R1-R15 con uno de los extremos de las resistencias de colector R_C16-20 . La tira conductora V'_C interconecta los terminales comunes de las resistencias de colector R_C21-R_C30 (designados V_C en la fig. 3) con uno de los extremos del túnel T_{V_C} (designado V'_C en la fig. 2). La tira conductora 36 conecta la base del transistor T15 a uno de los extremos del túnel T_{B15} , y la tira conductora 37 conecta el otro extremo del túnel T_{B15} con el emisor del transistor T30 y con un extremo de la resistencia de emisor R_E30 . La tira conductora 38 conecta la base del transistor T14 a uno de los extremos del túnel T_{B14} , y la tira conductora 39 conecta el otro extremo del túnel T_{B14} al emisor del transistor T29 y a uno de los extremos de la resistencia de emisor R_E29 . De igual manera,

387621

26 ENE



las bases de todos los transistores T1-T15 están conectadas por medio de los túneles T_{P1-15} a los emisores de los transistores T16-30 y a las resistencias de emisor R_{P16-30} . Las tiras conductoras 21-35 se conectan respectivamente a las bases de los transistores 30, 29, 28, 27, 26, 21, 22, 23, 24, 25, 16, 17, 18, 19 y 20 y a uno de los extremos de sus resistencias de base. Las partes agrandadas de 21-35 actuarán más adelante como placas de conexión exterior, y más concretamente como entradas para activar selectivamente los elementos calefactores. En tanto, la placa de conexión de la fig. 3 corresponde a la entrada 130 de la fig. 5, y la placa de conexión 22 de la fig. 3 corresponde a la entrada 129 de la fig. 5.

Los demás extremos de las resistencias de base R_{P16-30} están conectados a los túneles PG ilustrados en la fig. 2, y los extremos de estos túneles están interconectados por la tira conductora PG de la fig. 3. Por ejemplo, la resistencia de base R_{P20} tiene su otro extremo conectado al túnel PG en la parte superior de la fig. 2 por medio de la tira conductora 41 ilustrada en la fig. 3; la resistencia de base R_{P30} tiene su otro extremo conectado al túnel PG ilustrado en la parte media de la fig. 2, por medio de la tira conductora 40 ilustrada en la fig. 3; y la resistencia de base R_{P26} tiene su otro extremo conectado al túnel PG indicado en la parte inferior de la fig. 2 por medio de la tira conductora PG' ilustrada en la fig. 3.

Hay que decir que cuando una tira conductora cruza por encima de un túnel, por ejemplo, la tira conductora V_C en su cruce por encima de los túneles $T_{P1-T_{P10}}$, la capa aislante de óxido de silicio que hay en la superficie de la



pastilla semiconductor aísala la tira conductora del túnel conductor, de manera que no hay interferencia eléctrica.

Por consiguiente, la matriz de excitación, por ser más compleja y necesitar más elementos de circuito que la disposición de elementos calefactores, ocupa un área de la pastilla semiconductor mayor que la de la disposición de elementos calefactores, y está cerca de ésta, en tanto que las dos se fabrican durante las mismas operaciones de procedimiento y sujetas a los mismos ambientes. Se elimina así la necesidad de circuitos exteriores de excitación, y se reduce el camino de conexión.

Después de tratada la pastilla semiconductor, que incluye la disposición de elementos calefactores y la matriz de excitación con el deseado diseño de interconexiones, según se ilustra en la fig. 3, la pastilla se vuelve de arriba a abajo y se monta en un soporte aislante l más grande, con arreglo al procedimiento descrito en la solicitud de patente afín de EE.UU. nº 650.821, de Edward M. Ruggiero, presentada el 3 de julio de 1967 bajo el título de "Presentaciones térmicas en las que se utilizan circuitos integrados aislados por aire, y métodos de fabricarlas" y cedida al mismo cesionario de la presente. Así, sobre las áreas de placa de conexión designadas por los puntos 21-35, PG', R_E30 , V_G y G en la fig. 3, se aplica selectivamente un agente de separación que comprenda un material de foto-reserva. A continuación se aplica un adhesivo epoxídico sobre la pastilla semiconductor en el diseño de interconexiones metálico, el óxido de silicio y el material de foto-reserva. El adhesivo epoxídico se adhiere al óxido de silicio y al metal del diseño de interconexiones, pero no

387621

26 E
al material de foto-reserva. La pastilla semiconductor se vuelve luego de arriba a abajo y se monta en el soporte aislante 1 (fig. 1), con las placas de conexión 31-35, V_G y G superpuestas a la abertura 5, las placas de conexión 26-30 y V_G encima de la abertura 6 y las placas de conexión 21-25, R_E 30 y PG' superpuestas a la abertura 7. Estas placas de conexión están alineadas con las aberturas 5 a 7 de tal manera que resultarán accesibles a través de las aberturas practicadas en el soporte.



5
10 La fig. 4 ilustra, visto por abajo, el soporte 1 y las aberturas 5 a 7 con las placas de conexión apropiadas situadas encima de las aberturas.

A continuación se endurece el adhesivo epoxídico hasta convertirlo en un sólido rígido; y durante el tratamiento de curado o endurecimiento inicial, la viscosidad del adhesivo epoxídico decrece considerablemente, antes de su polimerización y endurecimiento. Esta menor viscosidad del adhesivo facilita la fluencia del adhesivo epoxídico, que no "mojará" fácilmente el material de foto-reserva y, por tanto, hará que el adhesivo epoxídico se aparte del material de foto-reserva, reuniéndose en las áreas que rodean al material de foto-reserva, de modo que forma un menisco con la pared de las aberturas 5 a 7 del soporte 1.

15
20
25 Tras el completo curado o endurecimiento del adhesivo epoxídico, se quita el material de foto-reserva por métodos usuales, quedando las placas de conexión libres de adhesivo epoxídico y limpias para hacer buenas conexiones eléctricas a las mismas.

30 La superficie superior de la pastilla semiconductor, que es la superficie alejada o distante de los elementos

387621

26 Ene



calefactores y de los elementos de matriz de excitación, se
quita, haciendo la pastilla semiconductoras todo lo delgada
que se quiera. Esto puede conseguirse en una sola etapa o
en varias, usando métodos de lapeado o esmerilado, chorro
5 de arena o ataque químico. Ahora bien, se mantiene la inte-
gridad de las uniones PN. Como el material térmicamente
sensible estará situado o se habrá puesto encima de la su-
perficie monocristalina de la pastilla semiconductoras, re-
sulta pulimentado química o mecánicamente.

10 Desaparece entonces el material semiconductor de la
pastilla 2, en torno a cada pareja de transistor-resistencia
de un elemento calefactor, quedando la formación de tres
por cinco mesas separadas por aire. Encima de la superficie
superior de la pastilla 2 se aplica una capa de foto-reserva,
15 y sobre ella una fotomáscara para habilitar el diseño de
exposición deseado para la capa de foto-reserva. La capa de
foto-reserva se impresiona o expone luego a través de la
fotomáscara, se revela y se quita selectivamente, dejando
al descubierto las áreas de la superficie del semiconductor
20 que hay que quitar. Con la capa de foto-reserva definiendo
el diseño deseado, se ataca el material semiconductor hasta
llegar a la película de óxido de silicio, dejando las for-
mas de meseta o mesas separadas por el aire, ilustradas en
la fig. 1.

25 La fig. 1 ilustra la forma resultante de la pastilla
semiconductoras 2, en la que está situada la formación o
disposición ordenada de tres por cinco mesas separadas por
aire.

30 Con referencia ahora a la fig. 4, y mirando a la cara
inferior del soporte aislante 1, hay un diseño metálico

387621

26 FEB 1971



previamente aplicado a la cara inferior del soporte aislante, que se va a conectar con las placas de unión de la pastilla semiconductor. Las conexiones 42 están hechas entre las placas de conexión y las tiras conductoras por la cara inferior del soporte aislante 1, a través de las aberturas 5 a 7 practicadas en el mismo.

Como puede verse, las tiras terminales 21-35, en unión de la tira terminal PG', proporcionan los terminales de entrada para activar selectivamente la disposición de elementos calefactores que se analizó antes en relación con los terminales de entrada I_{29} , I_{30} y PG de la fig. 5. Las tiras V_G y G hacen de terminales de alimentación dando las conexiones de tensión de colector y potencial de masa al sistema.

El material térmicamente sensible para los fines de la presentación se pone en contacto directo con las mesas de silicio monocristalino, que son muy delgadas, permitiendo así un alto grado de comunicación térmica entre las mesas y el material térmicamente sensible. La disposición de elementos calefactores tiene un alto grado de aislamiento eléctrico y térmico entre las mesas, y resulta especialmente adecuada para las aplicaciones de presentación térmica, en tanto que con ella pueden integrarse, con aislamiento eléctrico y térmico adecuado y en gran densidad de agrupación, los elementos de circuito que constituyen la matriz de excitación.

La disposición de mesas en número de cinco por tres se da aquí a título meramente ilustrativo, pudiendo elegirse cualquier número y forma para la disposición, según el carácter de la información que se desee presentar en el mate-



rial térmicamente sensible.

Se sobrentiende que la forma de realización arriba descrita no es sino un mero ejemplo ilustrativo y no limitativo de la invención. Las personas versadas en la materia pueden sin duda idear otras numerosas disposiciones, sin apartarse del espíritu ni salirse del ámbito del invento, tal como lo definen las reivindicaciones siguientes.

10

- REIVINDICACIONES -

Los puntos de invención propia y nueva que se presentan para que sean objeto de esta solicitud de Patente de Invención en España, por VEINTE años, son los siguientes:

1.- Un método de fabricar una disposición de circuito de semiconductores integrada, que comprende las etapas de: formar concurrentemente una pluralidad de elementos disipadores de calor en una primera área de una primera de las caras de una pastilla semiconductor, y formar una pluralidad por lo menos igual de grande de elementos de circuito aislados, de unión PN, en una segunda área, separada de la primera área, de dicha primera cara de la citada pastilla semiconductor; encima de dicha primera cara de la citada pastilla semiconductor, formar un diseño de distribución conductivo que interconecte dichos elementos disipadores de calor y dicha pluralidad de elementos de circuito aislados, de unión PN; montar dicha pastilla semiconductor en un substrato aislante, con dicha primera cara de la ci-

30

387621

2 ABR.



5 tada pastilla semiconductor a junto a dicho substra-
to aislante; y retirar selectivamente material se-
miconductor de dicha pastilla semiconductor en di-
cha primera área, dejando unas partes de pastilla
físicamente separadas que contienen cada uno de di-
chos elementos disipadores de calor, al tiempo que
se mantiene totalmente enteriza dicha segunda área
de la citada pastilla semiconductor.

10 2ª.- Un método según la reivindica-
ción 1ª, en el que los elementos disipadores de ca-
lor son resistencias difundidas.

3ª.- Un método según la reivindica-
ción 1ª, en el que la pluralidad de elementos de
circuito aislados de unión P-N son transistores.

15 4ª.- Un método según la reivindica-
ción 1ª, en el que dicho diseño conductor formado
sobre dicha primera cara de la pastilla semiconduc-
tora está formado sobre un material aislante.

20 5ª.- Un método de fabricar una dis-
posición de circuito de semiconductores integrada.

Tal y como se ha descrito en la Memo-
ria que antecede, representado en los dibujos que se
acompañan y para los fines que se han especificado.

25.3.74

387621

=2



Esta Memoria consta de dieciocho ho-
jas escritas a máquina por una sola de sus caras.

Madrid, -2 ABR. 1974

P.A. Oscar de Elizaburu
Per

25.3.74
JGM.

- 18 -

387621

P-46865

2 MAY 1965

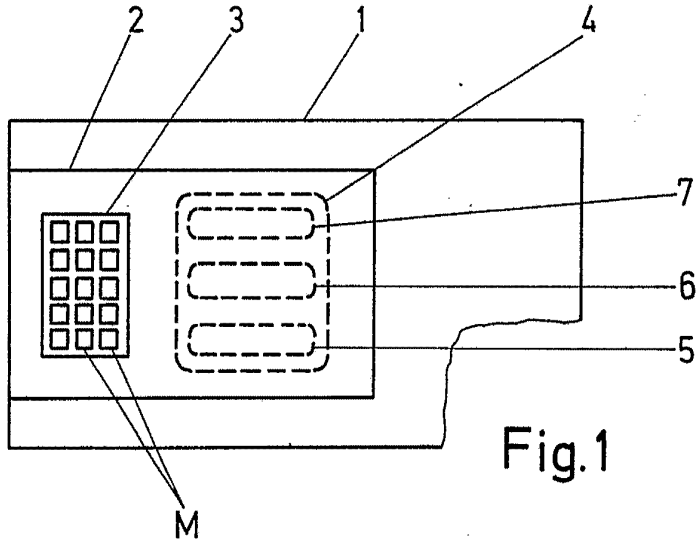
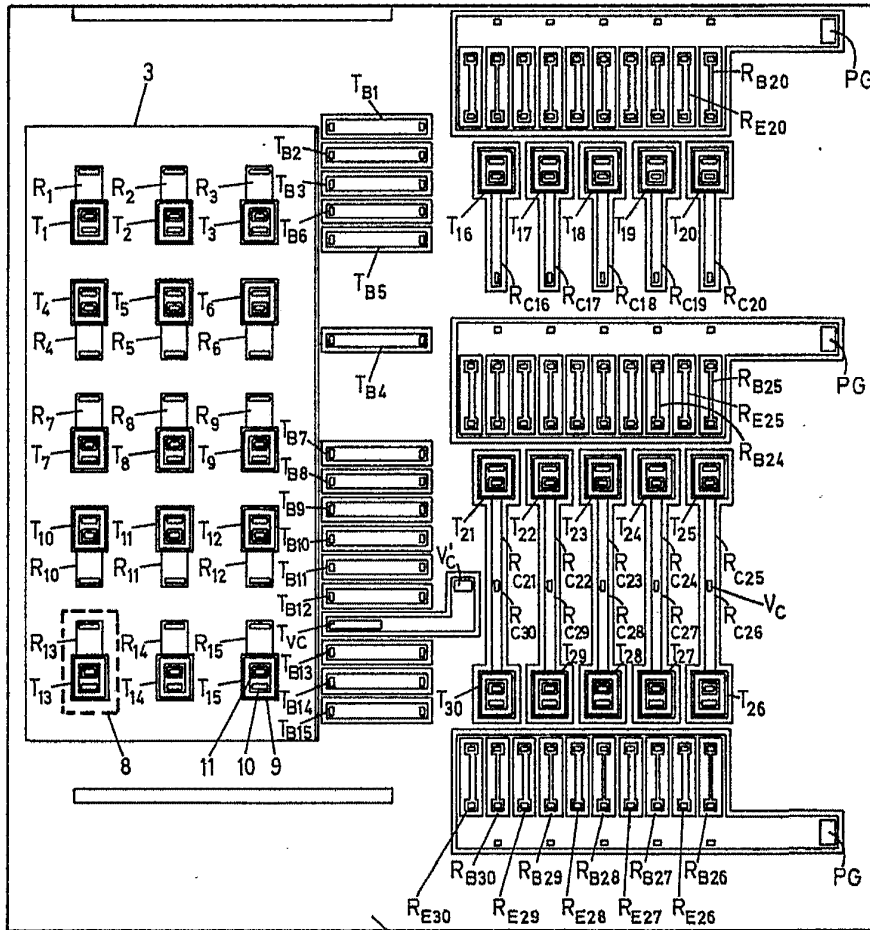


Fig. 1

Fig. 2



2

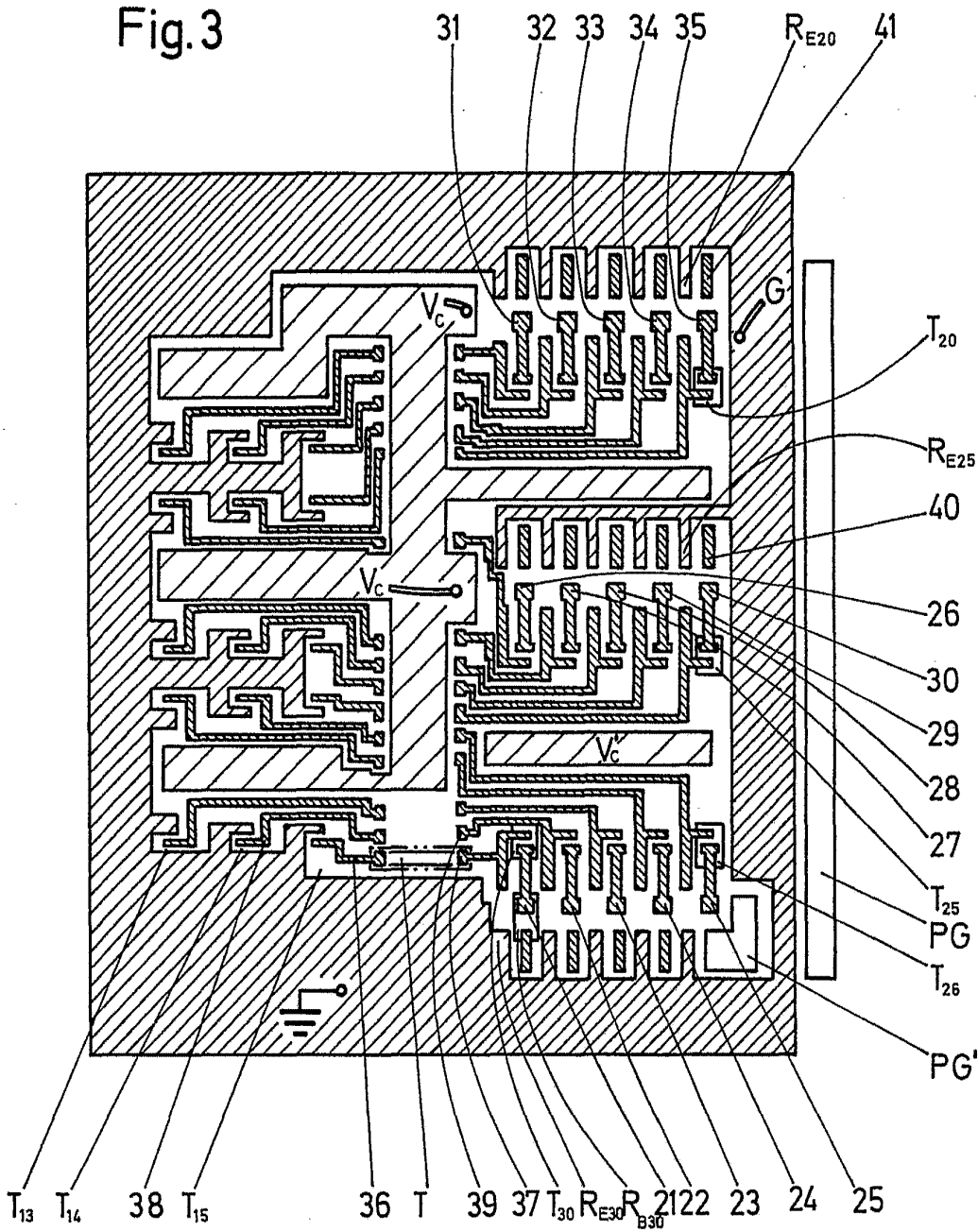
Alberto...
 For Future

387621

2 MAR



Fig. 3



Approved for Release
Per Person

387621

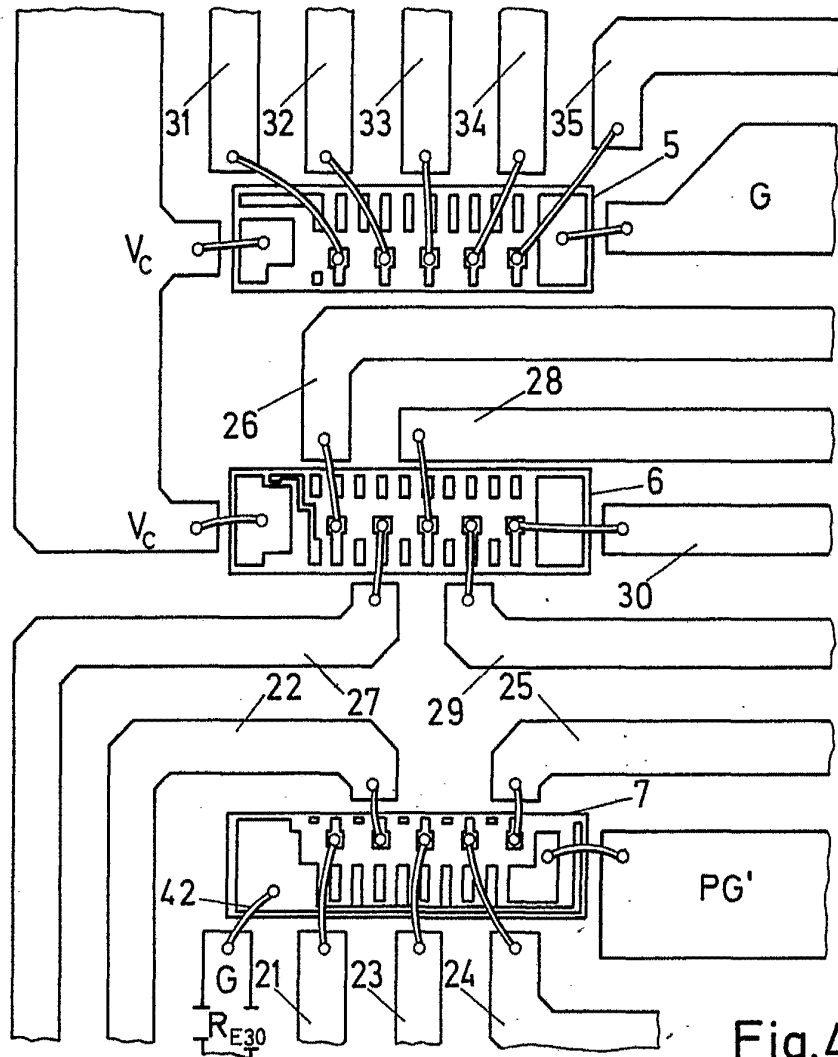


Fig. 4

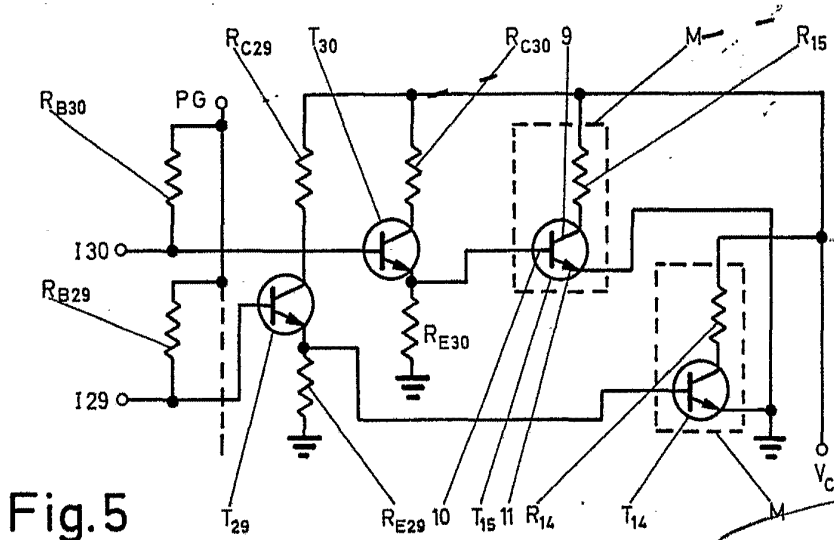


Fig. 5

Handwritten notes and signatures at the bottom right of the page, including a circled signature and some illegible text.