

387326

P-46.632

PHN 4560 Sp.

VD/AL

387326

9 FEB 1951



Memoria descriptiva

SECCION
CLASIFICACION
CLASE	H04
SUBCLASE	N

para solicitar PATENTE DE INVENCION por 20 años

a nombre de N.V. PHILIPS' GLOEILAMPENFABRIEKEN

entidad / ~~de nacionalidad~~ holandesa

con domicilio en Emmasingel 29, Eindhoven, Holanda

por: "UN DISPOSITIVO DE CIRCUITO SEPARADOR DE IMPULSOS DE SINCRONIZACION" (Clase Intern.: H03k)

387326



El invento se refiere a un circuito se-
parador de impulsos de sincronización para separar, de
una señal de televisión, una parte situada entre los va-
lores de cresta y de porche o de meseta de un impulso
5 de sincronización, que comprende un circuito de detec-
ción del valor de cresta acoplado a una entrada de seña-
les de video del circuito y que detecta las crestas de
los impulsos de sincronización, un circuito de detección
del valor de porche acoplado a la entrada de señales de
10 video y que tiene una entrada de señales de selección
para aplicar una señal de selección de tiempo, un cir-
cuito de combinación acoplado a una salida del circuito
de detección del valor de cresta así como a una salida
del circuito de detección del valor de porche, estando
15 acoplada al menos una salida de dicho circuito de combi-
nación a una entrada de referencia de un primer circui-
to de selección limitador de amplitud, una entrada de
señales del cual está acoplada a la entrada de señales
de video del circuito.

20 Un circuito separador de impulsos de sin-
cronización de la clase descrita anteriormente se conoce
por la memoria de la patente británica Nº 1.143.241, en
el cual una salida del circuito separador de impulsos de
sincronización está acoplada directamente a la entrada
25 de señales de selección del circuito de detección del va-
lor de porche. Este circuito está proyectado para empleo
en receptores de televisión de tipo profesional. Debido
a la rápida evolución de la técnica de conmutación inte-
grada, el circuito que requiere un número francamente
30 grande de componentes es atrayente también, en principio,

387326



para receptores de televisión domésticos. De hecho, se consigue siempre una separación satisfactoria de los im pulsos de sincronización con el circuito, independientemente de la relación determinada del transmisor entre la amplitud de los impulsos de sincronización y la señal de imagen real. Para este uso, sin embargo, se encuentra que el funcionamiento del circuito conocido es inestable a pequeñas señales de entrada que tienen una po bre relación señal a ruido.

5

10

Un objeto del presente invento es superar este inconveniente.

15

Con este fin, un circuito separador de impulsos de sincronización de la clase descrita en el preámbulo se caracteriza porque la entrada de señales de selección está acoplada a la entrada de señales de video del circuito, a través de un segundo circuito de selección de la amplitud.

20

Cuando se utiliza esta medida se encuentra que el circuito funciona de una manera muy estable, también en el caso de amplitudes de señal muy pequeñas.

25

La figura 1 ilustra, por medio de un dia grama de circuito no detallado, una realización de un separador de impulsos de sincronización de acuerdo con el invento.

30

La figura 2 ilustra por medio de varias curvas, el funcionamiento del separador de impulsos de sincronización de acuerdo con el invento.

La figura 3 muestra, mediante un diagrama de circuito no detallado, otra realización de un separador de impulsos de sincronización de acuerdo con el



387326

invento, y

5

La figura 4 ilustra, por medio de un diagrama de circuito no detallado, una realización que corresponde principalmente a la realización de acuerdo con la figura 3, en la que los circuitos de detección están formados como restauradores de corriente continua.

10

En la figura 1, una entrada 1 de señales de video está conectada a una entrada 3 de un circuito 5 de detección del valor de porche, a una entrada 7 de un circuito 9 de detección del valor de cresta y a una entrada 11 de señales de un circuito 13 de selección limitador de amplitud. Una señal de video que puede dejarse libre de interferencias em, por ejemplo, forma conocida y que puede contener o no una componente de corriente continua, es aplicada a la entrada 1 de señales de video.

15

20

Una entrada 15 de referencia del circuito 13 de selección de amplitud está conectada a una salida 17 de un circuito 19 de combinación. Las entradas 21 y 23 del circuito de combinación 19 están conectadas a salidas 25 y 27, respectivamente, del circuito 5 de detección del valor de porche y del circuito 9 de detección del valor de cresta, respectivamente.

25

30

La entrada 3 del circuito 5 de detección del valor de porche está conectada al colector de un transistor npn 29. La base del transistor 29 está conectada a través de una resistencia 31 a una entrada 33 de señal de selección del circuito 5 de detección del valor de porche. El emisor del transistor 29 está conectado a



387326

5 un extremo de un primer condensador de detección 35, a un extremo de una primera resistencia de detección 36 y a la salida 25 del circuito 5 de detección del valor de porche. Los otros extremos del primer condensador de detección 35 y de la primera resistencia de detección 36 están conectados a masa.

10 Cuando se aplica una señal de selección a la entrada 33 de señales de selección del circuito 5 de detección del valor de porche, cuya señal hace que el transistor 29 esté en conducción sólo durante la ocu-
rrencia de, por ejemplo, el porche trasero, la tensión en el condensador 35 se hace sustancialmente igual al valor de porche de la señal de video aplicada a la entrada 3 del circuito 5 de detección del valor de porche.
15 Esta tensión del valor de porche detectada se aplica mediante la salida 25 del circuito 5 de detección del valor de porche, a la entrada 21 del circuito de combinación 19.

20 La solicitante encontró que con el fin de conseguir una acción estable del circuito en el caso en que la señal de entrada tenga una amplitud pequeña y una mala relación señal a ruido, la entrada de señales de selección 33 ha de acoplarse con la entrada 1 del circuito mediante un segundo circuito de selección de am-
25 plitud, como se muestra en las figuras 3 y 4, siendo el segundo circuito de selección de amplitud una parte del circuito 9 de detección del valor de cresta.

30 La entrada 7 del circuito 9 de detección del valor de cresta está conectada al ánodo de un diodo 37 cuyo cátodo está conectado a un extremo de un segundo condensador de detección 39, a un extremo de una se-



387326

gunda resistencia de detección 41 y a la salida 27 del circuito 9 de detección del valor de cresta. Los otros extremos del condensador 39 y de la resistencia 41, están conectados a masa.

5

Cuando se aplica una señal de video que tiene crestas de impulsos de sincronización positivas a la entrada 7 del circuito 9 de detección del valor de cresta, el condensador 39 se carga hasta sustancialmente la tensión de cresta de los impulsos de sincronización de la señal de video. Esta tensión se aplica a través de la salida 27 del circuito 9 de detección del valor de cresta, a la entrada 23 del circuito de combinación 19.

10

15

El circuito de combinación 19 incluye una resistencia 43 dispuesta entre las entradas 21 y 23, una toma de cuya resistencia está acoplada a la salida 17 del circuito de combinación 19.

20

Una tensión que tiene un valor entre el valor de cresta y el valor de porche de la tensión en la entrada 1 de señales de video del circuito se produce en la salida 17 del circuito de combinación 19. Este valor permanece relativamente a una distancia fija entre el valor de cresta y el valor de porche para cada amplitud de la señal de video en la entrada 1 del circuito.

25

La tensión de la salida 17 se aplica a la entrada de referencia 15 del circuito 13 de selección de amplitud.

30

La entrada 11 de señales del circuito 13 de selección de amplitud está conectada a la base de un transistor npn 45. El transistor 45 está dispuesto como seguidor de emisor. Su colector está conectado a una ten



MAY. 1971

387326

5

10

15

20

25

30

si3n de alimentaci3n positiva y su emisor est3 conectado a la base de un transistor 47 y a masa a trav3s de una resistencia 49. El colector del transistor 47 est3 conectado a una tensi3n de alimentaci3n positiva a trav3s de una resistencia 51. El emisor est3 conectado a masa a trav3s de una resistencia 53 y, adem3s, al emisor de un transistor npn 55. El colector del transistor 55 est3 conectado a una salida 57 del circuito y a una tensi3n de alimentaci3n positiva a trav3s de una resistencia 59. La base del transistor 55 est3 conectada a masa a trav3s de una resistencia 61, y est3 conectada, adem3s, a un transistor npn 63 dispuesto como seguidor de emisor, cuyo colector est3 conectado a una tensi3n de alimentaci3n positiva y cuya base est3 conectada a la entrada de referencia 15 del circuito 13 de selecci3n de amplitud.

El funcionamiento del circuito separador de impulsos de sincronizaci3n se describir3 a continuaci3n con referencia a la figura 2.

La parte superior de la figura 2 muestra dos curvas caracter3sticas 65 y 67 en formas ligeramente ideales, que representan la tensi3n V_o en la salida 57 en funci3n de la tensi3n V_i en la entrada 11 a dos valores diferentes $V_{ref 1}$ y $V_{ref 2}$, respectivamente, de la tensi3n en la entrada de referencia 15. Con fines de claridad, las dos curvas caracter3sticas 65 y 67 se muestran a la misma altura y no a escala.

La parte inferior de la figura 2 muestra dos se3ales de video 69 y 71 en funci3n del tiempo de amplitudes grandes y peque3as, respectivamente como pueden ocurrir en la entrada 11 de se3ales del circuito 13 de selecci3n de amplitud, siendo com3n el eje V_i de am-



1971

387326

plitud a las partes superior e inferior de la figura.

5 Cuando la señal 69 de gran amplitud ocurre en la entrada de señales 11 del circuito 13 de selección de amplitud, se produce simultáneamente una tensión continua V_{T_1} en la salida 27 del circuito 9 de detección del valor de cresta y una tensión continua V_{S_1} se produce en la salida 25 del circuito 5 de detección del valor de porche. Una tensión continua V_{ref_1} que tiene un valor que depende del ajuste de la resistencia 43, que es-
10 tã situada entre las tensiones V_{T_1} y V_{S_1} , preferiblemente el valor medio de estas dos tensiones, se produce entonces en la salida 17 del circuito de combinación 19.

15 La tensión continua V_{ref_1} se aplica a la entrada de referencia 15 del circuito de selección de amplitud 13. La curva característica 65 del circuito 13 de selección de amplitud estã asociada con esta tensión V_{ref_1} . La parte sombreada del impulso de sincronización de esta señal de video es hecha pasar entonces desde la señal de video 69.

20 Cuando ocurre una señal de video 71 de pequeña amplitud en la entrada 11 de señales del circuito 13 de selección de amplitud, se produce entonces, en forma similar, en la entrada 15 de señales de referencia una tensión continua que tiene un valor de V_{ref_2} que es el valor medio del valor de cresta V_{T_2} y del va-
25 lor de porche V_{S_2} que estã ocurriendo entonces. El circuito de selección de amplitud tiene entonces la curva característica 67. La parte sombreada del impulso de sincronización es seleccionada de nuevo desde esta señal
30 de video 71 y es hecha pasar a la salida 57 del circuito 13 de selección de amplitud.



Además, será evidente que debido a la tensión de polarización que varía proporcionalmente para cada amplitud de señal de la señal de video, se separa siempre una parte de la señal de sincronización alrededor de un valor medio entre los valores de cresta y de porche, de modo que se obtiene, en la salida 57 del circuito 13 de selección de amplitud, una señal de sin cronización que es muy pobre en interferencias.

Aunque en lo que antecede se toma una disposición denominada de par de persistencia como circuito 13 de selección de amplitud, esto no es esencial para el presente invento; puede utilizarse cualquier li mitador adecuado.

Como resultado de la tensión de umbral del diodo 37 no ideal, el circuito 9 de detección del valor de cresta produce un cambio del valor que puede hacer menos eficaz el funcionamiento del circuito para señales de video muy pequeñas. Puede obtenerse una mejo ra utilizando un circuito 9 de detección del valor de cresta, activado, que actúa en la señal de video en el instante de ocurrencia del valor de sincronización de cresta, cuyo circuito corresponde al circuito empleado para el circuito 5 de detección del valor de porche. De aquí, generalmente, el emplear detectores que tienen el mismo valor de cambio opcionalmente con la adición de un circuito de corrección del valor.

Además, será evidente que una disposición de circuito de acuerdo con el invento puede hacerse adecuada para señales de video obtenidas bien desde una señal de televisión modulada positivamente o bien



387326

para señales de video obtenidas desde una señal de televisión modulada negativamente.

En la figura 3 componentes correspondientes tienen los mismos números de referencia que en la figura 1, de modo que para la descripción de su funcionamiento se hace referencia al circuito de la figura 1.

Los circuitos de detección 5 y 9 y el circuito 13 de selección de amplitud están formados de manera diferente que los de la figura 1, mientras que, además, están previstos unos pocos acoplamientos entre los dos circuitos de detección, para hacer el circuito más insensible a las interferencias.

El circuito 5 de detección del valor de porche incluye un transistor npn 73 cuyos emisor está conectado a la entrada 3. La base del transistor 73 esta conectada, a través de una resistencia 75, a la entrada 33 de señales de selección, mientras que el colector está conectado a través de una resistencia 77 a una tensión de alimentación positiva y al cátodo del diodo 79. El ánodo del diodo 79 está conectado a la salida 25, a una tensión de alimentación positiva a través de una primera resistencia de detección 81 y a un electrodo de un primer condensador de detección 83. El otro electrodo del condensador de detección 83 está conectado a una entrada 85 del circuito 5 de detección del valor de porche.

El circuito 9 de detección del valor de cresta incluye una resistencia 89 que está conectada por un extremo a la entrada 7 y por el otro extremo al emisor de un transistor npn 87. La base del transistor 87 está conectada, a través de una resistencia 91, a un se-



1971

387326

gundo condensador de detección 93, cuyo otro extremo está conectado a masa.

5 La conexión entre la resistencia 91 y el segundo condensador de detección 93 está acoplada a una salida 95 y a la salida 27 del circuito 9 de detección del valor de cresta. El colector del transistor 87 está acoplado a una salida 97 del circuito 9 de detección del valor de cresta y a una tensión de alimentación positiva a través de una resistencia 99.

10 La unión emisor-base del transistor 87 sirve como elemento de detección y carga el condensador 93, cada vez, a sustancialmente el valor de cresta del impulso de sincronización de una señal de video aplicada a la entrada 7. Una disposición en serie de dos resistencias 101 y 103, incluida entre las entradas 21 y 15 23 del circuito de combinación 19 sirve como segunda resistencia de detección, cuya unión está conectada a la salida 17 del circuito de combinación. Como una tensión continua originada en el circuito 5 de detección del valor de porche está presente en la entrada 21 del circuito de combinación 19 y el valor de dicha tensión continua corresponde así sustancialmente al valor de porche de la señal de video que es aplicada a la entrada 7 del 20 circuito 9 de detección del valor de cresta, el cambio de carga del condensador de detección 93 más allá de los períodos de tiempo durante los que ocurren los impulsos de sincronización en la señal de video, depende de la 25 diferencia entre el valor del negro aplicado a la entrada 21 del circuito de combinación 19 y el valor de cresta que adopta cada vez el segundo condensador de detección 93. Como resultado, se consigue que la profundidad 30

387326



de penetración del circuito 9 de detección del valor de
cresta se adapte siempre a la amplitud de la señal de
video. Se comprenderá que por profundidad de penetra-
ción se entiende la diferencia de valor entre el valor
5 de cresta del impulso de sincronización de la señal de
video en la entrada 7 y el valor de la señal de video
en la entrada 7 del circuito 9 de detección del valor
de cresta correspondiente al valor de la tensión conti-
nua obtenida en la salida 27 del circuito 9 de detección
10 del valor de cresta. Esta diferencia de valor depende
de la corriente que se derive del segundo condensador
de detección 95 durante la ocurrencia de las crestas de
los impulsos de sincronización a través de la unión ba-
se-emisor del transistor 87 y, por tanto, del cambio de
15 carga de dicho condensador más allá de este período. Co-
mo resultado, se consigue que la posición relativa del
valor de referencia en la salida 17 del circuito de com-
binación 19 con relación al valor de cresta de los im-
pulsos de sincronización y el valor del negro de la se-
20 ñal de video, permanezca más constante que para un cir-
cuito de detección del valor de cresta que tenga una re-
sistencia de detección a una tensión fija.

El transistor 87 conduce sólo durante la
ocurrencia de las crestas de los impulsos de sincroniza-
25 ción dirigidos negativamente de la de señal de video en
la entrada 7. Como resultado ocurren impulsos amplifica-
dos de tensión dirigida negativamente en el colector del
transistor 87, cuyos impulsos son aplicados, a través de
la salida 97 del circuito 9 de detección del valor de -
30 cresta, a la entrada 23 de señales de selección del cir



5 cuito 5 de detección del valor de porche. Estos impulsos de sentido negativo alcanzan la base del transistor 73 y lo ponen fuera de conducción. La señal de video que se aplica a través de la entrada 3 del circuito de detección del valor de porche al emisor del transistor 73, puede ejercer influencia sobre la corriente que atraviesa este transistor 73 sólo más allá de los períodos de las crestas de impulsos de sincronización. Por tanto, una señal de video, en la que los valores más bajos correspondan al valor de porche de la señal de video, ocurre en el colector de este transistor 73. La disposición en serie de las resistencias 99 y 75, que sirve como resistencia de base para el transistor 73, está proporcionada de tal manera que el transistor 73 esté sustancialmente saturado más allá de los períodos de las crestas de los impulsos de sincronización, de modo que entonces el potencial de colector sea sustancialmente igual al potencial de emisor.

20 Los valores de señal mínimos del colector del transistor 73 que corresponden a los de porche de la señal de video son transferidos a través del diodo 79 al primer condensador de detección 83, que cambia parcialmente su carga más allá de los períodos de porche a través de la primera resistencia de detección 81, a una tensión positiva.

25 La constante de tiempo de la primera resistencia de detección 81, junto con el primer condensador de detección 83 debe ser larga con el fin de mantener sustancialmente el valor de porche también durante la ocurrencia de impulsos de sincronización de campo en

30

387326



la señal de video en la salida 25. Los cambios rápidos en la amplitud que pueden resultar de, por ejemplo, una señal o zumbido de interferencia de baja frecuencia no podrían ser seguidos luego por la tensión en la salida 25, de modo que el valor en esta salida no sería una fiel reproducción del valor de porche y, por tanto, el valor de referencia del circuito de selección de amplitud no sería tampoco correcto. Para impedir estos rápidos cambios en la amplitud, se aplican a través de la entrada 85, de modo que la unión de la primera resistencia de detección 81 y el primer condensador de detección 83 sigue estos cambios de la amplitud sin necesidad de corregir la carga del condensador 83.

Los rápidos cambios en la amplitud se obtienen a partir del valor de cresta de los impulsos de sincronización detectados que ocurre en la salida 95 del circuito 9 de detección del valor de cresta. La constante de tiempo del segundo condensador de detección 93 y la segunda resistencia de detección 101, 103 es suficientemente corta como para seguir las variaciones rápidas. De hecho, esta constante no debe ser demasiado larga para seguir las variaciones del valor de la señal de video con suficiente rapidez y para impedir que una única cresta de interferencia que ocurriría en una cresta de sincronización influya sobre la tensión de referencia a obtener durante un período demasiado largo. La tensión del valor de cresta de los impulsos de sincronización detectados es aplicada desde la salida 95 a través de un transistor npn 105 dispuesto como un primer seguidor de emisor, a la base de un transistor npn 107 dispuesto como un

387326



segundo seguidor de emisor. Para este fin, la base del transistor 105 está conectada a la salida 95, el colector está conectado a una tensión de alimentación positiva y el emisor está conectado a la base del transistor 107. El colector del transistor 107 está conectado a una tensión de alimentación positiva y el emisor está conectado a masa a través de una resistencia 109.

El circuito limitador 13 de selección de amplitud incluye un transistor npn 111 cuya base está conectada a la entrada 15 de señales de referencia, el emisor está conectado a través de una resistencia 113 a la entrada de señales 11 y el colector está conectado a una tensión de alimentación positiva a través de una disposición en paralelo de una resistencia 115 y un diodo 117. El transistor 111 está fuera de conducción cuando su emisor es positivo con relación a la base, es decir, cuando el valor de la señal de video en la entrada 11 se encuentra por encima del valor de la señal de referencia en la entrada 15 de referencia. Sólo cuando ocurren los impulsos de sincronización cambia esta polaridad y puede conducir el transistor 111. La relación entre la resistencia de colector 115 y la resistencia de emisor 113 se selecciona para que sea tal que una diferencia de tensión muy pequeña entre la base y el emisor sature el transistor de modo que se obtenga también una separación de los impulsos de sincronización con esta disposición de circuito, que separa el impulso de sincronización de la señal de video entre dos valores muy próximos, situados cerca de un valor de referencia.

La entrada 1 de señales de video del cir

397326



cuito separador de impulsos de sincronización es controlada preferiblemente por una fuente que tiene una impedancia baja, por ejemplo, un seguidor de emisor.

5 Será evidente que pueden emplearse, alternativamente, de manera opcional transistores npn o válvulas, puesto que el resto del circuito está adaptado para ello.

10 La figura 4 muestra una realización que corresponde principalmente a la de la figura 3 y en la que los elementos correspondientes tienen los mismos números de referencia.

15 El circuito 5 de detección del valor de porche y el circuito 9 de detección del valor de cresta están formados ahora, sin embargo, como restauradores de corriente continua, mientras que el circuito 13 de selección de amplitud no tiene ya entrada separada para señales de video.

20 Además, se incluye un circuito de conmutación 119 entre la salida 25 del circuito 5 de detección del valor de porche y la entrada 21 del circuito de combinación 19, cuyo circuito de conmutación está conectado, a través de una entrada 121, a una entrada 123 de señales de interferencia del circuito separador de impulsos de sincronización. Un diodo de corrección de valor 125 está dispuesto en serie con el diodo 79 al colector del transistor 73.

25 Los emisores de los transistores 73, 87 y 111 están conectados entonces a una tensión de alimentación V.

30 La resistencia de colector 77 del tran-



sistor 73 del circuito 5 de detección del valor de porche, se ha omitido.

5 El segundo condensador de detección 93 del circuito 9 de detección del valor de cresta está conectado, en un extremo a la entrada 7 y en el otro extremo a la base del transistor 87 y a las salidas 27 y 95.

10 El circuito de conmutación 119 incluye un transistor npn 127 dispuesto como seguidor de emisor, cuya base está conectada a la salida 25 del circuito 5 de detección del valor de porche, el colector está conectado a una tensión de alimentación positiva y el emisor está conectado al colector de un transistor npn 129 que sirve como conmutador y conectado a masa a través
15 de una resistencia 131. La base del transistor 129 está conectada, a través de una resistencia 133, a la entrada 121 y el emisor está conectado a la entrada 21 del circuito de combinación 19. El transistor 129 está normalmente en conducción y sólo está fuera de conducción
20 cuando ocurre una señal de interferencia de sentido negativo en la entrada 123 de señales de interferencia del circuito. La entrada 21 del circuito de combinación 19 queda entonces flotante y como el circuito de combinación sirve también como resistencia de detección para el
25 circuito 9 de detección del valor de cresta, no puede cambiar ya sustancialmente la carga del segundo condensador de detección 93. Así no habrá riesgo de que la selección de amplitud 13 deje pasar parte de la señal de video en ausencia, durante algún tiempo, de impulsos de sincronización, como resultado de que la señal de video, en la
30

387326

9 FEB



entrada 1 de señales de video del circuito, está quedando libre de interferencias en el caso de un impulso de interferencia largo.

5 El circuito 5 de detección del valor de porche y el circuito 9 de detección del valor de cresta funcionan, como ya se explicó, como los denominados restauradores de corriente continua. La señal de video cuyo valor de porche y cuyo valor de cresta han absorbido el potencial V, aparte de los cambios de valor mutuamente adaptados, aparecen luego en las salidas 25 y 27, respectivamente, de los restauradores. Estas señales se aplican al circuito de combinación 19 y la señal de video aparece en su salida 17, teniendo un valor de dicha señal situado entre los valores de porche y de cresta un potencial V que está presente también en el emisor del transistor 11 del circuito 13 de selección de amplitud. Esta señal se aplica a la entrada 15 del circuito 13 de selección de amplitud, que selecciona de nuevo desde esta señal una parte de los impulsos de sincronización en la proximidad del potencial V. Esta parte mantiene siempre, prácticamente, la misma posición con respecto a los valores de porche y de cresta de la señal de video.

Opcionalmente, el circuito de conmutación 119 puede incorporarse entre la entrada 23 del circuito de combinación 19 y la salida 27 del circuito 9 de detección del valor de cresta. En el circuito de la figura 3 puede incluirse un transistor de conmutación operado por señales de interferencia, entre el emisor del transistor 105 y la base del transistor 107 con el mismo fin, mientras que la base del transistor 107 debe conectarse en-

387326-97E



tonces a un potencial fijo a través de un condensador que sirve como elemento de almacenamiento.

5 El circuito de combinación 19 está formado de una forma muy simple en las realizaciones antes mencionadas. Para los expertos en la técnica será evidente que puede emplearse alternativamente un circuito más complicado para determinar un valor medio entre los de cresta y porche, aunque puede haber opcionalmente un promedio ponderado de modo que pueda elegirse el valor
10 de referencia para que esté más próximo al de cresta o al de porche.

La presente solicitud que corresponde a la presentada en Holanda, el 19 de Enero de 1970, bajo el número 70 00743, se acoge a los beneficios del artículo 51 del vigente Estatuto sobre Propiedad Industrial.
15

REIVINDICACIONES

Los puntos de invención propia y nueva que se presentan para que sean objeto de esta solicitud de Patente de Invención en España, por VEINTE años, son
20 los siguientes:

1.- Una disposición de circuito separador de impulsos de sincronización para separar, de una



señal de televisión, una parte situada entre los valores de cresta y de porche o meseta de un impulso de sincronización, que comprende un circuito detector del valor de cresta acoplado a una entrada de señales de video del circuito y que detecta las crestas de los impulsos de sincronización, un circuito detector del valor de porche acoplado a la entrada de señales de video y que tiene una entrada de señales de selección para aplicar una señal de selección del tiempo, un circuito de combinación acoplado a una salida del circuito detector del valor de cresta, así como a una salida del circuito detector del valor de porche, estando acoplada al menos una salida de dicho circuito de combinación a una entrada de referencia de un primer circuito de selección limitador de amplitud una de cuyas entradas de señales está acoplada a la entrada de señales de video del circuito, cuya disposición se caracteriza porque la entrada de señales de selección está acoplada a la entrada de señales de video del circuito mediante un segundo circuito de selección de amplitud.

2.- Una disposición según la reivindicación 1, caracterizada porque el circuito detector del valor de cresta incluye un transistor cuya unión base-emisor está dispuesta como elemento detector de crestas y cuyo colector está acoplado a la entrada de señales de selección del circuito detector del valor de porche.

3.- Una disposición según una cualquiera de las reivindicaciones precedentes, caracterizada porque ambos circuitos de detección del valor de cresta y de detección del valor de porche, están formados como

387326

9 FEB.



restauradores de corriente continua, siendo la entrada de señales del circuito de selección de amplitud, también, la entrada de señales de referencia.

5

4.- Un dispositivo de circuito separador de impulsos de sincronización.

Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan y para los fines que se han especificado.

10

Esta Memoria consta de veintiuna hojas escritas a máquina por una sola cara.

Madrid,

9 FEB. 1971

REPUBLICA DE ESPAÑA
Por Poder *Arta*

6.2.71
MMP

-21-

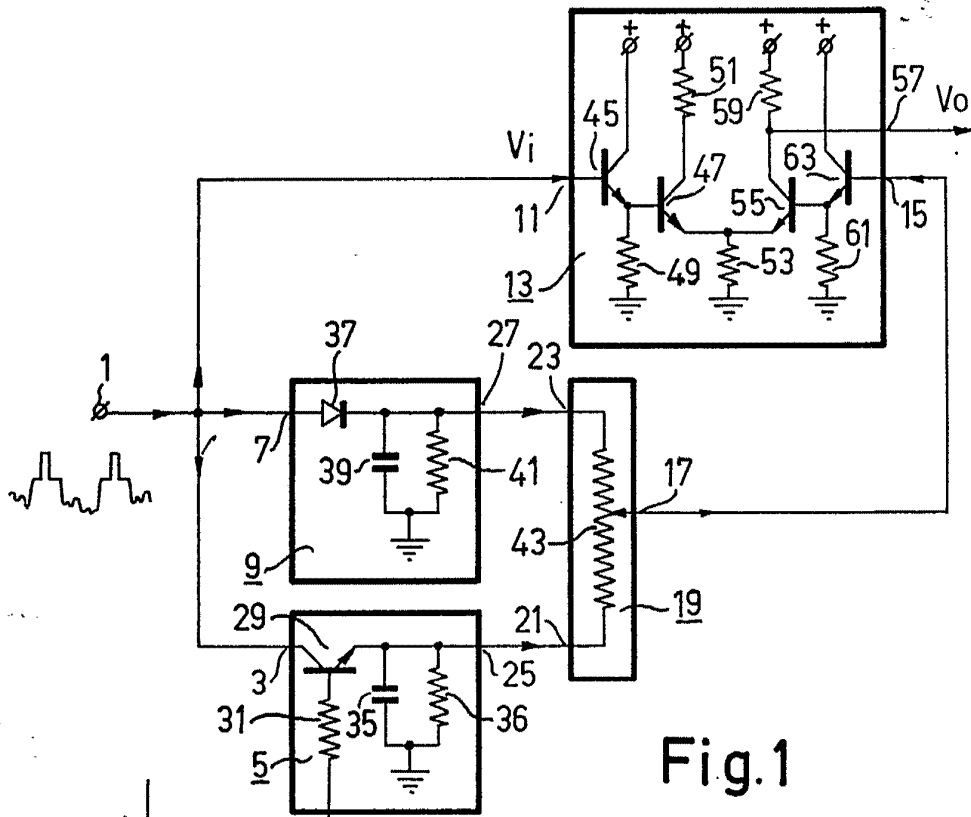


Fig.1

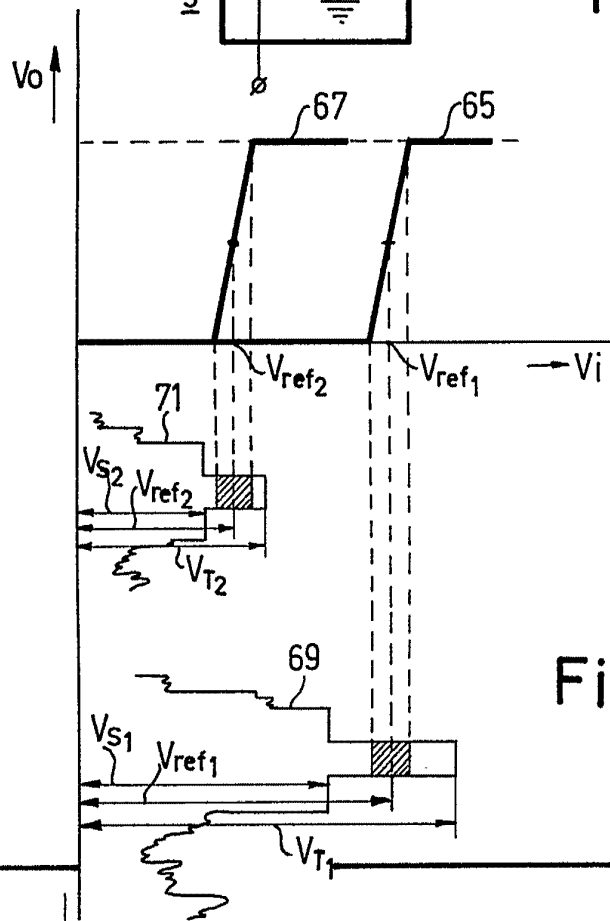


Fig.2

Albertus G. J. ...
For Found

46632

19116

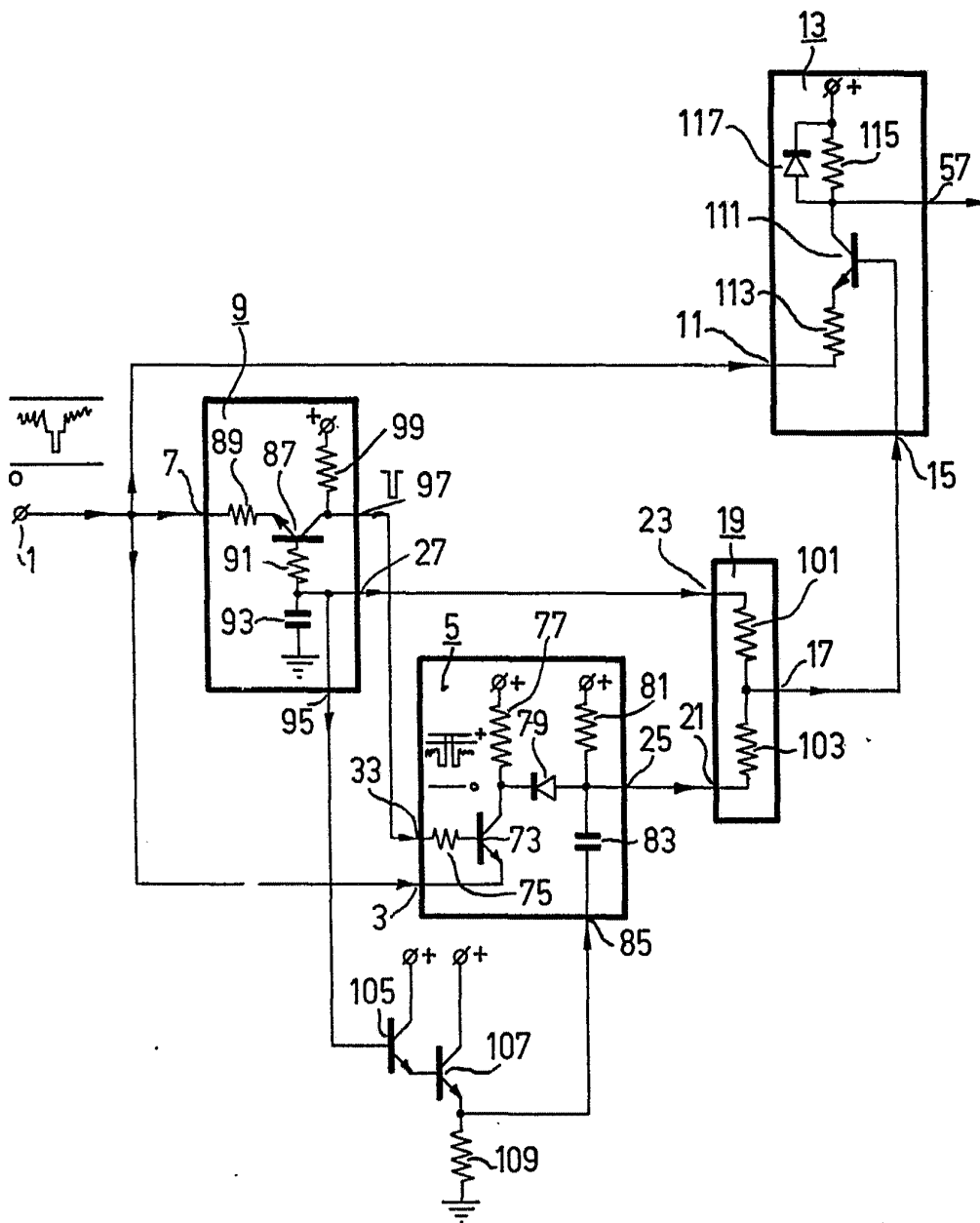


Fig. 3

Allegro de ...
For ...

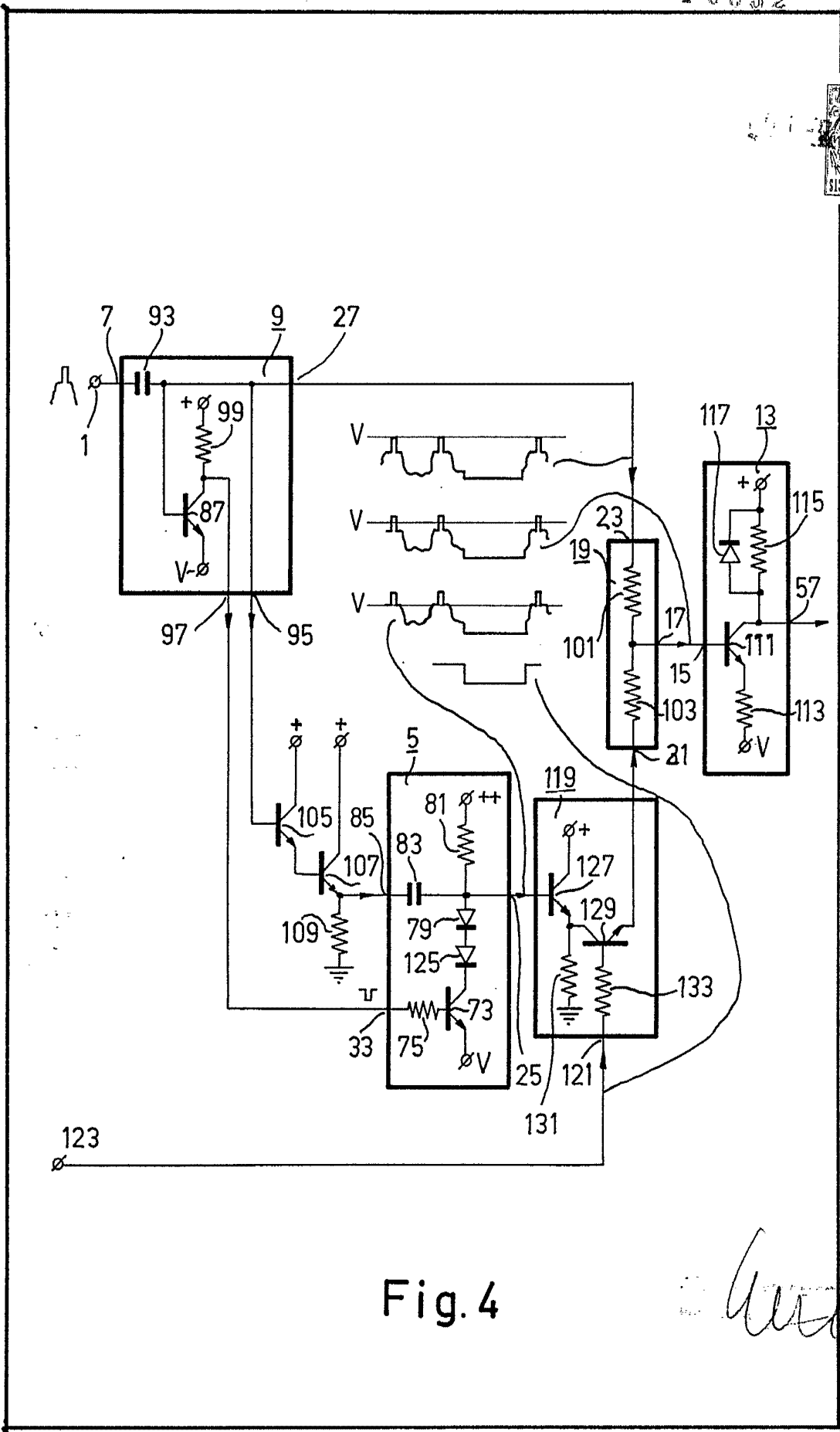


Fig. 4

Handwritten signature or initials.