

386909

28



P.- 46.627

Docket PO
9-69-014

MEMORIA DESCRIPTIVA

ECCION TECNICA
CLASIFICACION I. P. C.
CLASE <u>G06</u>
SUBCLASE <u>F</u>

para solicitar PATENTE DE INVENCION EN ESPAÑA por 20 años

A nombre de INTERNATIONAL BUSINESS MACHINES CORPORATION

entidad norteamericana

establecida en Armonk, N.Y., Estados Unidos de América.

por: "UNA DISPOSICION DE MEMORIA PARA ALMACENAR DATOS EN
UNA POSICION DE ACCESO"

(Clase Internacional G06g)

386909



La presente invención se refiere a dispositivos auxiliares de almacenaje o memoria para uso con un sistema de tratamiento de datos.

5 El funcionamiento general de los sistemas de tratamiento de datos se mejora mucho al mejorar el acceso a los programas residentes en los sistemas, es decir, a los programas de los sistemas operativos más frecuentemente usados. En la actualidad, los dispositivos que gozan de mayor predicamento para almacenar programas residentes en sistemas son las memorias de acceso directo, tales como las de disco o tambor. Son éstos unos dispositivos mecánicos, a los que se ha llevado a sus límites físicos a fin de aumentar el rendimiento de trabajo de los sistemas. El más rápido de los dispositivos mecánicos de acceso puede acceder a los datos en cuestión de milisegundos. La más lenta de las memorias de núcleos, de gran capacidad y de acceso aleatorio, funciona en cuestión de decenas de microsegundos, dejando un hueco grande de tiempo de acceso.

10
15
20 Las memorias de núcleos magnéticos de rápido acceso tienen la ventaja de no ser rebasables, es decir, de que a los datos de la memoria se obtiene acceso, según la demanda del usuario, seleccionándose secuencialmente los lugares de la memoria al regimen instantáneo de velocidad de datos del aparato que utilice los datos. En cambio, en los dispositivos mecánicos de almacenaje, una vez puesto en movimiento el dispositivo es preciso leer todos los datos almacenados en el lugar seleccionado para acceso, y debe preverse el "tamponaje" o almacenaje transitorio regulador de los datos si es necesario un cambio

30
3.2.71.

386909



en la velocidad de los datos. En dispositivos secuenciales de acceso, tales como los discos y tambores, una vez presentada una dirección de acceso al dispositivo, éste debe girar a una velocidad fija hasta que la dirección de acceso deseada llega a la cabeza de leer/inscribir. Se llega así a tener períodos grandes de latencia durante los cuales no hay transferencia de datos, pero que traban los circuitos de control hasta que se alcanzan los datos.

Las memorias que hacen uso de dispositivos semiconductores bipolares (de estado sólido) ofrecen una memoria de acceso aleatorio de mayor velocidad que los dispositivos mecánicos y de menor velocidad que los núcleos magnéticos, pero estos dispositivos son costosos para un sistema de memoria de gran capacidad.

Por todo ello, es objeto principal de esta invención una memoria de gran capacidad con reducido tiempo de acceso y un funcionamiento perfeccionado.

Es asimismo objeto de esta invención un dispositivo de memoria de acceso secuencial sin propiedades electromecánicas y con un regimen de transferencia de datos de velocidad variable.

Otro objeto de esta invención reside en una memoria electrónica no rebasable, que tiene las características de un dispositivo de memoria de acceso secuencial, pero que puede modificar su regimen instantáneo de velocidad de datos.

En términos resumidos, los objetos indicados se consiguen, conforme a la invención, habilitando un dispositivo de memoria no mecánico, en el que se emplean elementos de memoria electrónicamente giratorios, que operan

30
3.2.71.



ran en conjunción con unos medios de regulación de tiempo y unos controles de acceso de datos, para obtener un régimen instantáneo variable de velocidad de datos.

5 De ello resulta una transferencia de datos sincrónica, que permite a una fuente exterior de datos "engancharse" o efectuar transferencias por bloques, sin que haya rotación adicional entre bloques (porque el dispositivo es electrónico y no mecánico).

10 Con arreglo a uno de los aspectos de la in vención, una característica inherente a los elementos de memoria es la de que los datos se guardan en ellos de manera temporánea, y deben regenerarse periódicamente. Con arreglo a este aspecto de la invención, los medios de regulación de tiempo consisten en un "reloj" de velocidad
15 alta que opera en conjunción con un reloj de velocidad ba ja. Se prevén circuitos para seleccionar un elemento particular de la memoria dentro de un grupo de elementos, ac ción que incluye la de poner en rotación los elementos se leccionados a una velocidad superior, bajo el control del
20 reloj de velocidad alta, mientras el resto de los elementos se "regenera" a poca velocidad por medio del reloj de velocidad baja. Más concretamente, conforme a un aspecto de la invención, hay una pluralidad de elementos de memoria electrónicamente giratorios, de multitud de bitios,
25 dispuestos en columnas y filas según planos de memoria, con un plano por cada posición de bitio de un vocablo. Se prevén medios descodificadores de acceso para seleccionar una columna y una fila y, de ese modo, elegir un lugar de elemento de memoria en cada plano. Se prevén medios de po ner en rotación electrónica y al mismo tiempo los elemen-

30
3.2.71.

386909



tos de memoria seleccionados, para así leer o tomar voca-
blos en paralelo, tomándose cada bitio de un vocablo de
un plano correspondiente de la memoria.

5 Conforme a un aspecto de la invención, se
prevé un contador de acceso específico para mantener un
recuento de posiciones del contenido de los elementos de
memoria al girar éstos electrónicamente. Se localiza un
vocablo particular comparando su dirección de acceso (ac-
ceso de posición del vocablo) con el estado del contador.
10 Cuando ambos concuerdan, el vocablo correspondiente a la
dirección de acceso de posición de vocablo aparece en la
salida de los elementos de memoria seleccionados.

 Con arreglo a otro aspecto de la inven-
ción, se presenta al comparador la dirección de acceso a
15 la posición del primer vocablo de un bloque de ellos, y
se ponen en rotación electrónica a velocidad alta los ele-
mentos de memoria seleccionados, hasta que el contador de
acceso específico concuerda con la dirección de acceso de
posición del vocablo, momento en el cual se detiene la
20 operación. Se leen vocablos sucesivos incrementando la
dirección de acceso de posición de vocablo y poniendo en
rotación electrónica a los elementos de memoria seleccio-
nados, en una posición de vocablo a cada vez.

 La invención tiene la ventaja de que los
25 elementos de memoria, al ser seleccionados, son electróni-
camente similares a un tambor cuyo régimen de velocidad
instantánea de datos pudiera hacerse variar. Esto permite
leer los datos en paralelo por vocablos, en sincronismo
con la velocidad de trabajo del aparato al que se vayan a
30 transferir los datos. Así se elimina la necesidad de tam-
3.2.71.

386909



ponar los datos.

5 En una forma preferida de realización de este invento, se usan registradores de desplazamiento dinámico, a base de transistores de efecto de campo (FET), para realizar físicamente el elemento de memoria. El funcionamiento de un registrador de desplazamiento dinámico a base de este tipo de transistores FET exige cargar o descargar una capacidad, por medio de un reloj o regulador de tiempo, de acuerdo con la información almacenada en una capacidad previamente cargada en un paso o etapa precedente del registrador de desplazamiento. El transistor de efecto de campo conectado como registrador de desplazamiento contiene características que lo hacen muy apropiado en una memoria global de gran capacidad de este tipo. El dispositivo tiene gran impedancia de entrada, evitándose así la descarga de la capacidad perceptora, y una elevada relación o razón de impedancias de reposo/actividad (no conducción/conducción), de modo que el registrador de desplazamiento es capaz de funcionar en toda una amplia gama de frecuencias.

15 Como la información se guarda en condensadores, se irá atenuando o disminuirá con el tiempo hasta el punto de dejar de ser útil, debido a la descarga natural de la capacidad. Para evitar esta pérdida de datos, los registradores de desplazamiento son periódicamente pulsados o desplazados, para regenerar los datos almacenados. Esto se efectúa disponiendo un reloj de velocidad baja que periódicamente interrumpe el funcionamiento del reloj de velocidad alta, para pulsar o poner en rotación todos los elementos de la memoria y regenerar así los da-

30
3.2.71.

386909



tos almacenados.

5 La invención tiene la ventaja de que este tipo de memoria electrónica puede adaptarse fácilmente para funcionar como dispositivo de memoria de acceso directo y, por consiguiente, puede adscribirse a un enlace normal de entrada/salida y hacerse funcionar de manera semejante a como funcionan los dispositivos electromecánicos ya existentes.

10 Como dispositivo de entrada/salida (I/O), la memoria se conecta a un bloque o canal de entrada/salida por medio de un enlace normal de entrada/salida, o bien puede integrarse a un bloque ya dedicado, caso en el cual se llevan a su grado óptimo las posibilidades de la unidad de almacenaje.

15 La invención tiene la ventaja de que se mejora sensiblemente el rendimiento de paso de entrada/salida en función del número de peticiones que el sistema puede manipular por segundo. El tiempo de acceso es aproximadamente 40 veces mejor que el del dispositivo mecánico más rápido de memoria de acceso directo existente. El número de interrupciones de programa necesario para obtener datos de una unidad de memoria auxiliar es menor, a causa de la simplificación de órdenes, la eliminación de tiempos de "búsqueda" mecánica (posicionamiento de cabezas, etc.) y mejora de tiempos de acceso.

25 La invención no limita su ámbito a los dispositivos de I/O; sus conceptos se adaptan fácilmente a otras aplicaciones de almacenaje, como las que se indican a continuación como ejemplo, pero no se limitan a ellas:
30 almacenaje de entrada/salida; almacenaje global o en masa;

3.2.71.

386909



almacenaje jerárquico; tráfico; tamponaje (regulación y separación) de dispositivos, terminales y unidades de control; adaptación de líneas multipladoras en comunicaciones; y otras.

5 La unidad de memoria auxiliar, usada para tamponar unidades de control, ofrece importantes economías de coste con ventaja sobre las líneas de retardo y las memorias-tampón de núcleos magnéticos. Como la mayoría de las aplicaciones de tamponaje de comunicaciones y
10 entrada/salida operan en serie por naturaleza, y su velocidad varía entre límites relativamente amplios, los conceptos de la presente invención ofrecen una importante mejora de funcionamiento en esta área. Por ejemplo, los terminales de teclado se tamponan a base de un mensaje o
15 renglón de caracteres. En lugar de transmitirse los caracteres de uno en uno, se transmiten por bloques en un modo de irrupción, reduciéndose así la disputa de líneas y facilitándose la ejecución de correcciones por el operador antes de la introducción en el sistema.

20 El tamponaje de datos de formato en sistemas gráficos se manipula actualmente en unas áreas de memoria de núcleos magnéticos apartadas a este propósito, y se transmite al terminal gráfico. Mediante el uso de la presente invención, los formatos de usuario se almacenan
25 en el terminal, reduciéndose así la carga sobre el sistema.

 Los indicados y otros objetos, rasgos característicos y ventajas de la invención se irán desprendiendo de la siguiente descripción pormenorizada de una
30 forma preferida de realización del invento, ilustrada en
3.2.71.

386909



los dibujos adjuntos, en los cuales:

- 5 - la figura 1 es un esquema funcional de una unidad de memoria auxiliar, que lleva incorporada la presente invención;
- la figura 2 es un esquema funcional de una de las fichas de un grupo de fichas de la memoria 100 de la fig. 1;
- 10 - la figura 3 es un esquema funcional más detallado del circuito de regulación de tiempo 104, de la memoria de la fig. 1;
- la figura 4 es un esquema funcional que ilustra con mayor detalle uno de los registradores de desplazamiento, de una matriz de ellos indicada en la fig.
- 15 2;
- la figura 5 es un esquema funcional que ilustra con mayor detalle algunos de los circuitos lógicos de la unidad de mando o control 103 de la fig. 1;
- la figura 6 es un esquema funcional que
- 20 ilustra con mayor detalle el resto de los circuitos de control de la unidad de mando 103 de la fig. 1;
- la figura 7 es un diagrama de tiempos, que ilustra un funcionamiento tipo de la unidad de memoria de la fig. 1;
- 25 - la figura 8 ilustra una secuencia tipo del funcionamiento de los contadores de acceso; y
- la figura 9 es un esquema o gráfico de circulación de una operación tipo de transferencia de datos.

30
3.2.71.

En términos resumidos, una forma preferi-

386909



5 da de realización de este invento comprende una memoria
global, múltiple o en masa, compuesta de registradores de
desplazamiento dispuestos en una matriz de memoria tridi-
mensional. La memoria combina los atributos de un disposi-
10 tivo de memoria de acceso aleatorio, en el cual puede ob-
tenerse acceso directamente a cualquier lugar de almacena-
je sea cual fuere su posición física respecto a la infor-
mación anteriormente referenciada, con los atributos de
los dispositivos de memoria de acceso secuencial, en los
15 que a la información se ha de obtener acceso forzosamente
por medio de secuencias.

Cada registrador de desplazamiento de la
matriz tiene capacidad para almacenar una pluralidad de
bitios: por ejemplo, 256 bitios. Cada registrador puede
15 efectuar el desplazamiento de modo que estos bitios se
presenten en serie a la salida del registrador de despla-
zamiento. Cada registrador de desplazamiento representa
la posición de bitio de un vocablo paralelo compuesto de
una pluralidad de bitios. Los registradores de desplaza-
20 miento están dispuestos en columnas y filas en un plano
de memoria, seleccionándose un registrador de desplaza-
miento por plano, cada vez, mediante activación o excita-
ción de coordenadas en X e Y, para así seleccionar el re-
gistrador de desplazamiento de la intersección de las
25 coordenadas activadas. Cada plano, por consiguiente, re-
presenta una posición de bitio del vocablo paralelo. Así,
al seleccionarse las coordenadas X_n e Y_n , éstas seleccio-
nan el registrador de desplazamiento N del primer plano
(el primer bitio del vocablo), el registrador de desplaza-
30 miento N del segundo plano (la segunda posición de bitio

30
3.2.71.

386909



del vocablo), etc.

Se prevén unos circuitos de regulación de tiempo para producir el desplazamiento en los registradores, y para hacer avanzar paso a paso un contador de direcciones de acceso, que mantiene el recuento del número de desplazamientos efectuados, dando así la dirección de acceso del vocablo en curso de aparición a la salida de los registradores de desplazamiento seleccionados.

Para leer o tomar un vocablo particular de la memoria, se presenta a ésta una dirección de acceso de posición, que contiene información suficiente para identificar los registradores de desplazamiento y el vocablo contenido en éstos. La parte o porción de orden superior de la dirección de acceso de posición se presenta a unos descodificadores de X e Y, en los cuales se descodifica la dirección, seleccionándose una coordenada en X y una coordenada en Y. El registrador de desplazamiento que se encuentra en la intersección de las coordenadas en X e Y activadas es el que contiene el vocablo deseado. La porción de orden inferior de la dirección de acceso de posición contiene la información que identifica la posición del vocablo dentro del registrador de desplazamiento. Esta información se entrega a un comparador. Los registradores de desplazamiento seleccionados por las coordenadas en X e Y son desplazados a gran velocidad por el circuito de regulación de tiempo, manteniéndose un recuento, por medio del contador de direcciones de acceso (contador de acceso), de la posición de los registradores de desplazamiento. Una vez desplazados los registradores seleccionados al punto en que el contenido del contador de acceso

30
3.2.71.



es igual al de la dirección de acceso de la posición de
vocablo, se ha alcanzado el vocablo deseado dentro de los
registradores de desplazamiento, y una señal de concordan
cia indica este hecho a un circuito de control. Se detie
5 ne la operación de desplazamiento a velocidad alta, y se
"lee" o toma de la memoria el vocablo de dato. Si se desea
obtener el siguiente vocablo de la secuencia, no hay que
hacer más que incrementar la porción de acceso a la posi
ción de vocablo de la dirección de acceso de posición, y
10 así desplazar los registradores en una posición más, para
tomar de la memoria el vocablo siguiente.

En una realización física más concreta del
presente invento, se utilizan transistores de efecto de
campo y puerta (electrodo de mando) aislada (IGFET) en
15 una disposición de registrador de desplazamiento tal que
la información se almacena en serie dentro del registra
dor de desplazamiento por medio de condensadores, entre
los pasos o etapas del registrador de desplazamiento.
Como los condensadores llevan asociado un tiempo de ate
20 nuación o disminución a cero de la carga, llegará el mo
mento en que los datos guardados en ellos se perderán, a
no ser que se regenere la información periódicamente. Es
ta regeneración se efectúa desplazando el contenido del
registrador de desplazamiento en una posición de bitio,
25 antes del momento en que los datos guardados en éste se
hayan atenuado a un punto en que dejen de ser útiles. La
salida del registrador de desplazamiento se vuelve a lle
var como realimentación a su entrada, de manera que la
información pueda regenerarse continuamente, si es nece
30 sario. El ciclo de desplazamiento en regeneración es mu

30
3.2.71.

386909



chísimo más lento que el régimen a que se desplazan de ordinario los datos a los fines de lectura e inscripción. Por esta razón, se prevé un reloj de velocidad muy baja, que genere un impulso periódicamente a un régimen de repetición lento, para producir el desplazamiento de todos los registradores contenidos en la formación o disposición regular de memoria (hayan sido o no seleccionados por los descodificadores de acceso para lectura e inscripción), y regenerar así periódicamente los datos almacenados en ellos.

Quando no se esté haciendo uso de la memoria, el reloj de velocidad lenta regenera periódicamente, a poca velocidad, la totalidad de los registradores de desplazamiento. Se prevé un contador de acceso general en curso para seguir la posición relativa de todos los registradores de desplazamiento contenidos en la formación. Por consiguiente, en su estado de reposo o no seleccionados, los registradores de desplazamiento se regeneran todos periódicamente a velocidad lenta y al mismo tiempo, y todos los registradores de desplazamiento se hallan en la posición indicada por el contador de acceso general en curso. Para leer o inscribir datos, los medios de acceso activan por lo menos una coordenada en X y otra en Y para así seleccionar, en su intersección, los registradores de desplazamiento correspondientes en cada plano de la memoria. Los registradores de desplazamiento seleccionados se desplazan a gran velocidad bajo el control de un reloj de velocidad alta, y la posición de los registradores de desplazamiento específicamente seleccionados se mantiene por medio de un contador de acceso específico en curso, que

30
3.2.71.

386909



5 se hace avanzar paso a paso al mismo ritmo que se desplazan los registradores. La dirección de acceso de posición de vocablo, indicativa de la de acceso de los datos deseados, se compara con el contenido del contador de acceso específico en curso, en un comparador. Al producirse la concordancia, la posición de vocablo queda disponible para los circuitos de leer e inscribir.

10 Siempre que los circuitos de regeneración de velocidad lenta indiquen que es necesario regenerar la totalidad de los registradores de desplazamiento, se interrumpe la operación de desplazamiento de gran velocidad, y los circuitos de reloj de velocidad baja desplazan todos los registradores de desplazamiento simultáneamente. Al mismo tiempo, se desplazan el contador de acceso general en curso y el contador de acceso específico en curso.

15 A continuación, se deja que los circuitos de velocidad alta vuelvan a obtener el control del circuito de memoria.

20 Al cabo de haberse leído o tomado 256 bits de un registrador de desplazamiento seleccionado, los registradores de desplazamiento seleccionados se desplazan a gran velocidad, hasta quedar en la misma dirección de acceso (indicada por el contador de acceso general en curso) que todos los demás registradores de desplazamiento de la formación.

25 Descripción detallada de la forma de realización preferida

30 Con referencia a la fig. 1, la unidad de memoria auxiliar comprende una porción de almacenaje 100, unos descodificadores 101 y 102 de acceso en X e Y, una unidad de control 103 para enlazar la memoria o parte de

3.2.71.

386909



almacenaje 100 con un enlace periférico de entrada/salida, y unos circuitos de regulación de tiempo 104.

La memoria 100 está compuesta de una pluralidad de fichas, de las cuales se ilustra una en la fig.

5 2. En una memoria tipo, por ejemplo, hay 128 fichas para almacenar datos, 9 fichas para circuitos de corrección de errores (ECC), 4 de reserva y 4 fichas de control,

10 Con referencia a la fig. 2, cada ficha comprende 16 módulos, y cada módulo 4 pastillas. En cada pastilla existen 1024 células de memoria, repartidas en cuatro registradores de desplazamiento, de transistor de efecto de campo (FET), de 256 bits cada uno. En cada ficha hay unas líneas de selección en X e Y, respectivamente designadas $X_0 \dots X_{15}$ e $Y_0 \dots Y_{15}$, conectadas en paralelo de una a otra de la totalidad de las fichas. Así, si se activan X_n e Y_n , se activa el n -ésimo registrador de desplazamiento de cada ficha de la memoria. Se prevén unos circuitos excitadores para las líneas de regulación de tiempo LSC (del reloj de velocidad baja), así como
15 20 unas líneas de fase ϕ_1 y ϕ_2 para excitar los registradores de desplazamiento, una línea de inscribir para activar el circuito de registradores de desplazamiento para la escritura, una línea de llegada de datos para poner datos en el registrador de desplazamiento, y una línea de
25 salida de datos para tomar los datos del registrador de desplazamiento. Estas líneas se describen con mayor detalle en relación con la fig. 4.

30 En la fig. 4 se representa uno de los registradores de desplazamiento, designado con el número 400, que puede ser cualquiera de entre cierto número de

3.2.71.

386909

9 FEB



registradores de desplazamiento dinámico ya conocidos, pa
ra la recirculación de datos. Se dan detalles de un regis
trador de desplazamiento como éste en la página 81 del ar
tículo de R. L. Petritz titulado "Estado actual de la tec
nología de la integración en gran escala" y publicado en
5 las actas de 1967 de la Conferencia de Calculadoras de
Fall Joint (EE.UU). El registrador de desplazamiento com
prende unos transistores de efecto de campo (FET) dispues
tos para dar el desplazamiento mediante suministro de cua
tro fases: $\phi 1$, $\phi 1S$, $\phi 2$ y $\phi 2S$, a las entradas del circuito
10 400. En el modo de regeneración, o en el modo de lectura,
la salida 401 del registrador de desplazamiento se devuel
ve, realimentada por medio del circuito de coincidencia
402 y de un circuito disyuntivo 403, a la entrada del re
gistrador de desplazamiento 400. Cuando se desea leer o
15 tomar información del registrador de desplazamiento, se
activa el circuito de coincidencia 404 por medio de las
líneas de selección en X e Y, haciendo que los datos pre
sentes en la salida 401 pasen a la línea de salida de da
tos, sin modificarse el contenido del registrador de des
20 plazamiento. El registrador de desplazamiento se desplaza
continuamente mediante activación de las cuatro líneas de
fase.

25 Cuando se desea inscribir información en
el registrador de desplazamiento, se activa la línea de
inscribir, y con ella el circuito de coincidencia 405,
cuya salida activa el circuito de coincidencia 406, per
mitiendo que los datos presentes en la línea de llegada
de datos pasen al circuito disyuntivo 403. La línea de
30 realimentación 401 está inhibida, impidiéndose que produz
3.2.71.

386909



ca efecto alguno sobre el contenido del registrador de desplazamiento, por medio del inversor 407.

5 Como la información contenida en un registrador de desplazamiento de FET es volátil, es decir, se atenuará hasta llegar a perderse al cabo de cierto tiempo, por la disminución del almacenaje capacitivo dentro del registrador de desplazamiento, la información debe ser regenerada, o desplazada regularmente. Esto se consigue activando el reloj de velocidad baja y la línea LSC que, por medio de unos circuitos disyuntivos 408 y 409, da pa
10 so a las líneas Ø1 y Ø2 a través de los circuitos de coincidencia 410, 411 hasta el registrador de desplazamiento, produciendo así un desplazamiento. La línea LSC se describe con mayor detalle al hablar de los circuitos de regulación de tiempo de la fig. 3. Por medio de los circuitos disyuntivos 408 y 409, el reloj de velocidad baja (LSC) desplaza el registrador de desplazamiento, estén o
15 no activadas las líneas de coordenadas en X e Y.

20 Con referencia a la fig. 1, hay un oscilador 105 de 1 MHz que da la regulación de tiempo básica para la unidad de memoria. La salida del oscilador excita un circuito de coincidencia 106, que activa un contador binario 107 de sincronismo del reloj. El contador cuenta hasta 128 microsegundos, a fin de disponer la regeneración de los registradores de desplazamiento cada 128 microsegundos. La salida del reloj excita un perfilador 108 activado por el oscilador de 1 MHz en el circuito de coincidencia 109, a fin de obtener un mando para el contador 110 de acceso general en curso y el contador 111 de acceso específico en curso. En el modo de no seleccionada la
25
30

3.2.71.

386909



5 memoria 100 para lectura ni inscripción, el contador de
acceso general en curso 110 y el de acceso específico en
curso 111 son excitados en sincronismo por la salida 112
de disparo de reloj de velocidad baja. La línea 115 de se
leccionar está negativa, desactivándose con ello el conmu
tador 113 de modo que la salida del contador 110 de acce
so general en curso se presenta al comparador 114, donde
es comparada con el contador 111 de acceso específico en
curso. Como ambos contadores 110 y 111 están en sincronis
10 mo, la línea de falta de concordancia ("match") 116 sigue
negativa.

15 La salida del perfilador de impulsos 108
se invierte, y excita un circuito de coincidencia 117. La
salida del circuito de coincidencia 106 también excita el
circuito de coincidencia 117. Unas líneas de falta de con
cordancia ("match") y de falta de retención ("hold"), que
se describirán más adelante, condicionan o activan el cir
cuito de coincidencia 117. La salida del circuito de coin
cidencia 117 es la línea de disparo del reloj de veloci
20 dad alta que, al ser activada, hace que el reloj de velo
cidad alta de la fig. 3 suministre impulsos, por las lí
neas Ø1 y Ø2, para desplazar a gran velocidad los regis
tradores de desplazamiento seleccionados.

25 Al no estar seleccionada la memoria, el
contador 110 de acceso general en curso, que da una indi
cación de la posición de todos los registradores no selec
cionados, y el contador 111 de acceso específico en cur
so, que da una indicación de la posición de sólo los re
gistradores seleccionados, se hacen avanzar simultáneamen
te por medio de la línea de salida 112 del reloj de velo
30

3.2.71.

386909



5 ciudad baja. Para seleccionar una determinada posición de
acceso de vocablo, la unidad de control 103 presenta la
dirección de acceso del registrador de desplazamiento de-
seado en la barra colectora de lugares de registrador de
desplazamiento, y la dirección de acceso del vocablo en
10 la barra colectora 118 de acceso a posiciones de vocablo,
y activa la línea de selección 115. Mediante la acción
del conmutador 113, se deselecciona el contador 110 de
acceso general en curso, y se presenta el comparador 114
15 la dirección de acceso 118 de la posición de vocablo. Su
poniendo que la dirección de acceso de la posición de vo-
cablo sea distinta del contenido del contador de acceso
específico en curso, se activa la línea de falta de con-
cordancia ("match") 116. La unidad de control 103 mantie-
20 ne positiva la línea de falta de retención ("hold") 119.
Esto permite dar paso a la salida del oscilador 105 de 1
MHz a través del circuito de coincidencia 117, aplicando
así en la línea de disparo del reloj de velocidad alta
(HSC) unos impulsos que activan los circuitos 104 de re-
25 gulación de tiempo, y a través del circuito disyuntivo
120 para hacer avanzar el contador de acceso específico
en curso. La barra colectora de lugares de registrador
de desplazamiento activa los excitadores 101 y 102 de
descodificación de X e Y. El descodificador de X selec-
30 ciona una de las 16 líneas X, y el descodificador de Y
selecciona una de las 16 líneas Y. Los registradores de
desplazamiento situados en la intersección de las líneas
activadas quedan seleccionados, y son excitados por las
líneas $\emptyset 1$ y $\emptyset 2$ (120, 121) a gran velocidad, bajo el con-
trol del impulso de disparo del reloj de gran velocidad.

30
3.2.71.

386909



9 FEB 1974

Los registradores de desplazamiento seleccionados son desplazados, y en sincronismo con ellos se desplaza el contador 111 de acceso específico en curso, para así mantener una indicación del lugar de los registradores de desplazamiento seleccionados. Cuando los registradores de desplazamiento llegan a una dirección de acceso igual a la que hay en la línea 118 de acceso de posiciones de vocablo, cae o se desactiva la línea "match" 116, desactivándose con ello la línea de disparo de reloj de velocidad alta, por desactivación del circuito de coincidencia 117.

Por lo general se efectúa la selección para acceso en secuencia y, por consiguiente, la unidad de control excita la línea "hold" 119 que va al circuito de reloj de gran velocidad, deteniéndose así la selección en la última dirección de acceso. Durante hasta 128 microsegundos, el reloj de velocidad baja no hará avanzar la dirección de acceso. Al recibirse la siguiente dirección de acceso de la secuencia, la nueva dirección de acceso de posición de vocablo se coloca en la barra colectora 118, y se libera la línea "hold" 119. Si entretanto no aparecieron impulsos de reloj de velocidad baja, se necesita sólo un impulso de reloj de velocidad alta para llevar el contador de acceso específico en curso y el registrador de desplazamiento seleccionado a la posición de acceso del siguiente vocablo de la secuencia. En cambio, de aparecer un impulso de reloj de velocidad baja, todos los registradores de desplazamiento, incluidos los seleccionados, se habrán incrementado en una posición de acceso y, por consiguiente, no se da paso a ningún impulso de

3.2.71.

386909

9 FEB 1971



reloj de velocidad alta, y se traslada por lectura el siguiente vocablo a la unidad de mando o control.

Una vez leído o inscrito el número deseado de vocablos, se desactiva la línea de selección 115, haciéndose volver así la salida del contador de acceso general en curso al comparador 114. El contador de acceso general en curso no está ahora de acuerdo con el contador 111 de acceso específico en curso y, por lo tanto, se activa la línea "match" 116. Esto permite dar paso a la salida del oscilador de 1 MHz a través del circuito de coincidencia 117, para así incrementar a gran velocidad los registradores de desplazamiento seleccionados, hasta que se hallen de nuevo en sincronismo con la totalidad de los registradores de desplazamiento no seleccionados, según lo indicado por una condición o estado de concordancia entre el contador 110 de acceso general en curso y el contador 111 de acceso específico en curso. Una vez alcanzada la condición de concordancia, la unidad de mando desactiva la barra colectora de lugares de registrador de desplazamiento, deseleccionándose así el registrador de desplazamiento de la memoria 100.

Los circuitos de tiempo 104 se ilustran con mayor detalle en la fig. 3. La salida del oscilador de 1 MHz excita un circuito de coincidencia 301. La otra rama del circuito de coincidencia es excitada o condicionada por el circuito de báscula 302 del oscilador de baja velocidad, que se pone en acción siempre que se activa la línea ISC TRIG (de disparo del reloj de velocidad baja). Cada 128 microsegundos, el contador 107 de sincronismo de reloj (fig. 1) emite un impulso de ISC TRIG 112, que pone

30
3.2.71.



en acción el circuito de báscula 302 de la fig. 3. La salida de la báscula 302 genera una señal por la línea de inhibición (INHIBIT) que desactiva el circuito de coincidencia 106 de la fig. 1, deteniendo así el contador 107 de sincronismo de reloj durante la generación de los impulsos de fase de velocidad baja.

Las salidas del reloj 303 de velocidad baja hacen que se generen unos impulsos de regulación de tiempo $T_0 \dots T_7$, como se ilustra en los circuitos de tiempos de la fig. 7. Con referencia a la fig. 7, la línea LSC TRIG se hace positiva al cabo de 128 impulsos procedentes del contador de sincronismo de reloj. Esto activa la línea INHIBIT, que sigue positiva hasta que el reloj de velocidad baja termina de contar T_7 .

Con referencia a la Fig. 4, en el instante T_0 la línea LSC activa los circuitos disyuntivos 408 y 409 de todas las fichas (estén o no activadas las líneas X e Y de un registrador de desplazamiento particular), permitiendo así que los impulsos de fase 1 ($\emptyset 1$) y fase 2 ($\emptyset 2$) pasen a través de los circuitos de coincidencia 410 y 411. Los impulsos 701, 702 de fase 1 y fase 2 (fig. 7) son de mayor duración que los impulsos de fase 1 y fase 2 (703, 704) del reloj de velocidad alta, porque la excitación de tantos circuitos requiere un impulso más largo. El circuito de báscula 303 (fig. 3) del reloj de baja velocidad se pone en acción en el instante T_0 y se desactiva en el instante T_6 , dando así paso a los impulsos 701 y 702 (fig. 7). Los impulsos de fase 1 y fase 2 para funcionar a velocidad baja están controlados por unos circuitos de báscula 304 y 305 (fig. 3). Las salidas de las bás

30
3.2.71.

386909



5 culas 304 y 305 pasan por los circuitos disyuntivos 306 y 307, activando así las líneas Ø1 y Ø2. Como durante el funcionamiento del reloj de baja velocidad se activa la línea INHIBIT, la línea HSC TRIG permanece negativa durante el funcionamiento del reloj de velocidad baja.

10 Durante las operaciones de reloj de velocidad alta, la línea HSC TRIG excita un perfilador 309 que da un impulso muy estrecho (el 703 de la fig. 7), que pasa por el circuito disyuntivo 306 a la línea Ø1. La salida del perfilador 309 es retrasada por el circuito retardador 310, y perfilada por el perfilador 311, cuya salida pasa por el circuito disyuntivo 307, dando un impulso (el 704 de la fig. 7) por la línea Ø2. Cuando el contador de acceso específico en curso alcanza la dirección de acceso deseada, cae o se desactiva la línea "match". Como lo corriente es el acceso secuencial, la unidad de mando 103 desactiva la línea "hold", deteniendo así la selección en la última dirección de acceso. Una vez recibida la dirección de acceso inmediata sucesiva (por ejemplo, por incremento en el registrador de posición), se libera la retención.

15 Con referencia a la fig. 8, se ilustra en ella un ejemplo de secuencia típica de funcionamiento del contador de acceso específico, y del contador de acceso general. En este ejemplo, la dirección de acceso de vocablo deseada, colocada en la barra colectora 118 de acceso a posiciones de vocablo, se toma arbitrariamente como 102. Se van a transferir diez vocablos, empezando en la dirección 102 y terminando en la 111. Inicialmente, tanto el contador de acceso específico como el de acceso general

30
3.2.71.



están en la misma dirección de acceso: por ejemplo, en 401. Cada 128 microsegundos, el reloj de velocidad baja desplaza ambos contadores en sincronismo y todos los registradores de desplazamiento, a fin de regenerar la información en ellos almacenada.

5

En el punto 800 del diagrama de la fig. 8, se hace positiva la línea de selección (la línea "hold" está positiva), dándose con ello lugar a que el reloj de velocidad alta haga avanzar los registradores de desplazamiento seleccionados, a gran velocidad, hasta la dirección de acceso deseada. La dirección de acceso deseada, colocada en la barra colectora de acceso a posiciones de vocablo, en este ejemplo, es la dirección 102. El contador de acceso específico se hace avanzar hasta que llega al punto 801, en el cual el contenido del contador de acceso específico es igual a la dirección de acceso deseada 102. Los controles hacen avanzar entonces en sincronismo el contador de acceso específico y los registradores de desplazamiento seleccionados, hasta leer o inscribir los diez vocablos. Después de transferidos los diez vocablos en sincronismo con el dispositivo usuario (punto 803 del diagrama), se restablece el sincronismo de los registradores de desplazamiento seleccionados con el contador de acceso general, mediante desactivación de la línea de selección, que hace que la señal HSC TRIG desplace los registradores seleccionados hasta encontrar la concordancia del contador de acceso general, en el punto 804. En el ejemplo de la fig. 8, se representa un impulso de reloj de velocidad baja que tiene lugar en el punto 805. En este punto se interrumpe la operación de reloj de velocidad alta,

10

15

20

25

30

3.2.71.

386909



mientras tiene lugar una operación de desplazamiento de reloj de velocidad baja. Esto hace que el contador de acceso general se desplace hasta la dirección de acceso 402. Naturalmente, el contador de acceso específico se desplaza también en un lugar, porque se desplazan todos los registradores de desplazamiento, incluidos los seleccionados. Al terminar la operación de reloj de velocidad baja, vuelve a hacerse cargo del control el reloj de velocidad alta, y continúa el restablecimiento del contador de acceso específico hasta el punto 804, en el que dicho contador de acceso específico da igualdad de comparación (concuenda) con el contador de acceso general. La operación de reloj de velocidad alta, da fin en este punto, y el contador de acceso específico avanza un paso, bajo el control del reloj de velocidad baja, cada 128 microsegundos.

La unidad de control 103 de la fig. 1 se ilustra con mayor detalle en las figs. 5 y 6. Esta unidad de mando o control funciona bajo el del canal de datos de entrada/salida que comunica con la unidad de mando por un enlace 500 de entrada/salida (I/O). Es ejemplo de dicho enlace el indicado en la patente de EE.UU. 3.336.582, por un sistema de comunicaciones con enclavamiento, presentada el 1 de septiembre de 1964 y concedida el 15 de agosto de 1967, a W.F. Beausoleil y col. Ahora bien, la presente invención no se limita a un enlace de éstos. Por ejemplo, la unidad de memoria puede operar directamente con un enlace de memoria principal, por medio de un canal integrado.

30
3.2.71.

Los controles de secuencia y lógica de se-

386909



lección 500 responden a y generan unas señales en líneas denotativas de enlace de I/O del tipo descrito en la patente arriba mencionada.

Control de las operaciones de entrada/salida

5 La unidad central de tratamiento (CPU) controla la unidad de memoria auxiliar de manera semejante a la descrita en el manual de principios de funcionamiento del sistema IBM 360, formulario número A22-6821-4, para el control de las operaciones de entrada/salida. Los controles de la unidad de memoria auxiliar son gobernados por un canal de datos, por medio del enlace. Las operaciones se inician en el canal de datos por la acción del programa de la CPU, que emite una instrucción de iniciación (START I/O). Esta instrucción hace que el canal vaya a buscar su propio vocablo de acceso (CAW), tomándolo de un lugar fijo de la memoria principal. Este CAW contiene la dirección de acceso indirecta de un lugar de la memoria principal, del cual el canal va a tomar a continuación el primer vocablo de orden de canal (el CCW). El CCW es una instrucción de canal que especifica la orden a ejecutar, y el área de almacenaje de la memoria principal al cual o desde el cual se van a transferir los datos. La operación de I/O puede implicar la transferencia de datos a una determinada área de almacenaje, que comprende un bloque de vocablos de datos designado por un solo CCW, o bien un número de bloques de áreas de almacenaje encadenados entre sí por medio de vocablos CCW de encadenamiento.

20 En cada transferencia de datos entran en juego dos operandos. El operando de la memoria principal, que va asociado a una orden de leer o inscribir, y cuya

30
3.2.71.

386909



5 localización y extensión vienen definidas por un campo de
datos especificado por los CCW; y el operando de la memo-
ria auxiliar, designa los datos contenidos en la unidad
de memoria auxiliar. La localización de los datos puede
expresarse de modo explícito definiendo una dirección de
acceso inicial en el dispositivo, o bien puede venir im-
plicada mediante el uso de la dirección de acceso en cur-
so en la memoria auxiliar, del dispositivo, como punto de
arranque. La longitud del operando de la memoria auxiliar
viene determinada por la del operando de la memoria prin-
cipal. Para ambos operandos se prevé una protección como
la indicada en el libro de principios de funcionamiento
del sistema IBM 360, arriba citado.

15 La información que especifica el lugar de
localización del operando de la memoria auxiliar se deno-
mina aquí posición de la unidad de control de la memoria
auxiliar. La dirección de acceso de esta posición es trans-
ferida a la unidad de control por una orden de control.
La información de control está designada por la dirección
de acceso de datos contenida en el CCW, y la longitud vie-
ne designada por el campo de recuento del CCW. Se usa,
para iniciar el posicionamiento de la unidad de control
de la memoria auxiliar, una orden de control que especifi-
ca la "posición" pedida y define una dirección de acceso
de posición inicial o de partida.

25 El operando de la memoria principal está
controlado directamente por el canal, y viene especifica-
do por los vocablos de órdenes del canal (los CCW). El
campo de operandos de la memoria principal consta del blo-
que de la memoria principal designado por el CCW o por un

30
3.2.71.



encadenamiento de CCW asociado a una orden de leer o de inscribir.

5 Se prevén una protección para la memoria principal y una protección para la memoria de dispositivos, protecciones que se estudian con mayor detalle en relación con la fig. 6.

10 Al controlar la transferencia de datos, la cantidad de datos transferidos durante una operación de leer o de inscribir viene controlada por los CCW asociados a la orden de leer o de inscribir. Al ejecutarse la operación de leer o de inscribir, se incrementa la dirección de acceso de posición en la unidad de control de la memoria auxiliar (fig. 6). Esto controla el acceso a la memoria auxiliar. El acceso a la memoria principal viene controlado por el campo de direcciones de acceso del CCW. El campo de recuento del CCW mantiene un recuento del número de baterías (grupos de bitios) transferidas. Al agotarse el recuento del último CCW en un encadenamiento de ellos, se da fin a la transferencia de datos, generándose condiciones de estado de final de canal y final de dispositivo, y produciéndose la interrupción del programa.

15 La unidad de control de la memoria auxiliar ejecuta órdenes de I/O de leer, inscribir, control, percepción y prueba. Las órdenes se transfieren a la unidad de control, bajo el del enlace de I/O. La lógica de selección 500 (fig. 5) genera una orden de cargar, que activa el circuito de coincidencia 507. Esto pone la orden recibida por la salida de barra colectora en el registrador y descodificador de órdenes 508. Cada orden ejecuta las funciones siguientes:

30
3.2.71.

386909

L9F



Orden de inscribir

5 La orden de inscribir produce la transferencia de datos desde el campo de operandos de la memoria principal designado por el CCW hasta el campo de operandos de la memoria auxiliar identificado por la dirección de acceso de posición. La cantidad de datos transferidos está bajo el control del campo de recuento, en unión del "banderín" o bitio denotativo de datos de encadenamiento del CCW.

10 Orden de leer

15 La orden de leer hace que se transfieran datos desde el campo de operandos de la memoria auxiliar designado por la dirección de acceso de posición en curso, hasta el campo de operandos de la memoria principal designado por el CCW. Como en una orden de inscribir, la cantidad de datos transferidos se halla bajo el control del campo de recuento, en unión del bitio denotativo de datos de encadenamiento del CCW.

Orden de control

20 La orden de mando de control especifica una de entre cuatro indicaciones pedidas de control: ausencia de operación, posición, proteger, y proteger con inhibición de inscribir.

25 Una orden de control que especifique no operar (ausencia de operación) no produce acción alguna en la unidad de memoria auxiliar, ni hace que se transfieran datos. No varían, pues, la dirección de acceso de posición en curso ni las de acceso de protección en la unidad de memoria auxiliar.

30
3.2.71.

Una orden de control que especifique posi-

386909



ción hace que la unidad de memoria auxiliar solicite cuatro bytes de información de control. Esta información de control es la dirección de acceso de posición, posiciones de bitio 0 ... 31, guardadas en el registrador de posiciones 601 (fig. 6) de la unidad de memoria auxiliar. Terminada la transferencia, se señalan final de canal y final de dispositivo. Si se transmiten menos de cuatro baterías, se da la indicación de verificar unidad, con final de canal y final de dispositivo, en la batería de estado, y se genera una indicación de verificar formato en el circuito lógico 602 (fig. 6) para proporcionar una información de percepción.

Una orden de mando o de control que especifique proteger, hace que la lógica de posición y de protección 606 (fig. 6) deje fuera de acción el indicador de inhibición de inscribir en la lógica 602 de comparar y verificar posición, y pida ocho baterías de información de control. Esta información consiste en los campos de acceso superior e inferior que especifican linderos de acceso en el área no protegida de la unidad de memoria auxiliar, entre los cuales es posible obtener acceso a datos. Las dos primeras baterías se ponen en el registrador inferior 603 de protección, y las dos baterías restantes se ponen en el registrador de protección superior 604. Si el campo de acceso inferior es más grande que el superior, el área protegida se extiende desde el acceso inferior al superior. Si ambos son iguales, está protegida toda la memoria auxiliar.

Una orden de proteger se emite solamente una vez en un encadenamiento de órdenes. Si se emite una

30
3.2.71..

386909

9 FEB 1974



orden de éstas estando en efecto o ejecución una orden anterior de la misma cadena de órdenes, se da fin a la operación con la presentación de la indicación de verificar unidad y la activación de los bitios de rechazo de órdenes y detección de invalidez de secuencia. Los regis-
5 tra-dores de acceso superior e inferior 603, 604 permanecen sin cambio.

Las órdenes de leer o inscribir que traten de obtener acceso a datos no comprendidos dentro de los
10 límites especificados por la orden de proteger, hacen que la operación dé fin con indicaciones de verificar unidad, final de canal y final de dispositivo, activadas en la ba-tería de estado. Se pone en acción una indicación de alma- cenaje protegido, en el registrador de percepción 509.
15 (fig. 5).

La orden de proteger con inhibición de ins-
cribir hace que el circuito lógico 606 active el indica-
dor de inhibición de inscribir, en el circuito lógico 602
asociado a los registradores de protección de la fig. 6,
20 y pida ocho baterías de información de control. La opera-
ción es similar a la de proteger arriba indicada, excepto
en que, además de la protección de leer y de inscribir en
el área protegida, todo intento de inscribir en el área
no protegida del dispositivo hace que se ponga en acción
25 la verificación de unidad en el byte de estado, y se acti-
ven las indicaciones de inhibición de inscribir y memoria
protegida, en los registradores de percepción 509.

Una orden de proteger con inhibición de
inscribir, emitida durante el encadenamiento de órdenes
30 mientras se halla en efecto una orden de protección ante-
3.2471.



riormente emitida, hace que la operación dé fin con la presentación de verificación de unidad en la batería de estado, y con la activación de los bitios de rechazo de órdenes y de invalidez de secuencia en los registradores 509 de datos de percepción.

Orden de percepción

La orden de percibir hace que se pongan en llegada de barra ocho baterías de datos de percepción almacenadas en el registrador 509, y se transfieran desde la memoria auxiliar al canal. La ejecución de la orden de percibir no afecta a la dirección de acceso de posición en curso de la memoria auxiliar. En los datos de percepción se dan los siguientes bitios de percepción:

Rechazo de órdenes: Indica que el dispositivo detectó una orden sin definir, o se emitió una orden en una secuencia no válida, por ejemplo, como cuando se emite la de proteger mientras está efectuándose otra de proteger anterior.

Verificación de salida de barra: Indica que el dispositivo detectó una secuencia de enlace no válida o un error de paridad en la batería de datos o en la de órdenes.

Verificación de equipo: Indica que el dispositivo detectó un mal funcionamiento del equipo durante la última operación.

Verificación de datos: Indica que el dispositivo detectó un error de datos, distinto de los errores incluidos en la verificación de salida de barra colectora.

Verificación de posición: Indica que el

386909

9 FEB 1971



dispositivo detectó un intento de leer o de inscribir en una dirección de acceso de posición no válida.

5 Memoria protegida: Indica que el dispositivo detectó un intento de comunicar con una posición protegida de la memoria auxiliar.

Verificación de ECC: Indica que el dispositivo detectó un error no corregible. También se activa el bitio de verificación de datos.

10 Bitio corregido: Indica que se corrigió un bitio del error.

15 Umbral: Indica que se detectó el enésimo error corregible, a partir de la última operación de percibir. Un contador del circuito 608 de verificación y corrección de errores (fig. 6) mantiene el recuento de errores.

Verificación de formato: Indica que el dispositivo no recibió el número prescrito de bytes asociados a una orden de posición o de protección.

20 Secuencia no válida: Indica que el dispositivo detectó una segunda orden de protección durante una operación de encadenamiento de órdenes de mando. También se activa el bitio de rechazo de órdenes.

25 Inhibición de inscribir: Indica que el dispositivo detectó un intento de inscribir en el área no protegida de la memoria mientras estaba en acción el indicador de inhibir inscripción en el circuito lógico 602 de la fig. 6. También se activa el bitio de memoria protegida.

30 Dirección de acceso de posición: Esta barra colectora contiene la dirección de acceso de posición en 3.2.71.

386909



curso.

Enlace de I/O

El enlace de entrada/salida, o de I/O, se describe en las patentes Nos. 386.910 y 386.911, como enlace secuencial con enclavamiento, que incluye tres operaciones básicas: la de secuencia de selección inicial, las transferencias de datos y las secuencias de finalización. Las secuencias son iniciadas bien por el canal, bien por la unidad de control.

10 Secuencia de selección inicial

Para iniciar una operación de entrada/salida, el canal pone en salida de barra la dirección de acceso del dispositivo de I/O deseado, y activa una línea denotativa de enlace, la línea de salida de acceso. La lógica de selección y controles de secuencia 500 (fig. 5) responde con una señal de introducir o cargar acceso, que da paso a la dirección de acceso presente en salida de barra, por medio de un circuito de coincidencia 501, hasta el registrador de acceso 502. La dirección de acceso del dispositivo está permanentemente conexasionada en el registrador 503 de dirección de acceso de la unidad. Las dos direcciones se comparan en el circuito comparador 504, y una señal de concordancia o igualdad de comparación indica a los controles 500 que se ha seleccionado el dispositivo. Los controles de selección 500 responden dando paso a la dirección de acceso 503 de la unidad, por medio del circuito de coincidencia 505 y del disyuntivo 506, a la llegada de barra que está conectada al canal. Esto se logra siguiendo las secuencias de enlace apropiadas. El canal verifica la dirección de acceso, y responde po-

30
3.2.71.

386909



9 FEB

niendo una orden de mando en salida de barra y enviando
señal por el enlace de I/O. Los controles 500 responden
con la señal de cargar orden, que da paso a la orden pre-
sente en salida de barra, por medio del circuito de coin-
5 cidencia 507, hasta el registrador y descodificador de ór-
denes 508. La unidad de control pone entonces en llegada
de barra la información de estado almacenada en los con-
troles 509, poniendo en acción la línea de activar estado
que da paso a la información de estado, a través del cir-
10 cuito de coincidencia 510, hasta la llegada de barra co-
lectora. Si el canal acepta esta condición de estado, en-
vía señal por el enlace de I/O, lo cual da fin a la se-
cuencia de selección inicial. De haber sido ya selecciona-
do este dispositivo de I/O, se presenta al canal la señal
15 de estado de ocupado.

Transferencias de datos

La operación de I/O a ejecutar por el en-
lace se determina descodificando una orden de mando emiti-
da al dispositivo de I/O durante una secuencia de selec-
20 ción iniciada por el canal. Antes de emitirse una orden
de leer o de inscribir, es necesario emitir una orden de
control. Los bitios recibidos por la unidad de control,
de la orden de control, se descodifican para determinar
cuál de entre varias funciones posibles es la que hay que
25 ejecutar. La primera orden de control es una orden de
proteger, o de proteger con inhibición de inscribir (que
permite una operación de exclusiva lectura). Estas órde-
nes hacen que se transfieran por el enlace ocho baterías
de datos: cuatro baterías colocadas en el registrador in-
ferior de protección 603 y otras cuatro colocadas en el

30
3.2.71.

386909



registrador superior de protección 604 (fig. 6). Por consiguiente, pueden inscribirse o leerse datos en direcciones de acceso únicamente comprendidas entre los límites de los registros de protección inferior y superior.

5 La orden de proteger con inhibición de ins-
cribir es similar a la de proteger, con la salvedad de que
también activa el circuito de báscula de inhibición de
inscribir, situado dentro del circuito lógico 602. Esto
da la seguridad de que en los lugares protegidos se leerá
10 solamente, y no se inscribirá.

 La orden de control de proteger va seguida
de otra orden de control denominada posición. Esta orden
hace que se guarde la dirección de acceso de posición en
el registrador de posiciones 601, para identificar el lu-
15 gar de situación (localización) de los datos en la memo-
ria 100 de la fig. 1. El registrador de posiciones 601 se
compara, en el circuito comparador 602, con el registra-
dor 603 de protección inferior y el 604 de protección su-
perior, para tener la seguridad de que la dirección de
20 acceso es de las no protegidas. Si la posición de acceso
no está dentro de los límites o linderos especificados,
se hace positiva la línea de verificar posición, para in-
dicar este hecho.

 La orden de control va encadenada a una or-
25 den de leer o de inscribir. Supóngase que va a efectuarse
una operación de leer. Al final de la orden de control de
posición, el canal, tras de recorrer la secuencia de se-
lección inicial, carga o introduce la orden de leer en el
registrador y descodificador 508 de órdenes. La orden de
30 leer, al descodificarse, hace que los controles 500 emi-

3.2.71.

386909



9 FEB 1971

tan señales para seleccionar en la memoria 100 los regis-
tradores de desplazamiento apropiados, indicados por la
posición de acceso 601 (fig. 6). Esto se logra activando
la línea de selección. Esta línea hace que la señal de
5 acceso a posición de vocablo (fig. 6) pase por el conmu-
tador 113 (fig. 1) hasta el comparador 114. En la memoria
100 se seleccionan los registradores de desplazamiento
adecuados, por medio de las coordenadas X e Y descodifi-
cadas por los descodificadores 101 y 102 desde la barra
10 colectora de localización de registros de desplazamiento
que viene del registrador 605 de acceso de posiciones. La
línea MATCH 116 está positiva hasta que se igualan o con-
cuerdan la dirección de acceso de posición de vocablo y
el contador de acceso específico en curso. Esto hace que
15 la señal de la línea HSC TRIG pase por el circuito de
coincidencia 117 hasta los de regulación de tiempo 104,
dando así lugar a que los registradores de desplazamiento
seleccionados y el contador 111 de acceso específico en
curso se desplacen a gran velocidad hasta que el lugar de
20 localización sea igual a la dirección de acceso de posi-
ción del vocablo. La información situada en la dirección
de acceso deseada aparece en la línea de salida de datos
y se almacena en un registrador, en los controles de
leer/inscribir del bloque 509 (fig. 5). Los controles 500
25 de secuencia y lógica de selección emiten una señal de
franqueo de paso de datos de lectura, que hace pasar los
datos de lectura a la llegada de barra, por medio del cir-
cuito de coincidencia 512. Los controles 500 activan tam-
bién la línea HOLD, para impedir que pasen más impulsos
de reloj de velocidad alta por el circuito de coinciden-

30
3.2.71.

386909



cia 117.

19 FEB 1971

Después de almacenados los datos de lectura en un registrador del grupo de controles 509, la unidad de control inicia una secuencia de selección en el enlace de I/O, para establecer de nuevo comunicación con el canal. Después de establecida la comunicación, la unidad de control pide transferencia de datos, dando paso a los datos leídos hasta la llegada de barra, y activando la línea denotativa apropiada de enlace de I/O para indicar al canal la validez de la llegada de barra. En la forma de realización ilustrada, se leen o toman 16 baterías de datos a lo ancho de la memoria 100. Si en llegada de barra se manipulase solamente una batería, se da paso entonces a las 16 baterías secuencialmente desde el registrador 509, por el enlace de I/O. Este es el modo de operar que se denomina de irrupción, y se ejecuta de la manera descrita en las patentes arriba mencionadas. Durante esta transferencia, la línea HOLD permanece negativa. Al final de la transferencia de 16 baterías, el circuito de control 500 activa la línea de incrementar, para hacer avanzar o incrementar en una posición de acceso el registrador de posiciones 601. La unidad de control libera la línea HOLD, que permite desplazar el registrador de desplazamiento a la posición siguiente de la secuencia, y de ese modo leer o trasladar los 16 bytes siguientes a los registradores 509.

Secuencia final

Al final de la operación de leer, el canal da una señal de parada por el enlace de I/O, y la lógica de selección 100 emite una señal de terminación, que da

30
3.2.71.

386909

9 FEB 1954



fin a la operación de la unidad de control. Esto hace
que se desactive la línea de selección, y que el conta-
dor de acceso general en curso y los registradores de des-
plazamiento seleccionados se desplacen a gran velocidad,
5 hasta que el contador de acceso general en curso iguale
al contador de acceso específico en curso.

El registrador de posiciones 601 es incre-
mentado por los controles 500 tras la lectura de cada voca-
blo tomado de la memoria. Si el registrador de posiciones
10 se sale de los límites de los registradores de protección
inferior y de protección superior, el circuito compara-
dor 602 da una salida de "memoria protegida", y se termi-
na la operación.

En la fig. 9 se ilustra, en un esquema de
15 circulación o de fluencia abreviado, una operación tipo
que implica la selección secuencial de unos registradores
de desplazamiento. El esquema parte del punto en el cual,
en respuesta a la orden de posición, la lógica 606 de po-
sición y protección (fig. 6) da paso a la señal de salida
-20 de barra hasta el registrador de posiciones 601. El pa-
so siguiente en el esquema es el de activar la selección,
de modo que el circuito lógico de selección 500 (fig. 5)
activa la línea de selección y con ello hace que se dé
paso a la dirección de acceso de posición de vocablo, por
25 medio del conmutador 113, hasta el comparador 114 (fig.
1). A continuación, la lógica de selección activa la lí-
nea "hold". De no producirse concordancia, la línea
"match", que viene del comparador 114, hace que se active
el circuito de coincidencia 117, permitiendo con ello que
30 los registradores de desplazamiento avancen a gran velo-

3.2.71.



9 FEB 1954

5 cidad hasta que se produzca la concordancia (bucle de avance). Al producirse la concordancia, la lógica de selección y los controles de secuencia responden desactivando "hold", después de lo cual aparece la señal de franqueo de paso de los datos (para leer o para inscribir).

10 Esto se consigue sea activando la línea de paso de salida de barra a llegada de datos, o bien la línea de franqueo de paso de datos de lectura (fig. 5). La línea de paso de salida de barra a llegada de datos da paso a los datos de inscribir, por salida de barra colectora, hasta las líneas de llegada de datos de la memoria (fig. 6). La línea de franqueo de paso de datos de lectura activa el circuito de coincidencia 512 (fig. 5), para hacer de ese modo que

15 los datos leídos o tomados de un registrador 509 pasen a llegada de barra, por medio del circuito disyuntivo 506.

El paso siguiente, en el esquema de circulación de la fig. 9, consiste en probar si hay una secuencia final en el enlace de I/O. Si no hay presente una secuencia final, los controles efectúan un ensayo para determinar si el contador de acceso específico en curso ha alcanzado un recuento de 255, que es el final de los datos guardados en los registradores de desplazamiento seleccionado. Si no lo ha alcanzado, la lógica de selección emite una señal de incremento, que hace avanzar o incrementa el registrador de posiciones 601 (fig. 6). Se repite el bucle de leer/inscribir arriba descrito hasta que se produce realmente una secuencia final, o bien hasta que el contador de acceso específico en curso da un recuento igual a 255. En uno y otro caso, los controles de secuencia 500 desactivan la línea de selección, haciendo

386909



así que el contador 110 de acceso general en curso se com-
pare con el contador 111 de acceso específico en curso. A
continuación, los controles activan la línea "hold", ha-
ciendo que los registradores de desplazamiento corran a
5 gran velocidad en el bucle de restauración hasta que con-
cuerden el contador de acceso general en curso y el de
acceso específico en curso. Al ocurrir esto, los registra-
dores de desplazamiento seleccionados se habrán restable-
cido al mismo lugar de acceso general que todos los demás
10 registradores de desplazamiento de la formación. En este
punto concuerdan los dos contadores, y los controles de
secuencia desactivan la línea "hold".

Si en el enlace se ha señalado una secuen-
cia final, los controles entran en el bucle de leer/ins-
15 cribir. En el bucle de leer/inscribir, el primer paso con-
siste en incrementar el registrador de posiciones, avan-
zando así hasta la siguiente dirección de acceso de la se-
cuencia. Esto hace que se seleccione el siguiente grupo
secuencial de registradores de desplazamiento, por medio
20 de la barra colectora de localización de registradores de
desplazamiento, y se repite la secuencia de leer/inscri-
bir arriba descrita. La operación prosigue hasta que apa-
rece una secuencia final.

Si bien la invención se ha ilustrado y des-
25 crito de modo particular, con referencia a una forma pre-
ferida de ejecución de la misma, se sobrentiende para las
personas versadas en la materia que pueden hacerse en
ella diversos cambios de forma y de detalle sin por ello
salirse del ámbito ni apartarse del espíritu de la inven-
ción.

30
3.2.71.

386909



La presente solicitud que corresponde a la
presentada en los Estados Unidos de América, el 31 de
Diciembre de 1969, bajo el Nº 889.435, se acoge a los
beneficios del artículo 51 del vigente Estatuto sobre
5 Propiedad Industrial.

REIVINDICACIONES

10

Los puntos de invención propia y nueva, que
se presentan para que sean objeto de esta solicitud de
Patente de Invención en España, por VEINTE años, son los
que se recogen en las reivindicaciones siguientes:

15

1ª.- Una disposición de memoria para alma-
cenar datos en una posición de acceso, pudiendo obtener-
se acceso a dichos datos mediante la presentación de una
manifestación de acceso de posición a dicha memoria, la
cual comprende: una pluralidad de elementos de memoria
20 electrónicamente giratorios; medios de acceso para desco-
dificar la dirección de acceso de dicha posición y para
excitar por lo menos uno de los elementos de memoria; me-
dios de poner en rotación electrónica a dicho elemento
de memoria seleccionado, y de mantener una manifestación
25 de la posición electrónica de dicho elemento; y medios de

25.4.73

- 42 -

386909

28



comparar dicha manifestación de la posición electrónica de dicho elemento con dicha manifestación de acceso de posición, para así indicar que dicho elemento seleccionado de la memoria se ha hecho girar electrónicamente hasta la posición de acceso de vocable indicada por dicha manifestación de acceso de posición.

2ª.- Una disposición de memoria según la reivindicación 1ª, en la cual dichos elementos de memoria electrónicamente giratorios son del tipo que requiere una regeneración periódica de baja velocidad para mantener los datos almacenados en ellos; habiendo además medios de regenerar periódicamente dichos elementos de memoria electrónicamente giratorios, y medios capaces de responder a dichos medios de regeneración, para inhibir dichos medios de poner en rotación electrónica a dicho elemento de memoria seleccionado, mientras dura dicha regeneración.

3ª.- Una disposición de memoria según la reivindicación 2ª, en la que dichos medios de regeneración incluyen medios para hacer girar electrónicamente dichos elementos de memoria por lo menos en una posición de bitio, y regenerar así los datos en ellos almacenados; y medios de mantener una manifestación de la posición electrónica de los elementos de memoria no seleccionados, independientemente de dichos medios de mantener la manifestación de la posición electrónica de dicho elemento de memoria



seleccionado.

5 4ª.- Una disposición de memoria para almacenar datos en una posición de acceso, pudiendo obtenerse acceso a dichos datos mediante la presentación de una manifestación de acceso de posición a dicha memoria, que comprende: una pluralidad de elementos de memoria electrónicamente giratorios, dispuestos en columnas y filas; medios de acceso en X-Y para descodificar la dirección de acceso de dicha posición y para excitar por lo menos una coordenada en X y otra en Y y seleccionar un elemento de memoria en la intersección de ambas; medios de poner en rotación electrónica a dicho elemento de memoria seleccionado, y de mantener una manifestación de la posición electrónica de dicho elemento; y medios de comparar dicha manifestación de la posición electrónica de dicho elemento con dicha manifestación de acceso de posición, para así indicar que dicho elemento seleccionado de la memoria se ha hecho girar electrónicamente hasta la posición de acceso de vocablo indicada por dicha manifestación de acceso de posición.

10

15

20

25 5ª.- Una disposición de memoria para almacenar datos en una posición de acceso, pudiendo obtenerse acceso a dichos datos mediante la presentación de una manifestación de acceso de posición a dicha memoria, que comprende: una pluralidad de registradores de desplazamiento

386909



dispuestos en columnas y filas; medios de acceso en X-Y para descodificar la dirección de acceso de dicha posición y para excitar por lo menos una coordenada en X y otra en Y y seleccionar un elemento de memoria en la intersección de ambas; medios de poner en rotación electrónica a dicho elemento de memoria seleccionado, y de mantener una manifestación de la posición electrónica de dicho elemento; y medios de comparar a dicha manifestación de la posición electrónica de dicho elemento con dicha manifestación de acceso de posición, para así indicar que dicho elemento seleccionado de la memoria se ha hecho girar electrónicamente hasta la posición de acceso de vocablo indicada por dicha manifestación de acceso de posición.

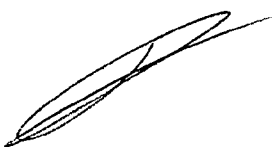
6ª.- Una disposición de memoria según la reivindicación 5ª, en la que dichos registradores de desplazamiento comprenden unos transistores de efecto de campo, conectados como registrador de desplazamiento dinámico en el que los datos se almacenan y se transfieren por carga y descarga de capacidades parásitas.

7ª.- Una disposición de memoria para almacenar datos en una posición de acceso.

Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan y para los fines que se han especificado.

24.4.73

- 45 -



386909



Esta Memoria consta de cuarenta y seis hojas escritas a máquina por una sola cara.

Madrid, 28 ABR. 1973
P.A.

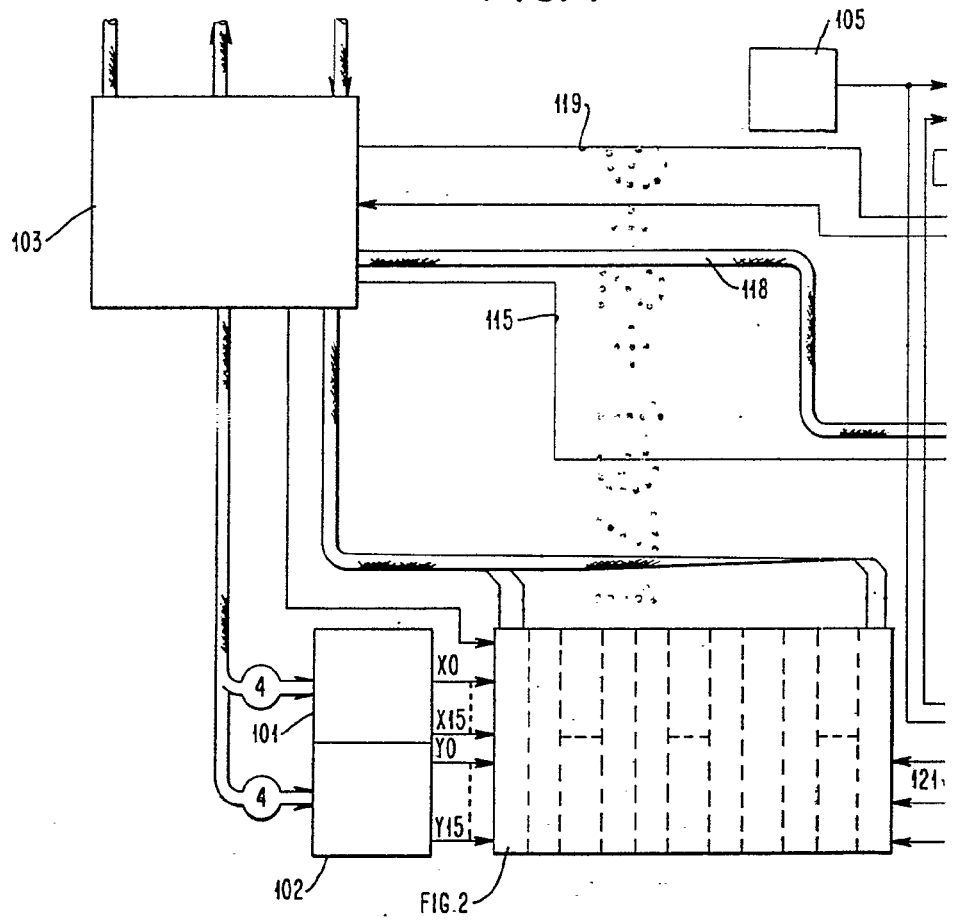
Alberto de Eizaburu
P.A. Euzkadi

25.4.73
JGA.

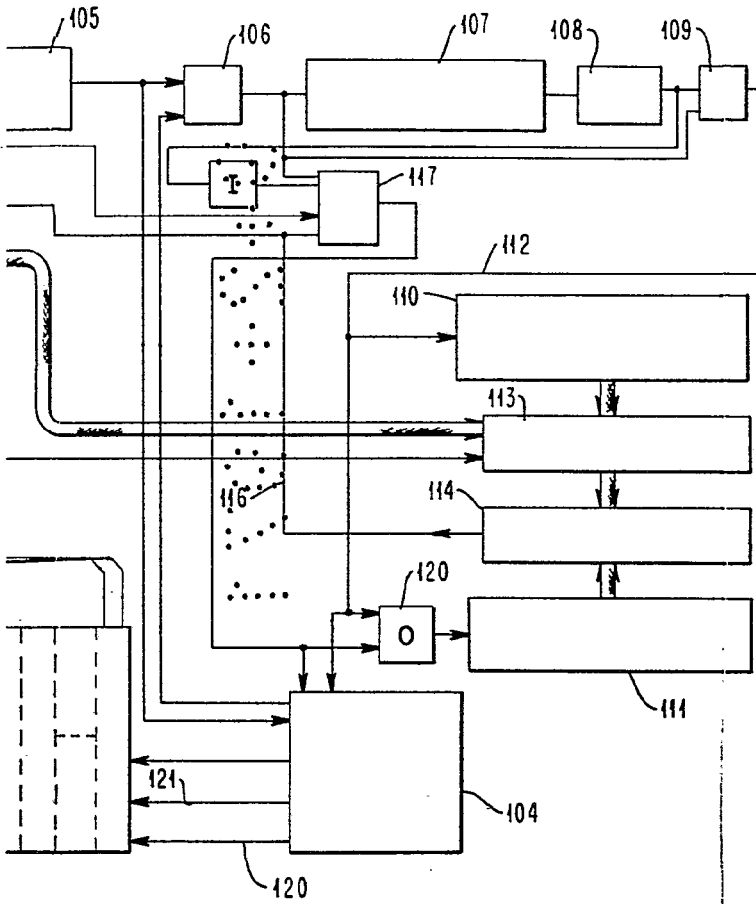
- 46 -

386909

FIG. 1



386009



Alberto de la Cruz
Por Poder.

A handwritten signature in black ink, appearing to read 'Alberto de la Cruz', written over the printed name and 'Por Poder.'

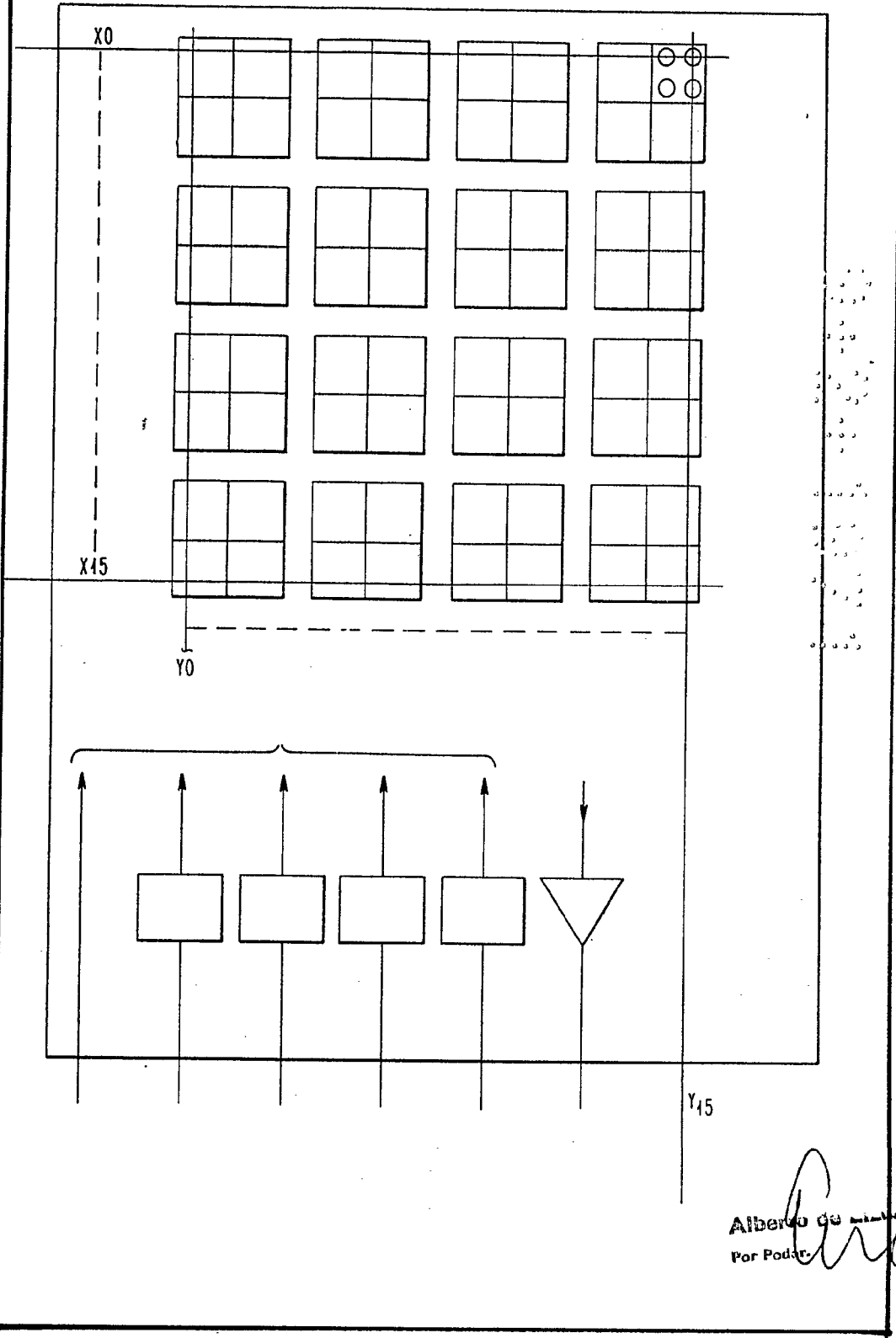
386909

46627



19 FEB

FIG. 2



Alberto de ...
Por Poder: *[Signature]*

386909

46627



FIG. 3

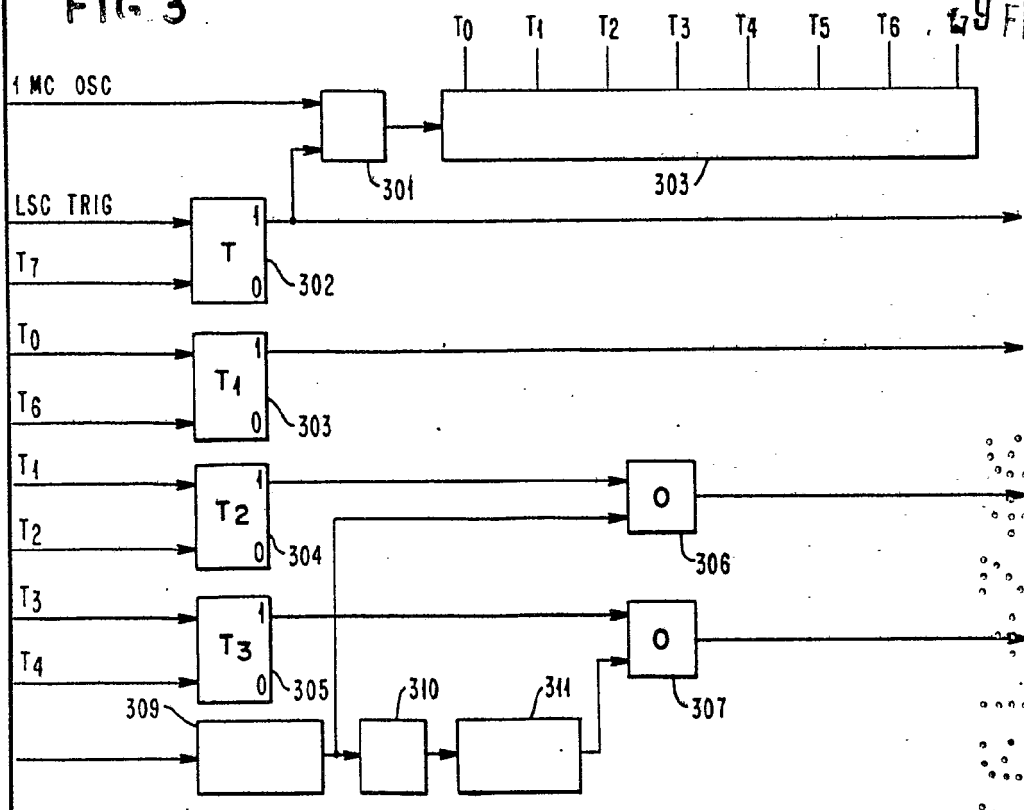
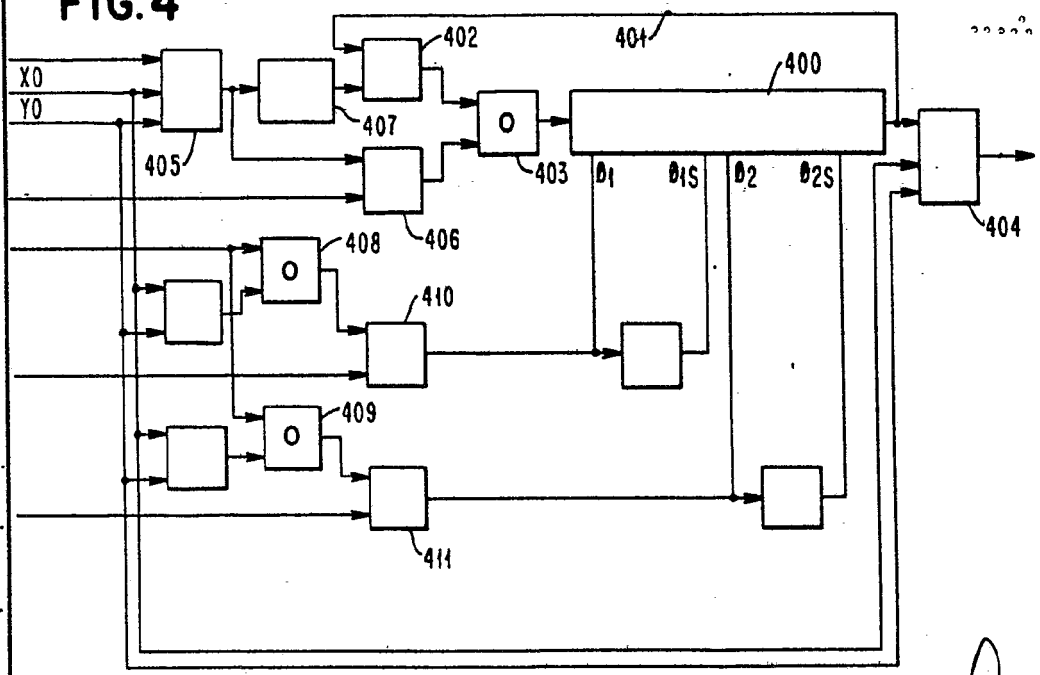


FIG. 4



Alberto de...
 For Poddy

386900

386000

046017



18

386900

Alberto S. ...
For Foreign

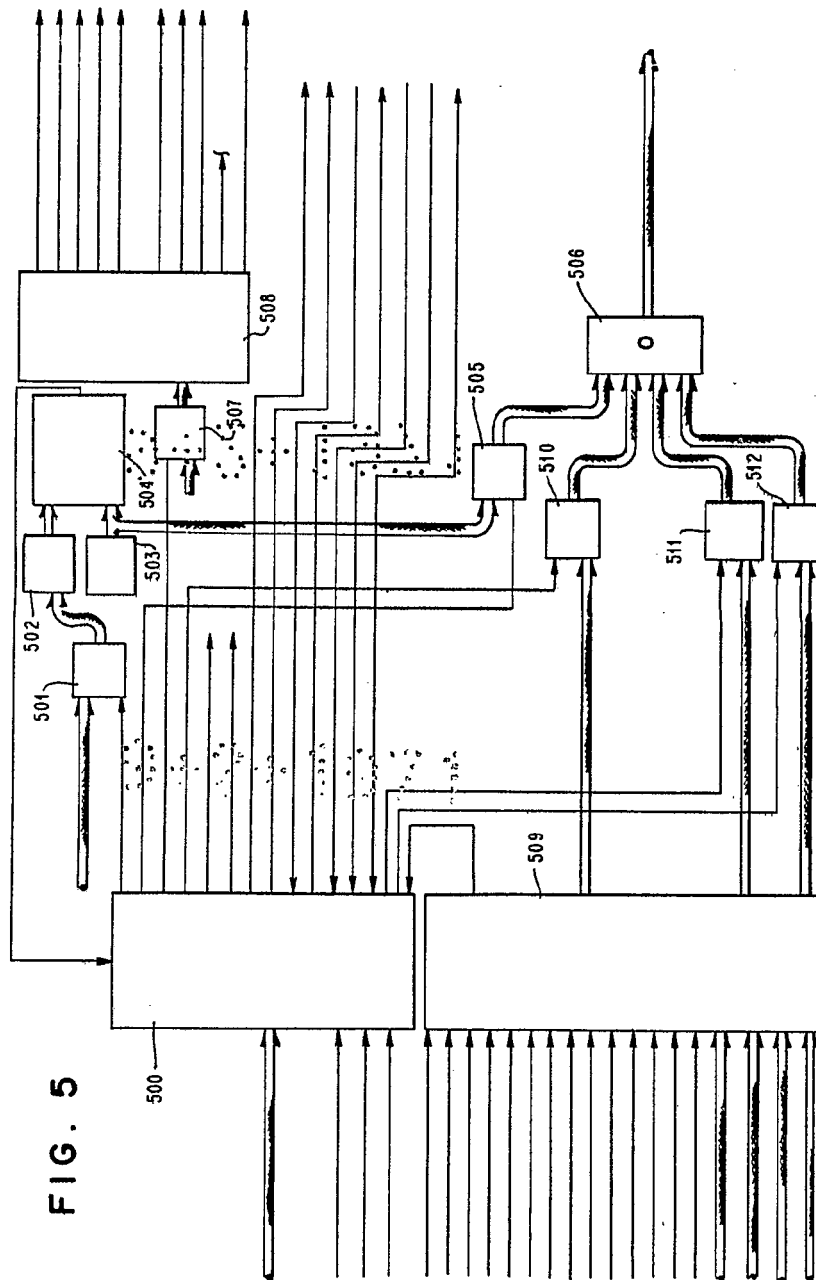
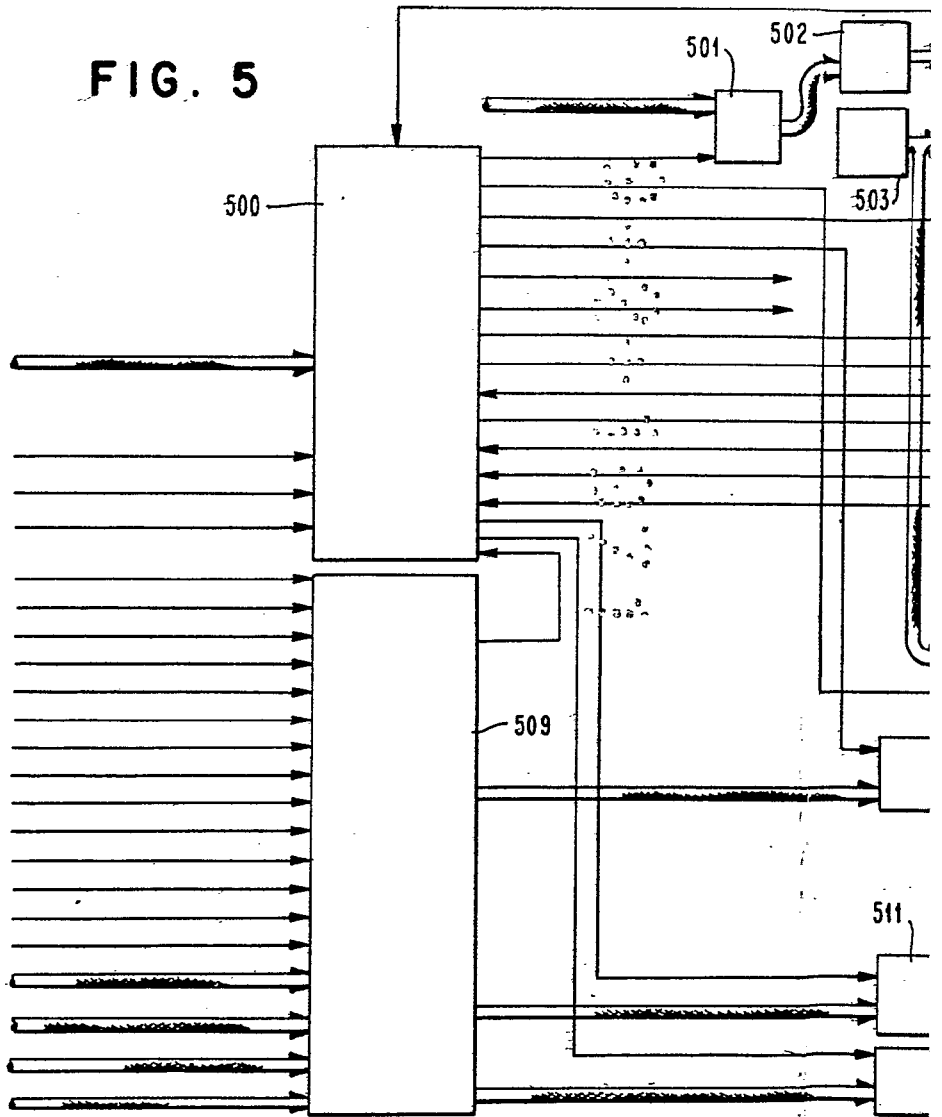


FIG. 5

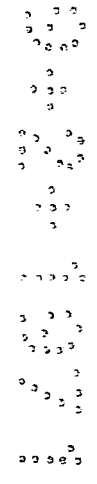
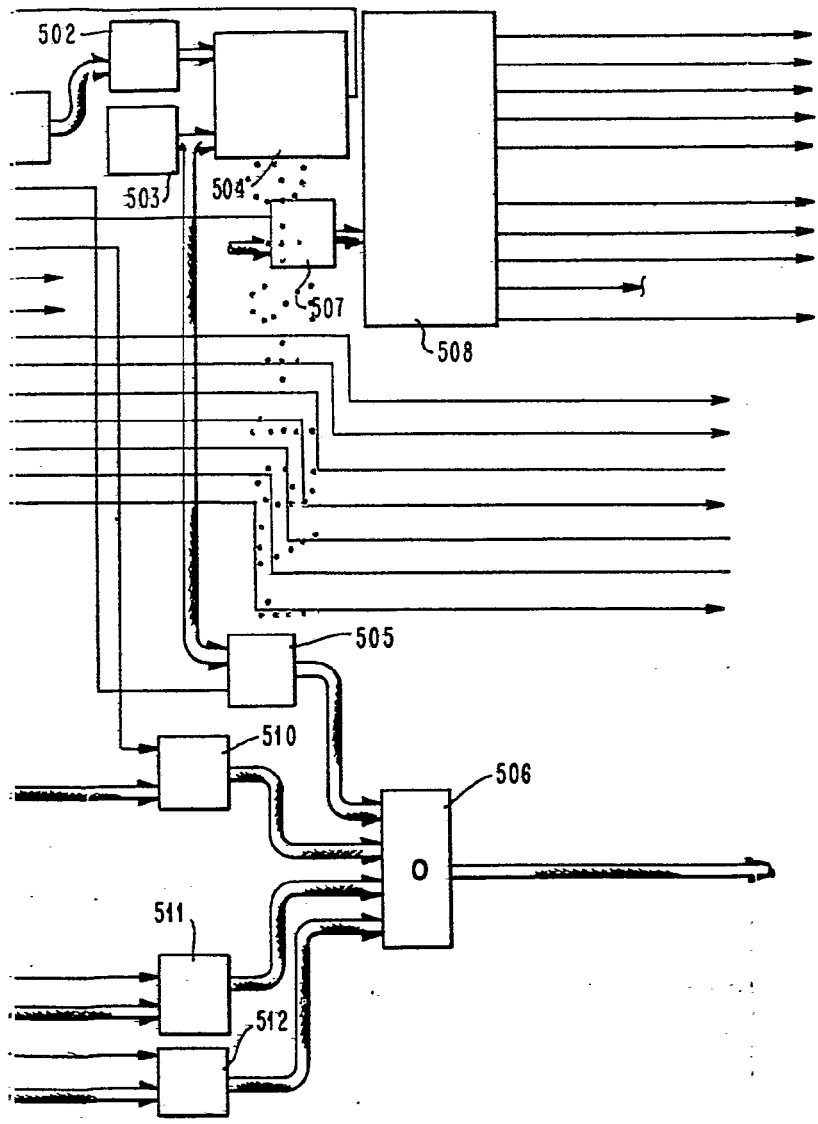
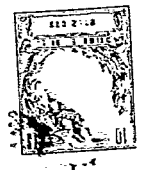
386900

FIG. 5



386000

L912



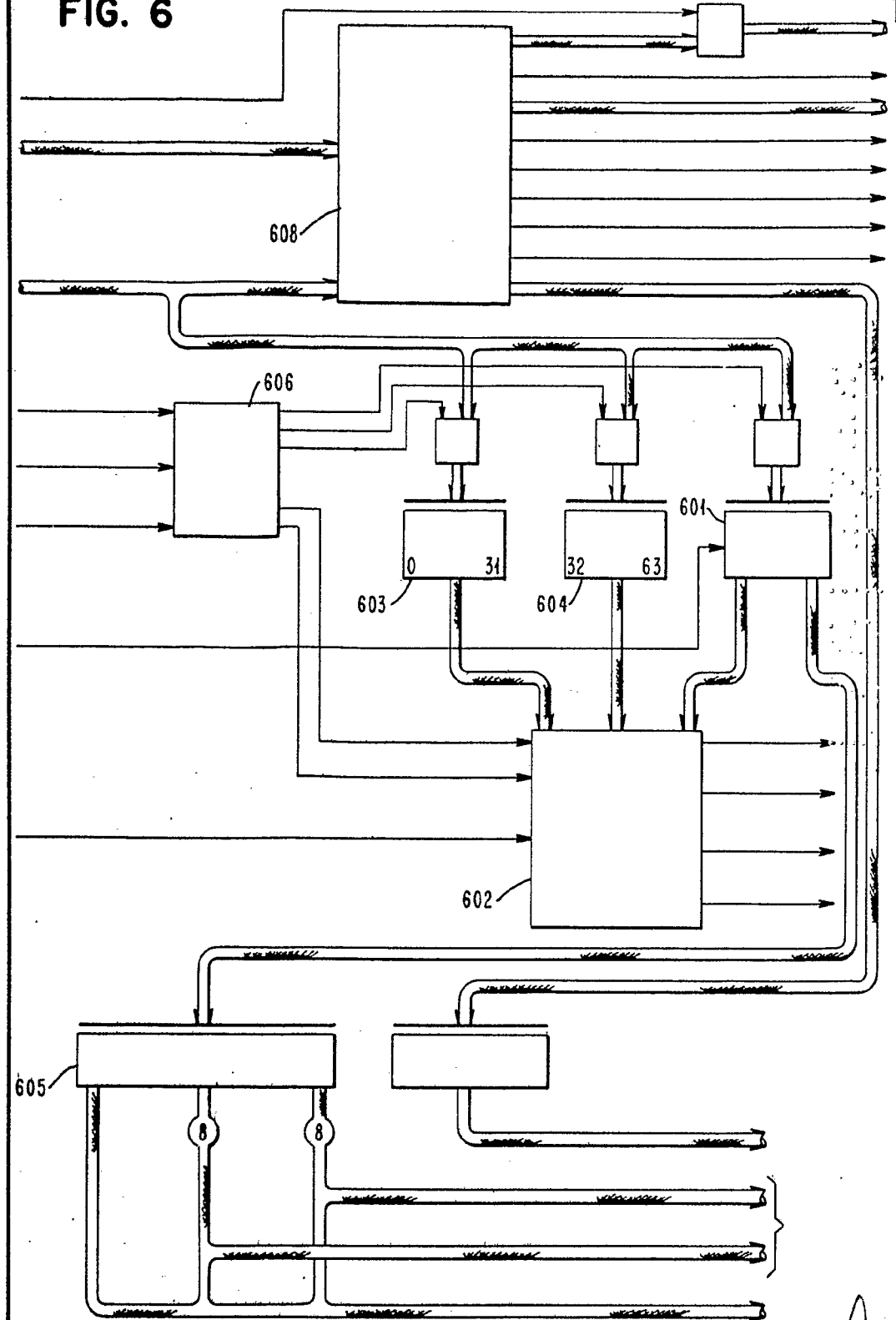
Alberte *Alberte*
For Power



386909

29F

FIG. 6



Alberro de *[Signature]*
Por Poder.

3860000

3860000



28

3860000

FIG. 7

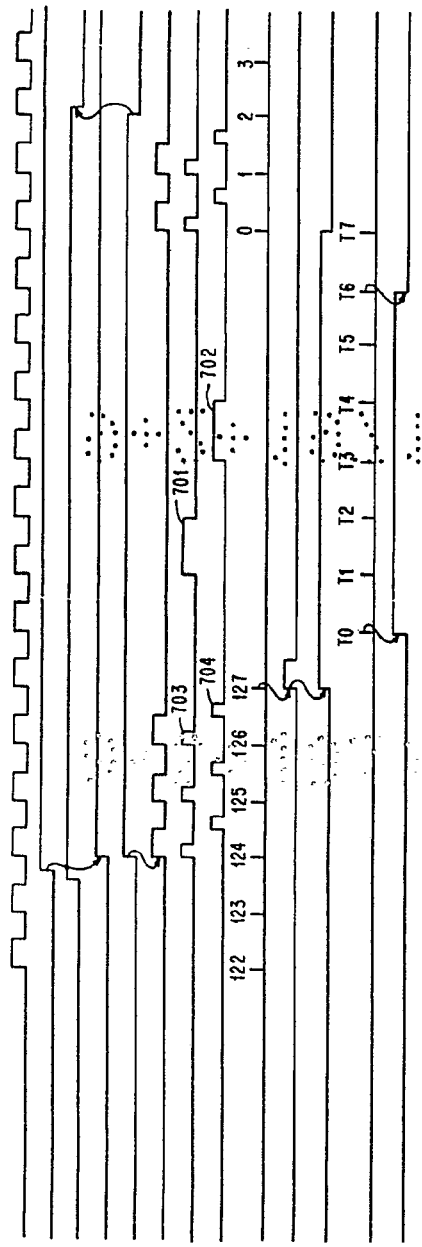
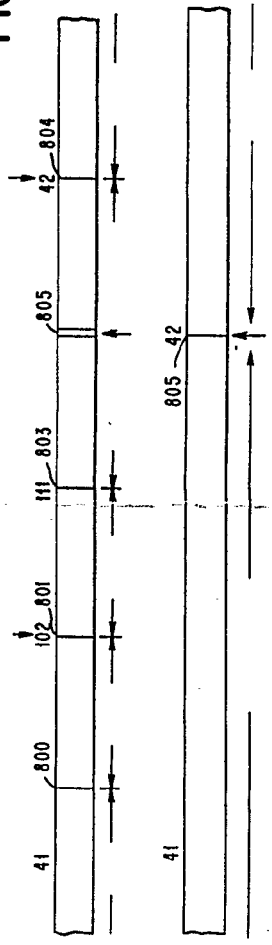


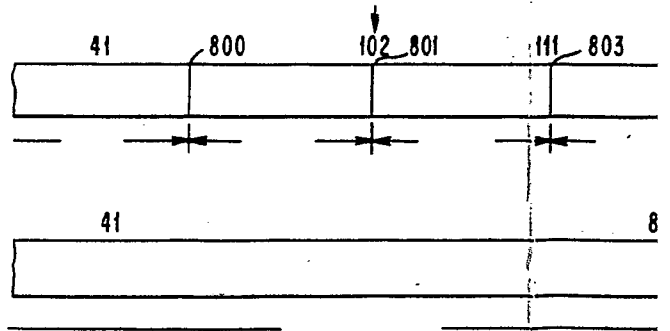
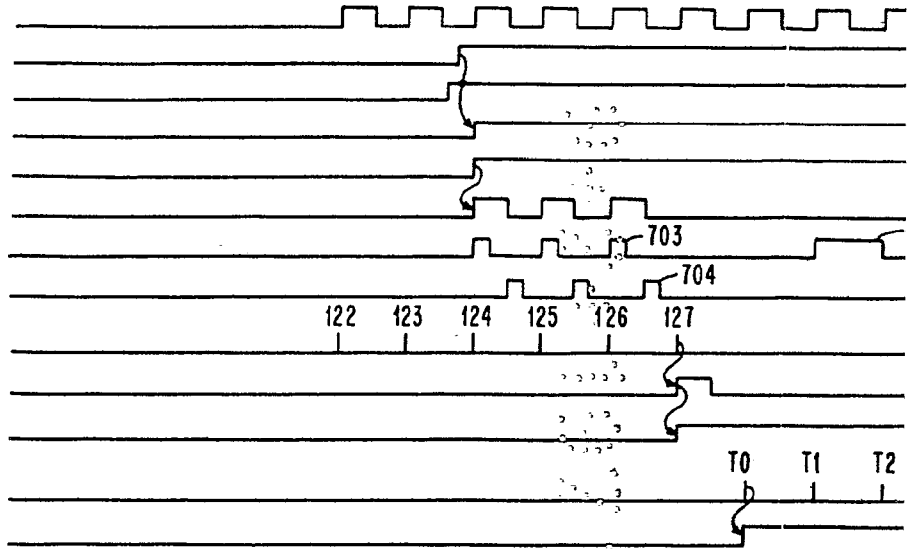
FIG. 8



Handwritten signature or initials in the bottom right corner.

386909

FIG. 7



44-27

386909



29 FEB 1954

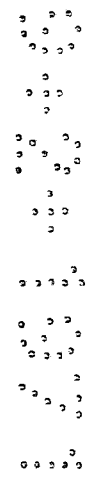
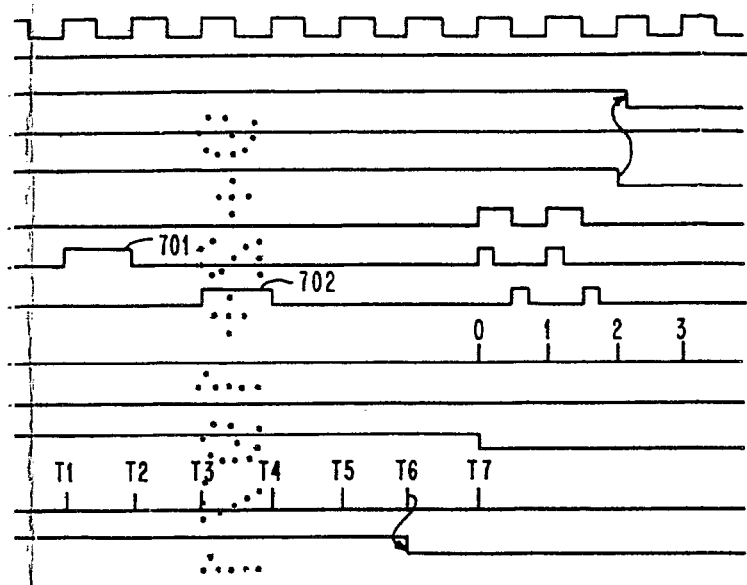
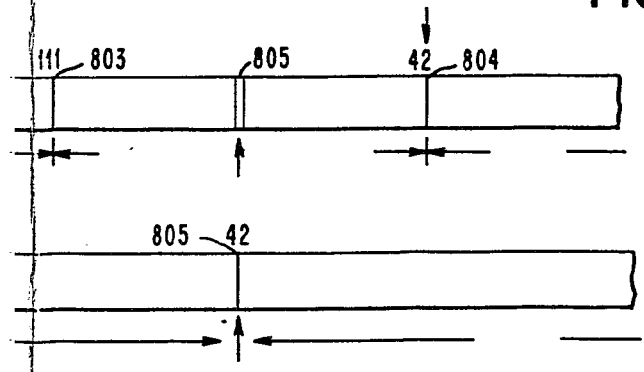


FIG. 8



ALBERTO *[Signature]*
 For Files

