



382143

SECCION TECNICA
CLASIFICACION I.P.C.
CLASE <u>H 04</u>
SUBCLASE <u>M</u>

MEMORIA DESCRIPTIVA PARA SOLICITAR PATENTE DE INVENCION EN ESPAÑA
POR: "PROCEDIMIENTO DE COMPROBACION POR SIMULACION, DE PROGRAMAS
DE ORDENADORES DE PRUEBA DE REDES DE CONMUTACION", A NOMBRE DE
STANDARD ELECTRICA, S.A., CON DOMICILIO EN MADRID, CALLE DE RAMI-
REZ DE PRADO Nº 5.

Resumen de la descripción

La simulación de un programa en tiempo real en los sistemas de ordenadores, tales como los sistemas de conmutación telefónica se hace realizando el programa bajo el control de un reloj de temporización sin relación directa con el tiempo real. Un indicador de temporización se utiliza para seguir el proceso del programa, siendo dicho indicador ajustable para controlar la duración de los programas de prueba.

El presente invento se refiere a un sistema de simulación y más particularmente a un sistema de simulación aplicable para comprobar los programas en "tiempo real de los sistemas de proceso de datos, tales como los circuitos o sistemas de conmutación de datos.

Un sistema de proceso en tiempo real es, en general, un

382143



2.

15 sistema que recibe datos de entrada de los sitios donde éstos
se generen, los procesa y, en respuesta, da unos datos de salida
dentro de unos retardos prescritos y relativamente cortos. Los
sistemas de este tipo, muy conocidos dentro de esta técnica, es-
tán organizados alrededor de una o varias unidades centrales de
20 programa almacenado. La detección de los datos de entrada y la
transmisión de los datos de salida está encomendada a unidades
periféricas especializadas conectadas a canales de entrada/sali-
da normalizados de cada unidad central.

Los sistemas de conmutación telefónica son ejemplos de
25 sistemas en tiempo real. Una central telefónica está hecha actual-
mente en forma de una red de conexión, de conectores y de por lo
menos dos unidades centrales (para seguridad). Los conectores son
unidades asociadas a las líneas y circuitos para recibir y trans-
mitir señales. La red de conexión permite interconectar los conec-
30 tores, de forma que se establezcan conexiones de llamadas telefó-
nicas. Las unidades centrales, por medio de las unidades perifé-
ricas de tipo explorador, reciben de los conectores datos que se
refieren a la condición de las líneas y circuitos. Por medio de
unidades periféricas de tipo asignado, dan órdenes a la red de co-
35 nexión y a los conectores, para el establecimiento de conexiones
de llamada y para la emisión de señales.

La red de conexión, los conectores, los exploradores y
los asignadores están normalizados en un sistema dado; y, la adap-
tación para cada aplicación se resume principalmente en la elabo-
40 ración de programas adecuados para las unidades centrales. Antes
de ponerlo en aplicación, los programas deben ser comprobados. En
una forma conocida, esta comprobación se hace por simulación pro-



382143

3.

gramada.

45 La simulación consiste en cargar los programas que tie-
nen que comprobarse en uno o varios ordenadores de prueba que no
tienen unidades periféricas y en cargar un programa de simulación
en un ordenador de simulación conectado a los canales de entrada/
salida de los ordenadores de prueba. Se prefiere que los ordenado-
res de prueba sean del mismo tipo que los ordenadores para los que
50 se ha hecho el programa que tiene que probarse. El programa de si-
mulación es tal que, visto desde los ordenadores de prueba, el or-
denador de simulación "simula" unidades periféricas en actividad.
Por lo tanto hace posible que el ordenador de simulación origine
datos de entrada para los ordenadores de prueba y que reciba datos
55 de salida originados en los ordenadores de prueba. Además, permi-
tirá comprobar si los datos de salida responden a los datos de en-
trada y se utilizarán para originar subsecuentemente nuevos datos
de entrada.

60 A título de ejemplo, y todavía en el caso de aplicacio-
nes telefónicas, el programa de simulación hará posible originar
los datos que caracterizan una llamada (descolgado del microtelé-
fono), luego, la recepción de los datos destinados normalmente pa-
ra controlar la conexión de la línea que llama a un conector (re-
ceptor de dígitos), y subsecuentemente para simular la recepción
65 del número llamado en este conector.

Además, para fines de comprobación, el ordenador de si-
mulación imprimirá normalmente todos los datos de entrada y salida.

70 La simulación practicada así, para los sistemas de pro-
ceso en tiempo real, presenta, sin embargo, grandes dificultades
que tienen por origen el factor de tiempo. Naturalmente, un sistema

382143



4.

75/ en tiempo real tiene un reloj interior al que se refiere el programa para decidir que operaciones debe hacer. La exploración que da los datos de entrada es por lo tanto iniciada periódicamente; los datos de salida que controlan la emisión de las señales telefónicas, están distribuidos a una velocidad determinada, etc. Por lo tanto el sistema depende de los retardos de respuesta de sus unidades periféricas. Un explorador, por ejemplo, debe dar los datos de entrada a una velocidad suficiente. En caso contrario, el programa espera (o por lo menos pierde tiempo), y esto puede producir perturbaciones. Además, la interpretación de un suceso exterior señalado por un dato de entrada depende de su sitio en el "tiempo" del sistema (la apertura del bucle de la línea telefónica puede caracterizar un impulso de dígito o el final de una llamada; y el sistema se refiere a su tiempo para decidirlo).

80/ El resultado es que la simulación debe cumplir primero con el tiempo de sistema en tiempo real. Puesto que sustituye a unidades periféricas, debe reproducir los retardos de respuesta de estas unidades. Esto podría llevar consigo dificultades casi invencibles cuando estas unidades periféricas son muy rápidas.

85 Por otra parte, la simulación debe llevarse también en tiempo. Puesto que la respuesta del sistema en tiempo real a un suceso dado depende la situación del suceso en el tiempo del sistema, es necesario que la simulación pueda ser capaz de proceder con una prueba marginal que implique el originar un suceso simulado y la emisión de una información de entrada correspondiente en un instante determinado con precisión con relación al tiempo del sistema en tiempo real. Este puede ser el caso principalmente cuando la simulación debe proceder con pruebas repetidas de una misma



operación. Cada prueba debe encontrar de nuevo las condiciones
100 exactas de las precedentes y en consecuencia debe estar situada
en el tiempo con una precisión casi absoluta. La solución de esta
dificultad requeriría que el ordenador de simulación (que tiene
su propio tiempo) conozca también con precisión el tiempo del sis-
tema que se está probando. Pero esto parece ser impracticable.

105 El presente invento tiene por objeto un sistema de simu-
lación que proporciona una solución completa para estas dificulta-
des, y ésto, en una forma particularmente sencilla y económica.

De acuerdo con el presente invento, uno o varios ordena-
dores de prueba están situados dentro del modo conocido de impulso
110 único y un circuito de distribución recibe impulsos de reloj del
ordenador de simulación y los retransmite, bajo el control de un
circuito de conmutación, a la entrada de único impulso de cada
uno de los ordenadores de prueba; esta disposición hace posible,
con la ayuda del circuito de conmutación parar algo el tiempo de
115 los ordenadores de prueba cada vez que las necesidades de la simu-
lación lo precisen, de forma que ponga "fuera de tiempo" la opera-
ción del ordenador de simulación y haga posible, en consecuencia,
realizar una simulación de acuerdo en su totalidad y controlando
íntegramente el tiempo de los ordenadores de prueba.

120 De acuerdo con otra característica del invento, un con-
tador cuenta el número de impulsos de reloj transmitidos a los or-
denadores de prueba y por lo tanto sigue la evolución del tiempo
interior de los ordenadores de prueba; este contador es accesible
para el ordenador de simulación y permite que este último conozca
125 el "tiempo" de los ordenadores de prueba.

En una realización preferida del invento, el contador

382143



6.

130 precedente es un contador inverso, puesto en una posición apropiada por el ordenador de simulación al principio de la secuencia de prueba y que retrocede a cada impulso de reloj transmitido a los ordenadores de prueba; de esta forma llegará finalmente a la posición cero después de que los ordenadores de prueba hayan recibido un número requerido de impulsos de reloj. Ventajosamente, el contador, en la posición cero, funciona directamente bajo el circuito de conmutación para detener la emisión de impulsos de reloj a los ordenadores de prueba. La señalización (interrupción de programa) se envía simultáneamente en la dirección del ordenador de simulación. Con estos medios, el ordenador de simulación tiene un control total de la evolución en tiempo de los ordenadores en prueba.

140 Otras características diferentes del invento quedarán claras como consecuencia de la descripción que sigue, dada a título de ejemplo no limitativo, junto con el dibujo que se acompaña que es un diagrama de bloque de un sistema de simulación realizado de acuerdo con el presente invento.

145 El sistema de simulación de la figura que se acompaña está formado esencialmente por: un ordenador de simulación CP^d y su reloj HG^d , un primer ordenador de prueba CP^a y su reloj HG^b , así como un equipo de enlace de simulación SI.

150 El ordenador de simulación CP^d tiene un canal de entrada/salida BUS^d conectado a un circuito de acoplamiento de simulación CIS, en el equipo SI. Igualmente, el canal de entrada/salida BUS^a del ordenador CP^a y el canal de entrada/salida BUS^b del ordenador CP^d están conectados al circuito CIS.

Se supondrá que el programa que tiene que probarse ha si-



155 do cargado en el ordenador CP^a, a través de medios no representa-
dos en la figura. El ordenador CP^b contiene el mismo programa que
tiene que probarse o un programa ya probado que se refiera a la
misma aplicación. Un programa de simulación se carga en el ordena-
dor de simulación CP^d.

160 Si se supone que los tres ordenadores están en funciona-
miento, el circuito CIS permite al ordenador CP^d recibir los datos,
transmitidos a lo largo de los canales BUS^a y BUS^b por los ordena-
dores CP^a y CP^b, y retransmitirlos a lo largo del canal BUS^d. Igual-
mente, el circuito CIS hace posible transmitir los datos, enviados
165 por el ordenador CP^d a lo largo de su canal BUS^d, bien al ordenador
CP^a a través del canal BUS^a o al ordenador CP^b, a través del canal
BUS^b. El ordenador CP^d puede así, de acuerdo con el programa de
simulación que contiene, "simular" unidades periféricas, en acti-
vidad, a las que estarían conectados los ordenadores de prueba
170 CP^a y CP^b a través de sus canales de entrada/salida.

El invento añade a tal disposición, conocida por sí, me-
dios que permiten que el ordenador de simulación CP^d controle con
mucha precisión el tiempo de los ordenadores de prueba CPA y CP^d.
Estos medios, contenidos en la unidad SI, comprende principalmente
175 circuitos biestables MA, MB y MC, puertas pa, pb y pt, un contador
CIG, un detector DT y un detector DS.

Como puede verse en la figura, el ordenador CPD recibe,
por una entrada de reloj ehd, señales MC originadas por su reloj
HG^d. Estas señales de reloj son impulsos regulares que controlan
180 las operaciones realizadas en el ordenador. A cada impulso le co-
rresponde una operación elemental de proceso de datos. Además,
siendo constante su período de repetición, estos impulsos consti-
tuyen la base de una escala de tiempo interna, o más simplemente,

382143



8.

185 del tiempo del ordenador CP^d. Como son regulares, el tiempo del ordenador y su funcionamiento se hace a un ritmo constante.

Las señales MC se transmiten también a la puerta pt de la unidad SI. Esta puerta, del tipo "AND" es controlada por el circuito biestable MA. Está permitida si el biestable MA está en la posición 1 y, en respuesta a cada impulso MC, da un impulso CK.

190 Por otra parte, el ordenador CP^a tiene también una entrada de reloj eha controlada de acuerdo con la posición de una unidad de conmutación ca, bien por las señales de su reloj HG^a, o por las señales CK suministradas por la unidad de simulación SI. En funcionamiento normal, la unidad de conmutación ca está en la
195 posición representada en la figura y el ordenador CP^a funciona de una forma continua. Dentro del alcance del sistema de simulación descrito anteriormente, se dispara la unidad de conmutación ca y el funcionamiento del ordenador CP^a es controlado por los impulsos CK, originados desde el reloj HG^d del ordenador de simulación (su-
200 poniendo que la puerta pb está en conducción).

Para el ordenador CP^b se ha previsto una disposición semejante (reloj HG^b, unidad de conmutación cb, puerta pc).

En consecuencia, se ve que el funcionamiento de los dos ordenadores de prueba CP^a y CP^b está así colocado bajo el control
205 del biestable MA. Es necesario colocar este biestable en la posición 0 para interrumpir el funcionamiento de los dos ordenadores, privándolos de los impulsos de reloj; mientras prosigue el funcionamiento del ordenador de simulación. Vale la pena considerar también que estas disposiciones permiten detener el tiempo de los dos
210 ordenadores de prueba, o, si se pone uno desde el punto de vista de los ordenadores de prueba, estas disposiciones permiten hacer nula



la duración de las operaciones del ordenador de simulación.

El biestable MA se coloca en la posición 1 por una orden transmitida por el ordenador de simulación CP^d por su canal de entrada/salida BUS^d y recibida por el circuito CIS. Esta orden, decodificada en CIS, produce una señal SMA que coloca directamente el biestable MA en la posición 1.

El biestable MA se pone en la posición 0 por medio de una puerta pa, del tipo OR, que agrupa cuatro condiciones. La primera, RMA, es una orden desde el ordenador CP^d transmitida como SMA. La condición ES originada desde el detector DT. La condición AR se origina en el detector DS. La condición ZRT es originada desde el contador CIG.

El contador CIG recibe los impulsos CK y los cuenta. Puede cargarse (puesto en una posición dada) por una orden desde el ordenador de simulación CPD, transmitida a lo largo del canal BUS^d, recibida por el circuito CIS y encaminada al enlace DRT. El ordenador CP^d puede leer también la posición del contador CIG, mediante una orden transmitida por el canal BUS^d y recibida por el circuito CIS. Este último, en respuesta, transmite por el canal BUS^d la posición del contador CIG que la recibe a través del enlace RRT. Se comprenderá fácilmente que estas disposiciones permitirán al ordenador de simulación CP^d conocer el tiempo de los ordenadores de prueba CO^a y CP^d, puesto que el contador CIG recibe y cuenta los ordenadores CP^a y CP^d, puesto que el contador CIG recibe y cuenta los impulsos CK transmitidos, en forma de impulsos de reloj, a los ordenadores citados.

Además, en una realización preferida del presente invento, el contador CIG es un contador de retroceso que tiene una salida

382143



10.

240 por la que se da una señal ZRT cuando ocupa la posición 0. Esta
señal ZRT, a través de la puerta pa, coloca el biestable MA en
la posición 0.

Así, el biestable MA, está inicialmente en la posición
0, y los dos ordenadores de prueba se paran, con lo que el orde-
245 nador de simulación CP^d, sin ningún impedimento de tiempo, puede
preparar el desarrollo de una operación de simulación; entonces,
coloca el contador CIG en una posición que corresponde al número
de operaciones que están permitido en los ordenadores de prueba;
finalmente, coloca el biestable MA en la posición 1. La puerta pt
250 está permitida y da los impulsos CK. Cada uno de ellos controla
una operación en los ordenadores CP^a y CP^b y hace que el contador
CIG retroceda un paso. Cuando el contador CIG llega a la posición
0, los ordenadores CP^a y CP^b habrán recibido el número de impulsos
requeridos. En este instante el contador CIG da la señal ZRT, y
255 esta última, a través de la puerta pa, repone el biestable MA a 0.
La puerta pt deja de dar los impulsos CK, y se interrumpe el fun-
cionamiento de los ordenadores CP^a y CP^b.

La señal ZRT se transmite también por un conductor de
una línea interrumpida INT, al ordenador de simulación GP^d, para
260 informar a este último, por una interrupción de programa, de que
las operaciones que ha mandado se han realizado.

Los especialistas en simulación programada verán inme-
diatamente las grandes ventajas que resultan de tal disposición
que permite la simulación para controlar y comprobar el funciona-
265 miento de los ordenadores de prueba hasta el nivel de la operación
elemental, o del menor intervalo de tiempo. Principalmente se
puede controlar cada vez una sola operación elemental.

382143

11.

El detector DT está conectado en paralelo a los canales de entrada/salida BUS^a y BUS^b de los ordenadores CP^a y CP^b. Su función es detectar la emisión de una información (operación de salida) de la requisición de una información (operación de entrada), por uno u otro de los ordenadores de prueba. En cuando uno de los ordenadores CP^a o CP^b empieza una operación de entrada/salida, el detector DT da la señal ES. Inmediatamente después, a través de la puerta pa, el biestable MA pasa a la posición 0. El tiempo se detiene en los ordenadores de prueba. La señal ES se transmite también a lo largo de un conductor de la línea interrumpida INT, de forma que informa al ordenador de simulación CP^d. Este último tiene todo el tiempo necesario para leer (por BUS^d y CIS) los datos enviados por los canales BUS^a y BUS^b, para proporcionarle datos en respuesta, para leer posiblemente la posición del ordenador CIG^m para hacer cualquier otra operación necesaria y finalmente para reponer el biestable MA a la posición 1.

El detector de parada DS tiene una función similar a la del detector DT. Recibe las señales HT^a y HT^b dadas por los ordenadores CP^a y CP^d en caso de detención interna. Un ordenador detiene su funcionamiento en caso de fallo o respuesta a una orden interna programada (detención condicional), cuando se cumplen ciertas condiciones. Entonces da la señal HT^a o HT^b. En respuesta, el detector DS da la señal AR, y este último coloca el biestable MA en la posición 0 y marca un conductor de la línea interrumpida INT. El funcionamiento de los dos ordenadores de prueba CP^a y CP^b se interrumpe entonces y el ordenador de simulación CP^d podrá entonces realizar cualquier operación necesaria, antes de reponer finalmente el biestable MA a la posición 1.

382143



12.

Por otra parte, como puede verse en la figura, la transmisión de los impulsos CK a los ordenadores de prueba está todavía condicionado por las puertas pb y pc. Estas puertas están controladas por los biestables MB y MC del mismo tipo que el MA. Estos

300 biestables están controlados por el ordenador de simulación CP^d, a través del canal de entrada/salida BUS^d, a través del circuito CIS y a través de los conductores SMB, RMB, SMC, RMC. Se ve inmediatamente que estos medios permiten que el ordenador de simulación CPD quite individualmente de los ordenadores de prueba CP^a y CP^b

305 los impulsos de reloj. Por lo tanto hacen posible, digamos, por ejemplo poniendo MB en posición 0 y bloqueando la puerta pb, interrumpir el funcionamiento del ordenador de prueba CP^a; mientras el otro ordenador CPD funciona. Esta disposición ofrece dos posibilidades interesantes; permite colocar uno de los ordenadores de

310 prueba fuera de la simulación; también permite simular cualquier interrupción de operación de un ordenador de prueba y, en una forma general, introducir retardos en la operación de un ordenador de prueba con relación al otro.

El sistema de simulación que acaba de describirse permite

315 por lo tanto, con la ayuda de unos medios simples (biestable MA, puerta pt, unidades de conmutación ca y cb) controlar el funcionamiento de los ordenadores de prueba como desde el ordenador de simulación. Un ordenador (CIG) hace posible seguir el funcionamiento de los ordenadores de prueba e interrumpirlo cuando estos últimos

320 han realizado el número de operaciones prescritas. Un detector DT permite detener el funcionamiento de los ordenadores de prueba cuando uno de ellos arranca una operación de entrada/salida. Un detector DS hace la misma función cuando uno de los ordenadores de prue-



325 ba se para. En estos tres casos, la parada se obtiene simplemente
colocando el biestable MA en la posición 0. Una interrupción de
programa alerta al ordenador de simulación, mientras se especifica
la causa de la parada.

330 Estas disposiciones liberarán completamente la simulación
del factor de tiempo deteniendo el tiempo de los ordenadores de
prueba cada vez que deba intervenir el ordenador de simulación.

Además, otros medios simples (biestables MB, MC, puertas
ph, pc) hacen posible actuar individualmente sobre el funcionamien-
to de los ordenadores de prueba y principalmente detener uno duran-
te un tiempo cualquiera mientras el otro funciona.

335 Se sobreentiende que la descripción precedente de reali-
zaciones específicas de este invento se ha hecho a título de ejem-
plo solamente y no tiene que considerarse como una limitación de
su alcance.

340 Este invento corresponde a una solicitud de patente for-
mulada en Francia el 24 de julio de 1969 señalada con el número
6925251 y se acoge por lo tanto a los beneficios que otorgan los
convenios internacionales vigentes.

----- NOTA -----

345 Los puntos de invención propia y nueva que se presentan
para que sean objeto de esta patente de veinte años son los si-
guientes:

350 1. Procedimiento de comprobación por simulación, de pro
gramas de ordenadores de prueba de redes de conmutación, para com-
probar un ordenador de prueba que contiene un programa en tiempo
real que tiene que controlarse, un ordenador de simulación progr
do para simular unidades periféricas conectables a dicho ordenador de
prueba, comprendiendo el invento circuitos que conectan el ordenador

19

382143

14.



de simulación a dicho ordenador de prueba, un reloj de tiempo real
conectado a dicho ordenador de prueba y un reloj de temporización
355 conectado a dicho ordenador de simulación, medios de conmutación
para desconectar el reloj de tiempo real del ordenador de prueba y
para conectar la entrada del reloj de temporización a un circuito
de control de simulación, otros medios de circuito que conectan di-
cho circuito de control de simulación al reloj de temporización
360 para transmitir señales desde dicho reloj de temporización a dicho
ordenador de prueba y medios de control para permitir que dicho
controlador de simulación controle la transmisión de señales entre
dicho ordenador de prueba sin tener en cuenta el tiempo real.

2. Procedimiento de comprobación como el del punto 1 que
además comprende un contador conectado a dicho circuito de control
365 de simulación para contar las señales del reloj de temporización
transmitidas al ordenador de prueba, y medios de control para per-
mitir al ordenador de simulación que controle la posición del con-
tador y que lea la posición de este contador, con lo que el ordena-
dor de simulación puede seguir el paso del tiempo del reloj de
370 temporización en el ordenador de prueba.

3. Procedimiento de comprobación como el del punto 2 en el
que por lo menos hay un dispositivo de control en dicho contador
para producir una primera señal de parada cuando el contador llega
a una posición definida, otros medios que se accionan para contro-
375 lar los medios de conmutación de forma que interrumpan la transmi-
sión de señales del reloj de temporización al ordenador de prueba,
permitiendo ambos medios citados que el ordenador de simulación,
cuando dicho contador llega a una posición predeterminada, produz-
ca la transmisión de un número predescrito de señales de reloj de

12/



temporización al ordenador de prueba.

380 4. Procedimiento de comprobación como el del punto 3, y en
el que dicho contador está preparado para funcionar retrocediendo
paso a paso en respuesta a las señales de reloj de temporización
transmitidas al ordenador de prueba desde una posición en la que
ha sido colocado por el ordenador de simulación, y una salida de
385 control que se activa cuando el contador llega a una posición cero
con lo que puede hacerse la transmisión de un número dado de seña-
les de reloj de temporización al ordenador de prueba programando el
ordenador de simulación para que cargue el número dado en el conta-
dor.

390 5. Procedimiento de comprobación como el del punto 1 en el
que hay un circuito de detección conectado a cada entrada y cada
salida del ordenador de prueba, para detectar cada operación em-
prendida por el ordenador de prueba y para dar una segunda señal
de parada que produce que el circuito de conmutación interrumpa la
395 transmisión de las señales de reloj al ordenador de prueba, para
dar al ordenador de simulación todo el tiempo necesario para que
responda a cada operación de entrada y de salida.

400 6. Procedimiento de comprobación como el del punto 1 en el
que hay otro circuito de detección conectado para recibir una señal
del ordenador de prueba en una condición particular como la condi-
ción de parada, y que da una tercera señal de parada que hace que
el circuito de conmutación interrumpa la transmisión de señales de
reloj al ordenador de prueba.

405 7. Procedimiento de comprobación como el del punto 6 en el que
cada una de las señales de parada se transmite al ordenador de si-
mulación para hacer una interrupción de programa mientras se indica

M.

382143



la razón para detener la transmisión de las señales de reloj al ordenador de prueba permitiendo que el ordenador de simulación emprenda el proceso correspondiente.

410 8. Procedimiento de comprobación como el del punto 1, que comprende una pluralidad de ordenadores de prueba, un circuito auxiliar de conmutación asociado a cada ordenador de prueba y previsto para permitir o inhibir la transmisión de las señales de reloj originadas desde el ordenador de simulación en dirección de
415 este ordenador de prueba particular y medios de control que permiten al ordenador de simulación influir en los circuitos auxiliares de conmutación para permitir o impedir la transmisión en las señales de reloj, individualmente, a cada ordenador de prueba, para permitir la detención del funcionamiento de cualquiera de los or-
420 denadores de prueba sin afectar a los otros ordenadores de prueba.

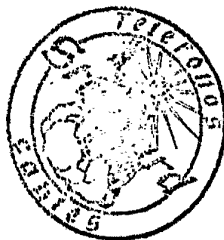
9. Procedimiento de comprobación por simulación, de programas de ordenadores de prueba de redes de conmutación.

Tal y como se ha descrito en la memoria que antecede, representado en el dibujo que se acompaña y a los fines especificados.

Esta memoria consta de dieciseis hojas escritas por una sola cara.

Madrid; 14 DIC 1972


M. G. SANTAMARIA
VICE-SECRETARIO GENERAL



Handwritten mark

