



380090

J. M.Trelut -J.B.M. Liot - 5-1

380990

SECCION TECNICA  
COMERCIAL  
Hoy  
M

MEMORIA DESCRIPTIVA PARA SOLICITAR PATENTE DE INVENCION EN ESPAÑA  
POR: "DISTRIBUIDOR DE CONTROL ELECTRICO" A NOMBRE DE STANDARD ELEC-  
TRICA, S.A CON DOMICILIO EN MADRID, CALLE DE RAMIREZ DE PRADO no 5

El presente invento se refiere a distribuidores de control eléctrico. El término distribuidor se refiere aquí a un dispositivo de medios eléctricos y electrónicos que, por ejemplo, permiten accionar componentes electromecánicos de los dispositivos periféricos de un ordenador realizando las instrucciones del ordenador y comprobando la posición de estos componentes de forma que informe al ordenador a petición de éste. Así, el distribuidor de acuerdo con el invento pertenece a la categoría común de unidades de acoplamiento de ordenadores. A continuación discutiremos más específicamente una aplicación del distribuidor de acuerdo con el invento en una central telefónica automática controlada por ordenador; sin embargo queda claro que el invento es aplicable a cualquier circuito de interconexión capaz de excitar y/o comprobar los componentes electromecánicos o más generalmente los componentes



380990

2.

15 biestables, teniendo estos últimos dos posiciones "0" y "1" controlados por un ordenador estando dicho ordenador situado cerca de la unidad de interconexión y los componentes, o distante de estos dispositivos.

En la aplicación del invento a las centrales telefónicas, el distribuidor se utilizar, por ejemplo, como una unidad de interconexión entre el ordenador de la central y los circuitos de conexión. En una central telefónica controlada por ordenador, las partes básicas son los circuitos de línea, la red de conmutación de conversación y los circuitos de conexión más obviamente, las interconexiones. Los circuitos de conexión son juegos de relés; durante una llamada están, por una parte, conectados a través de la red de conmutación a una línea de abonado, y por la otra parte a otra línea de abonado, en el caso de un circuito de conexión local, o a través de un enlace entrante a otra central, en el caso de un circuito de conexión local, o por un enlace saliente, en el caso de un circuito de conexión saliente. La sucesión de la condición de los relés de un circuito de conexión determina los estados sucesivos de una llamada procesada por dicho circuito de conexión. Dicha sucesión de condiciones está determinada por el ordenador, que hace que un distribuidor excite los relés apropiados. Consecuentemente, el hecho de que el ordenador conozca las condiciones de los relés de un circuito de conexión le permite determinar el estado de la llamada. El distribuidor de interconexión es obviamente necesario para que la velocidad del ordenador se adapte a la velocidad de funcionamiento relativamente lenta de un relé electromecánico de un

20

25

30

35

40

circuito de conexión.

380990



3.

Hay dos tipos conocidos de distribuidores: los que en cada acción del ordenador todo el juego de relés del circuito de conexión se actualiza y aquellos en los que cada acción del ordenador está  
45 dirigida a un solo relé. El primer tipo, implica en cada acción la exploración de la memoria para todos los bits binarios correspondientes a la condición de todos los relés, mientras que quizás solo tenga que excitarse un sólo relé, de donde se ve la falta de flexibilidad en la programación del ordenador. El segundo tipo implica la  
50 repetición del ordenador al distribuidor de las operaciones de conexión para cada acción perdiéndose así un tiempo muy valioso.

La intención del presente invento es un distribuidor que venza los inconvenientes mencionados y que permite un uso mejor y una programación más fácil del ordenador. De acuerdo con el invento,  
55 el distribuidor controla en cada acción del ordenador, la actualización de todos los relés del circuito de conexión, o el control (colocación o reposición) de uno o varios relés, o de nuevo sin cambiar la condición de los relés, transfiere dicha condición al ordenador. De acuerdo con el invento se hace también que cada vez que un control implique un cambio de la condición de los relés se haga una  
60 comprobación para asegurar que la condición supuesta corresponde a la instrucción de control.

Para aumentar la seguridad de funcionamiento se hace también una comprobación en la paridad de las órdenes transmitidas al distribuidor por el ordenador, provocando cualquier error detectado la  
65 vuelta de las instrucciones al ordenador. Lo mismo se aplica a cualquier diferencia que ocurra con relación a la condición a la que se ha llegado y la condición de la instrucción.



380990

4.

70 De acuerdo con el invento, puesto que un relé solamente puede conmutarse a una de dos posiciones, excitado o repuesto, y puesto que cada instrucciónseparada se transmite en forma de elemento binario 1 ó 0, el mensaje de instrucción comprende un juego de bits que corresponde a los varios relés, más dos bits que permiten cuatro posibles combinaciones de control:

- 75 - Combinación 11 para actualización completa del circuito de conexión,
- Combinación 10 para excitación de uno o varios relés,
  - Combinación 01 para reposición de uno o varios relés y
  - Combinación 00 para transmitir la condición de los relés al ordenador.
- 80

Obviamente, la orden de combinación puede cambiarse por razones de conveniencia. Además, el mensaje de instrucción puede comprender un bit de paridad.

85 De acuerdo con el invento, como un distribuidor tiene acceso a varios circuitos de conexión, el mensaje de instrucción comprende también las coordenadas del circuito de conexión que tiene que procesarse, preferentemente en código binario.

90 Por lo tanto, el mensaje de instrucción comprende cuatro partes: el mensaje de los relés, el mensaje del circuito de conexión, el mensaje de bit de paridad y el mensaje de modo de control o mensaje simple de control.

95 El distribuidor, de acuerdo con el presente invento que comprende una memoria para el mensaje de instrucción y decodificadores para hacer la selección del circuito de conexión del mensaje del circuito de conexión está caracterizado porque comprende decodificadores individuales por relé, cada decodificador individual

380990



5.

de un relé dependiendo del bit almacenado para el relé correspondiente y en el mensaje de control, conectando uno de los dos circuitos de conmutación de voltaje, uno de los voltajes (preferentemente el 100 de la batería) excitando el relé mientras que el otro (tierra) re-  
pone el relé.

El distribuidor de acuerdo con el presente invento está caracterizado además porque comprende una base de tiempo capaz de definir por lo menos dos tiempos, un tiempo de control y un tiempo 105 de comparación, siendo accionados los decodificadores individuales antes mencionados solamente durante el tiempo de control, y porque comprende comparadores individuales por relé diseñados para comparar, dependiendo del mensaje de control, el estado del relé correspondiente con el bit almacenado en la memoria para dicho relé, funcionando 110 solamente dichos comparadores durante el tiempo de comparación, recogiendo las salidas de dichos comparadores por una puerta OR y dirigiéndolos hacia un circuito de fallos.

De acuerdo con otra característica del presente invento, cada uno de dichos comparadores comprende un circuito de comparación he- 115 cho por ejemplo con un circuito OR exclusivo, cuya primera puerta recibe la señal de condición del relé y cuya segunda entrada recibe otra señal que es una función del bit de relé almacenado y del mensaje de control (por ejemplo para las tres combinaciones 11, 10 y 01 antes mencionadas, esta otra señal existe y para la cuarta, 00, 120 no existe) y un circuito de puerta cuya primera entrada está conectada a la salida del circuito de comparación correspondiente y cuyas otras tres entradas están compuestas por el bit de reloj y los dos bits de mensaje de control, combinándose estas tres señales para permitir o impedir que la primera señal de entrada pase a través



380990

6.

125 del circuito de puerta.

A continuación se describirá detalladamente el invento con relación a su implementación en el control de los relés del circuito de conexión de una central telefónica accionada por un ordenador con relación a los dibujos que se acompañan en los que:

130 La figura 1 es un diagrama esquemático de una distribución general de las partes en las que el control de los relés de un circuito de conexión dado está asegurado como es la prueba de la posición de dichos relés subsecuente a una instrucción del ordenador.

135 La figura 2 es un diagrama detallado de un decodificador de instrucción y dos conmutadores de voltaje que controlan el funcionamiento de un relé de circuito de conexión.

La figura 3 es un diagrama detallado de los circuitos de comparación para la condición de los relés del circuito de conexión.

140 A continuación se describe un ejemplo de realización en el que el distribuidor de acuerdo con el invento está diseñado para controlar y comprobar los relés del circuito de conexión de una central telefónica accionada por un ordenador.

En la figura se ha representado el distribuidor por 1, 145 uno de los circuitos de conexión de la central telefónica por 2 y el ordenador en 3. Situado entre el distribuidor 1 y el ordenador 3 el diagrama muestra los medios de conexión que, en el caso de una central telefónica, son una barra omnibus 4. El distribuidor 1 comprende la memoria 5 capaz de registrar el mensaje de instrucción 150 enviado por el ordenador 3 al distribuidor 1. La memoria 5 puede hacerse con flip-flops; comprende de izquierda a derecha un flip-flop para registrar el elemento binario de paridad, seguido por seis

380990



7.

flip-flops para registrar el mensaje de circuito de conexión, esto es el mensaje que da la identidad del circuito de conexión que tiene que controlarse, luego dos flip-flops para el mensaje de control y finalmente ocho flipflops para los mensajes de relé. El almacenamiento de los mensajes en los flip-flops se hace desde el fondo conectado al enlace I y las salidas se efectuan desde arriba. El decodificador de circuito de conexión se ha representado en 6; dicho decodificador, dependiendo del mensaje de circuito de conexión transmitido a él por la memoria 5 determina el circuito de conexión que tiene que controlarse y establece la unión entre el distribuidor 1 y el circuito de conexión 2 que tiene que controlarse. La referencia 7 designa los decodificadores de relé individual que, dependiendo del elemento binario almacenado en la memoria 5 y del contenido del mensaje de control, determinan la polaridad que tiene que aplicarse al relé que tiene que controlarse en el circuito de conexión 2. La referencia 8 designa los comparadores individuales de relé que están diseñados para comprobar que la condición obtenida por cada relé corresponde a la instrucción de control. Una puerta OR, 9 tiene sus entradas conectadas a las salidas de los comparadores 8. 10 representa un circuito de base de tiempos que define para cada operación del distribuidor cinco periodos elementales de tiempo de los que los principales son el tiempo de control de relé y el tiempo de comprobación de la condición de los reles. 11 es un diagrama esquemático de un circuito en el que la paridad de todo el mensaje de circuito de conector, mensaje de control y mensajes de relés pueden comprobarse de nuevo con relación a la paridad. Un circuito de fallo 12 está diseñado para que detenga las operaciones, esto es el funcionamiento de la base de tiempos 10, en ciertas condiciones y para



380990

8.

185 que de un aviso al ordenador. Finalmente, un circuito de transferencia 13 está previsto para retransferir al ordenador 3 los elementos inscritos en la memoria 5 más posiblemente, ciertas condiciones del distribuidor 1 cuando el ordenador pide la transferencia de estos datos.

190 El decodificador del circuito de conexión 6 comprende dos decodificadores de coordenadas 14 y 15 que son decodificadores digitales binarios. En su entrada, hay tres elementos binarios que corresponden a ocho salidas digitales. Las ocho salidas de cada decodificador de coordenadas 14 y 15 están organizadas en una matriz permitiendo así que se hagan ocho veces ocho controles, es decir sesenta y cuatro relés J. Cada relé J corresponde a un circuito de conexión 2 que puede controlarse por el distribuidor 1; los contactos J1 a J8 del relé J unen el distribuidor 1 con el circuito de conexión seleccionado 2. El funcionamiento del relé J está asegurado puesto que del 195 decodificador de la izquierda 14 conecta el relé a tierra mientras que el decodificador de la derecha 15 conecta el relé a la batería.

200 Uno de los decodificadores de relé 7 comprende un decodificador de instrucción 16 y dos circuitos de conmutación de voltaje 17 y 18. El circuito 17 excita un relé de un circuito de conexión 2, mientras que el circuito 18 lo repone. En el ejemplo de realización, se supone que cada circuito de conexión 2 comprende ocho relés  $n_1$  a  $n_8$ , a lo sumo, que corresponden a ocho células  $m_1$  a  $m_8$  de la memoria 5 y a ocho decodificadores de relé 7 de los que se ha 205 representado el de la izquierda que corresponde al relé  $n_1$  y el último de la derecha que corresponde al relé  $n_8$ . Supongamos que tiene que mandarse una instrucción para excitar el relé  $n_1$ . Estando el



380990

9.

relé  $n_1$  en reposo, el contacto  $n_1$  se abre y el relé está conectado simplemente por el contacto J del relé J al hilo 19 que está

210 conectado a la salida de 17 y a la salida de 18. Para cerrar el relé  $n_1$ , se excitará el circuito 17, esto es conectará el hilo 19 al potencial de una batería. Una vez excitado el relé  $n_1$  por la batería 17, el hilo 19, el juego de contactos J su devanado y tierra, cerrará su contacto  $n_1$  y se mantendrá por la batería, re-

215 sistencia 20, juego de contactos  $n_1$ , su devanado y tierra. Supongamos por otra parte que el relé  $n_1$  está accionado y que la instrucción es reponerlo. En este caso, se aplica tierra al hilo 19 a través del circuito 18, cortocircuitando así el devanado del relé  $n_1$  que se libera y que abre su contacto  $n_1$  manteniendolo así en

220 reposo.

La tabla siguiente muestra el estado de excitación o no excitación de algunos circuitos de acuerdo con el contenido del mensaje de control (t, r) y del bit de relé m almacenado en 5.

		tiempo	t2	t2	t3	t3	t3	t3
225	t r	m	17	18	23	25	27	29
	1 1	1	1	0	1	1	0	0
	1 1	0	0	1	0	1	0	0
	1 0	1	1	0	1	1	0	0
	1 0	0	0	0	0	0	0	0
230	0 1	1	0	0	1	0	0	0
	0 1	0	0	1	0	1	0	0
	0 0	0	0	0	0	0	1	1
	0 0	1	0	0	0	0	1	1

Un circuito excitado corresponde a una salida excitada

235 y un circuito no excitado corresponde a una salida desconectada o



380990

10.

nula. Los decodificadores de instrucción 16 constituyen los medios que permiten, dependiendo del mensaje de control y del relé be, excitar 17 ó 18. Por ejemplo, si el mensaje de control es 10, esto es si corresponde a una combinación de excitación para uno o  
240 varios relés, y el be del relé es 1, el decodificador 16 correspondiente a este relé excitará el circuito 17 y no excitará el circuito 18. En el cuadro vemos frente al mensaje 101, un 1 para 17 y un 0 para 18. Más tarde se describirá un ejemplo de realización del decodificador 16 con referencia a la figura 2.

245 Cada comparador 8 comprende un circuito de comparación 21, un amplificador 22 y una decodificador de comparación 23 que constituyen juntos el propio circuito de comparación. Además, cada comparador 8 comprende una puerta AND 24 y un decodificador de validación 25. Los estados de las salidas de los decodificadores  
250 23 y 25 se dan en la tabla anterior. A título de ejemplo, considerando el caso en el que el mensaje de control es 10 y el relé be 1, puede verse que la salida de 23 dejará pasar un 1 que representa el be y que debe ser comparado en 21 con la condición del relé que estará normalmente excitado, es decir la salida de 22 será tam-  
255 bien igual a 1. En este caso, 21 tiene una salida 0. Por otra parte, con relación a la salida 25, la última es igual a 1 como de hecho el resultado de la comparación, esto es la señal saliente de 21 debe ser tomada en cuenta, esto es validada. Pero si consideramos ahora el mensaje de control 10 estando el relé be en 0, la  
260 salida 23 será 0, pero el punto es que la salida 25 será igual a 0, esto es la comparación de la condición del relé y el elemento binario no deben tomarse en cuenta puesto que el mensaje de control 10 corresponde a la combinación "relé excitado" mientras que el relé



380990

11.

be indica que el estado del relé debe seguir sin sufrir cambios.

265 Las salidas de los circuitos 21 están conectadas al circuito de registro 26 que registra los estados de las salidas de 21 en la memoria 5 supuesto que el mensaje de control es 00. El circuito de registro 26 comprende un decodificador 27 y un juego de puertas AND 28. Hay tantas puertas AND como salidas de comparadores  
270 21, esto es, tantas como relés de un circuito de conexión. El estado de la salida del decodificador 27 se da con la tabla anterior.

El circuito 11 es un circuito de paridad convencional a través del cual se añaden primero los bits dos a dos, luego se suman los resultados de la adición dos a dos y así sucesivamente,  
275 y finalmente el resultado se añade al elemento binario en una forma tal que si la paridad del mensaje es la correcta, la salida de 11 es nula - 0 - mientras que si es equivocada, esta salida es 1. Las adiciones en el circuito 11 no comprende obiamente los números que se llevan y son exclusivamente circuitos OR.

280 El circuito 12 es un circuito de fallo que se excita cuando el circuito de paridad 11 tiene una salida igual a 1 o cuando la puerta 9 que une las salidas de los comparadores 8 tiene también una salida 1. Además el circuito de fallo 12 está también excitado cuando el circuito 29 está excitado. El circuito 29 puede  
285 ser similar al circuito 27 y su salida muestra los estados dados en la tabla anterior. La salida del circuito de fallo 12 está conectada al circuito de base de tiempos 10 y detiene el funcionamiento de dicho circuito 10 cuando la salida está excitada. Además, la salida de 12 se lleva también al ordenador 3; este último, utilizando  
290 medios no descritos aquí y que son muy bien conocidos por los técnicos, no puede detectar el estado de fallo del circuito 12,

POOR  
QUALITY



380990

12,

esto es de hecho el estado de fallo del distribuidor 1 y hace que los datos contenidos en 5 así como los datos de salida de 11 y 9 se transfieran a él.

295 Para ésto, se ha previsto un circuito de transferencia 13, cuyas entradas están conectadas a las salidas de una memoria 5, así como a las salidas del circuito 11 y de la puerta 9. Este circuito de transferencia puede comprender un juego de puertas AND la primera entrada de cada una de las cuales está conectada como se ha mencionado antes, mientras que la segunda entrada está controlada por el ordenador.

300 Antes de proceder con la descripción de operaciones, se describirá brevemente el circuito de base de tiempos 10. El circuito 10 comprende un circuito de reloj que se dispara inmediatamente que el distribuidor ha sido elegido por un ordenador para hacer el control de relés de un circuito de conexión. La entrada D está excitada y el reloj se dispara durante un ciclo que comprende cinco períodos de tiempo sucesivos.

El primer período es  $t_0$  durante el que los datos del almacén 310 5 están aplicados al circuito de cómputo de paridad 11 a través de un juego de puertas representadas en 30. Estas puertas son puertas AND, una de cuyas entradas está conectada a la salida 1 de un flip-flop del almacén 5 y cuya otra entrada está conectada a la salida del circuito 10 que está marcada durante el período de tiempo  $t_0$ . El 315 segundo período  $t_1$  corresponde a la selección y a la excitación del relé J correspondiente al circuito de conexión que tiene que controlarse. El período de tiempo  $t_2$  corresponde al control efectivo de los relés del circuito de conexión, y es de hecho en ese momento



380990

13.

cuando los decodificadores 16 estan excitados y seleccionan el con-  
mutador 17 ó 18. El período de tiempo  $t_3$  corresponde al tiempo de  
320 comparación. Durante este período de tiempo, los decodificadores  
23, 25 y posiblemente 26 y 29 están excitados. El período de tiem-  
po  $t_4$  permite la reposición de todos los flip-flops, esto es de to-  
dos los almacenamientos de distribuidor, y en particular de la  
325 memoria 5 y de los flip-flops de almacenamiento contenidos en los  
decodificadores 14 y 15. Finalmente, un período de tiempo  $t_5$  que  
es muy corto, repone la base de tiempos a través de su entrada RAZ y  
una puerta OR 31. A la vista de un caso en el que haya un gallo y  
el programa de la base de tiempo 10 deba interrumpirse, la segunda  
330 entrada de la puerta OR está conectada al ordenador 3.

El funcionamiento del distribuidor 1 es como sigue: Inicial-  
mente, el ordenador 3 selecciona un distribuidor previsto para con-  
trolar el circuito de conexión que ha elegido el ordenador para con-  
trolar. En cuando se ha seleccionado un distribuidor 1, y los me-  
335 dios utilizados por el ordenador para hacer esta selección no se  
incluirán en la presente descripción, se envía un mensaje completo  
por el ordenador 3 a las barras omnibus 4 y a la memoria 5 al mismo  
tiempo el ordenador pone una señal en el hilo D que dispara la base  
de tiempo 10. Durante el período de tiempo  $t_0$  las salidas de la me-  
340 moria 5 se llevan a través del enlace 32 al circuito 11 a través de  
las puerta del circuito 30 que están abiertas. Hay dos casos posi-  
bles, la paridad del mensaje que tiene que registrarse es la correc-  
ta en cuyo caso la salida 32 de 11 permanece cero y el circuito  
10 puede moverse al período de tiempo  $t_1$ . Si la paridad está equi-  
345 vocada, la salida 33 pasa a 1, se aplica a un circuito de fallo 12  
cuya salida 35 igual a 1 a través de la entrada del circuito de fallo.



380990

14.

35 del circuito de base de tiempo produce un alto en el circuito  
de reloj de esta posición. Además, la salida 34 igual a 1 pone una  
polaridad en el hilo F. Durante su ciclo operacional el ordenador  
350 entrará esta polaridad en el hilo F y disparará el procedimiento de  
transferencia al ordenador de los datos contenidos en el almacén 5.

Suponiendo que la paridad sea la correcta, durante el tiempo  $t_1$  el  $b_e$  registrado en los flip-flops  $x_1, x_2, x_3$  y transmitiendo a las memorias del flip-flop 36 del decodificador 14 y  $b_e$  registrados en  $y_1, y_2, y_3$  se transmiten a las memorias correspondientes 37  
355 del decodificador 15. Consideremos un caso en el que los flip-flops  $x_1, x_2, x_3$  contengan un mensaje 011, luego el decodificador 14 aplica una tierra a la cuarta salida de la izquierda como se ha representado en la figura 1. Si los flip-flops  $y_1, y_2, y_3$  contienen un  
360 mensaje 100 se aplicará una batería al quinto hilo de salida del decodificador 15 como se ha representado en la figura 1. El relé J que corresponde a esas dos coordenadas 4 y 5 se excitará. Luego se cierran los contactos J1 a J8 con lo que se conecta el distribuidor 1 al circuito de conexión 2 seleccionado. El multiplaje 38 indica  
365 que el distribuidor puede conectarse a varios circuitos de conexión. En el ejemplo elegido, el número de circuitos de conexión es igual a 64.

Durante el tiempo  $t_2$  las salidas del almacén 5 conectadas a través de los enlaces 39 y 39a a los decodificadores 16 se utilizarán en este último. Semejantemente, las salidas  $t$  y  $r$  a través  
370 de los enlaces 40 y 40a se utilizarán en los decodificadores 16. De acuerdo con lo anterior y con la tabla antes mencionada, el conmutador 17 ó el 18 se excitarán a menos que los dos permanezcan en reposo. A título de ejemplo, suponiendo que  $trm$  es 111, el conmutador

380990



15.

375 17 pondrá una batería en el hilo 19 y el relé  $n_1$  del circuito de conexión 2 se excitará.

Durante el tiempo  $t_3$ , las salidas de  $m_1$  a  $m_8$  se excitan en los decodificadores 23 a través de 39 y 39b. Semejantemente las salidas de  $t$  y  $r$  se excitan en 23 a través de 40 y 40b. La salida  
380 de 23 dará una señal de acuerdo con la tabla anterior. Al mismo tiempo el amplificador 22 que es un amplificador de medida y cuya descripción se dará con la figura 3, medirá el potencial del hilo 19. Debe señalarse que en el momento  $t_3$  los conmutadores 17 y 18 han vuelto a reposo, esto es los hilos que llevan desde 19 a 17 y  
385 18 están cegados. Según que el relé  $n_1$  esté excitado o repuesto, el hilo 19 tiene un voltaje negativo o está a tierra. El amplificador 22 da una salida 0 cuando el hilo 19 está a tierra y una salida 1 cuando su potencial es negativo. En el circuito 21, las señales de salida binaria de 22 y 23 están, por ejemplo, sumadas.  
390 Si ambas son iguales a 0, la salida de 21 es 0, si son ambas iguales a 1, la salida de 21 es 0, pero si una de las dos es igual a cero mientras que la otra es igual a 1, 21 tendrá una salida 1.

El circuito 21 puede ser un circuito OR exclusivo. También en el tiempo  $t_3$ , a través de 39c, las salidas de 5 están excitadas en 25 mientras que a través de 40 y de 40c, las salidas de  
395  $r$  y de  $t$  están excitadas en el mismo circuito 25. La salida de 25 corresponde a la representada en la tabla anterior y lleva los datos desde la salida 41 de 21 y los deja pasar o previene que lo hagan a través de la puerta 24. Las salidas 42 de las ocho puertas  
400 24 están conectadas a las entradas de la puerta OR 9. En el caso en que la comparación se haga si no muestra una discordancia entre la condición de los relés y los elementos de control binario, la



380990

16.

salida de la puerta 9 es 0; por otra parte, si hay una discordancia cualquiera, la salida 43 de 9 se vuelve 1. La salida 43 está  
405 conectada a un circuito de fallo 12 y excita las salidas 34 y 35. Además, la salida 43 está conectada a la entrada 44 del circuito de registro 13. Si ha habido cualquier discordancia, se para la base de tiempo 10 en la posición de tiempo  $t_3$ . El proceso siguiente es el mismo que cuando ha habido una falta de paridad, esto es,  
410 se aplica una polaridad al hilo F.

En el caso de que el mensaje de control sea 00, la propia comparación no tiene lugar, como se ha representado en la tabla. Sin embargo, el circuito de registro 26 permite el registro de las salidas de los circuitos 21 en el almacén 5 a través de los hilos  
415 45. De hecho, el circuito 27 está excitado por las salidas de tr a través de 40, 40c, 40d y su salida excita las puertas 28. Los flip-flops  $m_1$  a  $m_8$  toman una posición como la de las condiciones de los relés en el circuito de conexión 2. Finalmente, se comprenderá que la condición de estos relés está dada por el estado de las salidas 41 de los comparadores 21. De hecho si el relé  $n_1$  está en reposo, permanece un 0 en la salida de 22. Como todas las salidas de 23 tienen un 0, hay una salida 0 en 21. Sin embargo, si el relé, por ejemplo el  $n_8$  está excitado, la salida de 22 es un 1, y como la salida de 23 es 0 de cualquier forma, la salida de 21, para el  
420 relé  $n_8$  será un 1.  
425

Todavía durante el período de tiempo  $t_3$ , la salida del circuito 29 está excitada como se ha indicado en la tabla y su salida 46 hace que permanezca un 1 en la salida 35 del circuito de fallo 12, que detiene el circuito 10 en la posición de período  
430 de tiempo  $t_3$  y sitúa una polaridad en el hilo F. Desde este punto



380990

17.

el proceso es el mismo que si hubiera habido una falta de paridad.

Supongamos que ha habido de hecho un fallo. El ordenador avisado por el hilo F se conecta al distribuidor 1 utilizando unos medios no representados y, a través de la línea omnibus 4,  
435 envía a través del hilo L una señal de lectura para las puertas de 13. El enlace 32 se extiende entonces a través de 13 y el ordenador a través de 47 y del enlace T. Además, las señales que están en el hilo 44 y en el hilo 48 conectadas a la salida 33 de 11 están también leídas. Hay tres casos posibles, si ha habido una  
440 falta de paridad el hilo 48 lleva una señal y el ordenador conoce que los datos transferidos a él contienen una falta de paridad - o el hilo 44 lleva una señal y el ordenador conoce que la condición del mensaje de control para los relés difiere de la condición actual del último - o no hay señal en 48 ó en 44 y el orde-  
445 nador conoce que el contenido de las células  $m_1$  a  $m_8$  que se le ha transmitido da la condición actual de los relés del circuito de conexión 2.

En el período de tiempo  $t_4$ , los flip-flops 5 y los de 36 y 37 se reponen, y finalmente en el tiempo  $t_5$  el reloj del  
450 circuito 10 se repone también. Naturalmente queda claro que, desde el tiempo  $t_5$  el distribuidor 1 está libre y puede establecer una nueva conexión de control hacia un circuito de conexión cuando es capturado por el ordenador 3. Recordemos que en un caso en que el circuito 10 este parado en  $t_1$  ó  $t_3$ , el ordenador  
455 repone el circuito 10 después de haber accionado la transferencia de datos a través de 13.

La figura 2 muestra con detalle un decodificador de instrucción 16 y los dos conmutadores de voltaje 17 y 18 que con-



380990

18.

trolan el relé  $n_1$  del circuito de conexión 2.

460 En esta figura, se han representado en 5, tres células de memoria correspondientes a las de  $t$ , de  $r$  y de  $m_1$  respectivamente, por ejemplo. Cada célula comprende un flipflop 49 ó 50 ó 51 y una puerta de registro AND 52, ó 53 ó 54. Los hilos de entrada  $t$ ,  $r$  y  $\underline{be}$  están conectados a la línea omnibus 4 (fg. 1) mientras que las  
465 segundas entradas están excitadas durante el tiempo  $t_0$ . En la célula  $m_1$ , el flip-flop 51 está además conectado al hilo 45 que hace posible el registro de la condición actual del relé en las circunstancias descritas con referencia a la figura 1. En el tiempo  $t_4$  todos los flip-flops están repuestos.

470 Hablando generalmente, todos los relés para los que el flip-flop de la memoria 5 registran un 1, se excitarán o se mantendrán en una posición de excitación si se ha registrado un 1 en el flip-flop 49 ( $t$ ); todos los relés para los que el flip-flop registra un 0 se repondrán o se mantendrán en una posición de reposición  
475 si ha sido registrado un 1 en el flip-flop 50 ( $r$ ).

Si el mensaje 101, por ejemplo, ha sido registrado en los flip-flops en 5, el relé  $n_1$  se ajustará en el tiempo  $t_2$ : aparece un 1 en el flip-flop 49, 0 en 50 y 1 en 51.

480 En el tiempo  $t_2$ , está conectado un 1 a través de 40  $t_{a1}$  39a y  $t_2$  a las tres entradas de la puerta AND 55 y entonces un 1 (tierra) está en la salida de la puerta 55 y en la base del transistor 56 a través de la resistencia 57. El emisor de este transistor que tiene un potencial positivo (por ejemplo + 5V), el transistor se satura y dicho potencial positivo se sitúa en la base del transistor  
485 tor 58 a través de la resistencia 59. Se establece una corriente



380990

19.

desde el potencial positivo de + 5V del emisor 56 a través del colector, resistencia 59, la base de 58 y un emisor hasta el potencial negativo de la central telefónica. El transistor 58 que está saturado permite que el relé  $n_1$  se accione.

490 El devanado de dicho relé se pone a tierra y se establece una corriente a través del relé vía: tierra, el devanado del relé  $n_1$ , el contacto  $J_1$ , el hilo 19, la resistencia de protección 62, el conector y el emisor del transistor 58 y la batería negativa. El relé  $n_1$  a través de su contacto  $n_1$  está bloqueado, estando conectado dicho contacto a batería negativa a través de la resistencia 20.

495 Debe señalarse en este punto que en el caso de que los relés solamente tengan que excitarse, el 0 registrado en el flip-flop 50 y que significaría la reposición del relé no tiene acción; de hecho, en el caso del mensaje 101, en las entradas de la puerta 60  
500 tenemos los siguientes: 0 del flip-flop 50, 0 desde el flip-flop 51 (1 a través del inversor 61 da 0) y 1 del tiempo  $t_2$ , y por lo tanto no está conectado nada a la base del transistor 63. Si en el mismo caso, esto es tiene que excitarse un relé  $n_1$ , el mensaje registrado ha sido 111, el resultado habría sido el mismo. Lo siguiente hubiera ocurrido en las tres entradas de 61: un 1 dado por  
505 el flip-flop 50, un 0 dado por 51 después de la inversión de 1 por el inversor 61 y un 1 de tiempo  $t_2$ , y por lo tanto nada se habría conectado a la base del transistor 63.

Si tenía que reponerse el relé  $n_1$  que estaba excitado,  
510 el mensaje registrado por los tres flip-flops previos sería 010. A través de 40ra, 39a y  $t_2$  habría lo siguiente en las tres entradas de la puerta 55: 0, 1 y 1 y no habría nada conectado a la base del

380990



20.

515 transistor 56 mientras que en las tres entradas de 60 ocurrirá:  
1 desde el flip-flop 50, 1 desde el flip-flop 51 (0 invertido  
por el inversor 61) y 1 desde  $t_2$ . Así, se conectaría una tierra  
a la base del transistor 63 y se establecería una corriente desde  
un emisor hacia la puerta 60.

520 El transistor 63 se habrá hecho conductor de esta forma,  
y el potencial bajo positivo del transmisor (+ 5V, por ejemplo) se  
habría conectado al punto 64 a través del diodo zener 65. Este  
potencial de + 5 V cortocircuita poniendo a tierra el relé  $n_1$  que  
se libera y abre su contacto de retención  $n_1$ .

525 La figura 3 representa la parte 8 de la figura 1 que fun-  
ciona como un comparador para la condición del relé después de ha-  
ber realizado el mensaje de instrucción registrado en el flip-flop  
de memoria 5. Para cada relé "n" que tiene que controlarse, com-  
prende:

530 - un amplificador 22 que comprende dos transistores 67  
y 68 montados en tandem, estando conectada la base del transistor  
67 al hilo de salida 19 del decodificador de relé 7 a través del  
diodo zener 69 y de la resistencia 70;

535 - un circuito de comparación 21 que comprende una puerta  
"AND" 71 una de cuyas entradas está conectada al colector del tran-  
sistor 68, y la otra al tiempo  $t_3$  del circuito de base de tiempos  
y la salida a una puerta "exclusiva OR" 73. La salida de esta  
puerta está conectada a través del hilo 41 a una entrada de las  
puertas 24a y 24b (en la figura 1 estas dos puertas están represen-  
tadas por una sola puerta que lleva la referencia 24);

- un decodificador 23 que comprende una puerta "OR" 74 cuyo



380990

21.

540 entrada está conectada a los hilos 40tb y 40rb conectados a las células t y r de 5 a través de los enlaces 40b y 40. La salida de dicha puerta 74 está conectada a una puerta de entrada "AND" 75, estando conectada la otra entrada de 75 a los hilos 39b y 39 de la célula m 1 de 5. La salida de la puerta 75 está conectada a la entrada de la derecha de la puerta 73 del circuito de comparación  
545 21;

- un decodificador de validación 25 que comprende dos puertas "AND" 76, 77 y un inversor 78.

-Una entrada de la puerta 76 está conectada al hilo 40t que a través de 40c lleva a la célula t de 5, estando conectada la otra  
550 entrada al hilo 39c y luego 39 que viene de la célula m 1 de 5;

-el comparador 8 comprende entonces, para cada relé "n" que tiene que controlarse, puertas "AND" 24a y 24b una entrada de cada una de las cuales está unida por el hilo 41 a la salida de la  
555 puerta 73 del circuito de comparación 21, y cuya segunda entrada de 24a está conectada a la salida de la puerta 76; la segunda entrada de 24b está conectada a la puerta de salida 9 a través de los hilos 42a y 42b.

Volviendo al primer ejemplo mencionado cuando se discutió  
560 la figura 2 en la que tiene que ajustarse el relé  $n_1$  puede verse que las tres células t, r y m juntas han registrado 101. En estas condiciones, el contacto  $n_1$ , estando cerrado el contacto  $n_1$  se aplica un potencial negativo de aproximadamente 24 V al punto 64, siendo la resistencia del devanado  $n_1$  sustancialmente igual a la  
565 resistencia de retención 20. El transistor 67 y el diodo zener 69 se abren con este potencial negativo, aplicándose un potencial



380990

22.

ligeramente positivo de + 5V al emisor de 67. El potencial de + 5V está así aplicado a la base del transistor 68 que se abre, ajustándose la corriente del potencial de + 5V del emisor de 67 a través del 570 colector de este transistor, a través de la resistencia 72, y la base y el emisor de 68 a tierra. En el tiempo  $t_3$ , la puerta 71 está alimentada con un 1 de  $t_3$  y un 1 del colector de 68, conectándose así un 1 a la entrada de la izquierda de la puerta 73.

En este caso supuesto en el que el relé  $n_1$  tiene que ajustarse, está conectado un 1 a la izquierda de la puerta "OR" 74 y 575 un 0 (r) a la entrada de la derecha de esta misma puerta, permaneciendo un 1 así en su entrada conectada a la entrada de la izquierda de la puerta "AND" 75. La entrada de la derecha de esta misma puerta tiene un 1 procedente del flip-flop  $m_1$  a través del hilo 39 y luego 580  $39_b$  y hay por lo tanto un 1 en la salida de dicha puerta 75. La puerta "Exclusiva OR" 73 tiene en este caso un 1 en su entrada de la izquierda y un 1 en su entrada de la derecha; por lo tanto tiene un 0 en su salida a 24a y 24b.

La puerta "AND" 76 en el caso que acaba de discutirse tiene 585 un 1 de flip-flop t de la memoria 5 en su entrada de la izquierda y un 1 del flip-flop  $m_1$  de su entrada de la derecha (hilo 39c); por lo tanto hay un 1 en su salida conectada a la entrada de la derecha de la puerta "AND" 24a cuya entrada de la izquierda, conectada a la salida de 73 lleva un 0. Por lo tanto hay un 0 en su salida conectada a la 590 puerta "OR" 9 a través del hilo 42a.

La puerta "AND" 77, por otra parte, tiene un 0 en su entrada de la izquierda (flip-flop r de 5 a través del hilo 40r) y un 0 en su entrada de la derecha (1 de  $m_1$  t transformado en un 0 por el inversor 78), habiendo por lo tanto un 0 en su salida. La puerta "AND" 24b



380990

25.

595 tiene entonces en su entrada de la izquierda el 0 de la salida de 73  
y el 0 de la salida de 77 en su entrada de la derecha. Hay un 0 en  
su salida conectada a través del hilo 42b a una de las entradas de 9.  
La puerta "OR" 9 no recibe ninguna señal de 24a ni de 24 b, por lo que  
el circuito de fallo 12 no recibe ninguna señal a través del hilo 43.

600 Si, por otra parte, la instrucción registrada (101) no ha  
sido realizada, el relé  $n_1$  está en reposo en el tiempo de comparación  
 $t_3$  y el potencial de tierra está en el punto 64; en estas condiciones  
los transistores 67 y 68 permanecerán bloqueados y habrá un cero (a  
través de 68) y un 1 ( a través de  $t_3$ ) en las entradas de 71, y un  
605 0 en su salida.

Como se ha indicado anteriormente, hay un 1 en la salida  
de 75, y la puerta 73 alimentada con el 1 de 75 y el 0 de 71 da una  
salida 1. La puerta 24b alimentada con el 1 de 73 y el 0 de 77 da  
una salida 0 a 9 mientras que la puerta 24a alimentada con el 1 de  
610 73 y el 1 de 76 da un 1 a la puerta "OR" 9. Esta señal avisa al cir-  
cuito de fallo 12 como se dijo con referencia a la figura 1.

Los dos ejemplos antes descritos: funcionamiento del relé  
 $n_1$  y comportamiento defectuoso, así como el caso de reposición de di-  
cho relé con el posible fallo consistente en el fallo al realizar la  
615 instrucción están agrupados en la tabla siguiente. El estado de los  
transistores, flip-flop de memoria y puertas del comparador y la señal  
que hay en la salida de las puertas 24a y 24b como una función de la  
instrucción y el que se haya realizado o no se han indicado también.

380990



Puertas	67	68	71	t	r	74	ml	75	73	76	24a	78	77	24b
620 <u>Instrucción 101</u>														
n <sub>1</sub> cerrado abierto abierto	1	1	0	1	1	1	0	1	0	1	0	0	0	0
n <sub>1</sub> repuesto bloq. bloq.	0	1	0	1	1	1	1	1	1	1	1	0	0	0
<u>Instrucción 010</u>														
n <sub>1</sub> repuesto bloq. bloq.	0	0	1	1	0	0	0	0	0	0	0	1	1	0
625 n <sub>1</sub> cerrado abiert.abiert.	1	0	1	1	0	0	1	0	0	0	1	1	1	1

Aunque los principios del presente invento se han descrito en lo que antecede con referencia a ejemplos particulares de realizaciones se sobrentiende que dicha descripción se ha hecho solamente a título de ejemplo y no como una limitación del alcance del invento.

630 Este invento corresponde a una solicitud de patente formulada en Francia el 20 de Junio de 1969 señalada con el número 6.920.698 y se acoge por lo tanto a los beneficios que otorgan los convenios internaciones vigentes.

----- N O T A -----

Los puntos de invención propia y nueva que se presentan para que sean objeto de esta patente de veinte años son los siguientes:

- 1.- Un distribuidor de control eléctrico para probar componentes electromecánicos biestables de las unidades periféricas de los ordenadores digitales y para indicar selectivamente la condición de dichos componentes al ordenador, comprendiendo el invento medio para la iniciación de un mensaje de instrucción binario para componentes transmitido por el ordenador al distribuidor, en el que dicho mensaje comprende por unidad periférica tantos elementos binarios como componentes hay allí, una pluralidad de elementos binarios que constituyen un mensaje de control que determina el control que tiene que



380990

hacerse, esto es o completar la actualización de la unidad periférica o excitar uno o varios componentes, o reponer uno o varios componentes o retransmitir la condición de dichos componentes al ordenador.

650 2.- Un distribuidor como el del punto 1 en el que los elementos que comprenden el mensaje de control incluyen una pluralidad de medios de establecimiento de condición, proporcionando un primero de ellos la actualización completa de las unidades periféricas, proporcionando un segundo la colocación de uno o va-  
655 rios componentes, proporcionando un tercero la reposición de uno o varios componentes y proporcionando un cuarto la transmisión de la condición de dichos componentes al ordenador.

3.- Un distribuidor como el del punto 1 que además comprende medios para conectar el distribuidor para controlar varias  
660 unidades periféricas, en el que los elementos que comprenden el mensaje de instrucción transmitido por el ordenador al distribuidor comprende la dirección o las coordenadas de la unidad periférica que tiene que controlarse y los elementos del mensaje de instrucción comprenden el mensaje periférico que incluye las coordenadas peri-  
665 féricas, el mensaje de componentes y el mensaje de control y un mensaje de control de paridad.

4.- Un distribuidor como el del punto 1 que además comprende una memoria para el mensaje de instrucción, decodificadores individuales por componente, cada decodificador de relé individual dependiendo de la condición del mensaje para el componente correspondiente y del mensaje de control, conectando a dicho componente uno de los dos circuitos de conmutación de voltaje, ajustando uno de dichos dos voltajes el componente mientras que el otro lo repone.

670

380990



26.

5.- Un distribuidor como el del punto 3 que además compren-  
675 de una memoria para el mensaje de instrucción, decodificadores indi-  
viduales por componente, dependiendo cada decodificador individual  
de relé de la condición de mensaje para el componente correspondiente  
y del mensaje de control que conecta a dicho componente uno de los  
dos circuitos de conmutación de voltaje, ajustando uno de los volta-  
680 jes el componente mientras que el otro lo repone, y decodificadores  
para hacer una selección periférica.

6.- Un distribuidor como el del punto 4 que además compren-  
de un elemento de base de tiempos capaz de definir por lo menos dos  
períodos de tiempo, el tiempo de control y el tiempo de comparación,  
685 estando excitados solamente los decodificadores individuales durante  
el tiempo de control, y en el que comprende comparadores individuales  
por relé para comparar, dependiendo del mensaje de control la condi-  
ción del relé correspondiente con la condición de mensaje almacenada  
para dicho relé, estando excitados solamente dichos comparadores  
690 durante el tiempo de comparación, recogándose las salidas de dichos  
comparadores mediante una puerta "OR" hacia un circuito de fallo.

7.- Un distribuidor como el del punto 5 que además compren-  
de un elemento de base de tiempos capaz de definir por lo menos dos  
períodos de tiempo, el tiempo de control y el tiempo de comparación,  
695 estando excitados los decodificadores individuales solamente durante  
el tiempo de control, y en el que comprende comparadores individuales  
por relé para comparar dependiendo del mensaje de control, la condi-  
ción del relé correspondiente con la condición de mensaje almacenada  
para dicho relé, estando excitados solamente dichos comparadores du-  
700 rante el tiempo de comparación, siendo recogidas las salidas de di-  
chos comparadores por una puerta "OR" hacia un circuito de fallo.



380990

27.

705 8.- Un distribuidor como el del punto 6 en el que cada uno de dichos comparadores comprende un circuito de comparación formado, por ejemplo, por un circuito "exclusivo OR" cuya primera entrada recibe una señal para la condición del relé y cuya segunda entrada re  
710 cibe una señal que depende tanto de la condición del mensaje almacenado para el relé y del mensaje de control, y de un circuito de puerta una de cuyas entradas está conectada a la salida del circuito de comparación correspondiente y cuyas otras tres entradas están cons-  
715 tituidas por la condición del mensaje de relé y por las dos condi- ciones de mensaje de control, estando combinadas estas tres señales para permitir o prevenir el paso de la señal desde la primera entra-  
720 da a través del circuito de puerta.

715 9.- Un distribuidor como el del punto 7 en el que cada uno de dichos comparadores comprende un circuito de comparación, consti-  
720 tuido por ejemplo por un circuito "exclusivo OR" cuya primera entra- da recibe una señal para la condición del relé y cuya segunda entra-  
725 da recibe una señal que depende tanto de la condición de mensaje almacenado para el relé como del mensaje de control, y un circuito de puerta cuya primera entrada está conectada a la salida del cir-  
730 cuito de comparación correspondiente y cuyas otras tres entradas es- tán constituidas por la condición del mensaje de relé y por las dos  
735 condiciones de mensaje del mensaje de control, combinándose estas tres señales para permitir o prevenir el paso de la señal desde la  
740 primera entrada a través del circuito de puerta.

10.- Un distribuidor de control eléctrico.

Tal y como se describe en la memoria que antecede, repre-  
745 sentado en los dibujos que se acompañan y a los fines especificados.



380990

28.

Esta memoria consta de veintiocho hojas escritas por una  
730 sola cara,

Madrid,

20 JUN. 1970



M. G. SANTAMARIA  
VICE-SECRETARIO GENERAL

POOR  
QUALITY



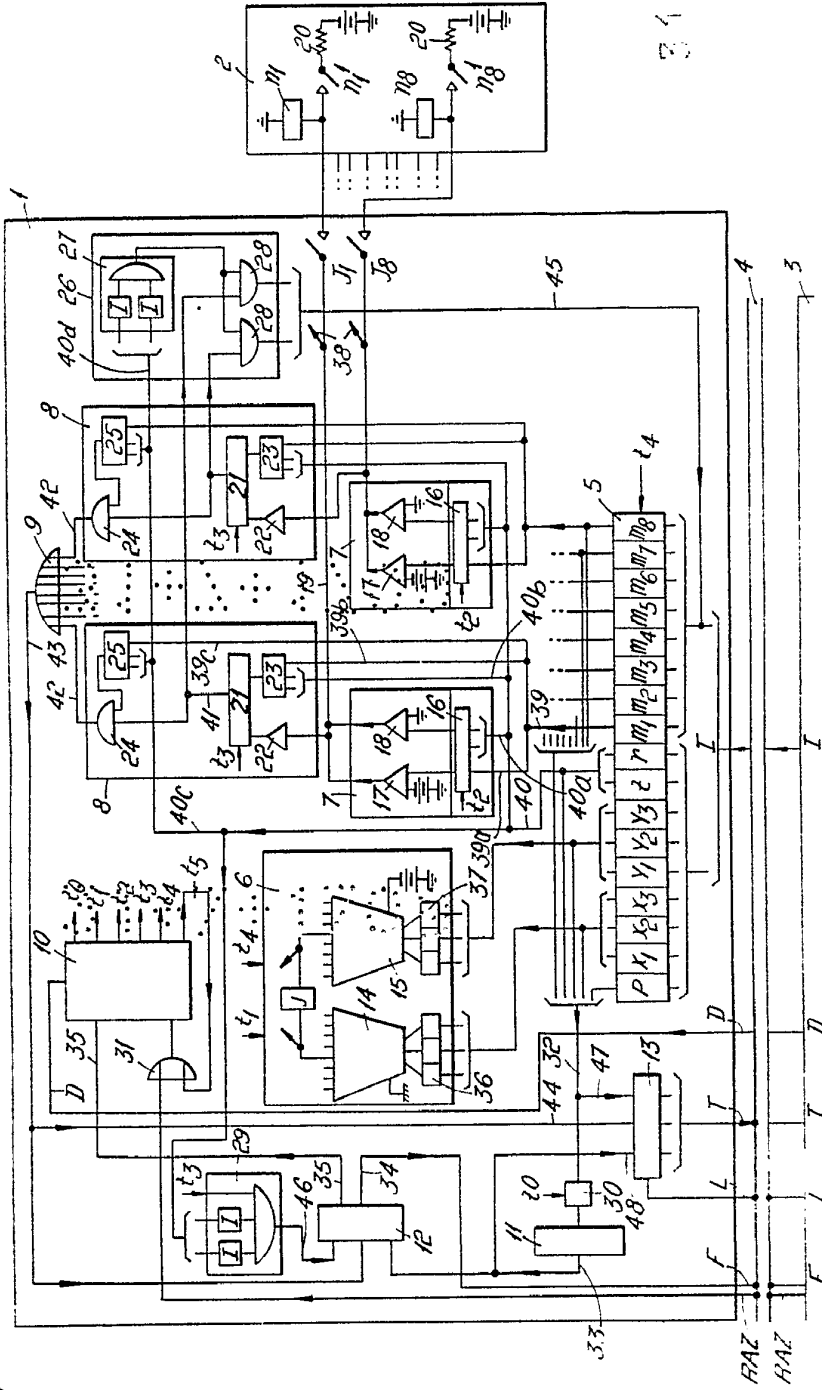
STANDARD ELECTRICAL S.A.

300980

S

300980

Fig. 1



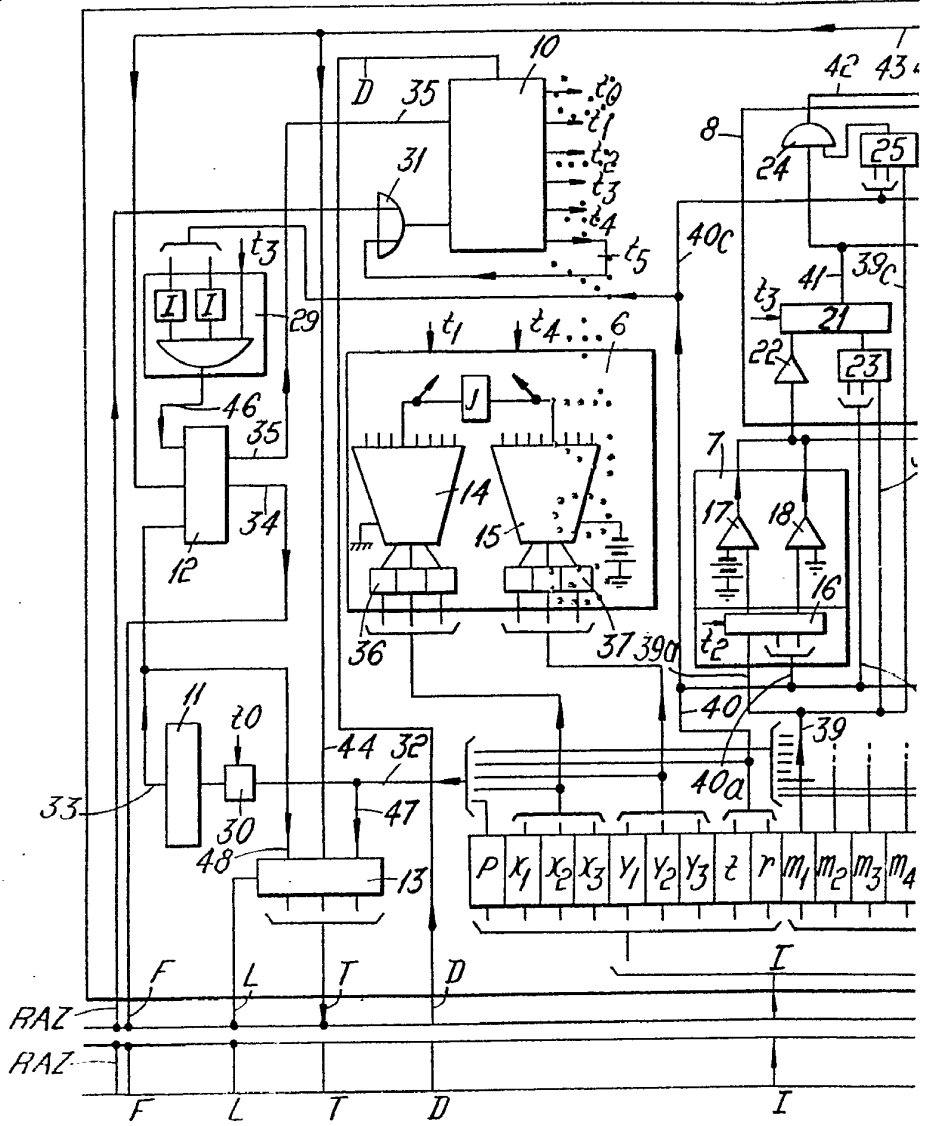
31 JUL 1950



*Maurum*

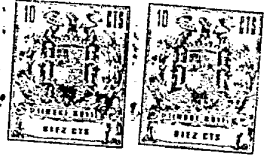
300990

Fig. 1.

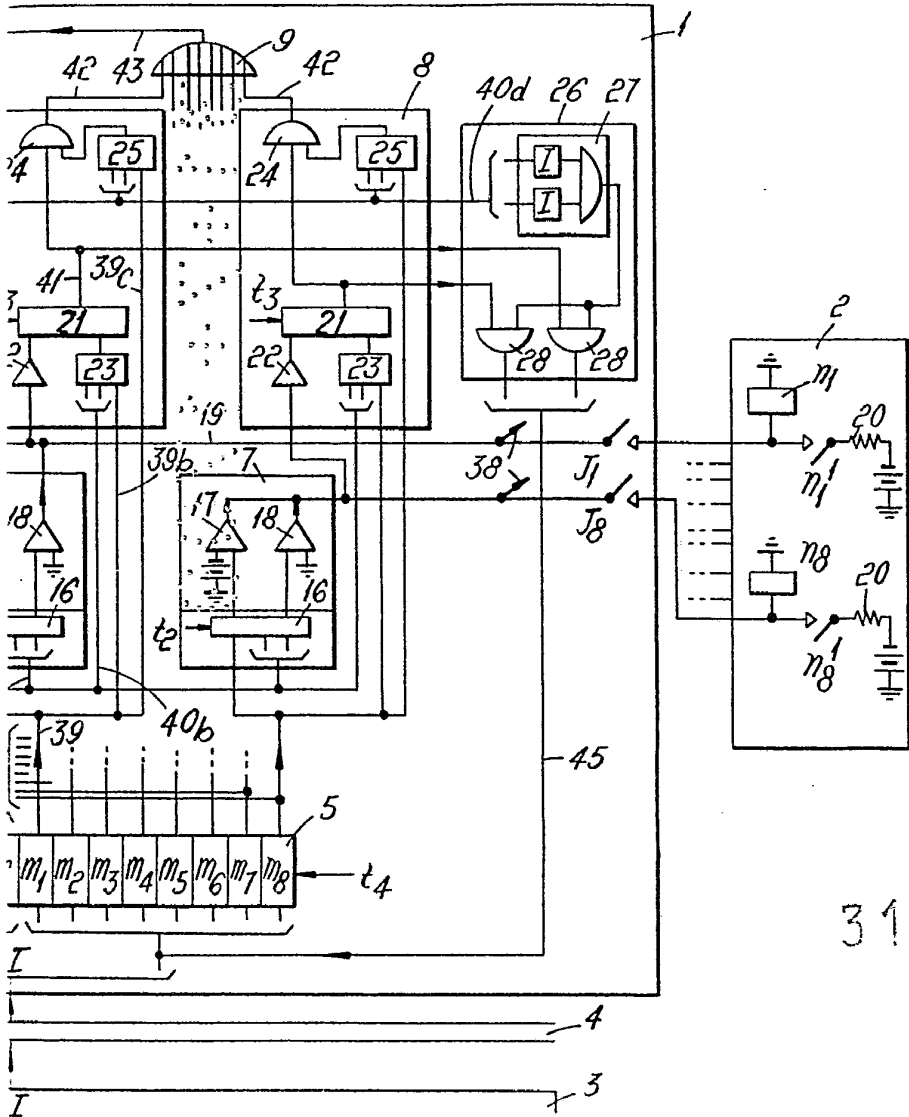


3/1

STANDARD ELECTRIC, S. A.



380990



31 JUL. 1970



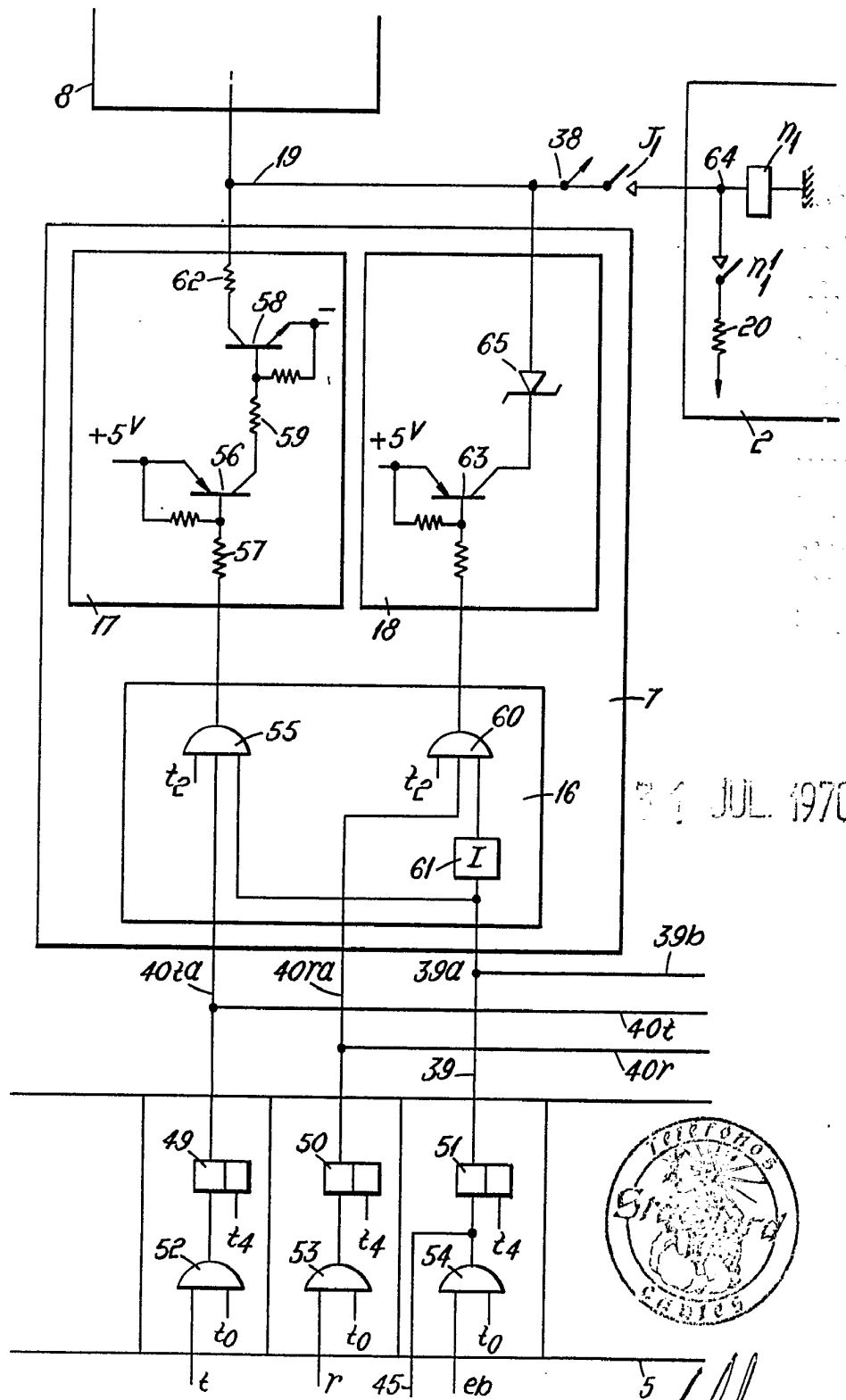
*Alvarez*  
 Director General



STANDARD ELECTRICA, S. A.

Fig. 2.

380990



JUL 1970

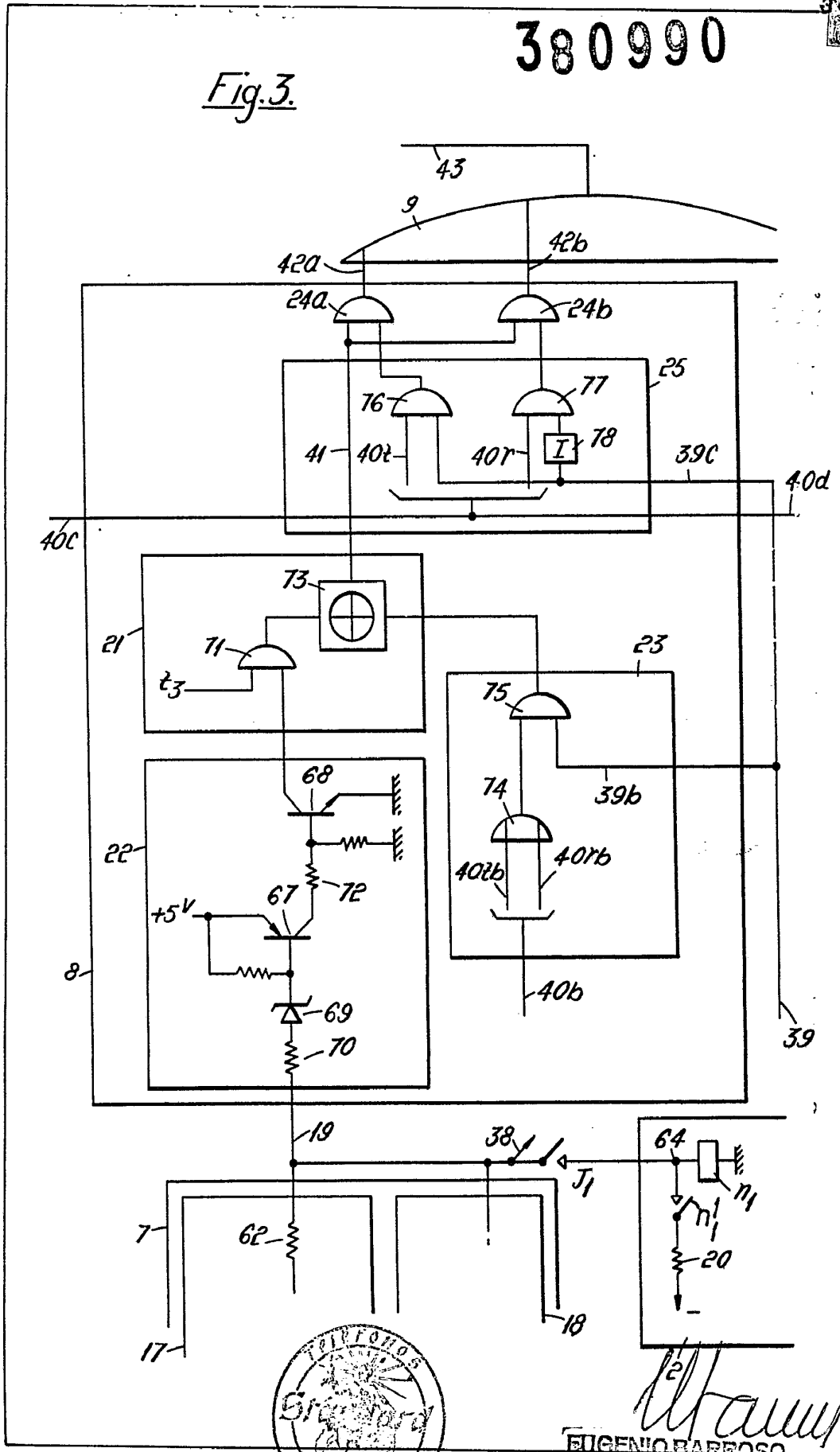


*Manuel*  
 EUSONIO GARCIA ROSO  
 Secretario General



380990

Fig. 3.



24 JUL 1970



*Eugenio Barroso*  
**EUGENIO BARROSO**  
 " Secretario General