

P - 43.618

374906

PHB 31931

Memoria descriptiva

SECCION TECNICA
CLASIFICACION I.P.C.
CLASE <u>H-01</u>
SUBCLASE <u>L</u>



para solicitar PATENTE DE INVENCION por 20 años

a nombre de N.V. PHILIPS' GLOEILAMPENFABRIEKEN

entidad / ~~de nacionalidad~~ holandesa

con domicilio en Emmasingel 29, Eindhoven, Holanda

por: "UN METODO DE FABRICAR UN DISPOSITIVO SEMICONDUCTOR"
(Clase Internacional H011)

374906

9 MAR



5 La presente invención se refiere a métodos de fabricar dispositivos semiconductores, y en particular, aunque no exclusivamente, transistores de efecto de campo y de barrera aislada, en los cuales los iones de un elemento de impureza se implantan en un cuerpo semiconductor formando regiones de diferentes propiedades eléctricas en el cuerpo semiconductor; y se refiere además a los dispositivos manufacturados por dichos métodos.

10 En la manufactura de dispositivos semiconductores, la técnica de la implantación de iones según la cual se dirige un haz de iones energéticos impurificadores a un cuerpo semiconductor, hasta formar en el cuerpo unas regiones de diferentes propiedades eléctricas, va adquiriendo cada vez más importancia. La implantación de iones puede usarse en ciertas aplicaciones como alternativa a los tratamientos de difusión en los que en el cuerpo se difunde un elemento de impureza partiendo de fase de vapor, o bien en aquellas aplicaciones donde mediante estos métodos de difusión no pueda obtenerse fácilmente la estructura deseada en el cuerpo semiconductor. Una de las más tempranas aplicaciones de la implantación de iones en la técnica de los semiconductores fué la de la manufactura de pilas solares, y más recientemente se ha propuesto el uso de la implantación de iones para transistores bipolares y transistores de efecto de campo con barrera aislada. Uno de los usos particulares de los métodos de implantación de iones en la manufactura de transistores de efecto de campo y barrera aislada es el que se describe en la patente francesa nº 1.577.669, que no fue publicada antes de la presente solicitud. Este método implica la defini-

15
20
25
30

374906



ción de por lo menos las extremidades adyacentes de las re-
giones electródicas de entrada y salida, y la localización
entre ambas de la región de canal portador de corriente,
mediante la implantación, en un cuerpo semiconductor, de
5 iones de un primer tipo de conductividad de un elemento de
impureza característico del tipo de conductividad contra-
rio, utilizando como máscara durante la implantación una
capa metálica de electrodo de barrera aislado previamente
aplicada. En este método, las partes exteriores de las re-
10 giones electródicas de entrada y salida se forman inicial-
mente por difusión o por implantación de iones. A continua-
ción se practican unas aberturas en una capa aislante de
encima de la superficie del cuerpo semiconductor, y se
aplican en dichas aberturas las capas metálicas de elec-
15 trodo de entrada y de salida, y una capa metálica de elec-
trodo de barrera dispuesta en la capa aislante entre las
partes exteriores de las regiones electródicas de entrada
y salida, pero no en superposición con ellas. A continua-
ción se efectúa la implantación, de preferencia a través
20 de las partes de capa aislante no cubiertas por las capas
metálicas electródicas, que actúan de máscara protectora.
Esta etapa de implantación prolonga las regiones de entra-
da y salida una hacia otra, y define entre ambas una re-
gión de canal portador de corriente que tiene una longi-
25 tud esencialmente correspondiente a la dimensión lateral
de la capa metálica de electrodo de barrera aislada que
está superpuesta. El método se denomina de autocoinciden-
cia, y su ventaja principal reside en la obtención de un
transistor de efecto de campo y barrera aislada que tiene
30 una capacidad de barrera a electrodo de salida muy baja,

374906



5 porque la superposición del electrodo de barrera con respecto a la región de electrodo de salida es muy pequeña comparada con la de una estructura de transistor de efecto de campo y barrera aislada en la cual las regiones eléctricas de entrada y salida se formen únicamente por métodos de difusión. Asimismo, por este método pueden obtenerse regiones de canal de dimensiones controladas con precisión y de muy pequeña longitud.

10 Uno de los problemas que surgen con el método de autocoincidencia arriba citado se refiere al indeseable efecto de la carga que adquieren las capas metálicas eléctricas durante la implantación. En relación con esto, es particularmente importante que no se acumule carga, en un grado o extensión apreciable, en la capa metálica del
15 electrodo de barrera, porque esto podría conducir a la sucesiva ruptura de la capa aislante entre la metálica del electrodo de barrera y la parte subyacente del cuerpo semiconductor. Para impedir que se acumule esta carga, es posible recurrir a definir sólo parcialmente las capas
20 metálicas de electrodo de entrada, salida y barrera antes de la implantación; es decir, hacer estas capas partiendo de una metálica común, y definir la capa común mediante una etapa de fotoprotección y ataque químico, dejando una parte exterior que conecte las partes de capa metálica
25 individuales. Durante la implantación de iones, las partes de capa metálica individuales pueden así mantenerse al mismo potencial que la parte de substrato del cuerpo semiconductor: por ejemplo, al potencial de masa, recurriendo para ello a conectar la parte exterior de la capa metálica
30 común y la parte de substrato a un punto de puesta a

374906

9 MA



masa o tierra del acelerador de iones. A continuación de la implantación de iones, se efectúa otra etapa operativa de fotoprotección y ataque químico, para definir finalmente la capa metálica común y separar las partes de capa metálica de electrodo de entrada, salida y barrera de la parte exterior de conexión. Este método de impedir que tomen carga los electrodos es realmente viable para las estructuras de efecto de campo y barrera aislada que tengan una geometría de electrodos sencilla, pero implica sin duda una etapa adicional de fotoprotección y ataque químico tras la implantación de iones. Además, para estructuras de transistor de efecto de campo y barrera aislada más complejas, no puede usarse siempre el método indicado para impedir la carga de los electrodos. Esto sucede particularmente en el caso de algunos de los transistores de efecto de campo aislados denominados tetrodos, o de doble barrera. Un transistor de efecto de campo y barrera aislada del tipo de tetrodo es el que se describe en la Memoria de la patente británica nº 1.037.850, de los mismos solicitantes de la presente, y que comprende una región intermedia del tipo de conductividad contrario en el cuerpo semiconductor de un primer tipo de conductividad, y situada entre las regiones de electrodo de entrada y salida del tipo de conductividad contrario. Hay un primer electrodo de señal, de barrera aislada, asociado a la región de canal portador de corriente entre la región electródica de entrada y la intermedia, y un segundo electrodo de barrera aislada, que hace de pantalla, asociado a la región de canal portador de corriente comprendida entre la intermedia y la región electródica de salida. Este dispo-

23-5-972

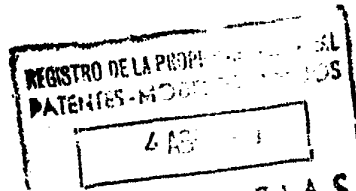
9 MA



sitivo puede tener una capacidad de realimentación o re-
troacción relativamente baja. Es posible utilizar el indi-
cado método de autocoincidencia en la manufactura de dicho
transistor de efecto de campo y barrera aislada del tipo
5 de tetrodo. Ahora bien, el método últimamente descrito de
impedir la carga de los electrodos no es fácilmente adap-
table a tal estructura, ya que las partes de conexión de
la capa metálica compuesta, que incluyen las partes elec-
tródicas de entrada, salida y barrera, harán de máscara
10 protectora contra la implantación en las partes subyacen-
tes del cuerpo semiconductor, y estas partes de conexión,
debido a la mayor complejidad de la estructura electródi-
ca de barrera, pueden estar situadas por encima de las par-
tes de superficie del cuerpo donde se desea implantar los
15 iones.

Conforme al presente invento, un método de fabricar
un dispositivo semiconductor en el que en un cuerpo semi-
conductor se implantan iones de un elemento de impureza
formando regiones de diferentes propiedades eléctricas en
20 el cuerpo, comprende las etapas de: aplicar inicialmente
en las partes de superficie, o en las partes contiguas de
superficie a las cuales van a dirigirse los iones, una ca-
pa conductiva continua para mantener dichas partes a un
potencial común durante la implantación de iones; implan-
25 tar, dirigiéndolos a dicha capa conductiva continua, iones
dotados de una energía dada suficiente para penetrar en
la capa conductiva continua y pasar más allá, entrando en
unas partes del cuerpo semiconductor; y a continuación
quitar por lo menos parte de la capa conductiva continua
30 sin efectuar esencialmente retirada alguna de dichas par-

374906



tes de superficie.

Este método proporciona un medio relativamente sencillo de impedir que dichas partes de superficie, o partes contiguas de superficie, adquieran carga durante la implantación de iones, porque la capa conductiva continua aplicada para mantener dichas partes a un potencial común puede conectarse fácilmente a un potencial adecuado: por ejemplo, al potencial de masa, efectuándose la conexión a un punto de toma de tierra del acelerador de iones. Además, el método permite definir en la superficie, antes de la implantación, unas estructuras de capa electródica relativamente complejas, dejando de surgir la necesidad de una etapa adicional que defina las capas electródicas de metal tras la implantación.

En una forma preferida del método, durante la implantación de iones, la capa conductiva continua se mantiene esencialmente al mismo potencial que una parte de substrato del cuerpo semiconductor. Normalmente, la parte de substrato de un cuerpo semiconductor se mantendrá a un potencial de referencia, preferiblemente al potencial de masa, mediante la conexión de dicha parte de substrato a un punto, de preferencia un punto de toma de masa del acelerador de iones.

Dichas partes contiguas de superficie a las cuales se dirigen los iones pueden incluir unas capas electródicas de metal situadas en la superficie del semiconductor y/o una capa electródica de metal situada en una capa aislante que haya en la superficie del semiconductor, de modo que la capa conductiva continua aplicada mantenga dichas capas electródicas a un potencial esencialmente constante durante la implantación de iones. La extensión de

374906



5 cada capa electródica de metal puede venir determinada esencialmente por completo antes de aplicar la capa conductiva continua y antes de la sucesiva implantación de iones, de modo que la retirada de la capa conductiva continua tras la implantación de iones vuelva a dejar al descubierto dichas capas electródicas de metal. Así, en comparación con el método anteriormente descrito para impedir la acumulación de carga en las capas electródicas de metal, método según el cual dichas capas están definidas sólo en parte antes de la implantación, esta forma del método con arreglo al presente invento tiene la ventaja de que puede no ser necesaria la etapa adicional de fotoprotección tras la implantación.

15 Las capas electródicas de metal pueden tener una composición y un espesor tales que los iones de dicha energía dada no penetren prácticamente en estas capas, que actúan de máscara protectora durante la implantación de iones.

20 En la superficie del semiconductor situada lateralmente entre las capas electródicas de metal puede haber una capa aislante de una composición y un espesor tales que los iones de dicha energía dada que penetren en la capa conductiva continua que hay encima, penetren además en la capa aislante y la atraviesen hasta el cuerpo semiconductor, formando las regiones de diferentes propiedades eléctricas. En una de las formas del método de la invención, el dispositivo semiconductor manufacturado es un transistor de efecto de campo y barrera aislada; las capas electródicas de metal constituyen los electrodos de entrada y de salida en contacto con el cuerpo semiconductor, y por lo menos un electrodo de barrera aislado res-

374906



pecto del cuerpo semiconductor; la implantación, en el cuerpo semiconductor, de iones de un primer tipo de conductividad de un elemento de impureza característico del tipo de conductividad contrario se efectúa para determinar las extremidades contiguas de las regiones de electrodo de entrada y salida del tipo de conductividad contrario, y la localización entre ambas de por lo menos una región de canal portador de corriente de una longitud que corresponde en esencia a la dimensión lateral del electrodo de barrera aislado que hay encima. Así, el método de la presente invención puede emplearse adecuadamente en los métodos, denominados de autocoincidencia, de fabricar transistores de efecto de campo y barrera aislada.

En una forma particular de realización de dicho método para formar un transistor de efecto de campo y barrera aislada que sea de la forma denominada de tetrodo, hay presentes en la capa aislante unas capas metálicas primera y segunda, de electrodo de barrera, efectuándose la implantación para determinar y fijar en el cuerpo semiconductor de un primer tipo de conductividad por lo menos las extremidades contiguas de la región electródica de entrada y de una región intermedia del tipo de conductividad contrario y la localización entre ambas de una primera región de canal portador de corriente, de una longitud que corresponde en esencia a la dimensión lateral del primer electrodo de barrera aislada que hay encima; y para determinar y fijar en el cuerpo semiconductor por lo menos las extremidades contiguas de la región intermedia del tipo de conductividad contrario y la región electródica de salida, y la localización entre ellas de una segunda región

SECRET

9 MAR



5 de canal portador de corriente, de una longitud que corresponde en esencia a la dimensión lateral del segundo electrodo de barrera aislada que hay encima. La implantación puede efectuarse para determinar esencialmente por completo la región intermedia del tipo de conductividad contrario.

10 En dichos métodos conforme al presente invento, en los cuales se manufactura un transistor de efecto de campo y barrera aislada, las partes exteriores de las regiones electrónicas de entrada y salida pueden ser determinadas por una etapa de difusión anterior a la aplicación de capas electrónicas de metal, y efectuarse la implantación de iones del elemento de impureza característico del tipo de conductividad contrario para prolongar las regiones o partes electrónicas de entrada y salida una hacia 15 otra en el cuerpo semiconductor. Como alternativa, las partes exteriores de las regiones electrónicas de entrada y salida pueden ser determinadas inicialmente por una etapa de implantación de iones. De igual modo, la región intermedia en el transistor de efecto de campo y barrera 20 aislada denominado tetrodo, puede tener una primera parte determinada inicialmente por una etapa de difusión, y después unas partes contiguas a las extremidades de las regiones electrónicas de entrada y salida, partes determinadas por dicha implantación de iones. 25

30 El contacto eléctrico entre la capa conductiva continua y la parte de substrato del cuerpo semiconductor puede hacerse por medio de una grapa metálica. Como alternativa, antes de aplicar la capa conductiva continua puede formarse una abertura periférica en una capa aislante

374906



presente en la superficie del semiconductor, para dejar al descubierto una parte de sustrato del cuerpo semiconductor, y aplicarse la capa conductiva continua en dicha abertura periférica. La abertura periférica puede estar dispuesta en forma de rejilla en la capa aislante de la superficie del semiconductor que delinea una pluralidad de partes de cuerpo semiconductor en cada una de las cuales se forma un elemento de circuito individual, o bien una pluralidad de elementos de circuito interconectados.

La capa conductiva continua aplicada puede ser de metal o de un material semiconductor. Cuando sea de metal, las capas electrónicas metálicas pueden ser del mismo metal, y la capa metálica continua es de un espesor apreciablemente menor que el de las capas metálicas electrónicas, y se quita por ataque químico tras la implantación de iones. El ataque químico se realiza de manera que se logre la eliminación de la capa metálica continua, de menor espesor, sin quitar esencialmente nada de las capas electrónicas de metal subyacentes. El cuerpo semiconductor puede ser de silicio, y la capa metálica continua y las capas metálicas electrónicas de aluminio.

La capa metálica continua puede ser de titanio, y las capas metálicas electrónicas de un metal diferente. Así, en una forma del método, en la cual el cuerpo semiconductor es de silicio, las capas metálicas electrónicas constan de una primera parte de capa de molibdeno y una segunda parte de capa de oro situada sobre la primera parte de capa, y la capa metálica continua que luego se aplica sobre la parte de capa de oro es de titanio.

En otra forma de realización del método, en la cual

9 MAR



el cuerpo semiconductor es de silicio, la capa metálica continua es de titanio y se aplica antes de disponer las capas electródicas de metal. Las capas electródicas de metal, en este caso, pueden ser de una estructura de platino/oro: es decir, una primera parte de capa de platino sobre la capa de titanio, y una segunda capa de oro, exterior, sobre la capa de platino. Este método, en el que la capa metálica continua se aplica antes que las capas electródicas, es relativamente sencillo de ejecutar. Las capas de platino/oro se definen para formar las capas electródicas antes de la implantación, que tiene lugar a través de las partes expuestas de la capa de titanio. A continuación se eliminan las partes expuestas de la capa de titanio.

A continuación se describirá a título de ejemplo una forma de realización del presente invento, con referencia a los dibujos esquemáticos adjuntos, en los cuales:

- la figura 1 muestra unas partes de pastilla de semiconductor en las que, por un método conforme al presente invento, se ha formado una pluralidad de subconjuntos de transistor de silicio, de efecto de campo y barrera aislada, del tipo de tetrodo;

- la figura 2 es un corte de parte de la pastilla de semiconductor indicada en la fig. 1, tomado por las líneas II-II de ésta; y

- las figuras 3 a 5 representan unos cortes correspondientes de la misma parte de la pastilla de semiconductor, en diversas etapas de la manufactura del subconjunto de transistor, por un método conforme al presente invento.

Con referencia en primer lugar a las figs. 1 y 2,

22-00-00-00-00

9/11/11



la pastilla de semiconductor tiene un diámetro aproximado de 2,5 cm y comprende una parte 1 de substrato de tipo P⁺ de silicio monocristalino de 0,01 ohm.cm de resistividad y aproximadamente 200 micras de espesor. Sobre la parte de substrato 1 hay una capa epitáxica de tipo P, de 10 ohm.cm de resistividad y aproximadamente 10 micras de espesor. Sobre la superficie 3 de la capa epitáxica de tipo P hay una capa 4 de óxido de silicio, térmicamente desarrollada, de aproximadamente 0,1 micra de espesor. En la capa epitáxica 2 hay presente una pluralidad de alrededor de 1000 subconjuntos constitutivos de transistores de efecto de campo y barrera aislada, del tipo de tetrodo, cada uno de los cuales comprende una región electródica de entrada 5, 6 de tipo N⁺, una región electródica de salida 7, 8 de tipo N⁺ y una región intermedia 9 de tipo N. Una capa metálica 11 de electrodo de entrada forma contacto óhmico con una parte de superficie de la porción 5 de la región electródica de entrada, se prolonga por encima de la capa aislante 4 y termina sobre la capa aislante en una área o "parche" de aplicación de contacto, de superficie agrandada, indicada con el carácter S en la fig. 1. Una capa metálica 12 de electrodo de salida constituye contacto óhmico con una parte de superficie de las porciones 7 de la región electródica de salida, se prolonga por encima de la capa aislante 4 y termina en esta última, en otro "parche" o área de aplicación de contacto, de superficie agrandada, indicado con el carácter D en la fig. 1. En la capa aislante 4 hay situada, entre las extremidades contiguas de la porción 6 de la región electródica de entrada y la región intermedia 9, una capa metálica 14 de




5 primer electrodo de barrera, que se prolonga luego por encima de la capa aislante 4 y termina en una área de aplicación de contacto, de superficie agrandada, indicada con el carácter G en la fig. 1. Hay un segundo electrodo de barrera 15 situado en una parte de la capa aislante 4 comprendida entre las extremidades contiguas de la porción 8 de la región electródica y la región intermedia 9, que se prolonga por encima de la capa aislante 4 y termina en una área agrandada de aplicación de contacto, indicada con el carácter G₂ en la fig. 2.

10 La región electródica de entrada 5, 6 comprende una porción difundida 5 que contiene una concentración difundida de fósforo, de modo que la unión PN entre la porción 5 y la capa epitáxica 2 se extiende en la capa epitáxica a una profundidad máxima de aproximadamente 2 micras a partir de la superficie 3, y una porción 6 implantada de iones, que contiene una concentración implantada de fósforo de modo que la parte de unión PN entre la porción 6 y en la capa epitáxica 2 se extiende en la capa 2 a una 15 profundidad máxima de aproximadamente 0,5 micras a partir de la superficie 3. De igual manera, la región electródica de salida 7, 8 comprende una porción difundida 7 que contiene una concentración difundida de fósforo de modo que la unión PN entre las porciones 7 y la capa epitáxica 2 se extiende a una profundidad máxima, en la capa epitáxica 2, de alrededor de 2 micras a partir de la superficie 3, y una parte implantada de iones 8 que contiene una 20 concentración implantada de fósforo de modo que la parte de unión PN comprendida entre la porción 8 y la capa epitáxica 2 se extiende, en esta última, a una profundidad má- 25 30

204-5-872

9 MA



xima de aproximadamente 0,5 micras a partir de la superficie 3.

5 La región intermedia 9 de tipo N comprende una concentración implantada de fósforo, extendiéndose la unión PN existente entre la región 9 y la capa epitáxica 2 a una profundidad máxima de aproximadamente 0,5 micras a partir de la superficie 3. Entre las extremidades contiguas de la región electródica de entrada 5, 6 y la intermedia 9, es decir, entre las extremidades contiguas de las porciones 6 implantadas de iones de la región electródica de entrada y la región intermedia 9 implantada de iones, existe una región de canal 16 portadora de corriente, situada junto a la superficie 3 y que tiene una longitud sensiblemente igual a la dimensión lateral correspondiente del electrodo de barrera 14 que hay encima, y que es aproximadamente de 3 micras. Entre las extremidades contiguas de las regiones electródicas de salida 7, 8 y la región intermedia 9, esto es, entre las extremidades contiguas de la porción 8 implantada de iones de la región electródica de salida y la región intermedia 9 implantada de iones, existe una región 17 de canal portador de corriente, junto a la superficie 3, de una longitud sensiblemente igual a la dimensión lateral correspondiente del electrodo de barrera 15 que hay encima, y que es aproximadamente de 3 micras.

15

20

25

30

La separación lateral de los electrodos de barrera 14 y 15 en la sección indicada en la fig. 2 es aproximadamente de 4 micras, lo cual corresponde esencialmente con la longitud de la región intermedia 9 de tipo N de la sección de la fig. 2. La distancia entre bordes contiguos de



la capa metálica 11 de electrodo de entrada y la capa metálica 14 de primer electrodo de barrera es aproximadamente de 5 micras. De igual modo, la distancia entre bordes contiguos de la capa metálica 12 de electrodo de salida y la capa metálica 15 de segundo electrodo de barrera es también, aproximadamente, de 5 micras. Las capas metálicas de electrodo 11, 12, 14 y 15 son todas de aluminio, de aproximadamente 1 micra de espesor. La concentración superficial de fósforo en las porciones difundidas 5 y 7 de las regiones electródicas de entrada y salida, respectivamente, es de alrededor de 10^{20} átomos/cm³. La resistividad en lámina de las porciones 6 y 8 implantadas de iones de las regiones electródicas de entrada y salida, respectivamente, es de alrededor de 250 ohmios por cuadrado.

Los subconjuntos individuales de transistor de efecto de campo y barrera aislada, del tipo de tetrodo, se delinean en la pastilla de semiconductor mediante una abertura practicada en la capa de óxido de silicio en forma de rejilla 18, que deja al descubierto la capa epitáxica 2 de tipo P. La fractura de la pastilla, hasta dar una pluralidad de subconjuntos individuales de transistor de efecto de campo y barrera aislada del tipo de tetrodo, apropiados para ulterior tratamiento de montaje en un sustrato, aplicación de conexiones y encapsulado, se efectúa a lo largo de unas líneas de rayado dispuestas a continuación en las partes de superficie que la rejilla 18 deja al descubierto.

La manufactura del cuerpo representado en las figs. 1 y 2 se describirá ahora, con referencia a las figs. 3 a 5 de los dibujos adjuntos. El material de partida es el



substrato 1 de tipo P⁺ que lleva encima la capa epitaxial 2 de tipo P, de 10 micras. En la superficie 3 de la capa epitaxial 2 se desarrolla térmicamente una capa 21 de óxido de silicio de aproximadamente 0,5 micras de espesor.

5 En la capa 21 se practican dos aberturas, a través de las cuales se difunde fósforo en las porciones de superficie dejadas al descubierto, hasta formar la porción 5 de región electrodica de entrada y la 7 de región electrodica de salida. Durante la difusión se forma en las partes expuestas una capa 22 de óxido de silicio que contiene fósforo, y la capa 21 se aumenta de espesor también un poco. La fig. 3 muestra el cuerpo semiconductor, tras esta etapa de difusión de fósforo.

15 A continuación se quita por ataque químico la capa 21, 22 de óxido de silicio, y se hace crecer térmicamente en la superficie 3 una nueva capa de óxido de silicio 4, de aproximadamente 0,1 micra de espesor. En esta capa 4 de óxido de silicio recién formada se practican unas aberturas para dejar al descubierto unas partes de la superficie de la porción 5 de región electrodica de entrada y de la porción 7 de región electrodica de salida. La abertura de rejilla 18 se forma también en esta etapa. A continuación se deposita en toda la superficie una capa de aluminio de aproximadamente 1,0 micra de espesor. Mediante una etapa de fotoprotección y ataque químico se perfila la capa de aluminio dejando la capa electrodica 11 de entrada que incluye el área de aplicación de contacto S, la capa electrodica 12 de salida que incluye el área de aplicación de contacto D, la capa 14 de primer electrodo de barrera que incluye el área G de aplicación de contacto, y el segundo

9 MAR.



electrodo de barrera 15 que incluye el área G_2 de aplicación de contacto. El corte representado en la fig. 4 muestra el cuerpo semiconductor después de perfilada o definida la capa de aluminio.

5 Se deposita luego una capa continua de aluminio delgada, de menos de 0,1 micra de espesor, sobre la superficie de las capas de electrodo 11, 12, 14 y 15, en la abertura de rejilla 18 y en las partes de capa aislante 4 no cubiertas por dichas capas electrónicas.

10 A continuación se coloca el cuerpo de silicio en la cámara de bombardeo de un aparato de implantación de iones. La implantación de iones de fósforo se efectúa a través de la delgada capa de aluminio 23 y a través de las partes de capa aislante 4 cubiertas directamente por la
 15 capa 23, pero no a través de las capas electrónicas 11, 12, 14 y 15, actuando estas últimas capas metálicas de máscara protectora e impidiendo toda penetración de iones en las partes subyacentes del cuerpo de silicio. Durante la implantación, la parte de substrato 1 del cuerpo semiconductor se halla conectada a un punto de toma de tierra del acelerador de iones. Así, las capas electrónicas de
 20 metal 11, 12, 14 y 15 se mantienen todas al potencial de tierra o de masa durante la implantación de iones, porque la capa continua de aluminio 23 conecta todas estas partes entre sí, y además al substrato 1 por medio del aluminio de la abertura en forma de rejilla 18 que forma contacto con la capa epitáxica 2. Así no es posible que se produzca acumulación de carga en estas capas electrónicas 11,
 25 12, 14 y 15 durante la implantación y, por consecuencia, no se destruyen durante la implantación las propiedades
 30

9 MAR



de la capa aislante, especialmente de aquellas partes sobre las cuales van situados los electrodos de barrera 14 y 15. Como alternativa a la disposición de la abertura de rejilla 18 y el aluminio de la misma, puede usarse una grapa metálica para establecer el contacto entre la capa metálica continua 23 y la parte de sustrato 1. La energía de implantación de los iones de fósforo es de 100 keV, la dosis es de 10^{16} iones por centímetro cuadrado y la orientación del cuerpo de silicio es de modo que el plano de la superficie 3, que está orientado conforme a la dirección 111, se encuentre a 8° de desviación respecto a la normal a la dirección del haz de iones. Después de retirado del aparato de implantación de iones, el cuerpo de silicio se somete a un tratamiento de recocido de aproximadamente 500°C durante 30 minutos, en atmósfera de nitrógeno.

La implantación y el recocido dan por resultado la estructura representada en la fig. 5. La implantación es una etapa de autocoincidencia y forma la porción 7 de región electródica de entrada, la porción 8 de región electródica de salida y la región intermedia 9. Así se definen las regiones 16 y 17 de canal portador de corriente que, debido a la pequeñísima diseminación o dispersión lateral de los iones, tienen una longitud que corresponde casi exactamente a las dimensiones laterales de las capas electródicas de barrera 14 y 15, respectivamente. Además, la disposición de la delgada capa de aluminio ayuda también a obtener una longitud de canal que corresponde casi exactamente a la dimensión lateral del electrodo de barrera.

374906



5 A continuación se quita la delgada capa de aluminio, mediante un ligero tratamiento de ataque químico, sin efectuar ninguna eliminación importante o apreciable de las capas de electrodo 11, 12, 14 y 15. Esto da por resultado la estructura de las figs. 1 y 2. A continuación se hacen
10 unas líneas de rayado en la abertura de rejilla 18, se fractura la pastilla a lo largo de estas líneas de rayado y los transistores tetrodo individuales, de efecto de campo y barrera aislada, se someten a un ulterior tratamiento que incluye las etapas de montar en un soporte adecuado, establecer conexiones de hilo y encapsular.

15 Como se apreciará, son posibles muchas variantes y modificaciones del método dentro del ámbito de la invención definido en las reivindicaciones finales. Así, en lugar de transistores tetrodo de efecto de campo y barrera aislada pueden fabricarse con el método de la invención otros transistores de efecto de campo y barrera aislada, especialmente los transistores que tengan una geometría de electrodos complicada. Además, utilizando el método de
20 la presente invención, pueden fabricarse otros dispositivos que no sean transistores de efecto de campo y barrera aislada como, por ejemplo, transistores bipolares y circuitos de semiconductores integrados.

25 La presente solicitud que corresponde a la formulada en Gran Bretaña, con fecha 31 de Diciembre de 1.968, bajo el número 61953/68, se acoge a los beneficios del artículo 51 del vigente Estatuto sobre Propiedad Industrial.

374906



REIVINDICACIONES

Los puntos de invención propia y nueva que se presentan para que sean objeto de esta solicitud de Patente de Invención en España, por VEINTE años, son los siguientes:

5

1.- Un método de fabricar un dispositivo semiconductor en el cual son implantados iones de un elemento de im pureza en un cuerpo semiconductor, para formar regiones de propiedades eléctricas diferentes en el cuerpo, caracterizado porque el método comprende las operaciones de aplicar inicialmente sobre las partes superficiales o partes adyacentes a la superficie en la que han de ser dirigidos los iones, una capa conductora continua para mantener dichas partes a un potencial común durante la implantación de iones, implantar iones dirigiendo a dicha capa conductora continua iones que tienen una energía dada, suficiente para penetrar en la capa conductora continua y pasar más al interior de las partes del cuerpo semiconductor, y, a continuación, eliminar al menos parte de la capa conductora continua, sin efectuar sensiblemente ninguna eliminación de dichas partes superficiales.

10

15

20

2.- Un método según la reivindicación 1, caracterizado porque, durante la implantación, la capa conductora continua es mantenida al mismo potencial que una porción de sustrato del cuerpo semiconductor.

25

3.- Un método según las reivindicaciones 1 ó 2, ca-



5 racterizado porque dichas partes adyacentes a las superfi-
 cie en las cuales son dirigidos los iones, incluyen capas
 de electrodo metálicas en la superficie semiconductor y/o
 una capa de electrodo metálica situada sobre una capa ais-
 lante en la superficie semiconductor, manteniendo la capa
 conductora continua aplicada dichas capas de electrodo a
 un potencial sustancialmente constante durante la implan-
 tación de iones.

10 4.- Un método según la reivindicación 3, caracteri-
 zado porque la extensión de cada capa de electrodos metá-
 licos es sustancialmente determinada de manera completa
 antes de la aplicación de la capa conductora continua y
 la subsiguiente implantación de iones, exponiendo nueva-
 mente, la eliminación de la capa conductora continua des-
 pués de la implantación de iones, dichas capas de electro-
 dos metálicas.

15 5.- Un método según las reivindicaciones 3 ó 4, ca-
 racterizado porque las capas de electrodo metálicas son
 de composición y espesor tales que los iones no atravie-
 san prácticamente estas capas, que actúan como una máasca-
 ra durante la implantación de iones.

20 6.- Un método según la reivindicación 5, caracteri-
 zado porque en la superficie semiconductor situada late-
 ralmente entre las capas de electrodo metálicas existe una
 25 capa aislante de composición y espesor tales que los iones
 de dicha energía dada, que penetran en la capa conductora
 continua superpuesta, penetran más en la capa aislante y
 pasan al cuerpo semiconductor para formar las regiones de
 propiedades eléctricas diferentes.

30 7.- Un método según las reivindicaciones 5 ó 6, ca-

374906



5 racterizado porque el dispositivo semiconductor fabricado
es un transistor de efecto de campo de puerta aislada,
constituyendo las capas de electrodo metálicas electrodos
de entrada y salida en contacto con el cuerpo semiconduc-
tor, y al menos un electrodo de puerta aislado del cuerpo
semiconductor, siendo efectuada la implantación en el cuer-
po semiconductor de un primer tipo de conductividad de
iones de un elemento de impureza característico del tipo
de conductividad opuesta, para determinar las extremida-
des adyacentes de las regiones de entrada y salida del ti-
po de conductividad opuesto y la posición entre las mis-
mas de al menos una región de canal de transporte de co-
rriente que tiene una longitud correspondiente sensible-
mente a la dimensión lateral del electrodo de puerta ais-
lado superpuesto.

15 8.- Un método según la reivindicación 7, caracteri-
zado porque están presentes primera y segunda capas metá-
licas de electrodo de puerta en la capa aislante, siendo
efectuada la implantación para determinar, en el cuerpo
semiconductor de un primer tipo de conductividad, al menos
20 las extremidades adyacentes de la región de entrada y una
región intermedia del tipo de conductividad opuesto, y la
posición entre ellas de una primera región de canal de
transporte de corriente que tiene una longitud que corres-
ponde sensiblemente a la dimensión lateral del primer elec-
trodo de puerta aislada, situado encima, y para determinar
25 en el cuerpo semiconductor al menos las extremidades ad-
yacentes de la región intermedia del tipo de conductivi-
dad opuesto y la región de salida y la posición entre las
30 mismas de una segunda región de canal de transporte de co-



rriente que tiene una longitud que corresponde sensible-
mente a la dimensión lateral del segundo electrodo de puer-
ta situado encima.

5 9.- Un método según la reivindicación 8, caracteri-
zado porque la implantación es efectuada para determinar
sustancialmente de manera completa la región intermedia
del tipo de conductividad opuesto.

10 10.- Un método según cualquiera de las reivindica-
ciones 7 a 9, caracterizado porque son determinadas por-
ciones exteriores de las regiones de entrada y salida por
una operación de difusión antes de la aplicación de las
capas de electrodo metálicas, y la implantación de iones
del elemento de impureza característico del tipo de con-
ductividad opuesto es efectuada para extender estas por-
15 ciones de región de entrada y salida una hacia otra en el
cuerpo semiconductor.

20 11.- Un método según cualquiera de las reivindica-
ciones 3 a 10, en cuanto dependen de la reivindicación 2,
caracterizado porque es establecido contacto eléctrico en-
tre la capa conductora continua y una porción de sustrato
del cuerpo semiconductor, a través de una grapa metálica.

25 12.- Un método según cualquiera de las reivindica-
ciones 3 a 10, en cuanto dependen de la reivindicación 2,
caracterizado porque antes de la aplicación de la capa
conductoras continua, es formada una abertura periférica
en una capa aislante sobre la superficie semiconductoras,
para exponer una porción de sustrato del cuerpo semicon-
ductor, y la capa conductora continua está aplicada en
dicha abertura periférica.

30 13.- Un método según la reivindicación 12, caracte-



5 rizado porque la abertura periférica es de forma de una rejilla en la capa aislante, en la superficie semiconductor, que dibuja una pluralidad de partes de cuerpo semiconductoras, en cada una de las cuales son formados elementos de circuito individuales o una pluralidad de elementos de circuito interconectados.

14.- Un método según cualquiera de las reivindicaciones 1 a 13, caracterizado porque la capa conductora continua es de metal.

10 15.- Un método según la reivindicación 14, en cuanto depende de cualquiera de las reivindicaciones 3 a 13, caracterizado porque la placa metálica continua aplicada y las capas de electrodo metálicas son del mismo metal, teniendo la capa metálica continua un espesor que es apreciablemente menor que el de la capa de electrodo metálica
15 y siendo eliminada por ataque químico después de la implantación de iones.

16.- Un método según la reivindicación 15, caracterizado porque el cuerpo semiconductor es de silicio y la
20 capa metálica continua y las capas de electrodo metálicas son de aluminio.

17.- Un método según la reivindicación 14, en cuanto depende de cualquiera de las reivindicaciones 3 a 13, caracterizado porque la capa metálica continua es de titanio y las capas de electrodo metálicas son de un metal
25 diferente.

18.- Un método según la reivindicación 17, caracterizado porque el cuerpo semiconductor es de silicio y las
30 capas de electrodo metálicas consisten en una primera porción de capa de molibdeno y una segunda porción de capa



de oro situada sobre la primera porción de capa.

19.- Un método de fabricar un dispositivo semiconductor.

Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan y para los fines que se han especificado.

Esta Memoria consta de veintiseis hojas escritas a máquina por una sola cara.

Madrid,

18 NOV. 1971

P.A.

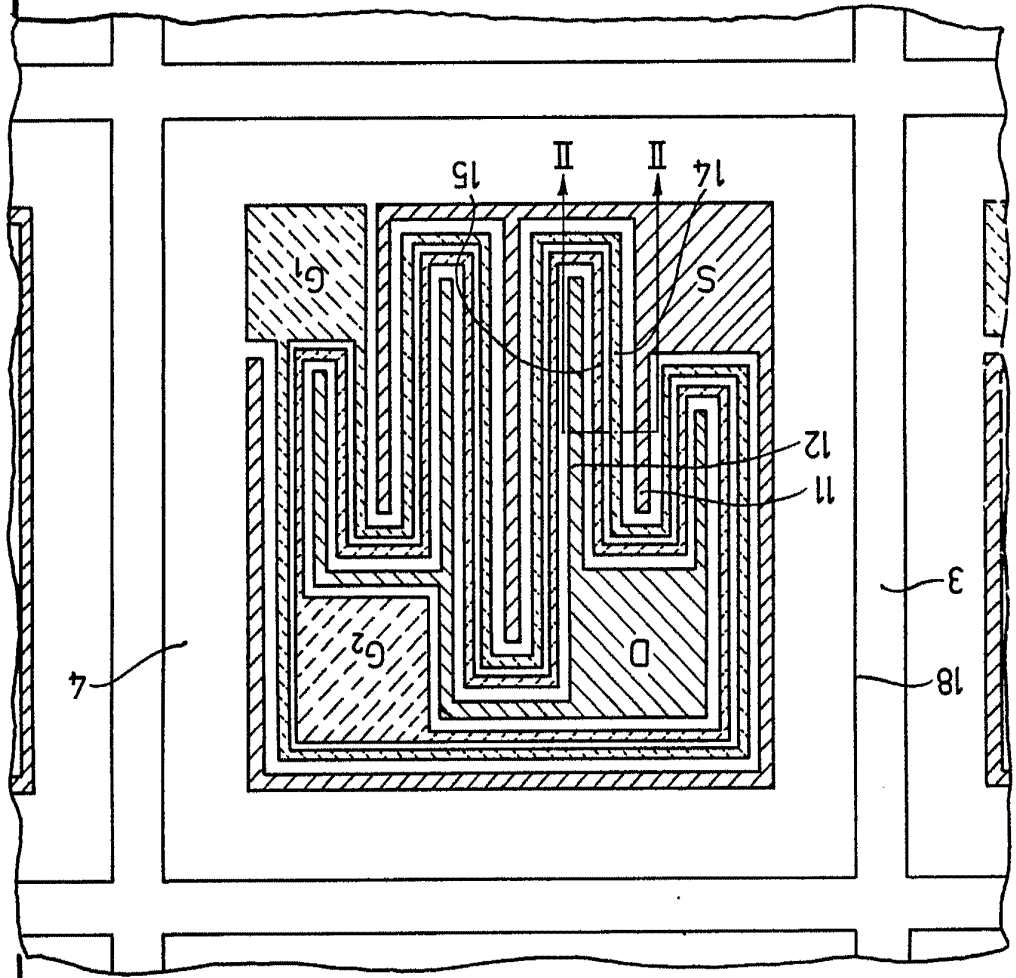
Alberto de Azaburu
For Peder,

374906

16.11.71

INDUSTRIAL RESEARCH
FOR EXPORT

Fig. 1



9009 2

21284 d

III/I

1957

1/11

3610
9



374906

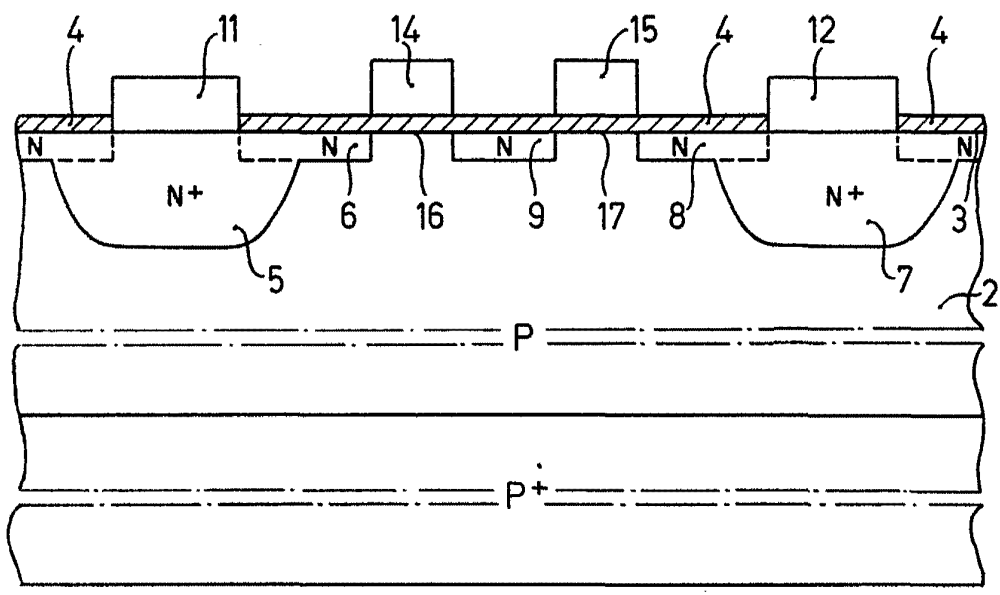


Fig. 2

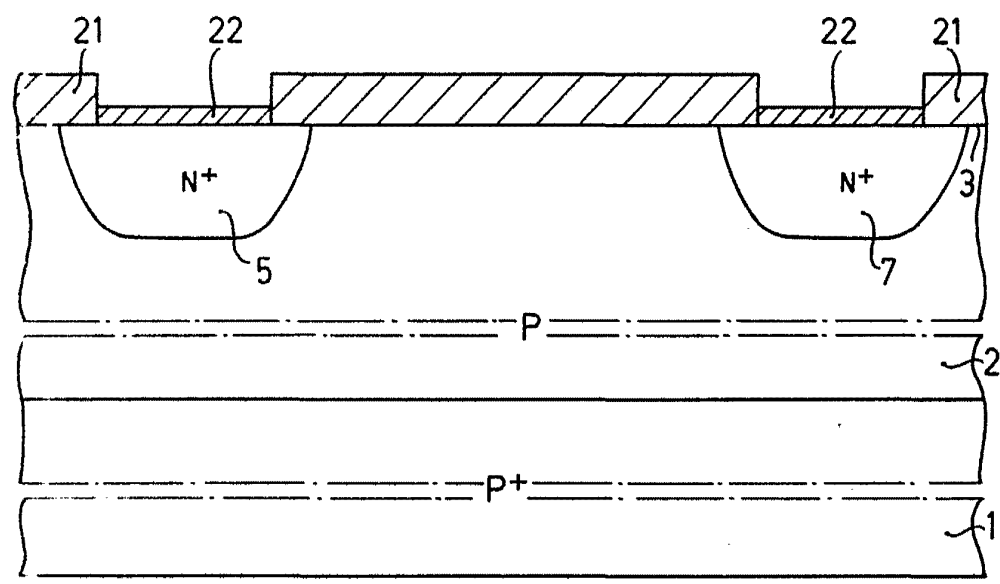


Fig. 3

For Patent
[Signature]

374006

MAR 9 1968

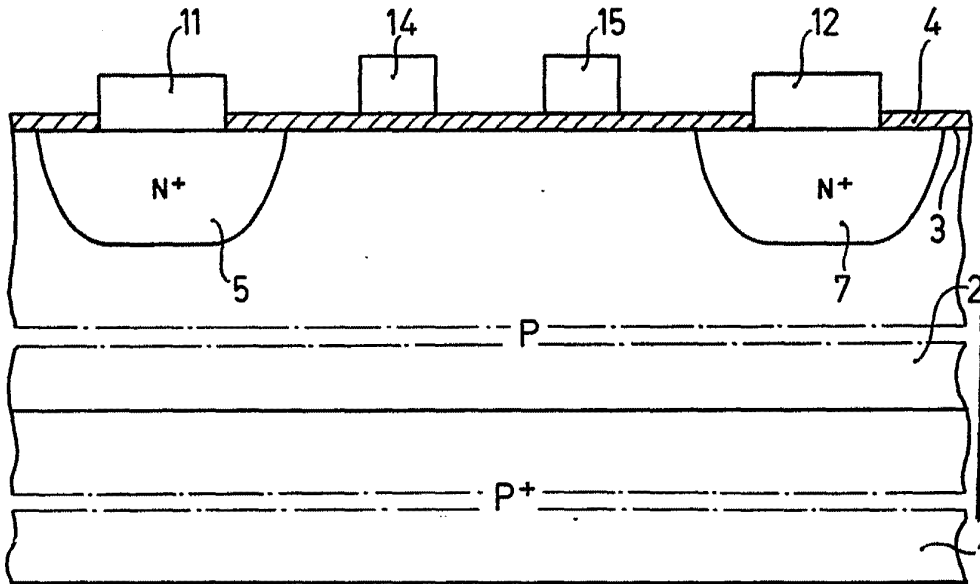


Fig. 4

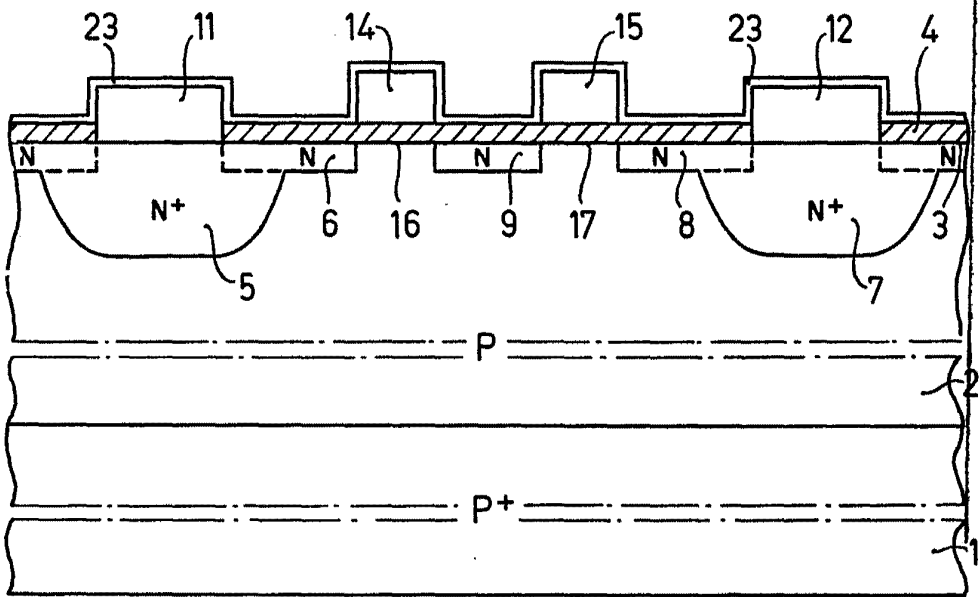


Fig. 5

INVENTOR: [Signature]