

17 FEB 1968



P.- 43.406  
Docket BO  
9-68-016

Memoria descriptiva

37 4497

SECCION TECNICA
CLASIFICACION I. P. C.
CLASE <u>G05</u>
SUBCLASE <u>F</u>

374497

para solicitar PATENTE DE INVENCION por veintinueve años

a nombre de INTERNATIONAL BUSINESS MACHINES CORPORATION

entidad / de nacionalidad norteamericana

con domicilio en Armonk, Nueva York, Estados Unidos de América.

por:

" UNA DISPOSICION DE CIRCUITO PARA DETECTAR SEÑALES DE ENTRADA BIPOLARES DE VALOR AL MENOS IGUAL A UN VALOR MINIMO SELECCIONADO "

(Clase Internacional G05 f )

17 FEB.



La presente invención se refiere a circuitos para percibir o detectar señales de por lo menos un valor mínimo prefijado, y más en particular a circuitos para detectar señales de información de una u otra polaridad, con exclusión de ruidos o perturbaciones y otras señales no deseadas, durante la lectura de dispositivos de almacenaje de información.

Hay muchas situaciones en las cuales se generan o existen señales de información, portadoras de un contenido u otra significación, en presencia de señales no deseadas, tales como las denominadas de "ruido" a perturbación, y similares. En tales situaciones es preciso típicamente habilitar unas disposiciones para reconocer la presencia de las señales deseadas, con exclusión de todas las demás.

En una memoria de núcleos, por ejemplo, la interrogación de un núcleo magnético particular puede dar por resultado la generación de una señal en una línea de percepción asociada, según el estado informativo del núcleo. El proceso de interrogación dá lugar, típicamente, a la generación de un ruido considerable que, de ser detectado o percibido, podría conducir a la determinación errónea de que hay presente una señal de información. Una de las maneras de superar este problema consiste en el empleo de un circuito perceptor o detector que responda a todas las señales de un valor o amplitud por lo menos igual a un valor de umbral prefijado, rechazando todos los demás. Para separar el ruido o perturbación no coincidente en el tiempo con las señales buscadas, se utilizan métodos de impulsos selectores o de "estrobo". Cuando las señales de



información deseadas aparecen en forma bipolar, el circui  
to perceptor debe ser capaz de responder a las señales de  
una y otra polaridad.

Los circuitos perceptores usuales padecen  
5 de cierto número de limitaciones, que pueden hacerlos ine  
ficaces o inútiles para ciertas aplicaciones. Una de es-  
tas limitaciones, que adquiere particular importancia en  
la percepción de señales de lectura de una memoria de nú-  
cleos, por ejemplo, es la susceptibilidad de los circuitos  
10 usuales a las amplias variaciones producidas en sus umbra-  
les operativos por factores de inestabilidad (arrastré o  
"deriva") y otros inherentes a los circuitos. Las señales  
de perturbación presentan con frecuencia amplitudes de or-  
den próximo al de las de las señales de información. Por  
15 consiguiente, una reducción en el umbral de circuito, de-  
bida a factores tales como las variaciones en la alimenta-  
ción de energía, puede dar lugar a la falsa detección de  
una señal de ruido. De igual modo, un aumento en el um-  
bral puede acarrear un fallo de reconocimiento de una se-  
20 ñal de información que tuviera una amplitud relativamente  
baja.

Los circuitos de percepción o detección usua  
les resultan a menudo deficientes en otros aspectos, entre  
los que se incluye su aptitud para responder de manera po-  
25 sitiva a las señales de amplitud adecuada, aun cuando los  
umbrales operativos se mantengan al nivel deseado. Así,  
los elementos de interrupción o conmutación pueden dejar  
de responder a señales de información de amplitud adecuada  
pero de duración relativamente breve, dejando que aparezcan  
30 las señales sin la generación de unas indicaciones de sali

374497

17 FEB 1970



da correspondientes. Las medidas adoptadas para mejorar el funcionamiento de los circuitos detectores suelen venir acompañadas de considerable coste y complejidad de circuitos, factores que adquieren particular significación cuando se considera que pueden necesitarse muchos de tales circuitos par percibir las señales de lectura procedentes de una sola disposición de memoria.

Conforme al presente invento, se disponen circuitos detectores o perceptores de construcción relativamente sencilla y que, sin embargo, funcionan de manera positiva utilizando umbrales operativos relativamente insensibles a variaciones comunes del circuito, tales como las perturbaciones en la alimentación de energía. En una de las disposiciones preferidas para detectar señales de entrada bipolares, las corrientes que circulan por dos caminos diferentes partiendo de una fuente de suministro de corriente constante se hacen variar de manera diferencial por la acción de señales entrantes, de modo que una señal de una polaridad dada produzca en la corriente que circula en uno (primero) de los caminos un aumento, de una magnitud determinada por la amplitud de la señal, y produzca en la corriente que circula por el segundo camino una disminución, de una magnitud esencialmente igual. Las señales de entrada de la polaridad contraria producen en la corriente variaciones similares pero de sentido opuesto, de modo que la corriente del segundo camino aumenta y la del primer camino disminuye.

Conforme a la invención, las variaciones de la corriente que circula en los dos caminos diferentes se utilizan para obtener unas tensiones variables de polaridad

374497

17 FEB.



zación, por medio de una pareja de resistencias acopladas en serie en cada uno de los caminos de corriente. La caída de tensión producida en bornes de la primera resistencia de cada pareja dá una tensión de polarización proporcional a la corriente del camino asociado, y que varía directamente con ella. La caída de tensión total en ambas resistencias de cada pareja dá asimismo una tensión de polarización proporcional a la corriente del camino asociado, y directamente variable con ella. La diferencia entre la caída de tensión en bornes de la primera resistencia de una pareja y la caída de tensión en ambas resistencias de la otra pareja, para corrientes iguales, define un umbral operativo en función de la variación diferencial de corriente necesaria para hacer que las caídas de tensión sean por lo menos iguales entre sí. Las señales de entrada de amplitud suficiente para provocar esta variación diferencial en las corrientes se perciben o detectan, con exclusión de las señales de entrada de menor amplitud. Las resistencias son de valor constante, y el umbral proporcionado por las diversas caídas de tensión producidas en aquellas permanece constante en ausencia de variaciones de nodo común, tales como las producidas en la corriente total que recorre los dos caminos diferentes. De presentarse una variación de nodo común, la variación de umbral resultante es lineal. Los efectos de tal variación de umbral son además anulados por los transistores empleados para hacer variar diferencialmente las corrientes. Así, si la corriente total de los dos caminos diferentes aumenta, el aumento resultante en la ganancia de los transistores provoca un aumento correspondiente en la variación diferencial de las

374497

17 FEB



corrientes, para una señal de entrada de un valor dado.

Las señales de entrada de amplitud suficiente se detectan, con arreglo al presente invento, usando un par de dispositivos biestables con acoplamiento cruzado entre las parejas de resistencias opuestas, de manera que cada uno sea capaz de responder a la caída de tensión existente en bornes de la primera resistencia de una de las parejas y a la caída total de tensión en ambas resistencias de la otra pareja. Cada dispositivo biestable, que está normalmente polarizado hacia uno (primero) de sus estados, es capaz de funcionar polarizándose hacia un segundo estado siempre que las dos caídas de tensión a las que es capaz de responder alcancen una relación prefijada. Cada dispositivo biestable puede comprender un par de transistores polarizados uno (primero) de ellos por la caída de tensión en la primera resistencia de una de las parejas de resistencias, y el otro o segundo por la caída de tensión en ambas resistencias de la otra pareja. En ausencia de una señal de entrada de amplitud suficiente, la caída de tensión en la pareja de resistencias excede de la caída de tensión en la primera resistencia, polarizándose los transistores primero y segundo, respectivamente, a conducción y no conducción. Al llegar las caídas de tensión a ser por lo menos iguales en respuesta a una señal de entrada de amplitud suficiente, en cambio, el segundo transistor empieza a conducir y el primero empieza a dejar de conducir. Con arreglo a una característica de la invención, los dos transistores funcionan en regeneración. El camino de conducción del segundo transistor incluye la primera resistencia, y al aumentar la conducción del segundo transis

374497



17 FEB 1970

tor, el aumento resultante en la caída de tensión en bor-  
nes de la resistencia tiene por efecto polarizar aún más  
el primer transistor hacia la no conducción.

5 Con arreglo a otros aspectos de la inven-  
ción, cada dispositivo biestable puede acoplarse de modo  
que polarice a conducción un transistor asociado, dando  
una señal de salida siempre que conduzca el segundo tran-  
sistor del dispositivo biestable. El dispositivo biesta-  
ble, además, puede hacerse inoperante durante ciertos pe-  
10 ríodos en los que pueda haber presentes señales muy gran-  
des de ruido u otras no deseadas en la entrada del circui-  
to, mediante el recurso de acoplar los emisores de los  
transistores primero y segundo del mismo a un terminal co-  
mún. En ausencia de una señal selectora o de "estrobo",  
15 la tensión en el terminal común es alta, y ninguno de los  
transistores puede conducir. Durante los intervalos de  
tiempo en los que sea más probable la presencia de señales  
a detectar, mientras no lo sea la de las señales de ruido  
de amplitud grande, se aplica una señal selectora o de "es-  
20 trobo" para rebajar la tensión del terminal común, permi-  
tiendo que conduzca el uno o el otro de los transistores.

Los indicados y otros objetos, rasgos carac-  
terísticos y ventajas de la invención se irán desprendien-  
do de la siguiente descripción de una forma preferida de  
25 ejecución del invento, ilustrada en los dibujos adjuntos,  
en los cuales:

- la figura 1 es un esquema funcional o por  
bloques de una disposición preferida de circuito detector  
conforme al presente invento; y

30 - la figura 2 es un esquema de un circuito

17 FEB 1970



particular realizado conforme a la disposición de la fig. 1 e ilustrado en conexión con parte de una memoria de núcleos.

Una de las formas preferidas de circuito detector conforme al presente invento es la ilustrada en forma de esquema funcional en la fig. 1. En la disposición de la fig. 1 hay una fuente de suministro 10 de señales de entrada, acoplada para hacer variar diferencialmente las corrientes que circulan por dos caminos diferentes 12, 12', procedentes de una fuente de corriente 16. La fuente 10 de señales de entrada puede comprender cualquier dispositivo apropiado, tal como una memoria de núcleos, una memoria de película delgada, o una memoria de exclusiva lectura (ROM), para dar señales de entrada a percibir o detectar con exclusión del ruido y de otras señales no deseadas. Las señales de entrada que vienen de la fuente 10 se suponen de naturaleza bipolar y, por consiguiente, la fuente 16 de corriente diferencial se representa en la fig. 1 como dotada de dos entradas diferentes 18 y 18'. Ahora bien, como se desprenderá evidentemente del análisis que sigue, la invención puede utilizarse también con señales de entrada unipolares.

La fuente 16 de corriente diferencial mantiene a un valor relativamente constante la corriente total que circula por los dos caminos diferentes 12, 12'. Al aplicarse una señal de entrada de una primera polaridad a la fuente 16 de corriente diferencial, por medio de la entrada 18, la corriente del camino 12 aumenta en una magnitud directamente relacionada con la amplitud de la señal de entrada, y la corriente del camino 12' disminuye en una

374497



17 FEB. 1970

magnitud sensiblemente igual. Del mismo modo, al aplicarse una señal de entrada de la polaridad contraria por medio de la entrada 18', las corrientes de los caminos 12' y 12 sufren respectivamente un aumento y una disminución, en magnitudes que dependen de la amplitud de la señal de entrada.

El camino de corriente 12 incluye una fuente 20 de tensión de polarización, capaz de responder a la intensidad de corriente, para proporcionar respectivamente unas tensiones de polarización primera y segunda a un par de circuitos de bloqueo o retención 22 y 22', regenerativos y capaces de responder a un umbral, intercalados en los caminos 12 y 12'. Las tensiones de polarización primera y segunda varían en proporción directa con el valor de la corriente del camino 12. El camino de corriente 12' incluye asimismo una fuente de tensión de polarización 20' capaz de responder a la intensidad de corriente y capaz de funcionar dando unas tensiones de polarización tercera y cuarta a los circuitos de bloqueo 22' y 22, respectivamente. Las tensiones de polarización tercera y cuarta varían en proporción directa con la intensidad de corriente del camino 12'.

Cuando en los caminos 12, 12' circulan corrientes iguales, las tensiones de polarización segunda y cuarta son esencialmente del mismo valor y sobrepasan los valores de las tensiones de polarización primera y tercera, que también son esencialmente iguales. Los circuitos de bloqueo 22 y 22', que son en esencia unos dispositivos bistables, adoptan un primer estado, o de reposición, en presencia de una tensión selectora o de "estrobo" proceden



17 FEB 1970

te de una fuente de señales 24 de franqueo de paso. Al aplicarse una señal de entrada en la entrada 18, aumenta la tensión de polarización primera y cuarta y disminuye debido a las variaciones resultantes en las corrientes de los caminos 12, 12'. Si la amplitud de la señal de entrada es por lo menos igual a un valor mínimo o de umbral prefijado, la primera tensión de polarización que viene de la fuente 20 aumenta hasta un valor por lo menos igual al de la cuarta tensión de polarización, simultáneamente decreciente, que viene de la fuente 20'; y el circuito de bloqueo 22 responde cambiando o pasando de su primer estado (de reposición) a un segundo estado (de activación) y dando una señal de salida a un dispositivo de utilización 26 de las señales de salida. El circuito de la fig. 1 responde de igual manera a una señal de entrada, de polaridad contraria, que aparezca en la entrada 18'; de modo que la tercera tensión de polarización, procedente de la fuente 20', aumenta hasta un valor por lo menos igual al de la segunda tensión de polarización, simultáneamente decreciente, que viene de la fuente 20, activando el circuito de bloqueo 22' y dando una señal de salida al dispositivo 26 si la amplitud de la señal de entrada es por lo menos igual al valor de umbral. Los valores relativos de las tensiones de polarización a las cuales son capaces de responder cada uno de los circuitos de bloqueo 22 y 22', definen unos umbrales operativos relativamente insensibles a las variaciones comunes de los circuitos, como se describe más adelante en relación con la fig. 2.

La fuente 24 de señales de franqueo de paso refuerza el funcionamiento del circuito para ciertas apli-

374497

17 FEB



caciones, tales como las de detección de las señales tomadas por lectura de una memoria de núcleos. Así, cuando exista la probabilidad de que antes o después de la señal deseada a percibir se produzca una señal de ruido o perturbación, de amplitud relativamente grande, los circuitos de bloqueo 22 y 22' son efectivamente inhibidos por la fuente 24, de manera que no pueden responder sino durante el intervalo de tiempo en que es probable que se presente la señal deseada.

Los circuitos de bloqueo 22 y 22' son regenerativos, en el sentido de que las dos tensiones de polarización a las cuales es capaz cada uno de responder sólo tienen que llegar a un nivel que sea esencialmente el mismo para uno que para otro. En este punto, el circuito 22 o el 22' funciona aumentando la tensión de polarización primera o tercera, lo que da la seguridad de adoptarse el segundo estado.

El dispositivo 26 de utilización de las señales de salida puede comprender una disposición cualquiera apropiada para utilizar las señales percibidas procedentes de la fuente 10. El dispositivo 26 puede distinguir las señales de entrada a base de su polaridad, de modo que una señal procedente del circuito de bloqueo 22 indica que la señal de entrada es de polaridad positiva, mientras una señal procedente del circuito 22' indica la presencia de una señal de entrada negativa. Ahora bien, para la mayoría de las aplicaciones del circuito de detección, la polaridad de las señales de entrada no hace al caso, siendo consideración principal la de si existe o no señal de entrada durante un intervalo de tiempo determina

17 FEB



do en particular. En tales situaciones, el dispositivo de utilización 26 no busca determinar la polaridad, sino simplemente responde a la presencia o ausencia de señal procedente de uno u otro de los circuitos de bloqueo 22 y 22'.

Una de las formas preferidas de ejecución de la disposición de la fig. 1 es la que se ilustra esquemáticamente en la fig. 2 en unión de una memoria de núcleos. La memoria de núcleos, que en este caso comprende la fuente 10 de señales de entrada, incluye una línea 40 acoplada en serie entre las entradas opuestas 18 y 18' de la fuente 16 de corriente diferencial. La línea 40, que puede comprender la de percepción/inhibición de un plano particular determinado de una memoria de núcleos tridimensional, enlaza una pluralidad de núcleos magnéticos 42 en el plano de memoria. Durante la inscripción, la línea 40 puede usarse como línea de inhibición, impidiendo la conmutación o cambio de condición de los núcleos asociados 42. Durante la lectura o la interrogación, las líneas de excitación de X e Y (no representadas en la fig. 2), que enlazan uno de los núcleos 42 seleccionado en particular, se excitan para determinar si el núcleo se halla en un particular estado de magnetización que indique tener almacenado un "1", o bien en un estado opuesto que indique la existencia de un "0" almacenado en el mismo. Durante esta operación, la línea 40 funciona como línea de detección dando una señal de entrada a las entradas opuestas 18 y 18' de la fuente 16 de corriente diferencial, si el núcleo interrogado se halla en el estado de "1". Los núcleos 42 están enlazados con la línea 40 en diferentes sentidos, y



177B

las señales de entrada pueden ser, por consiguiente, de una u otra polaridad. Así, la interrogación de uno de los núcleos 42 puede dar por resultado la aplicación de un impulso positivo 44 a la entrada 18 y de un impulso negativo 44' correspondiente a la entrada 18'. De igual modo, la interrogación de otro de los núcleos 42 puede dar por resultado la aplicación de un impulso negativo 46 a la entrada 18, y de un impulso positivo correspondiente 46' a la entrada 18'. En la fig. 2 se representan esquemáticamente unos perfiles de onda 44, 44', 46 y 46' ilustrativos, junto a las entradas 18 y 18'.

Se sobrentiende que la memoria de núcleos indicada y descrita en la fig. 2 lo es a título meramente ilustrativo, y que pueden emplearse, conforme a la invención, fuentes de señales de entrada de otros tipos.

La fuente 16 de corriente diferencial, en este ejemplo, comprende un par de transistores 50, 50', de tipo NPN, respectivamente acoplados para hacer variar las corrientes que circulan por los caminos 12 y 12', procedentes de una fuente de corriente constante que comprende un terminal negativo común 52 y un par de terminales positivos 54 y 54'. Los terminales de base de los transistores 50 y 50' están respectivamente acoplados a las entradas 18 y 18', y a masa por medio de unas resistencias 56 y 56'. En ausencia de señal de entrada en las entradas 18 y 18', los niveles de conducción de los transistores 50 y 50' son aproximadamente iguales, y por los diferentes caminos 12 y 12' circulan corrientes  $I_1$  e  $I_2$ , aproximadamente del mismo valor o magnitud, entre los terminales positivos 54 y 54' y el terminal negativo común 52. Ahora bien, si en la

17 FEB. 1970



entrada 18 hay presente una señal de entrada en forma de impulso positivo  $44$ , y en la entrada  $18'$  hay un impulso negativo  $44'$  correspondiente, las variaciones resultantes en la polarización de los transistores 50 y  $50'$  hacen que dichos transistores experimenten respectivamente un aumento y una disminución de conducción. Si bien el paso total de corriente entre los terminales  $54$ ,  $54'$  y el terminal 52 sigue siendo el mismo, las corrientes individuales  $I_1$  e  $I_2$  ven respectivamente aumentado y disminuido su valor, estando dichos cambios de valor directamente relacionados con la amplitud de las señales de entrada  $44$  y  $44'$ . De igual modo, la presencia de una señal de entrada en forma de impulso positivo  $46'$  en la entrada  $18'$ , y de un impulso negativo  $46$  en la entrada 18, dá por resultado un aumento en la corriente  $I_2$  y una disminución correspondiente en la corriente  $I_1$ , permaneciendo constante otra vez el paso total de corriente en los dos caminos diferentes. Las variaciones diferenciales en las corrientes  $I_1$  e  $I_2$ , por lo tanto, proporcionan una representación directa de las amplitudes de la señal de entrada, así como de su polaridad.

La fuente 20 de tensión de polarización, capaz de responder a la intensidad de corriente, comprende en este caso una pareja de resistencias 58 y 60 acopladas en serie en el primer camino de corriente 12, entre el terminal positivo  $54$  y el transistor 50. De igual modo, la fuente  $20'$  de tensión de polarización comprende una pareja de resistencias  $58'$  y  $60'$  acopladas en serie en el segundo camino de corriente  $12'$ . El paso de corriente  $I_1$  por el camino 12 produce una caída de tensión  $V_1$  en la resistencia 58, y una caída total de tensión  $V_2$  en ambas resisten-

17 FEB 1964

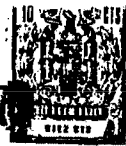
cias 58 y 60. Las caídas de tensión correspondientes en la resistencia 58' y en la combinación de resistencias 58' y 60' del camino de corriente 12' están designadas respectivamente, y de modo similar, con  $V_1'$  y  $V_2'$ .

5 Las caídas de tensión  $V_1$  y  $V_2$  comprenden respectivamente las tensiones de polarización primera y segunda, en tanto que las caídas de tensión  $V_1'$  y  $V_2'$  comprenden respectivamente las tensiones de polarización tercera y cuarta. Los valores de las resistencias 58, 58', 60  
10 y 60' son constantes, y las caídas de tensión en ellas producidas tienen valores directamente proporcionales a las respectivas corrientes  $I_1$  e  $I_2$ .

El circuito de bloqueo 22 regenerativo y capaz de responder a un valor de umbral incluye unos transistores NPN primero y segundo, 62 y 64. Los terminales  
15 de base y de colector del primer transistor 62 van acoplados a los extremos opuestos de la resistencia 58. El terminal de colector del segundo transistor 64 está acoplado al primer camino de corriente 12, en un punto 66 situado  
20 entre las dos resistencias 58 y 60, en tanto que su terminal de base va acoplado al camino de corriente 12', en el extremo de la resistencia 60' opuesto a la resistencia 58'. El circuito de bloqueo 22' incluye los transistores tercero y cuarto 62' y 64', acoplados de igual manera a los  
25 transistores primero y segundo 62 y 64. Así, los terminales de colector y de base del tercer transistor 62' van acoplados a los extremos opuestos de la resistencia 58', mientras los terminales de colector y de base del cuarto transistor 64' están respectivamente acoplados al punto de  
30 unión entre las resistencias 58' y 60' y al extremo de la

374497

17 FEB 1970



resistencia 60 opuesto a la resistencia 58. Los terminales de emisor de los transistores primero y segundo 62 y 64 van acoplados a uno de los terminales de entrada 67 del dispositivo de utilización 26, y a un terminal común 70 de activación por medio de una resistencia 72. Los terminales de emisor de los transistores tercero y cuarto 62' y 64' están acoplados al otro terminal de entrada 67' del dispositivo 26, y al terminal común 70 de activación por medio de una resistencia 72'. En el interior del rectángulo 26 de trazo interrumpido de la fig. 2 se ilustra parcialmente un dispositivo típico 26 del género que responde comúnmente a una entrada presente en uno u otro de los terminales 67 ó 67'. Incluye unos transistores 68 y 68' de tipo PNP, que tienen sus terminales de emisor acoplados a una fuente común 74 de tensión positiva, y sus terminales de colector acoplados al resto del dispositivo 26 de utilización de las señales de salida.

En ausencia de señal de entrada en los terminales 18 y 18', las corrientes  $I_1$  e  $I_2$  son aproximadamente iguales, y  $V_2'$  sobrepasa a  $V_1$  en una magnitud apreciable, al mismo tiempo que  $V_2$  excede de  $V_1'$  asimismo en magnitud apreciable. De haber presente en el terminal 70 una tensión selectora o de "estrobo", los transistores primero y tercero 62 y 62' conducen, y ambos circuitos de bloqueo 22 y 22' se hallan en su estado de reposición. En cambio, si del terminal 70 falta la tensión de "estrobo", los transistores 62, 64, 64' y 62' no tienen tensiones de emisor, y ninguno de ellos puede conducir. La fuente 24 de señales de franqueo de paso, por consiguiente, inhibe o facult selectivamente los circuitos de bloqueo 22 y 22', apli-

374497



17 FEB 1971

cándose una tensión selectora o de "estrobo" relativamente  
baja al terminal 70 para facultar o condicionar a conduc-  
ción uno de los transistores de cada circuito de bloqueo  
cuando se va a detectar o percibir una señal de entrada  
5 en los terminales 18 y 18'.

Al estar conduciendo los transistores pri-  
mero y tercero 62 y 62', las resistencias 72 y 72' dan unas  
tensiones en las bases de los transistores quinto y sexto  
68 y 68'. Las tensiones son relativamente altas, debido  
10 al acoplamiento directo de los terminales de colector de  
los transistores 62 y 62' con los terminales 54 y 54', y  
los transistores 68 y 68' siguen sin conducir.

De haber presente una señal de entrada 44  
y 44' de amplitud suficiente para hacer que  $V_1$  sea por lo  
15 menos igual a  $V_2'$ , el segundo transistor 64 empieza a con-  
ducir, tomando corriente del terminal 54 a través de la  
resistencia 58. El aumento de paso de corriente por la  
resistencia 58 hace que aumente  $V_1$ , tendiendo a polarizar  
el transistor 62 hacia el corte o no conducción. El fun-  
20 cionamiento regenerativo de los transistores primero y se-  
gundo 62 y 64 continúa hasta que el transistor 64 llega a  
saturación, y el transistor 62 queda completamente en cor-  
te o sin conducir. Los transistores tercero y cuarto 62'  
y 64' responden de igual manera a una señal de entrada 46  
25 y 46' de amplitud por lo menos suficiente para hacer  $V_1'$   
igual a  $V_2$ , aumentando en conducción el transistor 64' pa-  
ra polarizar más hacia el corte el transistor 62', hasta  
que se llega al equilibrio. La acción regenerativa de los  
circuitos de bloqueo 22 y 22' da la seguridad de que fun-  
30 cionarán de manera positiva dando señal de salida mientras

7 FEB 1970



la amplitud de la señal de entrada sea por lo menos igual al nivel de umbral prefijado. De este modo se evita todo fallo o ausencia de respuesta a las señales de entrada que sean de amplitud sólo ligeramente mayor que el valor de umbral, o de duración relativamente breve.

La conducción de uno u otro de los transistores 64 y 64' polariza a conducción aquel de los transistores 68 y 68' asociado, dando una señal de salida al resto del dispositivo de utilización 26. Las resistencias 58 y 58' respectivamente acopladas entre los transistores 64, 64' y los terminales 54, 54' reciben una parte de la caída total de tensión existente entre los terminales 54, 54' y el terminal 70, para rebajar las tensiones de base de los transistores 68 y 68' y hacerlos conductivos, siempre que conduzcan los transistores 64 y 64'.

Cuando se va a desactivar el circuito, se quita del terminal 70 la tensión selectora o de "estrobo", lo que hace que dejen de conducir los cuatro transistores 62, 62', 64 y 64'. Esta acción de mando obtenida en el terminal 70 es una característica conveniente para muchas aplicaciones del circuito de detección, entre las que se incluye el uso con una memoria de núcleos, ilustrado en la fig. 2. Cuando se va a interrogar, por ejemplo, uno de los núcleos 42 en particular, se recurre típicamente a excitar la línea de excitación de X asociada, antes de excitar la línea de excitación de Y asociada, para permitir que se "calmen" las señales de perturbación o de ruido. La señal de mando impide la detección de este ruido, y sin embargo activa el circuito para detectar durante un tiempo en que las líneas de X y de Y se excitan simultáneamente.

17 FEB 

neamente para asegurar la completa lectura del núcleo, magnetizado con "1".

La presencia de los circuitos de bloqueo 22, 22' complementarios permite percibir señales de entrada de una u otra polaridad. Ahora bien, si se van a detectar señales de sólo una polaridad, tales como los impulsos 44 y 44', puede eliminarse el circuito de bloqueo 22'. De igual modo puede eliminarse la resistencia 60 en dicha disposición, ya que sólo se necesitan las tensiones de polarización  $V_1$  y  $V_2'$  para hacer funcionar el circuito de bloqueo 22. En este caso, las resistencias 58' y 60' pueden ser sustituidas por una sola resistencia que tenga el mismo valor que la suma de 58' y 60'.

Como se verá, las caídas de tensión en las resistencias 60 y 60' cuando  $I_1 = I_2$  definen el umbral operativo del circuito. La tensión de umbral para el circuito de bloqueo 22 ( $V_T$ ) puede definirse, por consiguiente, como igual a  $V_2' - V_1$  y de igual modo la tensión de umbral  $V_T'$  para el circuito de bloqueo 22' puede definirse como igual a  $V_2 - V_1'$ . Si se denomina  $\Delta I$  el aumento de la corriente  $I_1$  y la correspondiente disminución de la corriente  $I_2$  para las señales de entrada 44 y 44', el cambio o variación resultante en la polarización del segundo transistor 64 es igual a  $\Delta I (R_{60} + R_{58'})$ , y el cambio en la polarización del primer transistor 62 es igual a  $\Delta I (R_{58})$ . Cuando  $\Delta I (R_{58} + R_{58'} + R_{60'})$  es aproximadamente igual a  $I_2 R_{60'}$ , el segundo transistor 64 empieza a conducir y hace que cambie de estado el circuito de bloqueo 22 de manera regenerativa, como antes se ha estudiado. Las resistencias 58 y 58' son preferiblemente del mismo valor, y las

374497

17 FEB. 1970



resistencias 60 y 60' son también preferiblemente de igual valor, para obtener una simetría de funcionamiento y unos umbrales  $V_T$  y  $V_{T'}$  que sean iguales.

5 Las tensiones de umbral  $V_T$  y  $V_{T'}$  varían linealmente con la corriente total que circula por los dos caminos 12 y 12', ya que los valores de las resistencias 60 y 60' son constantes. Por lo tanto, en ausencia de toda acción correctora, un aumento de, por ejemplo, 5% en la corriente total daría lugar a un aumento correspondiente de 5% en el umbral operativo. Esto parecería implicar un aumento en la amplitud mínima aceptable de las señales de entrada a percibir. Sin embargo, en la práctica, se ha visto que un aumento de 5% en la corriente total dará por resultado en la amplitud de la señal de entrada mínima aceptable un aumento más bien del orden de 1% a 2%, a causa de la variación resultante en la ganancia de los transistores 50 y 50' diferencialmente acoplados. La ganancia de cada uno de los transistores 50 y 50' puede representarse, de manera simplificada, como producto de la multiplicación de una constante por la intensidad de corriente que pasa por ellos. Al aumentar la corriente total, el aumento resultante en la ganancia de los transistores 50 y 50' da un mayor cambio diferencial  $\Delta I$  en la corriente, para una señal de entrada de amplitud dada.

10

15

20

25

A causa del relativamente poco efecto de las variaciones de nodo común en el umbral de los circuitos conforme al presente invento, se elimina la necesidad de circuitos o de componentes complicados que compensen tales problemas.

30 Si bien la invención se ha ilustrado y descrito en particular con referencia a una forma preferida

374497

17 FEB. 1969



de ejecución de la misma, se sobrentiende para las personas versadas en la materia que pueden hacerse en ella diversos cambios de forma y de detalle sin por ello salirse del ámbito ni apartarse del espíritu de la invención.

5                    Esta solicitud, que corresponde a la presentada en Estados Unidos de América, el 10 de Enero de 1969, bajo el nº 790.247, se acoge a los beneficios del artículo 51 del vigente Estatuto sobre Propiedad Industrial.

- N O T A -

10                    Los puntos de invención propia y nueva que se presentan para que sean objeto de ésta Patente de Invención en España, por VEINTE años, son los siguientes:

15                    1.- Una disposición de circuito para detectar señales de entrada bipolares de valor al menos igual a un valor mínimo seleccionado; que comprende: medios que incluyen un par de caminos de corriente y que responden a dichas señales de entrada para proporcionar corrientes en los caminos, que son hechas variar diferencialmente de acuerdo con la polaridad y valor de dichas señales; medios que responden a la corriente en uno del par  
20                    de caminos de corriente, para proporcionar primera y segunda tensiones de valor diferente, que varían en relación directa con la corriente en ellos; medios que responden a la corriente en el otro del par de caminos de corriente,  
25                    para proporcionar tercera y cuarta tensiones de valor di-



17 FEB 1970

ferente, que varían en relación directa con la corriente  
en ellos; primeros medios biestables que adoptan normal-  
mente un primer estado y que responden a las tensiones  
primera y cuarta para adoptar un segundo estado siempre  
5 que la diferencia entre ellas alcance un predeterminado  
valor; segundos medios biestables que adoptan normalmen-  
te un primer estado y que responden a las tensiones segun-  
da y tercera para adoptar un segundo estado siempre que  
la diferencia entre ellas alcance un valor predeterminado;  
10 y medios que responden a la adopción del segundo estado ya  
sea por los primeros ya sea por los segundos medios bies-  
tables, para generar una señal de salida.

2.- Una disposición según la reivindicación 1, en la cual los primeros y los segundos medios bi-  
15 estables son incapaces de adoptar el segundo estado a me-  
nos que sean habilitados, e incluyendo además medios para  
capacitar simultáneamente los primeros y segundos medios  
biestables durante intervalos de tiempo seleccionados.

3.- Una disposición según la reivindicación 1, en la cual los medios para proporcionar las ten-  
20 siones primera y segunda comprenden primeros medios de re-  
sistencia acoplados en serie en dicho primer camino de co-  
rriente, las caídas de tensión a través de las porciones  
primera y segunda de los cuales comprenden, respectivamen-  
25 te, las tensiones primera y segunda, y en la cual los me-  
dios para proporcionar las tensiones tercera y cuarta com-  
prenden segundos medios de resistencia acoplados en serie  
en dicho segundo camino de corriente, cuya caída de ten-  
sión a través de las porciones primera y segunda compren-  
30 de, respectivamente, las tensiones tercera y cuarta.

17 FEB.



4.- Una disposición según la reivindicación 1, en la cual los medios para proporcionar las tensiones primera y segunda comprenden un primer par de resistencias acopladas en serie en dicho primer camino de corriente, comprendiendo la caída de tensión a través de una de las resistencias de dicho primer par la primera tensión, y comprendiendo la caída de tensión total a través de ambas resistencias de dicho primer par la segunda tensión, y en la cual los medios para proporcionar las tensiones tercera y cuarta comprenden un segundo par de resistencias acopladas en serie en dicho otro camino de corriente, comprendiendo la caída de tensión a través de una de las resistencias de dicho segundo par la tercera tensión, y comprendiendo la caída total de tensión a través de ambas resistencias de dicho segundo par la cuarta tensión.

5.- Una disposición según la reivindicación 4, en la cual los primeros medios biestables comprenden primero y segundo transistores, estando acoplado el primer transistor para ser polarizado por la caída de tensión a través de dicha primera resistencia del primer par de resistencias, y estando acoplado el segundo transistor para ser polarizado por la caída de tensión a través de ambas resistencias de dicho segundo par de resistencias, y en la cual los segundos medios biestables comprenden tercero y cuarto transistores, estando acoplado el tercer transistor para ser polarizado por la caída de tensión a través de dicha primera resistencia del segundo par de resistencias, y estando acoplado el cuarto transistor para ser polarizado por la caída de tensión a través de ambas resistencias del primer par de resistencias.

17 FEB 1970



6.- Una disposición de circuito para de-  
tectar señales de entrada bipolares de amplitud al menos  
igual a un valor mínimo seleccionado, que comprende un ma-  
nantial de corriente constante; primer y segundo caminos  
5 de corriente acoplados al manantial de corriente constan-  
te, proporcionando normalmente dicho manantial corrientes  
de valor sustancialmente igual en los caminos primero y  
segundo; medios que responden a las señales de entrada bi-  
polares y acoplados a los caminos de corriente primero y  
10 segundo para hacer variar diferencialmente las corrientes  
en ellos, de acuerdo con la amplitud y polaridad de las  
señales de entrada, proporcionando una señal de entrada  
de una primera polaridad un incremento en la corriente del  
primer camino y una disminución correspondiente en la co-  
15 rriente del segundo camino, y proporcionando una señal de  
entrada de polaridad opuesta un incremento en la corrien-  
te del segundo camino y una disminución correspondiente en  
la corriente del primer camino; primera y segunda resis-  
tencias acopladas en serie en el primer camino de corrien-  
20 te; tercera y cuarta resistencias acopladas en serie en  
el segundo camino de corriente; un primer transistor que  
tiene terminales de colector, base y emisor, estando acop-  
plados los terminales de colector y base a los extremos  
opuestos de la primera resistencia; un segundo transistor  
25 que tiene terminales de colector, base y emisor, cuyo ter-  
minal de colector está acoplado al primer camino de co-  
rriente, entre las resistencias primera y segunda, y cuyo  
terminal de base está acoplado al segundo camino de co-  
rriente en el extremo de la cuarta resistencia opuesto a  
30 la tercera resistencia; un tercer transistor que tiene

374497

17 FEB



5 terminales de emisor, base y colector, estando los terminales de colector y base acoplados a los extremos opuestos de la tercera resistencia; un cuarto transistor que tiene terminales de emisor, base y colector, cuyo terminal de colector está acoplado al segundo camino de corriente entre los transistores tercero y cuarto, y cuyo terminal de base está acoplado al primer camino de corriente, en el extremo de la segunda resistencia opuesto a la primera resistencia; un terminal común acoplado a

10 los terminales de emisor de los transistores primero, segundo, tercero y cuarto; y medios para aplicar periódicamente una tensión de valor seleccionado al terminal común, para permitir que cualquiera de los transistores primero y segundo conduzca y cualquiera de los transistores tercero y cuarto conduzca, proporcionando la conducción de

15 cualquiera de los transistores segundo y cuarto una indicación de que está presente una señal de entrada de amplitud al menos igual al valor mínimo seleccionado.

20 7.- Una disposición según la reivindicación 6, que incluye además un quinto transistor que tiene terminales de emisor, base y colector, estando acoplado el terminal de base a los terminales de emisor de los transistores primero y segundo, y estando acoplado el terminal de emisor a un manantial de energía, estando polarizado dicho quinto transistor a conducción, por conducción

25 del segundo transistor, para proporcionar una señal de salida en el terminal de colector del mismo; e incluyendo además un sexto transistor que tiene terminales de emisor, base y colector, estando acoplado el terminal de base a

30 los terminales de emisor de los transistores tercero y

17 FEB.



cuarto, y estando acoplado el terminal de emisor al manan  
tial de energía, estando polarizado dicho quinto transis-  
tor a conducción, por conducción del cuarto transistor,  
para proporcionar una señal de salida en el terminal de  
5 colector del mismo.

8.- UNA DISPOSICION DE CIRCUITO PARA  
DETECTAR SEÑALES DE ENTRADA BIPOLARES DE VALOR AL MENOS  
IGUAL A UN VALOR MINIMO SELECCIONADO,

Tal y como se ha descrito en la Memoria que  
10 antecede, representado en los dibujos que se acompañan, y  
con los fines que se han especificado.

Esta Memoria consta de veintiseis hojas es-  
critas a máquina por una sola de sus caras.

Madrid,

17 FEB. 1970

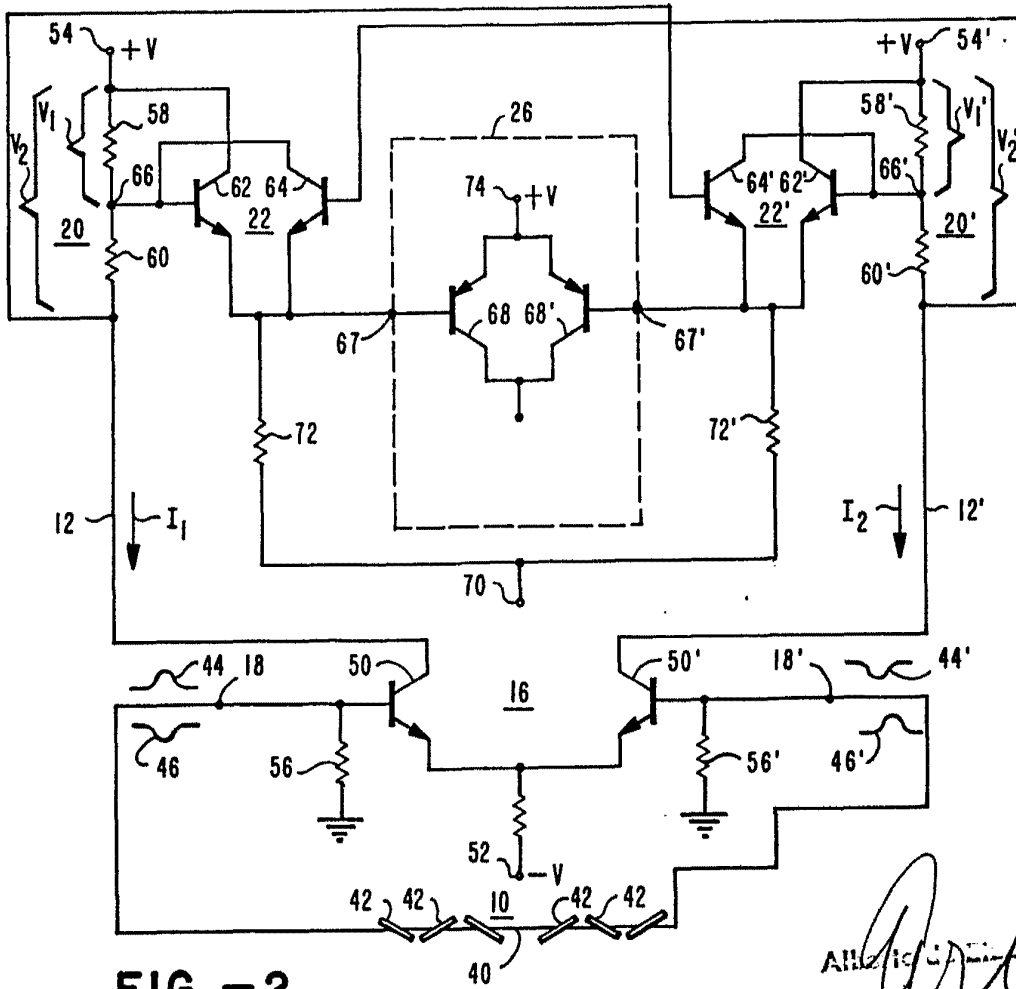
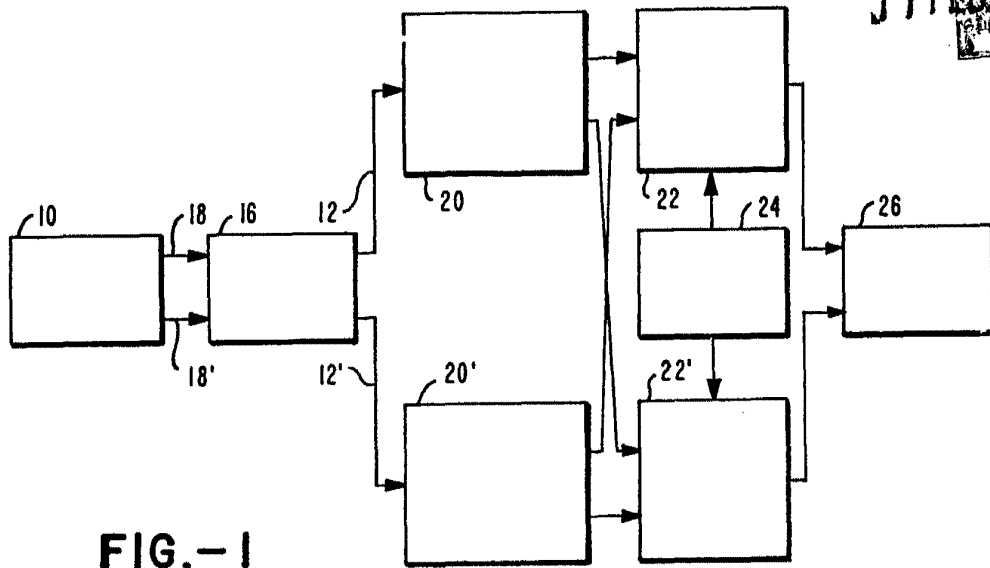
P. A.

Alberto de Eizaburu  
For Podes

374497

374497

17 FEB 1970



Attorney  
For Patent