

P.- 43.105

RCA 58288



Memoria descriptiva

374016

SECCION TECNICA

CLASIFICACION I. P. C.

CLASE G-06

SUBCLASE F

para solicitar PATENTE DE INVENCION

por 20 años

a nombre de RCA CORPORATION

entidad / ~~corporacion~~ norteamericana

con domicilio en 30 Rockefeller Plaza, Nueva York, N.Y.,
Estados Unidos de América

por: " UNA DISPOSICION DE CIRCUITO DE ALMACENAMIENTO"
(Clase Internacional G06f)



Esta invención está encaminada a circuitos de almacenamiento que usan transistores y , más particularmente, a dichos circuitos de almacenamiento que usan transistores de efecto de campo de tipo de almacenamiento.

5 Los dispositivos activos semiconductores tales como los transistores de efecto de campo son de interés considerable para usarse como elementos de memoria. Los circuitos que usan dichos dispositivos son rápidos, económicos, requieren poca energía, ocupan una pequeña cantidad de espacio y pueden integrarse para formar conjuntos o formaciones grandes. Sin embargo, en dichos circuitos conocidos hasta ahora, hay lugar para mejora en un número de áreas. Por ejemplo, los circuitos de almacenamiento convencionales que pueden obtenerse comercialmente y que usan dispositivos semiconductores por lo general tienen un mínimo de cuatro o cinco elementos activos semiconductores (tales como los transistores anteriormente mencionados u otros) para cada bit de información almacenada. Si el número de dispositivos activos semiconductores por bit pudiera reducirse, el número de células de almacenamiento en un área determinada de espacio podría aumentarse correspondientemente.

10

15

20

Se han hecho un número de proposiciones para proporcionar un circuito de almacenamiento que usa solamente un transistor para cada bit almacenado. Dichos circuitos propuestos usualmente incluyen un transistor de tipo llamado de almacenamiento , un transistor de tipo de almacenamiento siendo definido como un en donde la trayectoria de conducción principal (que se extiende entre las dos llamadas terminales principales) es capaz de ajustar-

25

30



se a cualesquiera de un mínimo de dos estados conductores,
y en donde el transistor a continuación mantiene este esta
do (en ausencia de influencias externas) aún cuando por
ejemplo, puedan removerse voltajes suministrados externa-
5 mente desde los electrodos del transistor. Uno de dichos
transistores de tipo de almacenamiento es el llamado tipo
ferroeléctrico que incluye un cuerpo semiconductor cuya tra
yectoria de conducción se altera polarizando el material -
ferroeléctrico. El material ferroeléctrico se coloca en pro
10 ximidad a los electrodos del transistor a fin de alterar
la superficie cargada en una porción de este cuerpo que que
da adyacente a la trayectoria conductora. Sin embargo, en
la práctica dichos transistores ferroeléctricos han demos-
trado ser extremadamente difíciles de fabricar y han sido
15 inestables y no se han propuesto para usarse en circuitos
de almacenamiento.

Los circuitos de almacenamiento rela--
cionados con la presente invención se muestran y se des-
criben en la Patente Belga Número 722.411, que se conce-
20 dió el 16 de octubre de 1.968 (RCA 59,805) y que pertene-
ce al propietario de la presente invención. Cada circuito
de almacenamiento en esta Patente Belga usa un transistor
de almacenamiento del tipo de efecto de campo y además -
requiere por lo menos un transistor de efecto de campo --
25 convencionalmente accionado adicional que se usa para ad-
mitir selectivamente un voltaje de funcionamiento hacia
la trayectoria de corriente definida mediante los electro-
dos principales del transistor de almacenamiento. El cir-
cuito mástrado en esta patente Belga además requiere el
30 uso de una impedancia de carga adicional para el transis-



5 tor de almacenamiento a través de la cual se observa el
voltage durante una operación de lectura para fin de de-
terminar el estado en que se ha ajustado anteriormente -
el transistor de almacenamiento. Además de requerir la
aplicación de voltage a muchos niveles, este circuito de
almacenamiento específico cuando se hace funcionar en su
modo de lectura desarrolla una señal de salida que no so-
lamente está en la función del estado del dispositivo --
de almacenamiento sino que depende asimismo (inter alia)
10 de la impedancia del transistor de efecto de campo con--
vencional adicional anteriormente mencionado. Como conse-
cuencia, pueden variar los parámetros de salida del cir-
cuito desde un circuito de almacenamiento a otro.

15 Un objeto de la presente invención es
proporcionar un circuito de almacenamiento de dispositi-
vo activo semiconductor mejorado y nuevo que usa un solo
transistor de efecto de campo del tipo de almacenamiento
para almacenar un bit de información binaria.

20 El circuito en donde la presente inven-
ción puede llevarse a la práctica incluye un transistor
de efecto de campo de tipo de almacenamiento que tiene
un electrodo de fuente y un electrodo de consumo (que
se mencionan en lo que antecede como "electrodos princi-
pales"), así como un electrodo de desbloqueo. Dicho tran-
25 sistor tiene una trayectoria que se extiende entre los
electrodos de fuente y de consumo a fin de conducir con-
trolablemente la corriente desde una fuente externa de
voltage de funcionamiento. El transistor, que puede ser
del tipo mostrado y reivindicado en la patente Belga anã
30 teriormente mencionada, exhibe características biestables,



es decir, (a) en respuesta a la aplicación entre sus electrodos de desbloqueo y de fuente de un primer voltaje mayor que un primer valor determinado y una polaridad que -
5 tiende a aumentar la conductividad en la trayectoria de fuente y consumo, el transistor se ajusta a un estado en donde exhibe un primer valor de umbral; mientras que (b) en respuesta a la aplicación entre sus electrodos de desbloqueo y de fuente de un segundo voltaje de un valor mayor que un segundo valor determinado y de una polaridad
10 que tiende a disminuir la conductividad de la trayectoria de fuente y consumo, el transistor se ajusta hacia un estado en donde exhibe un segundo valor de umbral diferente del primer valor. En dicho circuito, el transistor está adaptado para recibir entre sus electrodos de fuente y
15 de consumo (por ejemplo a través de un dispositivo inactivo en el circuito que sirve como una impedancia de carga) un voltaje de funcionamiento de una fuente externa. El transistor está asimismo adaptado para recibir entre los electrodos de fuente y de desbloqueo+ (a) durante una ope
20 ración de escritura una señal de amplitud que se selecciona para que sea igual a uno del primero y segundo voltajes, y (b) durante la operación de lectura una señal de amplitud intermedia a los primero y segundo valores de--
terminados.

25 De conformidad con una modalidad preferida de la invención, el transistor de almacenamiento es el único elemento activo en el circuito y durante una -- operación de lectura del circuito la salida del circuito se determina únicamente mediante la impedancia y la trayectoria de fuente y consumo del transistor de almace-
30 namiento.

374016



miento.

5 Un circuito que usa la presente invención ofrece la ventaja de requerir un espacio mínimo para cada circuito. Además el funcionamiento de circuito se mejora debido a que la dependencia en la impedancia del dispositivo sencillo permite que los parámetros de señales de salida se controlen más fácilmente. Además, la presente invención permite que el circuito de almacenamiento sea alimentado mediante un número mínimo de líneas (tales como 10 aquellas que se extienden hacia los electrodos de -- fuente y de consumo) en presencia de las señales de control suministradas (a un número mínimo de niveles de voltaje) a través de líneas que se extienden hacia el electrodo de fuente y los electrodos de desbloqueo del solo 15 transistor.

En la descripción detallada de los circuitos que abarcan la presente invención, se hace referencia a los dibujos que se anexan que forman parte de la especificación presente y en los cuales:

20 La FIGURA 1 es una vista en sección transversal de una modalidad del tipo del dispositivo semiconductor que puede usarse para llevar a la práctica la invención;

25 La FIGURA 2 es un trazo de capacitancia versus voltaje aplicado que ilustra el carácter biestable del dispositivo;

La FIGURA 3 es un diagrama de circuito que muestra el dispositivo que se usa como un detector de umbral variable;

30 Las FIGURAS 4(a) y 4(b) son trazos de --

374000



las características V - I del dispositivo cuando se impulsa hacia estados de umbral bajo y alto;

La FIGURA 5 es un diagrama esquemático que muestra el dispositivo usado como un dispositivo de memoria de un solo elemento; y

La FIGURA 6 es un diagrama esquemático que muestra un medio en serie para ajustar y leer el elemento de memoria de la FIGURA 5.

La FIGURA 1 muestra un transistor de efecto de campo de desbloqueo aislado de tipo de transición apropiado para llevar a la práctica la invención. El transistor 10 incluye un cuerpo 12 del material semiconductor de un tipo de conductividad determinado tal como silicio de tipo P que tiene la superficie superior 14. Adyacente a la superficie 14 hay regiones espaciadas 15 y 16 de un tipo de conductividad opuesto a aquel del cuerpo 12, que constituyen regiones de fuente y de consumo, respectivamente, para el transistor 10. La distancia entre las regiones 15 y 16 define el ancho del canal de conducción. Se forman los contactos 18 y 20 en la superficie 14 en contacto óhmico con las regiones 15 y 16.

Quedando por encima del espacio del canal entre las regiones 15 y 16 hay una estructura que comprende los elementos de almacenamiento de desbloqueo y de carga del transistor 10. La primera capa adyacente a la superficie 14 en el espacio entre las regiones 15 y 16 es una capa delgada 22 de material aislante tal como dióxido de silicio.

Depositada sobre esta capa 22 de dióxido de silicio hay una capa 24 de material que puede acep



tar portadoras de carga y limitar las mismas hacia sitios localizados adyacentes a la interfaz entre las capas 22 y 24. En este ejemplo, la capa 24 es una capa de nitruro de silicio que por si es un aislador. Sobre la capa de nitruro de silicio 24 hay un electrodo metálico. Los conductores 28, 30 y 32, mostrados esquemáticamente, permiten la aplicación de potenciales externos a los electrodos 18, 20 y 26. El canal de conducción 34 que existe para los transistores de tipo de transición con voltaje de desbloqueo de cero aplicado, se ha mostrado por medio de la línea de guiones 35.

El transistor 10 puede fabricarse mediante técnicas conocidas. Por ejemplo, las regiones de fuente y de consumo 15 y 16 pueden formarse enmascarando selectivamente la superficie 14 y disminuyendo substancias modificadoras de conductividad a través de las porciones espaciadas de la superficie 14 hacia el cuerpo 12. La capa de dióxido de silicio puede formarse oxidando térmicamente la superficie del cuerpo 12 o mediante la descomposición pirolítica de un compuesto de siloxano orgánico tal como tetraetoxisilano sobre la superficie 14. La capa de nitruro de silicio puede depositarse calentando el cuerpo 12 en una atmósfera de silano SiH_4 y amoníaco.

La capa de aislamiento 24 se indica como nitruro de silicio pero pueden substituirse equivalentes que tengan propiedades semejantes iguales tal y como los hicieran las circunstancias o sea conveniente sin apartarse del espíritu ni alcance de la invención. Asimismo, aunque el transistor 10 se muestra como siendo



28

un semiconductor del tipo de transición, es también -
apropiado para llevar a la práctica la invención un dis-
positivo reforzante de silicio ya sea de tipo P o de ti-
po N que tiene una capa de aislamiento tal como la capa
24.

5

La acción de memoria del transistor -
10 puede demostrarse midiendo la capacitancia del siste-
ma de placa paralelo en donde la región de desbloqueo 1
26 actúa como una placa y las regiones de fuente 15 y
de consumo 16 se conectan con el cuerpo semiconductor -
12 que actúa como la otra placa del mismo y en donde -
las capas de almacenamiento de aislamiento y de carga --
actúan como dieléctricos del mismo. Cuando se varía el
potencial del desbloqueo, esta capacitancia cambia de -
15 la manera que se ha ilustrado en la Figura 2, es decir,
con un lazo de histéresis pronunciado. Si el voltaje -
aplicado se hace lo suficientemente negativo, la capaci-
tancia se cambiará hasta un valor más alto y permanecerá
energizado después de que se ha quitado el voltaje -
20 negativo. Si el potencial aplicado a la región de des-
bloqueo se hace lo suficientemente positivo, la capaci-
tancia se cambia hacia un valor más bajo y permanecerá
en este estado después de que se quita el voltaje posi-
tivo.

10

15

20

25

Haciendo referencia a la FIGURA 2, de-
be observarse que si se varía el voltaje de desbloqueo
a fuente alrededor del punto de referencia (V_{REF}) me-
diante una cantidad cuya amplitud es menor que más o me-
nos la mitad de la cantidad ΔV que puede ser por ejem-
plo de 10 voltios, el estado del transistor no se alte-

30

374000



28
rará indicando un modo de funcionamiento que será del tipo no destructor de la información almacenada en el dispositivo.

5 El fenómeno justamente descrito se manifiesta exhibiendo el dispositivo un voltaje de umbral de dos valores cuando se hace funcionar como un transistor. En contraste con el cambio de la capacitancia, para un dispositivo de canal de tipo N, el voltaje aplicado a la región de desbloqueo se hace lo suficientemente más positivo que el voltaje en el electrodo de
10 fuente, el voltaje de umbral (V_U) se cambiará a un valor alto del voltaje de umbral (V_{UA}) y si el voltaje aplicado se hace lo suficientemente negativo con respecto a los electrodos de fuente y de consumo, el voltaje
15 de umbral se cambia a un valor bajo de voltaje de umbral (V_{UB}).

El circuito de la FIGURA 3 es un circuito de desbloqueo lógico cuyo umbral puede variarse -- controlando de esta manera el paso de las señales de en
20 trada. El transistor 50 se muestra con su electrodo de desbloqueo conectado con el terminal 52, el electrodo de consumo conectado con el terminal 54 y su electrodo de fuente conectado con el terminal de referencia 56. Se conecta una resistencia 58 entre el terminal 54 y el
25 punto de junta 60 y se conecta una fuente de potencial 62 de magnitud V_{CC} entre el punto de junta 60 y el terminal 56. El terminal 54 sirve como la salida de voltaje del circuito mientras que la señal a través de la re
30 sistencia 58 es indicativa de la corriente que fluye en el circuito. La fuente de potencial 62 se muestra como



una batería pero en vez de esto puede ser una fuente -
impulsada, una fuente rectificada de media onda o una
fuente de energía rectificada completa.

Una fuente de potencial positivo 64 -
5 de una magnitud V_1 puede conectarse por medio del inte-
rruptor 66 con el electrodo de desbloqueo 52 y una fuen-
te de potencial negativo 68 de una magnitud V_2 puede -
conectarse por medio del interruptor 70 con el electro-
do de desbloqueo 52. El terminal de desbloqueo 52 se -
10 conecta también con un terminal del capacitor 72 y el
otro terminal del capacitor se conecta con el generador
de señales 74, El interruptor 76 conectado a través del
capacitor 72 puede usarse para colocar en derivación --
el capacitor y para acoplar directamente el generador -
15 de señales 74 con el electrodo de desbloqueo del tran-
sistor 50. Obsérvese que aún cuando para los fines de
la explicación presente, los interruptores de muestra -
como siendo interruptores mecánicos, en la práctica --
pueden ser dispositivos electrónicos tales como transis-
tores de efecto de campo y dispositivos bipolares.
20

Las amplitudes V_1 y V_2 de las fuente
de potencial 64 y 68 se hacen lo suficientemente gran-
des para permitir que el umbral del transistor 50 se -
ajuste hacia su estado bajo o alto. A modo de ejemplo,
25 para este caso específico, V_1 y V_2 pueden cada uno ele-
girse para ser iguales a 22.5 voltios (más en un caso y
menos en el otro).

Para el transistor de tipo de transi-
ción 50, el cierre del interruptor 66 aplica un poten-
30 cial positivo de 22.5 voltios al electrodo de desbloqueo



ajustando su voltaje de umbral a V_{UA} , que es aproximada-
mente igual a -4 voltios tal y como se indica mediante --
las características de voltaje y corriente ($V - I$) que
se han mostrado en la FIGURA 4(a). Obsérvese que con un
5 voltaje de desbloqueo (V_D) de cero voltios, la corriente
de consumo (I_C) para el voltaje de consumo a fuente --
(V_{CS}) mayor de 4 voltios es de aproximadamente 5 miliam-
perios. Obsérvese asimismo que el codo de la curva de --
corriente constante para $V_D = 0$ corresponde a un valor
10 de 4 voltios a lo largo del eje X, (representando el --
eje el valor del voltaje de consumo a fuente (V_{CS})). --
Puesto que el codo de la curva ocurre en el punto en --
donde V_{CS} es igual a la diferencia entre el voltaje de
desbloqueo y de umbral ($V_D - V_U$) y puesto que V_D es --
15 igual a cero, entonces evidentemente V_U es igual a apro-
ximadamente -4 voltios. Cuando se abre el interruptor --
66 este valor de V_{UA} exhibido por el transistor 50 se --
mantiene siempre y cuando cualquier potencial aplicado
al electrodo de consumo no polarice a la inversa la re-
20 gión de fuente a consumo por medio de una cantidad que
excede el valor de referencia que se proporciona a modo
de ejemplo es de aproximadamente $(-)\bar{3}$ voltios alrededor
de una polarización negativa de $(-)\bar{7}$ voltios.

El cierre del interruptor 70, mien--
25 tras que el interruptor 66 está abierto, aplica un po-
tencial negativo de 22.5 voltios al electrodo de des--
bloqueo del transistor 50. Aplicando esta polarización
de reserva grande entre el electrodo de desbloqueo y --
los electrodos de fuente y de consumo del dispositivo --
se ajusta el transistor hacia su estado de umbral bajo
30



(V_{UB}) tal y como se indica en la FIGURA 4(b). La FIGURA 4(b) es esencialmente igual que la FIGURA 4(a) excepto - que el nivel de umbral se ha disminuido en aproximadamente 6 voltios. Obsérvese que en la FIGURA 4(b) la curva -
5 trazada para la condición cuando V_D es igual a cero indica que se obtiene una corriente de 10 miliamperios a lo largo de la porción plana de la curva y con el codo de la curva correspondiendo al potencial de consumo a fuente de 10 voltios. El potencial al cual ocurre el codo,
10 tal y como se explica en lo que antecede, indica que el voltaje de umbral del transistor 50 es ahora de -10 voltios. Por lo tanto, aplicando un potencial negativo entre los electrodos de desbloqueo y el electrodo de fuente, el voltaje umbral se ha cambiado de -4 voltios a -10
15 voltios. Este valor de umbral se mantendrá aún cuando el interruptor 70 se abra y siempre y cuando cualquier potencial que se aplique al electrodo de desbloqueo no polarice hacia adelante la región de desbloqueo a fuente mediante una cantidad que excede el valor del voltaje de
20 referencia indicado que en el caso determinado, a modo de ejemplo, es aproximadamente de (+) 3 voltios alrededor de una polarización negativa de (-) 7 voltios.

Por lo tanto, con el transistor 50 en el estado D_{UB} , cualquier señal superior a -10 voltios ocasionará una conducción y dará por resultado una
25 señal de salida. Sin embargo, con el transistor 50 ajustado a un estado V_{UA} el transistor 50 se desconectará con respecto a todas las señales que no excedan de -4 voltios en amplitud. El voltaje de umbral se usa por lo
30 tanto, para discriminar entre señales de amplitudes va-



96

riables. Una particularidad importante del circuito de la presente invención es que todos los potenciales pueden quitarse del transistor y permanecerán en el estado en donde se colocaron al último. Esto es de gran importancia en formaciones de memoria puesto que la pérdida de energía u otro mal funcionamiento de naturaleza semejante del sistema de la computadora no destruye la información almacenada.

5

La FIGURA 5 muestra un circuito de memoria o basculador que comprende un transistor 80 que, para este ejemplo, se supondrá que es un dispositivo de canal de tipo N del tipo reforzante que tiene una capa de nitruro de silicio tal y como se describe en la FIGURA 1. El electrodo de desbloqueo del transistor 80 se muestra conectado con un lado de los generadores de señales 82 y 84 cuyas impedancias internas son lo suficientemente altas para impedir que un generador coloque en cortocircuito el otro y, el otro extremo del generador de señales se conecta con el terminal 100 que se muestra como el potencial de referencia o de tierra. El generador de señales 86 se muestra conectado entre el terminal 100 y el electrodo de fuente de transistor 80. El electrodo de consumo del transistor 80 se muestra conectado con la resistencia 88 en el terminal 90 que sirve también como el terminal de salida. El otro extremo de la resistencia 88 se conecta con el terminal positivo de la fuente de potencial 92 de amplitud V_{CC} , estando conectado el terminal negativo de la fuente de potencial 92 en el terminal 100.

10

15

20

25

30

Como se muestra en la FIGURA 5, la am-



plitud de la amplitud desde las fuentes de señales 84
86 de dos valores siendo ya sea de cero voltios o de 22.5
voltios. Con los generadores 86 y 82 al potencial de tie-
rra, un impulso de 22.5 voltios del generador 84 polari-
za hacia adelante la región de desbloqueo a fuente del
5 transistor 80 ajustando el transistor a su estado de vol-
taje alto V_{UA} , que por ejemplo puede ser igual a +10 vol-
tios. Un impulso de lectura del generador 82 que tiene -
un valor mayor de V_{UB} pero menor de V_{UA} aplicado al elec-
10 trodo de desbloqueo del transistor 80 no será suficiente
para vencer el valor del voltaje de umbral y no se obser-
vará señal alguna en el terminal 90. Dependiendo de la
definición de los niveles lógicos esta condición por ejem-
plo puede corresponder a la condición de ajuste de un -
15 circuito basculador o el almacenamiento de un "1" lógico
o un "0" lógico en una célula de memoria puesto que el
voltaje de salida se mantiene a más $+V_{CC}$ y no hay conduc-
ción de corriente en la trayectoria de consumo y de fuen-
te del transistor 80.

20 Con los generadores de señales 82 y 84
habiéndose hecho ahora regresar al potencial de tierra,
el generador de señales 86 puede hacerse disparar para
proporcionar un impulso positivo de una amplitud de 22.5
voltios al electrodo de fuente. Este impulso proporciona
25 una polarización de inversión a la región de fuente y
desbloqueo que es análoga a la condición que se describe
en la FIGURA 3 cuando se cerró el interruptor 70. Esto
ocasiona que el transistor 80 se ajuste en la condición
de umbral baja que por ejemplo puede ser igual a +4 vol-
30 tios. Ahora, una señal de lectura desde el generador 82



que tiene un valor mayor que V_{UB} pero menor que V_{UA} --
ocasionará que la corriente fluya entre los electrodos -
de consumo y de fuente del transistor 80 dando por resul-
tado un voltaje que no sea V_{CC} en el terminal 90. Al --
5 observar la definición del nivel lógico anteriormente -
manifestado, este estado del transistor puede correspon-
der a la condición reajustada de un circuito basculador
puesto que el transistor se hace regresar al estado de
voltaje de umbral bajo. Obsérvese que tal y como se ha
10 mostrado en la FIGURA 6, la combinación en paralelo de
los generadores 82 y 84 puede respplazarse mediante una
fuente de corriente directa cuya amplitud máxima llena -
los requisitos establecidos para la amplitud máxima del
generador de impulsos 82 que se coloca en serie con un
15 generador de impulsos tal como el generador 84.

Aún cuando el dispositivo de la FI-
GURA 1 y los circuitos de las FIGURAS 3 y 5 emplean tran-
sistores de conductividad de tipo N, debe apreciarse que
también pueden emplearse dispositivos del tipo P siempre
20 y cuando se hagan los cambios apropiados en las conexio-
nes de las fuentes de polarización y los niveles de las
señales de entrada.

La presente solicitud que correspon-
de a la presentada en Estados Unidos de América con fe-
25 cha 5 de Diciembre de 1.968, bajo el número 781.511, se
acoge a los beneficios del Artículo 51 del vigente Esta-
tuto sobre Propiedad Industrial.

374016



- REIVINDICACIONES -

5

Los puntos de invención, propia y nueva, -
que se presentan para que sean objeto de esta solicitud
de Patente de Invención en España por VEINTE años, son
10 los siguientes:

1.- Una disposición de circuito de almace-
namiento que comprende: un transistor de efecto de campo
que tiene un electrodo de fuente, un electrodo de des-
bloqueo y un electrodo de consumo, con una trayectoria
15 que se extiende entre los electrodos de fuente y de con-
sumo; en donde el transistor es del tipo de almacena-
miento que: (a) responde a un primer voltaje aplicado -
entre los electrodos de desbloqueo y de fuente en donde
el primer voltaje es mayor que un primer valor determi-
20 nado y una polaridad que tiende a hacer más conductora
la trayectoria de fuente y de consumo exhibiendo un pri-
mer valor de umbral, y (b) responde a un segundo voltaje
aplicado entre los electrodos de desbloqueo y de fuente
en donde el segundo voltaje es mayor que el segundo va-
25 lor determinado y de una polaridad que tiende a hacer -
la trayectoria de fuente y consumo menos conductora ex-
hibiendo un valor de umbral segundo que es diferente -
del primer valor de umbral; en donde el transistor está
30 adaptado para recibir un voltaje de funcionamiento entre

24-10-69

- 17 -

374016



los electrodos de fuente y de consumo; en donde el --
transistor está adaptado para recibir entre los electro-
dos de desbloqueo y de fuente: (a) durante una operación
de escritura una señal de amplitud que se selecciona para
5 que sea igual a uno del primero y segundo voltajes, y -
(b) durante una operación de lectura una señal de ampli-
tud intermedia al primero y segundo valores determinados;
en donde el transistor es un solo elemento activo en el
circuito; y durante una operación de lectura la salida -
10 del circuito se determina únicamente mediante la impedan-
cia de la trayectoria de fuente y de consumo del único -
transistor.

2.- Una disposición de circuito de al-
macenamiento del tipo dado a conocer en la reivindica--
15 ción 1, que está además adaptada en un estado inactivo -
para recibir entre los electrodos de desbloqueo y de --
fuente del transistor un voltaje de un valor suficiente -
para polarizar la trayectoria de fuente y de consumo del
transistor hacia un estado considerable de no conducción.

20 3.- Una disposición de circuito de al-
macenamiento del tipo dado a conocer en cualesquiera de
las reivindicaciones 1 y 2, y que está adaptado para reci-
bir durante una operación de lectura una señal de magni-
tud suficiente para polarizar la trayectoria de fuente -
25 y de consumo del transistor cuando se ajusta para exhibir
el primero y segundo valores de umbral hacia estados con-
siderables de conducción y de no conducción, respectiva-
mente.

30 4.- Una disposición de circuito de al-
macenamiento.



Tal y como se ha descrito en la Memoria que antecede, representado en el dibujo que se acompaña y - para los fines que se han especificado.

5 Esta Memoria consta de diecinueve hojas escritas a máquina por una sola de sus caras.

Madrid, 28 NOV. 1969

P.A.

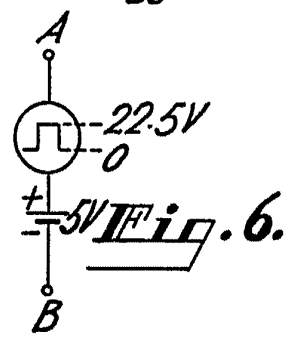
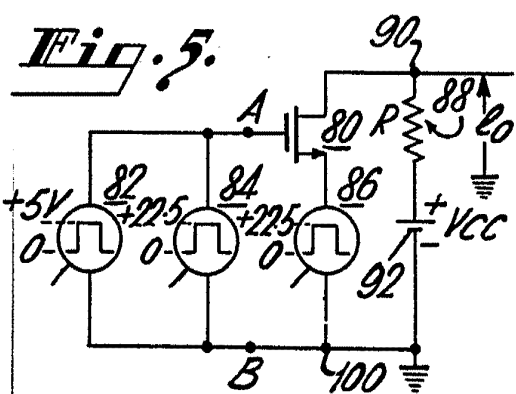
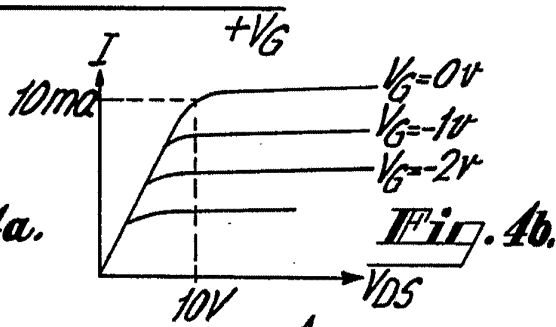
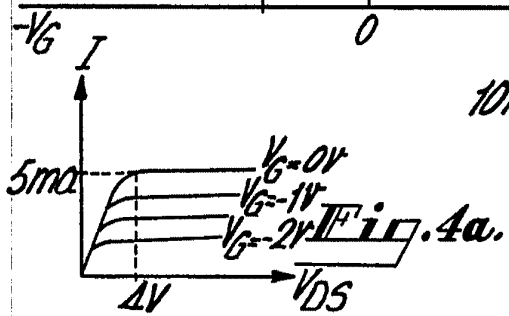
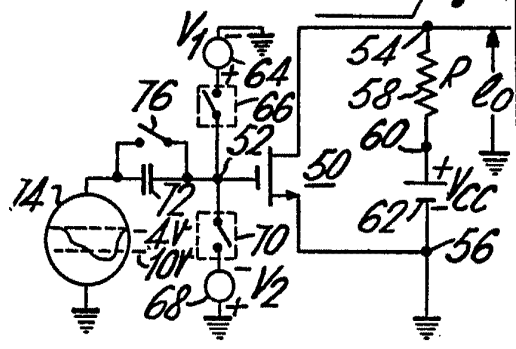
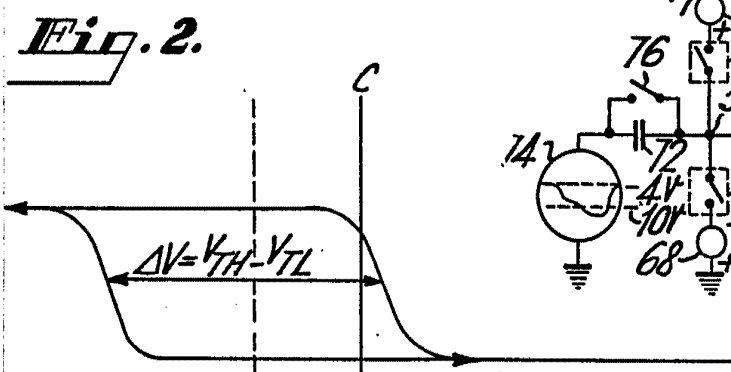
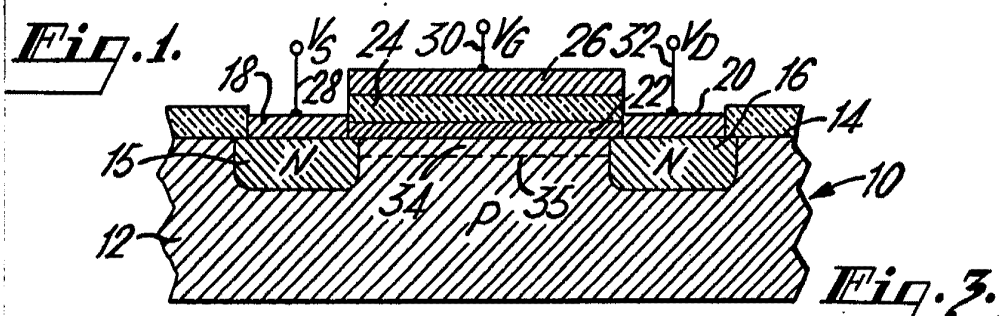
Ministerio de Sanidad y Consumo
Secretaría de Estado
[Handwritten signature]

24-10-69/RTA.-

- 19 -

374010

371010



Alca