



372940

372946

SECCION TECNICA
CLASIFICACION I. P. C.
CLASE <u>11-04</u>
SUBCLASE <u>B</u>

PATENTE DE INVENCION

que por veinte años, para España, se solicita a favor de la Firma HASLER A.G. entidad suiza, residente en BERNA (SUIZA), Belpstrasse 23, por: "INSTALACION PARA LA TRANSMISION DE UNA SECUENCIA BINARIA SINCRONA DE IMPULSOS".-

MEMORIA DESCRIPTIVA

5 La invención se refiere a una instalación para la transmisión de una primera secuencia binaria sincrónica de impulsos desde un emisor que tiene medios para la transformación de la secuencia existente de impulsos en una segunda secuencia sincrónica de impulsos con el valor medio de corriente continua de 0 y elementos para la emisión de ésta segunda secuencia de impulsos a través de elementos transmisores con anchura de la banda limitada - hacia abajo, a un receptor que capta la segunda secuencia de impulsos, transformándolos en una secuencia de impulsos correspondiente a la primera secuencia de impulsos.

10

Una secuencia binaria de impulsos es llamada sincrónica cuando cada uno de los impulsos está en igual longitud y posición en un elemento de tiempo y cuando estos elementos de tiempo tie-

372946



nen longitudes constantes y se suceden ininterrumpidamente.

15 Es conocido transformar tales secuencias de impulsos para fines de transmisión en otras secuencias de impulsos que para el proceso de transmisión correspondiente son más adecuadas que la secuencia original de impulsos.

20 En especial para la transmisión a través de conductores se anhela el que la secuencia de impulsos tenga el valor medio 0 de la corriente continua y que durante un tiempo determinado se efectuen suficientes cambios de tiempo; estas condiciones simplifican esencialmente la construcción de repetidores sobre el conductor transmisor.

25 Además es conocido un procedimiento para codificar una secuencia de elementos terciarios de forma binaria de tal manera que la diferencia del número de los ceros y unos binarios no sobrepasen en un texto de cualquier longitud el número 4 (W. Neu, Bull. SEV. 51(1960) páginas 978-980).

30 En dicho procedimiento es transferido el número 0 por la pareja de bit 0 1, el número terciario 1 alternativamente por el par de bit 0 0 ó 1 1, el número terciario 2 por el par de bit 1 0. El código de transmisión es llamado según Neu el código B. El mismo es obtenido del código terciario, transformándose primero 0 en 0 1, 1 en 0 0, 2 en 1 0, dando por resultado el llamado código A. En una siguiente fase cada segundo par 0 0 es transformado en 1 1, obteniéndose con ello el código B.

40 La invención utiliza el código B para la transmisión de una secuencia binaria de impulsos, haciendo posible la redundancia existente el que se descubra en el receptor una formación de pareja incorrecta, pudiendo ser transmitidas según otra característica de la invención a través del camino transmisor incluso señales de servicio sin interrumpir el sincronismo de la segunda

372946



45 secuencia de impulsos transmitidos mediante la primera secuencia
sincrona de impulsos. Caracteristicos para la invención son me-
dios en el emisor para la transformación de cada bit de la prime-
ra secuencia de impulsos en dos bit sucesivos de una segunda se-
cuencia binaria de impulsos de doble frecuencia de bit de tal ma-
nera que a uno de los valores de un bit de la primera secuencia
50 de impulsos corresponde uno de los dos posibles pares de bit cons-
tituidos por dos iguales y al otro valor de un bit de la primera
secuencia de impulsos un par determinado de los dos posibles pa-
res de bit con dos bit desiguales, y que los dos pares de bit -
constituidos por dos bit iguales producen por vía de transmisión
55 alternativamente y mediante unos elementos dispuestos en el re-
ceptor para formar pares de bit cada vez de dos bit consecutivos
de la segunda secuencia de impulsos recibidos y la re-transforma-
ción de cada par en el correspondiente bit de la primera secuencia
de impulsos y mediante elementos que, al recibir el otro de los
60 dos posibles pares de bit con bit desiguales, el que no fué gene-
rado en el emisor, un cambio en la formación de pares.

El elemento que ocasiona el cambio de la formación de
parejas puede estar constituido de tal manera que el mismo reac-
ciona sólo después de la recepción de un determinado número de
65 los citados otros pares dentro de un número existente de bit su-
cesivos.

Otra realización de la invención dá la posibilidad de
transmitir adicionalmente señales de servicio de puntos fijados
a voluntad de las existentes primeras secuencias de impulsos, pe-
70 ro con distancia entre sí limitada hacia abajo, sin que sea alte-
rado el sincronismo de la segunda secuencia de impulsos transmi-
tidos mediante la primera secuencia de impulsos existentes, como
ocurriese al intercalar una señal. Para dicho fin son transforma-
dos en el emisor en el respectivo punto de las secuencias de im-

372946

28 00



75 pulsos tres bit consecutivos de la primera secuencia de impulsos
en tres pares sucesivos de bit de la segunda secuencia de impulsos
de los que uno es el llamado otro par de bit con bits desiguales
y otros dos agregados unidos de un modo evidente a la combinación
de los citados tres bit de la primera secuencia de impulsos. Un
80 circuito en el receptor reacciona al llamado otro par de bit y
realiza una re-transformación de los otros dos pares de bit en los
correspondientes tres bit de la primera secuencia de impulsos.
La distancia entre las señales de servicios está elegida de tal
manera que los elementos nos responden para modificar la formación
85 de pareja.

El llamado otro par de bit con bit desiguales podría
considerarse como síntoma de una formación de parejas incorrecta.
En dicho caso esto se presenta al menos en cada tercera pareja.
Sí se ajusta la instalación para la modificación de la formación
90 de parejas de tal manera que la misma reacciona sólo a dicha fre-
cuencia, entonces puede emplearse dicho par de bit en caso de -
frecuencia más reducida como característica de un grupo de señales
de servicio.

Las señales de servicio pueden servir por ejemplo de
95 señales de sincronización para la sincronización de cuadro en un
sistema multiplex; más las mismas pueden servir además para la
transmisión de mensajes u órdenes de mando que son caracterizados
por dos ó más señales de servicio con determinadas distancias. Es-
tas distancias son definidas convenientemente en elementos de tiem-
100 po de la señal transmitida y contadas por un contador.

Dos ejemplos para la realización de la invención son
explicados a continuación con ayuda de las figuras anexas, mostran-
do:

Fig. 1 un circuito para la transformación de la primera
105 secuencia de impulsos en una segunda secuencia de impulsos dentro

372946



del código B;

Fig. 2 un circuito para la re-transformación de la segunda en la primera secuencia de impulsos;

Fig. 3 unas tablas para la transformación de códigos;

110

Fig. 4 un circuito para la transformación de la primera secuencia de impulsos en una segunda secuencia de impulsos - dentro del código B con la posibilidad de transformación de señales de servicio;

115

Fig. 5 un circuito para la re-transformación de la segunda secuencia de impulsos emitida por el circuito seg. fig. 4 en la primera secuencia de impulsos ó, respectivamente, en señales de servicio.

Las figuras 1, 2, 4 y 5 contienen bajo a) el circuito, bajo b) la secuencia de impulsos perteneciente.

120

El circuito según fig. 1 sirve para la transformación de una primera secuencia de impulsos C, que en la entrada 1 es introducida en un código binario, en una segunda secuencia de impulso en el código B que puede ser captada en la salida indicada con B. La transformación se desarrolla de acuerdo con la disposición dada en figura 3a. Se transforma cada vez un bit del código binario en un par de bit del código B. Puesto que binario 1 es transformado alternativamente en 0 0 y 1 1, el circuito debe tener una memoria en la que está retenido aquel de los dos pares de bit al que toca el turno. Esta memoria es en figura 1 el flipflop 9. Cuando el mismo está en 1 es decir, cuando el estado del conductor es $J = 1$, la próxima señal es 1 1; cuando el mismo está en 0 dicha señal es 0 0. Un emisor de impulsos 2 produce sobre el conductor señalado con 3 una tensión rectangular, cuyo periodo es igual a un elemento de tiempo de la primera secuencia de impulsos. Las referencias en los cursos de las curvas de fig. 1b coinciden con las referencias en los conduc-

125

130

135

372946⁶28 00



tores de la figura 1ª en los que se originan estas secuencias de impulsos.

140 En figura 1ª los números 4 y 5 son transmisores UND, un inversor, 7 un transmisor UND, ó un transmisor ODER; 9 es un flipflop con una entrada simétrica. El flipflop cambia en su estado, cuando su entrada pasa de 1 a 0. Esto ocurre al final de cada elemento - 1 binario en el conductor 1. Según las disposiciones para la transformación de la primera secuencia binaria de impulsos en el código B en figura 3a cada bit del código binario es transformado en un par de bit del código B. cuya frecuencia de bit es pues por el doble más elevada que aquella de la primera secuencia de impulsos. Durante el primer bit de un par de bit del código B la tensión de cadencia es $p = 0$, durante el segundo bit la misma es igual a 1.

150 Cuando es $C = 1$ y $J = 1$, entonces la salida B está durante ambos bits de un par de bit en el estado 1; cuando es $C = 0$ está e en dicho estado durante el segundo bit de un par de bit, La ecuación para B en la algebra de Boolesch es por lo tanto -
155 $B = C \cdot J + C' \cdot p$. El circuito que corresponde a esta ecuación consta de los transmisores UND 5 y 7, del inversor 6 y del transmisor ODER 8.

160 En la figura 1b muestra la primera línea la primera secuencia binaria de impulsos C, la segunda línea los impulsos de cadencia p, la tercera línea la función $C \cdot p$ que se origina en la salida del transmisor UND 4, la cuarta línea la tensión que se origina en la salida del flipflop que cambia cuando la tensión en la entrada del flipflop pasa de 1 a 0; la cuarta línea la secuencia de impulsos que se origina en la salida B. En
165 otra posición inicial del flipflop 9 resulta un transcurso de la tensión en el conductor J igual como ilustrado en línea J^+ , y una secuencia de impulsos en la salida B, igual como ilustrado



en línea B^+ . B y B^+ difieren en el sentido de que los pafes de bit 1 1 y 0 0 están intercambiados.

170 Se desea manifestar que para la transmisión simultánea de varios textos debe efectuarse la multiplexación en el código A, efectuándose entonces la transformación del código A en el código B. En una multiplexación en el código B serían violadas las condiciones de éste código las que son de importancia para la transmisión.

175 El circuito según fig. 2 se encuentra en el receptor y sirve para transformar los impulsos que llegan al código B - nuevamente en el código binario original. Para dicho fin deben formarse pares de bit de cada dos bit que llegan al código B. 180 Cuando ésta formación de parejas se efectúa incorrectamente, uniéndose dos bit que en realidad pertenecen a diferentes pares, entonces aparece al menos en cada tercer par de bit la combinación 1 0, que no es transmitida por el emisor. Con ello descubre el receptor que la formación de parejas es incorrecta iniciando una corrección bien en seguida ó bien después de haber 185 recibido varios pares de bit 1 0.

En figura 2 llegan las señales al conductor 12. De ellas se produce en el generador 13 de señales de cadencia de modo conocido una señal de cadencia q , cuyo periodo es igual al tiempo elemental de la segunda secuencia de impulsos recibida.-- 190

Cuando q pasa a 1, el estado del conductor B es transmitido a la primera fase D de un registro de distribución 15 de dos fases y transmitido simultáneamente el estado de la fase D a la segunda fase E.

195 En un divisor por dos 14 es generado un segundo impulso de cadencia r de la media frecuencia de paso, que entra en los intervalos de la cadencia q . Las disposiciones del registro

372946

280



de distribución 15 son transferidas a un decodificador 16.

200 Con cada impulso r aparece en una de las cuatro salidas del decodificador determinada por la posición del registro de - distribución 15, un impulso. Para $E = 0$, $D = 1$ aparece dicho impulso en la salida indicada con 0 1 y coloca un flipflop 17 en la posición 0. Cuando es $D = E$ entonces aparece un impulso, bien en la salida 0 0 ó en la salida 1 1 colocando a través del trans-
205 misor ODER 18 el flipflop 17 en 1. En la salida C del flipflop 17 aparece un desarrollo de tensión que es igual a la señal de entrada C del circuito según fig. 1.

Si aparece sin embargo durante el impulso r un impulso en la salida indicada con 1 0 del decodificador 16 entonces es
210 un síntoma de que la formación de pareja es incorrecta, que quiere decir, que el impulso r no se efectúa en un momento correcto de la secuencia de impulsos entrantes. En consecuencia el impulso que aparece en la salida 1 0 del decodificador 16 es conducido a través de un circuito de retardo 19 que produce un impulso
215 que no coincide con el impulso de cadencia q y es conducido a la entrada contadora del divisor por dos 14.

El mismo avance este por un paso por lo que es variada la posición del impulso r en relación con la secuencia de impulsos entrantes. Puesto que existen sólo dos posibilidades para la
220 formación de pares, debe ser esta ahora la exacta posición.

Si se desea evitar el que la formación de pareja sea aplazada por un único impulso de interferencia, puede montarse en lugar de un circuito de retardo 19 un contador, que emite un impulso de salida solamente cuando durante un tiempo determinado
225 se produce un determinado número de impulsos en su entrada.

En fig. 2b muestra la primera curva el curso de la tensión de entrada del receptor que se origina en el punto 12, la segunda línea el impulso de cadencia q , la tercera y cuarta lí-

372946



230 nea las condiciones de ambas etapas del registro distribuidor
15, la quinta línea el impulso de cadencia r y la sexta línea
la tensión de salida C.

Para la transmisión de una señal de servicio son sus-
tituidos tres grupos de bit sucesivos de la señal por otros gru-
pos de bit.

235 La operación de agregar los grupos de tres en el códi-
go A a los 3 bit de la primera secuencia de impulsos muestra fig.
3b. El primer grupo de bit A1 A2 en el código A es siempre 1 0,
Los otros dos contienen todas las posibles combinaciones de los
pares de bit 0 0, 0 1, 1 0, excepto la combinación que contiene
240 dos veces 1 0. Por lo demás la integración de las señales del
código A están fijadas a voluntad a aquellas del código binario.

Fig. 4a muestra un circuito para la transformación de
una primera secuencia binaria de impulsos que llega al conduc-
tor 21 en una secuencia de impulsos según el código B que es ce-
245 dida al conductor 22. Además obtiene el circuito medios con el
fin de transmitir en cualquier punto una señal de servicio por
el hecho de que se forma el grupo de tres pares de bit antes des-
crito. El circuito consta de dos partes, o sea de una primera par-
te para la transformación de tres bit de la secuencia binaria de
250 impulsos en un grupo de tres pares de bit en el código A según
fig. 3b y de una segunda parte 23 para la transformación de la
secuencia de impulsos según el código A en tal según el código B.
Un ejemplo para tal circuito de transformación fué indicado en
el artículo ya citado de Neu.

255 En la primera parte del circuito un emisor de impulsos
24 genera una tensión rectangular p, cuya longitud del período
es igual a la longitud de un elemento de paso de la primera se-
cuencia binaria de impulsos. Si dicha tensión pasa de 1 a 0 la
condición del conductor 21 es recogida en la primera etapa F de

372946



260 un registro distribuidor 25, mientras que simultáneamente la condición es transmitida de F a la etapa G y la condición de la etapa G a la etapa H.

265 La condición de la etapa G es transmitida a través del transmisor NOR 26 (transmisor ODER con inversor en la salida) y del transmisor ODER 27 a la segunda entrada 28 del transformador A/B 23. Además de la entrada de G el transmisor NOR 26 tiene otra entrada Q que procede del flipflop 30. En caso de una transmisión normal de señales este flipflop se encuentra en la situación C de modo que Q es igual a 0 y no tiene por lo tanto influencia alguna en el transmisor NOR 26. En la entrada del transformador A/B 270 23 los dos bit que pertenecen a un par de bit del código A se presentan simultáneamente, ó sea, el primer bit A1 en el conductor 29, el segundo bit A2 en el conductor 28, mientras que en el conductor de salida 22 aparecen uno tras otro los dos bit de los pares de bit del código B. Las disposiciones de transformación indicadas 275 en la figura 3a de la primera secuencia binaria de impulsos C en la secuencia de impulsos del código A muestran que el primer bit A1 es siempre igual a 0, mientras que el segundo bit A2 es igual a G' al bit de entrada invertido y retardado.

280 La conexión de salida de la segunda etapa G del registro de distribución 25 a través del transmisor NOR 26 y del transmisor ODER 27 cumple esta función. La entrada 29 para el primer bit del par de bit del código A se encuentra siempre en 0, como corresponde a la disposición de transformación según fig, 3a, igual como el 285 conductor 37.

Para la transmisión de una señal de servicio se emite en la entrada 31 del flipflop 30 un impulso que se origina simultáneamente con el avance del registro de distribución 25. De este modo pasa la salida del flipflop 30 a 1 y en la salida del transmisor 290 NOR 26 aparece un 0 durante tanto tiempo como el flipflop 30 está



372946

295 en 1. La condición 1 en el conductor Q abre el transmisor UND 38, de modo que los impulsos-p hacen avanzar paso a paso el contador 32, comenzando en la posición 0. Durante los tiempos 1, t 2 y t 3, los que tienen pues cada uno la duración de la primera secuencia de impulsos, pasa el conductor con la denominación correspondiente a 1.

300 Al principio del tiempo t2 son transmitidas a través del transmisor UND 34 las condiciones de las tres etapas F, G, H del registro de distribución 25 a los tres flipflop R, S, T del Registro 35. Estas condiciones se destacan por recuadros. Las tres salidas del contador t1, t2 y t3 así como las salidas de los flipflop R, S y T comunican con las entradas de un transformador del código 36. Durante el tiempo t 1 aparece en su salida 29 un 1, en su salida 37 un 0. Estos forman el par de bit 1 0 del triple grupo. Durante el tiempo t2 aparecen en las salidas del transformador del código los dos bit K, L del segundo par de bit del grupo de tres dependiente de la posición de los flipflop R, S y T conforme las disposiciones de transformación de la figura 3b. De igual manera aparecen durante el tiempo t3 310 los dos bit M, N del tercer par de bit. Una vez transcurrido el tiempo t3 el contador retrocede a la posición t0 emitiendo en el conductor 33 un impulso que hace retroceder del flipflop 30 nuevamente a 0, Este impulso es sólo corto lo que se indica mediante un condensador 38 situado en el conductor 33, de modo que 315 el flipflop no es impedido a ser pasado mediante el próximo impulso que aparezca en el conductor 3 - 1 nuevamente a 1. Debido a la posición en 0 del flipflop 30 pasa Q a 0 y la transmisión al transformador A/B 23 se efectúa nuevamente desde la etapa G del registro distribuidor a través del transmisor NOR 26 y el 320. transmisor ODER 27, mientras que no vienen señales algnas des-

372946



de el transformador de código 36.

Como se ha dicho ya en relación con figura 1 debe efectuarse una eventual multiplexación de tiempo delante del transformador de código 23, de modo que este transformador de código es común a todas las sendas del multiplex.

En fig. 4b muestra la primera línea un primer grupo binario de impulsos C a transmitir (el mismo como en las figuras 1 y 2) junto con los bit a... i. De ellos los bit a,b,f ... i son transformados conforme las disposiciones de la figura 3a, utilizándose los bit c,d,e para la transmisión de una señal de servicio, transformándolos según figura 3b.

La segunda línea muestra el impulso de cadencia p, la tercera hasta quinta línea las condiciones de las etapas F, G, H del registro distribuidor 25.

Al principio del impulso del flipflop 30 es fijado en 1; la línea señalada con Q muestra la tensión en su salida. Las próximas líneas muestran las posiciones de las salidas t1, t2 y t3 del conetador 32. Durante el tiempo t2 se efectúa la transmisión de las condiciones de las etapas F,G,H del registro distribuidor 25 a los flipflop del registro 25, lo que es destacado en la tercera hasta la quinta línea mediante recuadros. Las señales acumuladas en este momento son e,d,c (1, 0, 1). De las condiciones del registro de flipflop 35 se muestra sólo el curso de la tensión de salida del flipflop R a título de ejemplo. En el transformador de código se obtienen las señales x,y,z, ó sea 1 0, 0 0, 1 0. Los dos bit de un par de bit aparecen simultáneamente en los conductores 29 y 37 durante todo un elemento de tiempo de la primera secuencia de impulsos y son transformados por el transformador de código A/B 23 en el código B mostrado en la última línea. En la figura 5a está dibujado un receptor para una segunda secuencia de impulsos con señales de servicio en el código B tal como es emitida por el anisor según la fig. 4a.

372946



Figura 5b muestra el esquema de impulsos perteneciente a figura 5a. En una transmisión multiplex se ha de efectuar la demultiplexación delante de la entrada a la figura 5a.

El circuito contiene un emisor de impulsos 43 sincronizados por la secuencia de impulsos que llega al conductor 42, un divisor por dos 44, un registro distribuidor de cuatro fases 45 con las fases K,L,M y N y un decodificador 46. Estas partes corresponden a las partes de la figura 2a, ó sea el emisor de impulsos 43 al emisor de impulsos 13, el divisor por dos 44 al divisor por dos 14, las fases K y L del registro distribuidor 45 a las fases D y E del registro distribuidor 15, el decodificador 46, al decodificador 16 la primera fase U del registro distribuidor 47 al flipflop 17 y el transmisor ODER 48 al transmisor ODER 18. La fase U forma la primera fase de un registro distribuidor 47 que por los impulsos r es avanzado con la frecuencia de cadencia de la primera secuencia de impulsos uniformemente, de modo que el bit imprimido en la fase U aparece en la salida dos cadencias más tarde.

Los impulsos q del emisor de impulsos 43 hacen avanzar el registro distribuidor 45, mientras que los impulsos r del divisor por dos hacen avanzar el registro distribuidor 47. Este registro distribuidor no tiene conexión con el decodificador 46 para la impresión de un 0, ya que este es transmitido automáticamente por el impulso r en la primera etapa R del registro distribuidor 47 cuando en la salida del transmisor ODER 48 no aparece ningún 1. El funcionamiento de las citadas partes corresponde a aquel de las correspondientes partes de la figura 2a de modo que puede renunciarse a una repetición. Al órgano retardador ó al contador 19 corresponde un contador 49 cuya función será explicada más tarde.

Adicional a las partes de la figura 2a contiene el circuito de la figura 5a dos fases M y N del registro distribuidor



385 45, dos fases V y W del registro distribuidor 47, un contador 52 y un decodificador 51.

390 Cuando en el momento de un impulso r aparece en la salida 10 del decodificador 46 un impulso, el contador 49 pasa a la posición 1 y es avanzado a partir de dicha posición por cada impulso q por un paso, Mientras que esté en la posición 5 su salida t5 emite un impulso s al decodificador 51, que va conectado a las tres fases del registro distribuidor 45 y efectúa una transformación de código conforme la tabla 3b. La señales que se originan en esta operación en las salidas del decodificador ajustan las tres fases del registro distribuidor 47 a las correspondientes posiciones sin tener en consideración la posición en que se encontraban anteriormente. De esta manera las señales x,y y z intercaladas son sustituidas por las señales c,d,e de la primera secuencia de impulsos que son transmitidos sucesivamente a la salida 56.

400 El contador 49 sigue contando hasta la posición 9, retornando a continuación a su posición de reposo. Durante los tiempos t2 hasta t9 el mismo abre el transmisor 54 que transmite los impulsos que durante este tiempo aparecen en la salida 10 del decodificador 46 al contador 52. Si durante este tiempo se origina más que un impulso, significa esto que la formación de parejas se efectúa incorrectamente, el contador 52 emite un impulso sobre el divisor por dos el que desplaza el mismo y rectifica con ello la formación de parejas. Al mismo tiempo los contadores 49 y 52 son retornados a la posición de reposo. Durante el tiempo del contador t9 pasa la salida 55 para señales de servicio a 1. Esta señal de servicio es explotada por una instalación no dibujada, aproximadamente mediante un circuito sincronizador ó por un receptor de mensajes.

415 En caso de formación de pares incorrecta el contador 49



es retrocedido a 0 al principio del noveno paso, de manera que no aparece señal alguna en la salida para señales de servicio 55, no siendo simulada ninguna señal de servicio por la pareja de bits 1 0 que se origina en la formación incorrecta de parejas. Para que ninguna otra señal de servicio coincida con el tiempo de abertura de la válvula 54, las señales de servicio deben tener entre sí una distancia que importa al menos 10 pasos de la primera secuencia de impulsos.

En figura 5b muestra B la secuencia de impulsos recibida y q r las tensiones en las salidas del emisor de impulsos 43 ó respectivamente del divisor por dos 44, K L M N las condiciones de las fases del registro distribuidor 45.

Durante la exploración del decodificador por r aparece en la salida 1 0, correspondiente a la combinación L K' una condición 1 en el punto dibujado; el contador 49 cuenta, tal como indicado por las cifras en la siguiente línea, y emite en la posición 5 un impulso s que se lee a través del decodificador 51 del registro distribuidor 45. En este momento son las posiciones del mismo N M L K = 1 1 1 0. Esta combinación es transformada por el transformador de código en 1 0 1 y transmitida a las fases U, V, W del registro distribuidor. Las condiciones de la misma están ilustradas en las tres últimas líneas de la figura 5b. La posición de la fase W corresponde a la secuencia de impulsos C en la salida 56. En la salida 55 aparece un impulso del tiempo t9 del contador 49.

El técnico en la materia podrá introducir múltiples variaciones en los circuitos dibujados sin que se desvíe de la idea fundamental de la invención.

Descrita suficientemente la naturaleza y alcance de la presente invención, se hace constar que en la misma podrán ser variables los materiales, dimensiones y en general aquellos

3729462



969

otros detalles accesorios o secundarios que no alteren, cambien ni modifiquen la esencialidad propuesta.--

REIVINDICACIONES

Se reivindica como de la propia y nueva invención la propiedad
450 y explotación exclusiva de:
1ª.- Instalación para la transmisión de una secuencia binaria sín-
crona de impulsos, desde un emisor que contiene elementos para
la transformación de la secuencia de impulsos existente en una
segunda secuencia sincrónica de impulsos con el valor medio de co-
455 rriente continua 0 y elementos para la emisión de esta segunda
secuencia de impulsos, a través de elementos transmisores con una
anchura de banda limitada hacia abajo, a un receptor, que capta
la segunda secuencia de impulsos y la transforma en una secuencia
de impulsos correspondiente a la primera, caracterizada por medios
460 en el emisor para la transformación de cada bit de la primera se-
cuencia de impulsos en dos bit sucesivos de una segunda secuencia
binaria de impulsos de doble frecuencia de bit, de tal manera que
al uno de los valores de un bit de la primera secuencia de impul-
sos corresponde uno de los dos posibles pares de bit de dos bit i-
465 guales mientras que al otro valor de un bit de la primera secuen-
cia de impulsos corresponde un par de bit determinado de los dos
pares de bit con dos bit desiguales y que los dos pares de bit
constituidos por dos bit iguales alternan en el camino de transmi-
sión, caracterizándose además por elementos en el receptor para
470 la formación de parejas de bit de cada vez dos bit sucesivos de la
segunda secuencia de impulsos recibida y re-transformación de cada
par en el correspondiente bit de la primera secuencia de impulsos
y por medios que al captar el otro de los dos posibles pares de
bit con bit desiguales, el que no fué generado durante la trans-
475 formación en el emisor, ocasiona una modificación en la formación
de las parejas.

372946²⁸

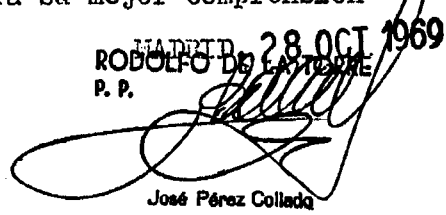


2ª.- Instalación para la transmisión de una secuencia binaria
 síncrona de impulsos, según reivindicación 1ª caracterizada por-
 que el medio que ocasiona la modificación de la formación de pa-
 480 rejas, reacciona sólo después de recibir un número determinado
 de los otros pares de bit mencionados dentro de un número exis-
 tente de bit sucesivos.

3ª.- Instalación para la transmisión de una secuencia binaria
 síncrona de impulsos, según reivindicación 2ª con medios para
 485 la transmisión de señales de servicio adicionales en puntos cual-
 quiera de la secuencia de impulsos existentes, pero con distancia
 limitada hacia abajo, caracterizada porque en el emisor transfor-
 man estos medios en el respectivo punto de las secuencias de -
 impulsos tres bit sucesivos de la primera secuencia de impulsos
 490 en tres parejas de bit sucesivos de la segunda secuencia de im-
 pulsos, de las que una es ya la mencionada pareja de bit con bit
 desiguales y de las que las otras dos unidas están agregadas
 de manera evidente a la combinación de los tres citados bit de
 la primera secuencia de impulsos, porque en el receptor estos
 495 elementos reaccionan a la citada otra pareja de bit y efectúan
 una re-transformación de las otras dos parejas de bit en los co-
 rrespondientes tres bit de la primera secuencia de impulsos, ha-
 biéndose elegido la distancia de las señales de servicio de tal
 manera que no reaccionan los medios destinados para la modifi-
 500 cación de pareja.

4ª.- "INSTALACION PARA LA TRANSMISION DE UNA SECUENCIA BINARIA
 SINCRONA DE IMPULSOS".-

Consta la presente memoria descriptiva de diez y siete
 hojas numeradas y mecanografiadas por una sólo cara a las que
 se les acompañan dos planos para su mejor comprensión.-

MADEIR 28 OCT 1969
 ROBERTO DE LA TORRE
 P. P.

 José Pérez Collada

372946

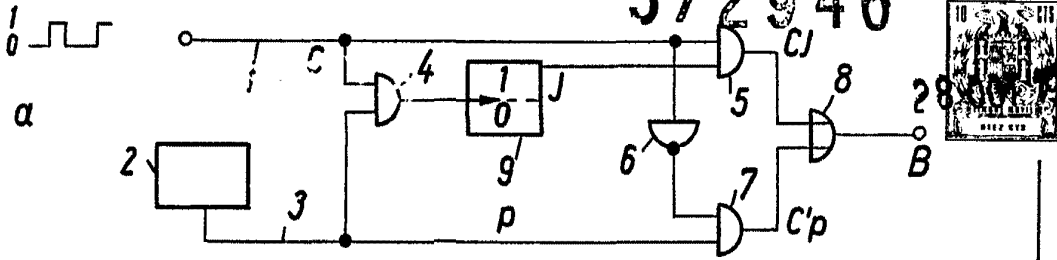


Fig.1

a	b	c	d	e	f	g	h	i
0	0	1	0	1	1	0	1	0

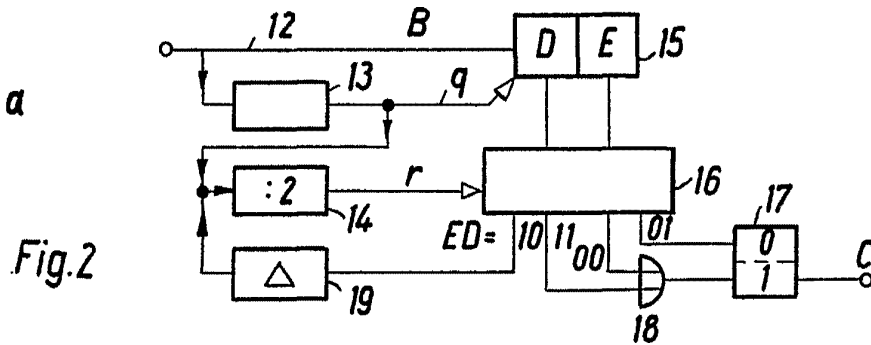
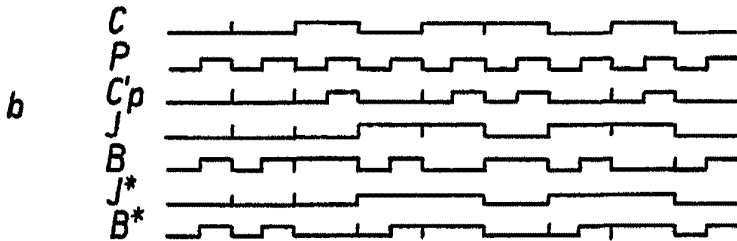
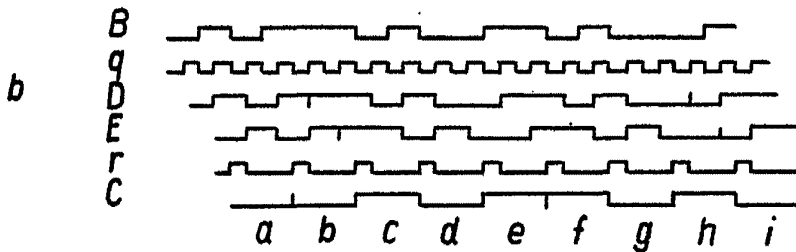


Fig.2



Binär	A-Code		B-Code	
C	A1	A2	B1	B2
0	01		01	
1	00	}	00	11

a

Fig.3

Binär	A1		A2		A1		A2	
TSR WVU	A1	A2	N	M	L	K		
000	1	0	0	1	0	1		
001	1	0	0	1	0	0		
010	1	0	0	1	1	0		
011	1	0	0	0	0	1		
100	1	0	0	0	0	0		
101	1	0	0	0	1	0		
110	1	0	1	0	0	1		
111	1	0	1	0	0	0		

b

28 OCT 1969 ROBO DE LA TONCA ESCALA VARIABLE
P. P.

José Pérez Colleda

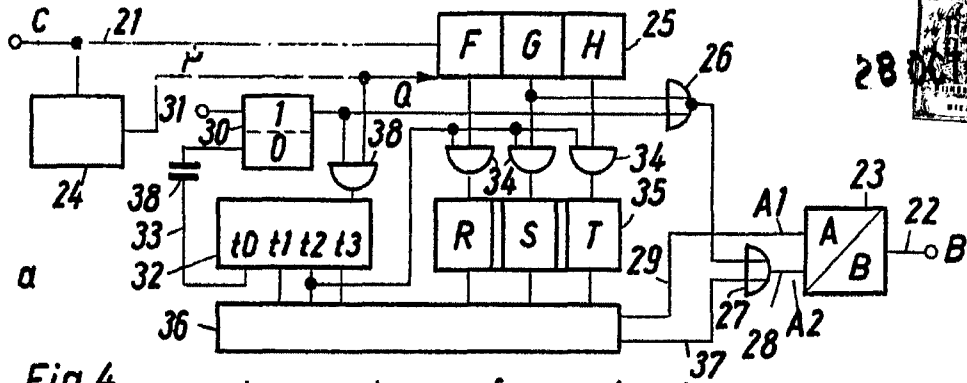


Fig. 4

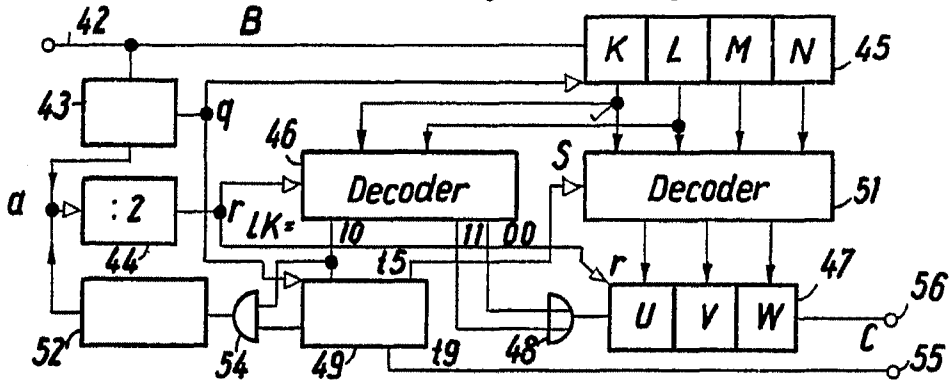
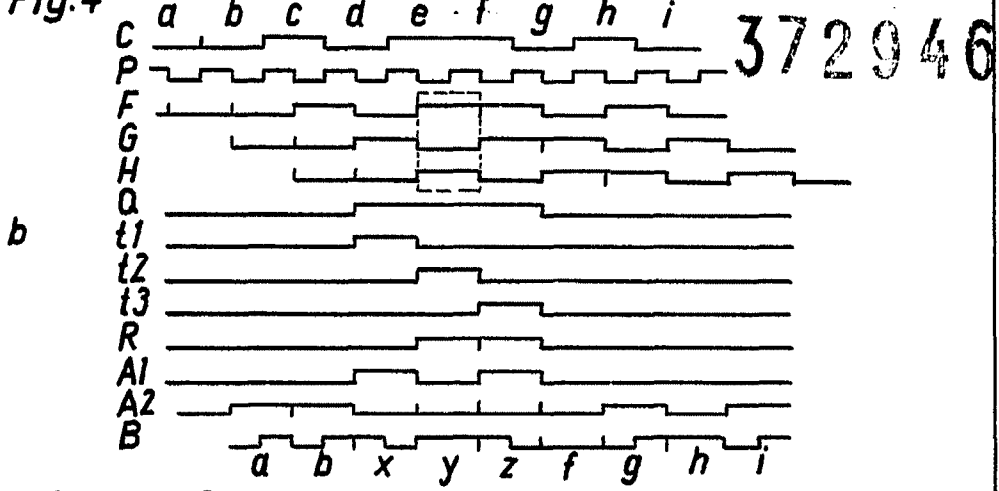
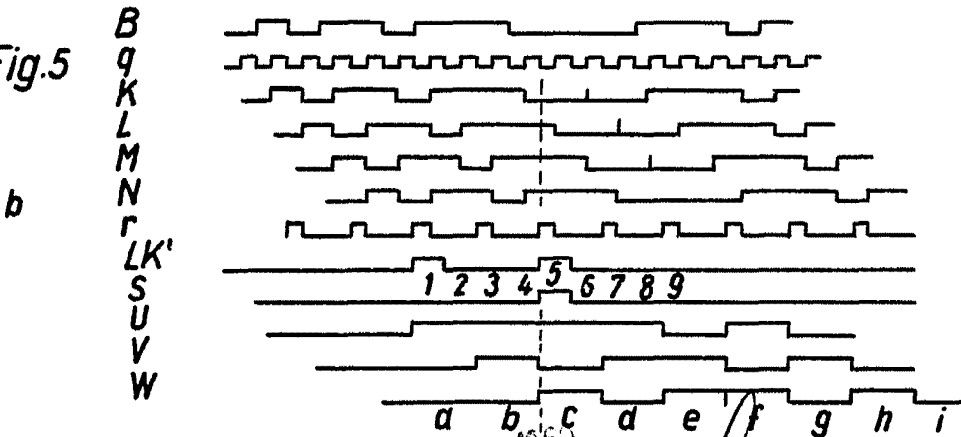


Fig. 5



28 OCT 1969 RODOLFO DE LA TORRE ESCALA VARIABLE P. P.

José Pérez Collado