

372495

P.- 43.029

PHN. 3602
Spain
VD/GS

SECCION TECNICA
CLASSIFICACION I. P. C.
CLASE <u>H-01</u>
SUB-CLAS <u>L</u>



Memoria descriptiva

para solicitar PATENTE DE INVENCION EN ESPAÑA por 20 años

a nombre de N.V. PHILIPS'GLOEILAMPENFABRIEKEN

entidad / ~~de nacionalidad~~ holandesa

con domicilio en Emmasingel 29, Eindhoven, Holanda

por: "UN DISPOSITIVO SEMICONDUCTOR"
(Clase Internacional H01)

20-12-69

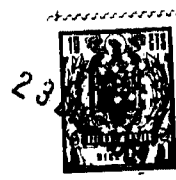
- 1 -

POOR
QUALITY



Este invento se refiere a un dispositivo semicon
ductor que tiene un cuerpo semiconductor cubierto en una
superficie, al menos parcialmente, con una capa aislante,
comprendiendo dicho cuerpo al menos un transistor de efec-
5 to de campo que tiene una región de sustrato de un tipo de
conductividad contigua a dicha superficie y que pertenece
al electrodo de puerta, y provista de un conductor de co-
nexión, y una primera zona superficial del tipo de conduc-
tividad opuesto dentro de dicha región de sustrato, estan-
10 do situados al menos dos conductores de forma de tira sus-
tancialmente paralelos sobre dicha superficie, cuyos con-
ductores pertenecen a los electrodos de entrada y de sali-
da y están conectados, al menos localizadamente, a dicha
primera zona superficial, una segunda zona superficial de
15 forma de tira de dicho primer tipo de conductividad que es-
tá situada entre dichos conductores sustancialmente para-
lela a dichos conductores y que pertenece al electrodo de
puerta, extendiéndose los extremos de dicha segunda zona
superficial hasta más allá de la primera zona superficial
20 y uniéndose allí a la región de sustrato, formando la par-
te de la primera zona superficial que está situada entre
la segunda zona superficial y la región de sustrato, una
región de canal del transistor de efecto de campo.

Son conocidos dispositivos semiconductores que
25 tienen un transistor de efecto de campo del tipo descrito,
y pueden ser usados ventajosamente en circuitos integrados
monolíticos planos. En este caso los electrodos de entrada
y de salida están provistos sobre una superficie del cuer-
po semiconductor (el cual tiene usualmente la forma de u-
30 na placa), mientras que el electrodo de puerta puede es-



tar conectado por medio de un conductor de conexión, provisto ya sea en la citada superficie o ya en otra parte sobre la región de sustrato. Polarizando en sentido inverso la unión p-n entre el electrodo de puerta y la citada primera zona superficial del tipo de conductividad opuesto, la región de canal puede ser cerrada totalmente o en parte para transporte de cargas.

Las estructuras de transistor en cuestión se usan, en particular, para transistores de alta potencia. Se persigue hacer la sección total de la región de canal tan grande como sea posible, haciendo para ello la región e las regiones de electrodo de puerta de forma de tira de una longitud relativamente grande. El resultado de esto, sin embargo, es que la resistencia en serie entre el conductor de conexión del electrodo de puerta provisto en la región de sustrato y aquellas regiones de una zona de electrodo de puerta de tipo de tira que están situadas a una distancia relativamente grande desde la conexión entre la zona de forma de tira y la región de sustrato, se hace excesivamente grande y, en cooperación con la capacidad del electrodo de puerta, influye perjudicialmente sobre la velocidad de conmutación de tales transistores de efecto de campo. Además, en el caso de elevados valores de la citada resistencia en serie, puede producirse una influencia desigual de la región de canal por pérdidas de tensión, que se producen como resultado de corrientes de fuga sobre la zona de electrodo de puerta de forma de tira.

El objeto del invento es, entre otros, proporcionar una estructura mejorada de un dispositivo que tiene un transistor de efecto de campo del tipo descrito, en el cual

372495



se evitan los citados inconvenientes, o al menos se reducen considerablemente.

5 El invento está basado en el reconocimiento, entre otros, del hecho de que, conectando la zona o zonas de electrodo de puertas de forma de tira, además de por sus extremos, también en otros lugares, a la región de sustrato, a través de zonas de conexión en el cuerpo semiconductor, puede hacerse un uso más uniforme de las citadas zonas de electrodo de puerta y puede conseguirse una velocidad de conmutación notablemente más alta. Dichas medidas pueden adoptarse de tal modo que no sean necesarias operaciones adicionales de fabricación.

10 Un dispositivo semiconductor que tiene un transistor de efecto de campo del tipo mencionado en el preámbulo está caracterizado, por consiguiente, de acuerdo con el invento, porque la segunda zona superficial, la zona de electrodo de puerta de forma de tira, está también conectada, entre sus extremos, a la región de sustrato a través de al menos una zona de conexión de dicho primer tipo de conductividad.

15 Debido al gran número de puntos de conexión entre una zona de electrodo de puerta de forma de tira y la región de sustrato, en el dispositivo de acuerdo con el invento, la resistencia en serie entre las tiras de electrodo de puerta y el conductor de conexión de puerta es considerablemente disminuida, como resultado de lo cual se obtiene una velocidad de conmutación más alta. En comparación con las citadas estructuras conocidas, el transistor de efecto de campo de acuerdo con el invento presenta además una mayor ganancia, entre otras causas como resultado de una influencia más uniforme de las zonas de elec-



trodo de puerta de forma de tira en las diversas regiones
de canal. Las zonas de conexión pueden ser provistas de
diversas maneras, por ejemplo, en forma de zonas superfi-
ciales de dicho primer tipo de conductividad que están en-
5 potradas en la primera zona superficial del tipo de con-
ductividad opuesto y contiguas a la región de sustrato más
allá de dicha primera zona superficial. No obstante, se
provee ventajosamente una conexión entre la tira de elec-
trodo de puerta y la región de sustrato, por zonas de co-
10 nexión en una dirección sustancialmente perpendicular a
la citada primera superficie. Como resultado de esto se lo-
gra que las regiones de electrodo de puerta situadas en o-
posición (región de sustrato y tira de electrodo de puer-
ta) estén siempre a potenciales sustancialmente iguales.

15 Las zonas de conexión pueden tener forma de co-
lumnas o de cilindros. Por consiguiente, de acuerdo con el
invento, una realización preferida importante está carac-
terizada porque una o más de las zonas de conexión están
completamente rodeadas por la primera zona superficial del
20 tipo de conductividad opuesto. De acuerdo con otra reali-
zación preferida muy importante, una o más de las zonas de
conexión consisten en zonas de forma de tira contiguas a
dicha primera superficie, la dimensión longitudinal de las
cuales se extiende en esencia perpendicularmente a la de
25 las zonas de electrodo de puerta de forma de tira, divien-
do dichas zonas de forma de tira a la primera zona super-
ficial del tipo de conductividad opuesto en zonas parcia-
les, haciendo contacto los electrodos de entrada y de sa-
lida con todas las zonas parciales.

30 Aunque el invento puede ser usado ventajosamen-
te en todos los transistores de efecto de campo del tipo



descrito, el invento es particularmente ventajoso, como ya se ha hecho notar, en los transistores de efecto de campo de alta potencia, en los cuales los electrodos de entrada y de salida consisten en dos electrodos que forman un sistema interdigital.

5 Cuando la primera zona superficial del tipo de conductividad opuesto es una zona difundida en un sustrato de dicho un tipo de conductividad, la zona de conexión está formada ventajosamente por una porción de dicho sustrato que se extiende a través de un rebajo en la primera región superficial, hasta la zona de electrodo de puerta de forma de tira. La ventaja de esto es que para la fabricación de la zona de conexión no es necesaria operación alguna adicional de fabricación, ya que la zona o zonas de conexión pueden ser formadas al proveer la primera zona superficial del tipo de conductividad opuesto, proveyendo dicha zona superficial con los necesarios rebajos por medio de las técnicas de enmascaramiento fotolitográfico normalmente usadas.

10
15
20 Puesto que las regiones de empobrecimiento en la primera zona superficial del tipo de conductividad opuesto, la cual determina la sección transversal del canal, deben tener un grueso razonable para tensiones de electrodo de puerta que no sean demasiado altas, para así obtener un funcionamiento satisfactorio del dispositivo, la citada zona superficial no deberá ser impurificada muy intensamente. Con objeto de obtener un buen contacto de dicho material de resistencia ohmica relativamente alta, de acuerdo con una realización preferida, los conductores que pertenecen a los electrodos de entrada y de salida comprenden, por



tanto, una zona superficial con gran adición de impurezas del tipo de conductividad opuesto, al menos en los puntos de contacto con la primera zona superficial.

5 Con objeto de que el invento pueda ser fácilmente llevado a la práctica, se describirán a continuación algunos ejemplos, con mayor detalle, con referencia a los dibujos que se acompañan, en los cuales:

La Fig. 1 es una vista en planta esquemática de un dispositivo de acuerdo con el invento;

10 La Fig. 2 es una vista en corte transversal, esquemática, tomada por la línea II-II de la Fig. 1;

La Fig. 3 es una vista en corte transversal, esquemática tomada por la línea III-III de la Fig. 1;

15 La Fig. 4 es una vista en corte transversal, esquemática, tomada por la línea IV-IV de la Fig. 1;

Las Figs. 5 y 6 son vistas en corte transversal, esquemáticas, del dispositivo ilustrado en las Figs. 1 a 4, en diversas etapas de fabricación.

20 La Fig. 7 es una vista en corte transversal, esquemática, análoga a la de la Fig. 3, del dispositivo ilustrado en las Figs. 1 a 4, pero fabricado por un método diferente;

La Fig. 8 es una vista en planta, esquemática, de otro dispositivo de acuerdo con el invento;

25 La Fig. 9 es una vista en corte transversal, esquemática, tomada por la línea IX-IX de la Fig. 8;

La Fig. 10 es una vista en corte transversal, esquemática, tomada por la línea X-X de la Fig. 8;

30 La Fig. 11 es una vista en corte transversal, esquemática, tomada por la línea XI-XI de la Fig. 8;



La Fig. 12 es una vista en corte transversal, esquemática, tomada por la línea XII-XII de la Fig. 8.

Las figuras son esquemáticas y no se han dibujado a escala, y en ellas se han exagerado las dimensiones, para mayor claridad, especialmente en el sentido de sus gruesos. Los componentes que se corresponden en las diversas figuras se han designado en todas ellas por los mismos números de referencia. Los perímetros de las capas metálicas provistas sobre la superficie se han ilustrado en líneas de trazos en las vistas en planta.

La Fig. 1 es una vista en planta, y las Figs. 2 a 4 son vistas en corte transversal, de un dispositivo de acuerdo con el invento. El dispositivo comprende un cuerpo semiconductor consistente en una placa de silicio 1 que tiene un grueso de 120 micras, que está cubierto en una superficie 2 con una capa 3 de óxido de silicio de 0,5 micras de grueso (véanse las Figs. 2 a 4).

En dicha placa de silicio se ha provisto un transistor de efecto de campo, cuyo transistor, si se desea juntamente con uno o más elementos semiconductores distintos provistos en la placa de silicio, puede formar un circuito integrado monolítico. En el dibujo se ilustra solamente la parte de la placa de silicio en la cual se ha provisto el transistor de efecto de campo.

El transistor de efecto de campo comprende una región de sustrato (4,4A) (véase la Fig. 2) del tipo p, contigua a la superficie 2 que pertenece al electrodo de puerta y que comprende un conductor de conexión en forma de una capa metálica 5 que establece contacto de baja resistencia ohmica con la región de sustrato. La región de



sustrato consiste en una región 4 de tipo p homogéneamente impurificada que tiene una resistencia de 0,1 ohmios-cm y una capa 4A de tipo p difundida, más impurificada, que está contigua a la superficie 2.

5 Dentro de la región de sustrato (4, 4A) se ha provisto una primera zona superficial 6 del tipo n (véanse las Figs. 1, 3, 4), de 5 micras de grueso, y de una resistividad de 1,5 ohmios-cm. Además, se han provisto sobre la superficie 2 una serie de tiras de aluminio 7 que
10 se extienden en esencia paralelamente entre sí y que pertenecen al electrodo de entrada, y una serie de tiras de aluminio 8 que pertenecen al electrodo de salida y que están conectadas entre sí por las tiras de aluminio 9 y 10 para formar 2 electrodos interdigitales (7,9) y (8,10).
15 Los electrodos de entrada y de salida (véase la Fig. 1) están conectados a la zona 6 por ventanillas 11 en la capa de óxido 3. A fin de obtener un contacto de baja resistencia ohmica entre las tiras de aluminio y las zonas 6 (véanse las Figs. 3 y 4), se han provisto zonas 12 de tipo
20 n difundidas muy impurificadas.

Entre cada par de tiras de aluminio 7 y 8 hay provista una segunda zona superficial 13 difundida de forma de tira de conductividad del tipo p , de 3 micras de anchura, de una profundidad de penetración de 3 micras,
25 que se extiende sustancialmente paralela a dichas tiras de aluminio y que, al igual que la región de sustrato, pertenece al electrodo de puerta, extendiéndose los extremos 14 y 15 de esa zona superficial (véanse las Figs. 1 y 2) hasta más allá de la zona 6 y uniéndose en ella a la parte 4A de la región de sustrato. Las partes 16 de
30



de la zona 6 (véanse las Figs. 2, 4) situadas entre las tiras 13 del electrodo de puerta y la parte 4 de la región de sustrato, forman regiones de canal del transistor de efecto de campo.

5 De acuerdo con el invento (véanse las Figs. 1, 2 y 3), cada zona 13 de electrodo de puerta de forma de tira está conectada, además de a los extremos 14 y 15, también entre dichos extremos a la región de sustrato (4, 4A) a través de las zonas 17 de conexión de tipo p difundidas.

10 En este ejemplo, dichas zonas 17 tienen forma de rebajos a modo de columna en la zona 6, que están totalmente rodeados por la zona 6. La totalidad del transistor de efecto de campo ocupa un área de aproximadamente 500 x 500 micras.

15 Como se ha ilustrado esquemáticamente en la Fig. 4, en estado de funcionamiento hay aplicada una tensión V_{SD} entre el electrodo de entrada (7, 9) y el electrodo de salida (8, 10), mientras que entre el electrodo de puerta (13, 4) y el electrodo de entrada (7, 9) hay aplicada

20 una tensión de corte V_G a través del contacto 5. Variando la tensión de bloqueo V_G , puede variarse la corriente I_{DQ} de el electrodo de entrada al electrodo de salida, la cual ha de pasar a la región de canal 16, como resultado de la variación en el grueso de las regiones de empobrecimiento que se produce en la región 16 en las uniones p-n con las

25 regiones 4 y 13 de electrodo de puerta.

Puesto que las zonas 13 de electrodo de puerta hacen contacto con la región de sustrato (4, 4A) no solamente en los extremos 14 y 15, sino también entre dichos

30 extremos, a través de la zona de conexión 17 en diversas



posiciones, la resistencia en serie entre el contacto 5 y cualquier punto de la zona 13 es considerablemente disminuida con respecto a la de las estructuras conocidas, en las cuales no existen las zonas 17.

5 El dispositivo descrito puede ser fabricado como sigue: El material de partida es una placa de silicio del tipo p de 25 mm de diámetro, 250 micras de grueso, y 0,1 ohmios-cm de resistividad, una superficie de la cual se prepara por pulido y ataque químico, de la manera usual.

10 Sobre esta placa pueden ser fabricados gran número de transistores de efecto de campo simultáneamente, o también un cierto número de circuitos integrados planos monolíticos, que cada uno comprende uno o más de tales transistores de efecto de campo, cuyos transistores o circuitos son luego

15 separados del modo usual serrando o rompiendo. La fabricación se describirá aquí con referencia a solamente un transistor de efecto de campo, siendo aplicadas simultáneamente las operaciones descritas a todos los dispositivos a ser fabricados sobre la placa. En las Figs. 5 y 6 se ilustra la fabricación con referencia a la sección transversal que en el transistor finalmente obtenido corresponde a la

20 ilustrada en la Fig. 3.

Se hace crecer una capa 6 de silicio de tipo n de 8 micras de grueso y de 1,5 ohmios-cm de resistividad, sobre la superficie pulida y atacada químicamente (véase la Fig. 5) usando los métodos epitaxiales corrientemente

25 usados, por ejemplo, por descomposición térmica de $SiCl_4$ con adición de impurezas de AsH_3 . Sobre esta capa 6 se provee una capa de óxido 18 de unas décimas de micra, por oxidación térmica en oxígeno húmedo (véase la Fig. 5), en

30



la cual se practican aberturas por ataque químico, a la vez que se usan los métodos conocidos de protección por foto-reserva, cuyas aberturas corresponden a las regiones 4A y 17 del tipo p a ser formadas (véanse las Figs. 1 a 4). En esas aberturas se difunde boro a 1.200°C, formando las regiones 4A y 17 (véase la Fig. 6) con una profundidad de penetración de aproximadamente 10 micras y una resistividad de lámina de 4 ohmios por cuadro. La profundidad de penetración y la concentración superficial no son críticas; únicamente es esencial que la difusión del boro penetre a través de la capa 16.

Durante estas operaciones se forma una capa de óxido 19 (véase la Fig. 6) sobre la superficie de las regiones difundidas 4A y 17; y en caso de que esa capa sea demasiado delgada para fines de enmascaramiento, la capa de óxido puede ser reforzada además por oxidación térmica.

Luego se abren ventanillas alargadas por ataque químico en la capa de óxido, después de lo cual se difunde boro por dichas ventanillas a 1.100°C durante 45 minutos. Las regiones 13 de forma de tira se forman con profundidades de penetración de 3 micras y con una anchura de 3 micras, (véanse las Figs. 1 a 4).

Las ventanillas de contacto (véase la Fig. 1) se abren luego por ataque químico en la capa de óxido resultante, después de lo cual se lleva a cabo una difusión de fósforo a 1.100°C durante 15 minutos (resistividad de lámina de 0,6 ohmios por cuadro) a través de dichas ventanillas, para formar las regiones de contacto 12 (véanse las Figs. 3 y 4). Mediante una operación de ligero a-



5 ataque químico se elimina la película de óxido muy delgada
 formada durante dicha difusión en las ventanillas de con-
 tacto, después de lo cual se proveen las capas de aluminio
 (7, 9) y (8, 10), que pertenecen a los electrodos de entra-
10 da y de salida, de la manera usual, por depósito de vapor,
 enmascaramiento y ataque químico. El otro lado de la pla-
 ca se rectifica luego hasta que el grueso total de la pla-
 ca de silicio es de 120 micras, después de lo cual se suel-
 da la placa del modo usual por el lado rectificado a una
15 placa de base por intermedio de un contacto óhmico 5. Co-
 mo resultado de esto se obtiene la estructura de la Fig.
 3. Las capas (7,9) y (8,10) se proveen además, del modo
 usual, con conductores de entrada, y el dispositivo se a-
 comoda finalmente en una envuelta adecuada.

15 Es de hacer notar que en las figuras las regio-
 nes enmascaradas y difundidas solamente se han ilustrado
 esquemáticamente, no habiéndose tomado en consideración la
 difusión lateral por debajo de la máscara de óxido.

20 De acuerdo con otro método de fabricación, la
 zona 6 de tipo n puede ser provista directamente por di-
 fusión en el sustrato 4 por medio de una máscara de óxi-
 do, como resultado de lo cual se obtienen rebajos 17 en
 la zona 6. Las restantes difusiones se llevan a cabo de
25 la misma manera que ya se ha descrito. La vista en corte
 transversal tomada por la línea III-III de la Fig. 1 se
 ha representado en este caso en la Fig. 7. Las regiones
 de conexión están formadas en este caso por partes 17 del
 sustrato del cual se partió, de modo que no se necesita
 operación alguna adicional de difusión para la formación
30 de esas regiones.



En las Figs. 8 a 12 se ilustra, en una vista en planta y en vistas en corte transversal esquemáticas, tomadas por las líneas IX-IX, X-X, XI-XI y XII-XII otra realización del dispositivo de acuerdo con el invento. Este realización es bastante similar a la precedente, con la diferencia de que las regiones de conexión entre las zonas 13 de electrodo de puerta de forma de tira y la región de sustrato (4, 4A) no están provistas en forma de columnas sino en forma de regiones 30 de forma de tira continua (véanse las Figs. 7 a 11), la dirección longitudinal de las cuales es esencialmente perpendicular a la de las zonas 13. Esas regiones 30 dividen a la zona 6 de tipo n en cinco zonas parciales 6A a 6E (véanse las Figs. 7 y 9), en las cuales los electrodos de entrada y de salida (7, 9) y (8, 10) hacen contacto con todas las zonas parciales 6A y 6E a través de ventanillas 11 en la capa de óxido, y zonas 12 muy impurificadas.

Por lo demás, esta construcción es similar a la de la precedente, tanto en estructura como en dimensiones, y también por lo que se refiere al funcionamiento y al método de fabricación. En vez de la máscara de óxido de la Fig. 6, puede usarse una máscara considerablemente más sencilla para la fabricación de esta estructura, cuya máscara comprende un cierto número de intersticios continuos en vez de ventanillas separadas para formar las zonas de conexión 17.

Será evidente que el invento no queda limitado a los ejemplos descritos, sino que a los expertos en la técnica les cabe la posibilidad de efectuar muchas variaciones sin rebasar el alcance de este invento. Por ejem-



plo, las zonas de conexión pueden presentar formas diferentes a las de los ejemplos descritos. Por otra parte, el dispositivo puede ser fabricado, además de en la forma descrita, también mediante otras combinaciones de operaciones de difusión y/o procedimientos de crecimiento epitaxial de uso corriente, en la tecnología de los semiconductores. Los tipos de conductividad indicados en el ejemplo pueden ser intercambiados, invirtiendo a la vez la polaridad de la tensión V_G del electrodo de puerta. Además, la conexión a la región de sustrato puede ser efectuada mediante un contacto en la superficie 2, en lugar de por el contacto 5.

La presente solicitud, que corresponde a la presentada en Holanda, el 16 de octubre de 1.968, bajo el Nº 6814763, se acoge a los beneficios del artículo 51 del vigente Estatuto sobre Propiedad Industrial.

REIVINDICACIONES

Los puntos de invención propia y nueva, que se presentan para que sean objeto de esta solicitud de Patente de Invención en España, por VEINTE años, son los siguientes:

1.- Un dispositivo semiconductor que tiene un cuerpo semiconductor cubierto, en una primera superficie, al menos parcialmente con una capa aislante, comprendiendo dicho cuerpo al menos un transistor de efecto de campo



que tiene una región de sustrato de un primer tipo de conductividad adyacente a dicha primera superficie y que pertenece al electrodo de puerta y provista de un conductor de conexión, y una primera zona superficial del tipo de conductividad opuesto, dentro de dicha región de sustrato, estando situados al menos dos conductores en forma de tira, sustancialmente paralelos, en dicha primera superficie, cuyos conductores pertenecen a los electrodos de entrada y de salida y están conectados, al menos localmente, a la citada primera zona superficial, estando situada una segunda zona superficial, en forma de tira, de dicho primer tipo de conductividad, entre dichos conductores, sustancialmente paralela a los mismos y que pertenece al electrodo de puerta, extendiéndose los extremos de dicha segunda zona superficial más allá de la primera zona superficial y uniéndose allí con la región de sustrato, formando la parte de la primera zona superficial que está situada entre la segunda zona superficial y la región de sustrato, una región de canal del transistor de efecto de campo, caracterizado porque la segunda zona superficial está también conectada entre sus extremos a la región de sustrato, a través de al menos una zona de conexión de dicho primer tipo de conductividad.

2.- Un dispositivo semiconductor según la reivindicación 1, caracterizado porque una o más de las zonas de conexión están completamente rodeadas por la primera zona superficial.

3.- Un dispositivo semiconductor según las reivindicaciones 1 ó 2, caracterizado porque una o más de las zonas de conexión consisten en regiones en forma de



tira que se unen a dicha primera superficie, cuya dimen-
sión longitudinal se extiende sustancialmente en ángulo
recto a la de la segunda zona superficial, dividiendo di-
chas regiones en forma de tira la primera zona superficial
5 del tipo de conductividad opuesto en zonas parciales, to-
cando los electrodos de entrada y salida a todas las zonas
parciales.

4.- Un dispositivo semiconductor según cualquie-
ra de las reivindicaciones precedentes, caracterizado por-
10 que los electrodos de entrada y salida forman un sistema
interdigital.

5.- Un dispositivo semiconductor según cualquie-
ra de las reivindicaciones precedentes, caracterizado por-
que la primera zona superficial del tipo de conductividad
15 opuesto es una zona difundida en un sustrato de dicho pri-
mer tipo de conductividad y porque la zona de conexión es-
tá formada por una porción de dicho sustrato.

6.- Un dispositivo semiconductor según cualquie-
ra de las reivindicaciones precedentes, caracterizado por-
20 que los citados conductores que pertenecen a los electro-
dos de entrada y salida comprenden una región superficial
altamente impurificada, del tipo de conductividad opuesto,
al menos en los puntos de contacto con la primera zona su-
perficial.

25 7.- Un dispositivo semiconductor.



Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan y con los fines que se han especificado.

5 Esta Memoria consta de dieciocho hojas escritas a máquina por una sola cara.

Madrid, 23 DIC. 1969

P.A.

Alberto de Elizaburu
Por Poder

372495

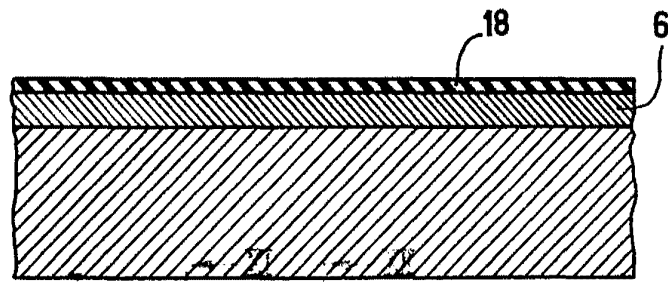


fig.5

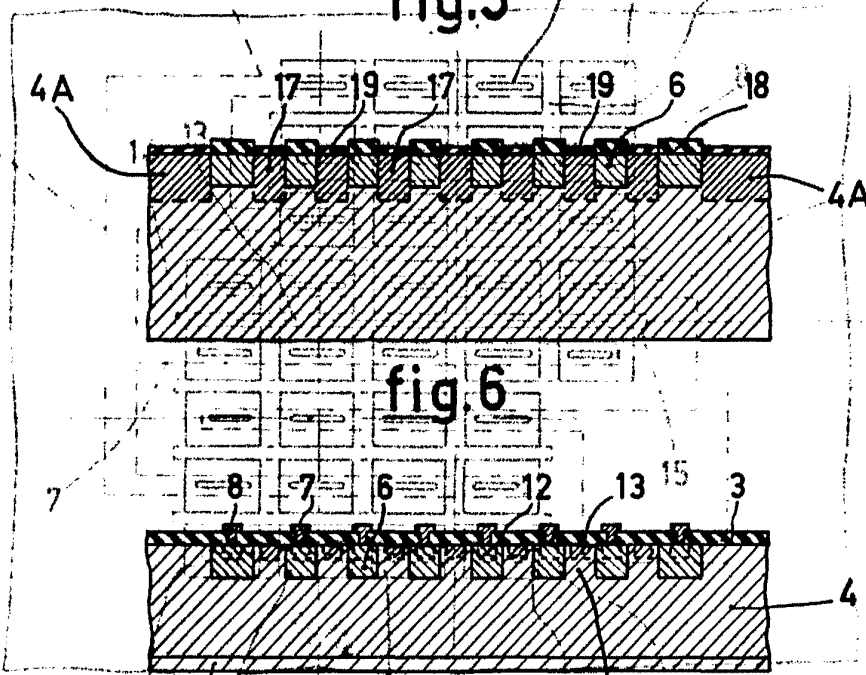


fig.6

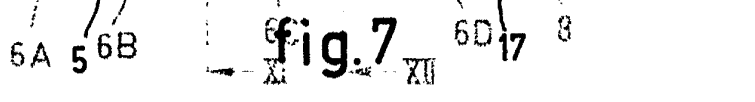


fig.7

fig.8

Arta

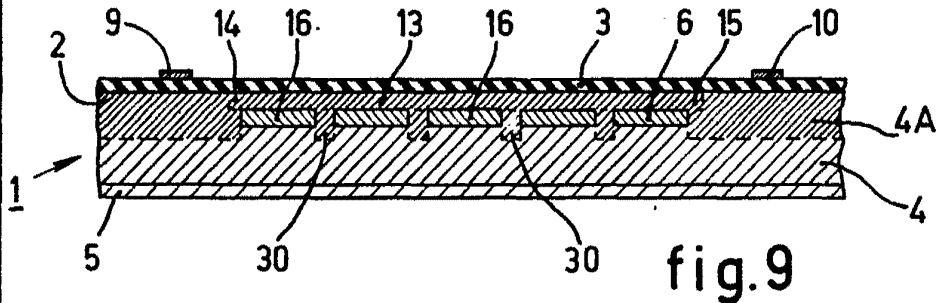


fig. 9

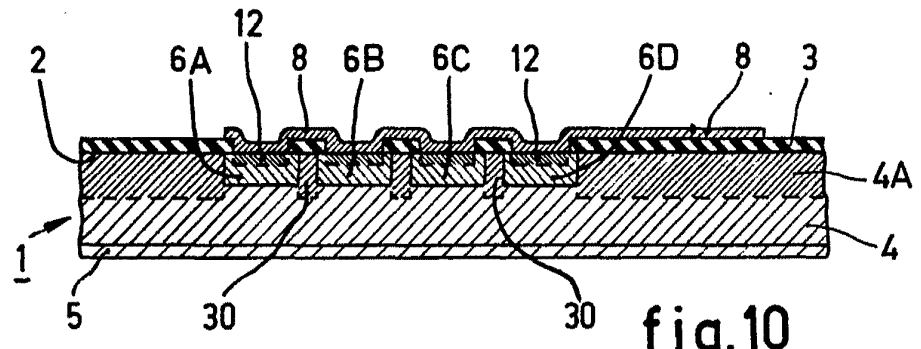


fig. 10

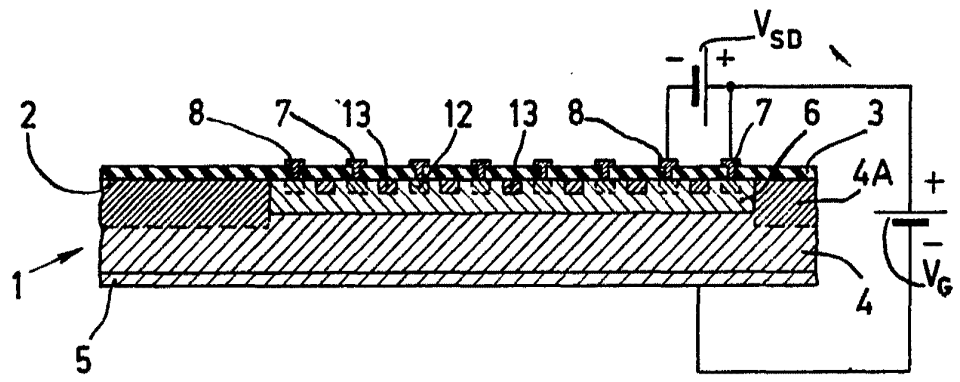


fig. 11

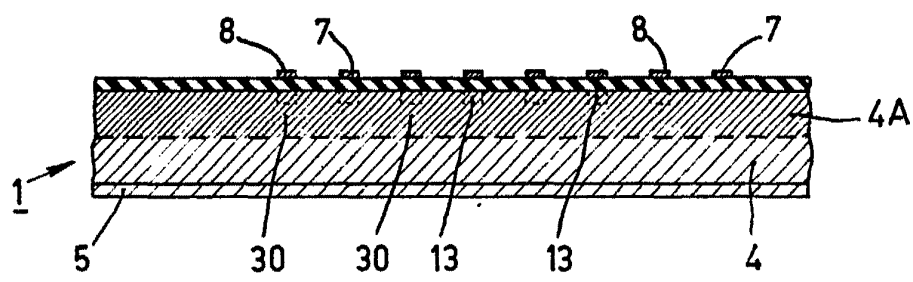


fig. 12

Handwritten signature or text at the bottom right of the page.