

372162

P.- 42.956

PHN 3575

Spain

VD/CV

SECCION TECNICA
CLASIFICACION I.P.C.
CLASE _____
SUBCLASE _____



MEMORIA DESCRIPTIVA

para solicitar PATENTE DE INVENCION por 20 años

a nombre de N.V. PHILIPS'GLOEILAMPENFABRIEKEN

entidad holandesa

con domicilio en Emmasingel 29, Eindhoven, Holanda

por: "UNA DISPOSICION DE CIRCUITO DE IDENTIFICACION PARA UN
RECEPTOR DE TELEVISION EN COLORES PAL"

(Clase Internacional H04n)

18-6-71

- 1 -



El invento se refiere a un circuito de identificación para un receptor de televisión en colores del sistema PAL, que comprende una entrada para la señal portadora de crominancia PAL, modulada en cuadratura, a decodificar, un desmodulador síncrono una entrada de señal del cual es acoplada con la citada entrada y una entrada de subportadora es acoplada con una salida de un circuito de regeneración de subportadora de crominancia, acoplándose una salida del desmodulador síncrono con una entrada de un generador de señales de conmutación de fase del sistema PAL, incluyendo el circuito de regeneración de crominancia un circuito de control de fase.

Un circuito de identificación del género arriba indicado se conoce ya por la revista Radio Mentor 7, (1966), pág. 595, circuito en el que se necesita un segundo desmodulador síncrono para la compensación automática de fase del circuito de regeneración de la subportadora de crominancia. Es objeto de esta invención prescindir de este segundo desmodulador síncrono, y proporcionar un nuevo tipo de circuito de identificación.

A este fin, un circuito de identificación del género descrito en el preámbulo, se caracteriza porque el circuito de regeneración de la subportadora de crominancia (25, 43,) incluye un regenerador de tipo de integrador pasivo (25), estando acoplada una salida de señal de control



(39) del citado modulador síncrono (37) con una entrada (41) de señales de control del circuito de control de fase (43) y un inversor de fase (31) que puede ser conmutado por medio de una señal de funcionamiento que se incorpora en al
5 menos uno de los acoplamientos entre la entrada (3) del circuito de identificación y las entradas (61, 35) del desmodulador síncrono (37), estando acoplada al menos una entrada (49) de señales de funcionamiento de dicho inversor de fase (31) con una salida (51) de un generador (53) de señales de conmutación de fase del tipo del sistema PAL.
10

Debido a este recurso se logra que la desviación de fase del circuito de regeneración de subportadora de crominancia que incluye el integrador pasivo se ajuste esencialmente a 90° respecto a la fase deseada, en caso de
15 posible aparición de un estado de conmutación erróneo del generador de señal de conmutación de fase de PAL. Dicho desmodulador síncrono produce entonces una tensión máxima. Esta tensión sirve de señal de identificación para restablecer el estado correcto de conmutación del generador de
20 señal de conmutación de fase de PAL. En el estado de conmutación correcto, la tensión producida por el desmodulador síncrono intenta ajustar esencialmente a cero, como resultado de la presencia de este desmodulador síncrono en el bucle de control de fase del circuito de frecuencia sub
25 portadora. Se obtiene entonces una conformidad precisa y

18-6-71

- 3 -
372162



óptima de la fase de la señal subportadora con la fase deseada, representada por la componente de fase constante de la señal de irrupción de color.

5 Para que la invención pueda ponerse en práctica fácilmente, se describirán con detalle en lo que sigue algunas formas de realización de la misma, a título de ejemplo, con referencia a los dibujos esquemáticos que se adjuntan, en los cuales se han omitido los detalles no importantes para la comprensión del invento, y en los que:

10 - la figura 1 ilustra, a manera de esquema funcional o por bloques no detallado, un circuito de identificación conforme al presente invento;

 - la figura 2 ilustra, a manera de diagrama de tensiones de error en función de la desviación de fase, el comportamiento del circuito de la figura 1 en el caso de un estado de conmutación correcto del generador de señal de conmutación de fase de PAL;

20 - la figura 3 ilustra, a manera de diagrama de tensiones de error en función de la desviación de fase, el comportamiento del circuito de la figura 1 en el caso de un estado de conmutación incorrecta del generador de señal de conmutación de fase de PAL;

25 - la figura 4 ilustra, a manera de esquema funcional no detallado, un circuito de identificación conforme al presente invento, en el cual el circuito de des-



plazamiento de fase en 90° , necesario para obtener las mutuas posiciones correctas de los ejes de desmodulación de señales de diferencia de color, está incorporado a un circuito de reactancia del control automático de fase;

5 - la figura 5 ilustra, a modo de esquema teórico de circuitos no detallado, parte del circuito de la figura 4, adecuada para su construcción en forma de circuito integrado; y

10 - la figura 6 ilustra, a manera de diagrama de tensiones de error en función de la desviación de fase, el comportamiento del circuito de la figura 5.

15 En la figura 1, un descodificador 1 de PAL tiene una entrada 3, una primera salida 5 y una segunda salida 7; al recibirse en la entrada 3 una señal subportadora de crominancia de PAL modulada, la componente de la fase alterna aparece en la primera salida 5, y la componente de la fase constante de esta señal subportadora de crominancia aparece en la segunda salida 7. Las salidas 5 y 7 están conectadas a las entradas 9 y 11 de un circuito desmodulador y de matriz 13.

20

25 La segunda salida 7 del descodificador 1 está además conectada a una entrada 15 de un circuito de franqueo de paso o barrera 17. El circuito de franqueo de paso 17 tiene además una entrada 19 a la cual se aplican unos impulsos de activación, y una salida 21 en la que aparece



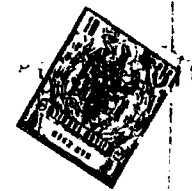
una componente de señal de irrupción de color, de fase constante. La salida 2 está conectada a una entrada 23 de un regenerador 25 de subportadora de crominancia que, conforme a la invención, debe ser del tipo pasivo, y se denominará de aquí en adelante integrador pasivo.

Conforme a la invención, el integrador pasivo 25 tiene una salida 27 conectada a una entrada 29 de un inversor de fase 31. Asimismo conforme al presente invento hay además una salida 33 del inversor de fase 31 conectada a una entrada de subportadora 35 de un desmodulador síncrono 37, y una salida 39 de señal de control del desmodulador 37 conectada a una entrada de señal de control 41 de un circuito de control de fase 43. El circuito de control de fase 43 está conectado, por medio de una línea 45, al integrador pasivo 25. El inversor de fase 31 produce en la salida 33 una señal de subportadora que se alterna 180° en fase de línea a línea.

La salida 33 del inversor de fase 31 está también conectada a una entrada 47 del desmodulador 13. De la señal de subportadora producida en la salida 33 del inversor de fase 31 puede derivarse, con el auxilio de un circuito de desplazamiento de fase, una señal de referencia para la detección síncrona de la componente de señal de crominancia de la fase alterna, aplicada a la entrada

25 9.

372162



El inversor de fase 31 tiene una entrada 49 conectada a una salida 51 de un generador 53 de señal de conmutación de fase de PAL. De esta salida 51 se obtiene la señal de operación del inversor de fase 31. El generador de señal de conmutación de fase 53 comprende un circuito divisor de 2:1, que se hace funcionar por medio de una señal de impulsos de frecuencia de línea: por ejemplo, la tensión de retroceso o retorno de línea aplicada a una entrada 55 del mismo. El estado de conmutación del inversor de fase 53 puede corregirse con ayuda de una señal de identificación que se aplica a una entrada del mismo. A este fin, la entrada 57 está conectada a una salida 59 del desmodulador síncrono 37.

El desmodulador síncrono 37 tiene una entrada de señal 51 conectada a una salida 63 de un circuito de franqueo de paso 65. Una entrada 67 del circuito de franqueo de paso 65 va conectada a la primera salida 5 del decodificador 1 de PAL. El circuito de franqueo de paso 65 tiene además una entrada 69 a la cual se aplica una señal de activación. Como consecuencia, en la entrada de señal 61 del desmodulador síncrono 37 se obtiene la componente de la fase alterna de la señal de irrupción de color. Esta componente de señal de irrupción de color, que se alterna en fase en 180° de línea a línea, es desmodulada en el desmodulador síncrono 37 con el auxilio de la señal de re-



ferencia, cuya fase se alterna igualmente en 180° de línea a línea, y que está aplicada a la entrada de subportadora 35. Bajo el influjo del circuito de control de fase 43, en el estado de conmutación correcto del generador de señal
5 de conmutación de fase, esta señal de referencia tiene una fase que difiere esencialmente en 90° de la fase de la componente de señal de irrupción de color aplicada a la entrada de señal 61; y en el estado de conmutación incorrecto
10 tiene una fase aproximadamente igual a aquella, o que difiere aproximadamente 80° de la misma.

El desmodulador síncrono 37 tiene además una salida 71 que, con arreglo a un detalle más rebuscado de realización del invento, va conectada a una entrada 73 de un circuito de coincidencia 75. Otra entrada 77 del circuito de coincidencia 75 va conectada a la salida 27 del integrador pasivo 25. Sólo en presencia de una señal de cróminancia en la entrada 3, y en el estado correcto de conmutación del inversor de fase 31, es cuando el circuito de coincidencia 75 aplica una señal a una salida de señal 79
15 de supresión o anulación del color, señal que libera el circuito 13 desmodulador y de matriz por medio de una entrada 81 de este circuito conectada a la salida 79, de manera que este circuito puede aplicar señales de diferencia de color desmoduladas a sus tres salidas 83, 85 y 87.
20

25 Para suministrar una señal de referencia que



tenga fase no alterna, la salida 27 del integrador pasivo va conectada a una entrada 89 del circuito desmodulador y de matriz 13.

5 A continuación se describirá, con referencia a las figuras 2 y 3, el funcionamiento del circuito de identificación en cuanto es importante para la comprensión del presente invento.

10 En primer lugar, supóngase que el estado de conmutación del generador de señal 53 de conmutación de fase es el correcto. Además, la fase inicial de la señal de subportadora en la salida 27 del integrador pasivo en la condición de no controlada, se supone ser φ_{01} respecto a la fase φ_0 deseada. La tensión de control V en la salida 15 39 del desmodulador síncrono 37 es entonces V_{01} (figura 2). Esta tensión de control intentará reajustar la fase de la señal de salida del integrador pasivo al valor φ_0 , por medio del circuito de control 43. Si la fase inicial fuese φ_{02} respecto a la fase deseada φ_0 , en la salida 39 aparecería una tensión de control V_{02} que reajustaría la fase de la señal en la salida 27 del integrador pasivo 25, al valor φ_0 , por medio del circuito de control de fase. Si la señal de salida del integrador pasivo tiene la fase φ_0 deseada, la diferencia de fase entre las tensiones en las entradas 35 y 61 del desmodulador síncrono 37 es 20 de 90° . Por consiguiente, no aparece señal alguna en las 25



salidas 71 y 59 del desmodulador síncrono 37, de manera que no se produce señal alguna de supresión de color en el circuito de coincidencia 77, ni se produce señal de identificación en el generador 53 de señal de conmutación de fase. El divisor de 2:1 de este último, pues, conserva su estado correcto de conmutación.

Supóngase ahora que el divisor de 2:1 del generador de señal de conmutación de fase 53 se halla en su estado de conmutación incorrecto. La señal de referencia en la entrada 35 del desmodulador síncrono 37 diferirá entonces 180° en fase respecto de la del caso arriba descrito, y la característica representativa de la tensión de control V en la salida 39, en función del ángulo de fase φ de la señal de referencia en la entrada 35, variará con arreglo a la figura 3. Una tensión V_{0_1} , asociada a una fase inicial φ_{0_1} , tiene entonces polaridad contraria a la del caso anterior, y la desviación de fase φ de la señal en la entrada 35, respecto a la fase deseada φ_0 y por medio del circuito de control de fase 43, aumentará ahora en lugar de disminuir como sucedió en el caso del estado de conmutación correcto del inversor de fase 53. Como el regenerador 25 de la subportadora de crominancia es un integrador pasivo, este desplazamiento de fase no podrá exceder de 90°, y la tensión de control V presentará su valor máximo V_1 , representado en forma negativa en este



caso. De manera análoga, el circuito de control de fase tenderá a una desviación de fase de -90° en caso de una fase inicial φ_{02} y de una tensión de control V_{02} , con la cual está asociado un voltaje de control V_2 , representado en este caso en su forma de máximo positivo. En estos dos casos, el desmodulador síncrono 37 aplica también una señal de valor grande a sus salidas 71 y 59. La señal efectuará entonces una supresión de color en la salida 71, y el estado de conmutación del generador de señal 53 de conmutación de fase será corregido por la señal presente en la salida 59, y se llevará del estado incorrecto al correcto.

Parte del circuito de identificación de la figura 4 tiene una estructura análoga a la del de la figura 1. Para esta parte se han utilizado los mismo números de referencia que en la figura 1, y para su descripción se hace referencia a la descripción de la figura 1.

Las principales diferencias respecto del circuito de la figura 1 son las siguientes: El inversor de fase 31 está incorporado en el camino de la señal de crominancia después de la salida 5. La fase de la señal subportadora modulada se desplaza entonces 180° de línea a línea en el inversor de fase 31. En lugar de los circuitos de franqueo de paso 65 y 17, se incorporan en este caso unos conmutadores electrónicos 91 y 93. Durante



la aparición de la señal de irrupción de color, estos conmutadores 91, 93 conectan las salidas 5 y 7 del descodificador 1 a las entradas 61 y 23 del desmodulador síncrono 37 y del integrador pasivo 25, respectivamente. Durante el resto del período, los conmutadores 91, 93 conectan las salidas 5 y 7 del descodificador 1 a las entradas 9 y 11 del circuito desmodulador y de matriz 13.

La salida 27 del integrador pasivo 25 está conectada, por medio de un circuito de desplazamiento de fase en 90° , a una entrada 97 de señal de referencia del circuito desmodulador y de matriz 13. Según un detalle más rebuscado de realización del invento, una salida 99 de este circuito de desplazamiento de fase 95 va conectada a una entrada 101 de un circuito distribuidor e inversor de fase 103. Una entrada de señal de control 105 de este circuito distribuidor e inversor de fase 103 va conectado a la salida 39 de señal de control del desmodulador síncrono 37. Como consecuencia, por medio de la conexión 45 se aplica al integrador pasivo una tensión de subportadora que depende de la señal de control, difiere 90° o 270° en fase de la tensión existente en la salida 27 del integrador pasivo 25, y cuya amplitud depende también de la señal de control aplicada a la entrada de señal de control 105. Como consecuencia, se obtiene una corrección de fase de la señal de salida



del integrador pasivo 25, bajo la influencia de la señal de control presente en la entrada 105.

Otra diferencia con respecto a la disposición de circuitos de la figura 1 es la de que la entrada 57 del generador de señal 53 de inversión de fase de PAL, y la entrada 73 del circuito de coincidencia 75 para la supresión de color van conectadas a una salida 107 de un circuito 109 de corrección de polaridad. Dos entradas 111 y 113 de este circuito de corrección de polaridad 109 van conectadas a las salidas 115 y 117 del circuito de distribuidor e inversor de fase 103. La entrada 77 del circuito de coincidencia 75 está conectada, por medio de un detector de amplitud 118, a la salida 27 del integrador pasivo 25.

En la figura 5 se representa el esquema teórico o de principios del circuito distribuidor e inversor de fase 103, el circuito de corrección de polaridad 109 y el generador de señal 53 de conmutación de fase de PAL, de la disposición de circuitos de la figura 4. En lo que sigue se describirá el funcionamiento de esta combinación con referencia a dicha figura 5.

En la figura 5, la entrada 101, a la cual se aplica la señal subportadora desplazada 90° en fase por el circuito de desplazamiento de fase 95, y obtenida de la salida 27 del integrador pasivo 25, está conectada a



través de un condensador 119 a la base de un transistor
121. La base de este transistor 121 está además conectada,
por medio de una resistencia 123, a una fuente de alimen-
tación V_1 . A esta fuente de alimentación V_1 está también
5 conectada la base de un transistor 125 que forma un cir-
cuito inversor de fase en unión del transistor 121, y de
un transistor 127 incorporado a una parte común de las
líneas de emisor de los transistores 121 y 125. Los emi-
sores de los transistores 121 y 125 están conectados por
10 medios de resistencias 129 y 131 al colector del tran-
sistor 127. El emisor del transistor 127 está conectado
a masa a través de una resistencia 133. La base del tran-
sistor 127 está conectada a una fuente de alimentación
 V_2 , que suministra una tensión inferior a la de la fuente
15 de alimentación V_1 .

Las corrientes de colector de los transis-
tores 121 y 125 reciben la influencia, en oposición de
fase, de la señal de subportadora presente en la base del
transistor 121.

20 El colector del transistor 121 va conectado
a los emisores de dos transistores 135 y 137 que forman
parte de un circuito distribuidor de corriente. El colec-
tor del transistor 125 está conectado a los emisores de
otros dos transistores 139 y 141 que forman parte de otro
25 circuito de distribución de corriente. Las bases de estos



transistores 137 y 139 están conectadas entre sí y a un condensador 143. Las bases de los transistores 135 y 141 están conectadas asimismo entre sí y a un condensador 145. Las otras armaduras o extremidades de los condensadores 143 y 145 van conectadas a masa. Los colectores de los transistores 137 y 141 van conectados a la línea de salida 45. El colector del transistor 135 está conectado a la salida 117 y, por medio de una resistencia 146, a una fuente de alimentación V_3 que suministra una tensión más alta que la de la fuente de alimentación V_1 . El colector del transistor 139 está conectado a la salida 115 y, por medio de una resistencia 148, a la misma fuente de tensión V_3 . Las extremidades o armaduras de los condensadores 143 y 145 conectadas a dichas bases están conectadas además cada una, por medio de un circuito de franqueo de paso, a la entrada 105 a la cual se aplica la señal de irrupción de color sincrónicamente detectada en el desmodulador síncrono 37.

El condensador 143 está conectado al colector de un transistor 147 y el emisor de un transistor 149. El emisor del transistor 147 y el colector del transistor 149 están conectados a la entrada 105. Las bases de los transistores 147 y 149 están conectadas a una entrada 151 a la cual se aplica un impulso coincidente en el tiempo con la señal de irrupción de color.



El condensador 145 está conectado al colector de un transistor 153 y al emisor de un transistor 155. El emisor del transistor 153 y el colector del transistor 155 están conectados a la entrada 105. Las bases de los transistores 153 y 155 están conectadas a una entrada 157 a la cual se aplica un impulso que aparece durante el retroceso de líneas, y antes de que aparezca la señal de irrupción de color.

Quando en la entrada 157 aparece un impulso, los transistores 153 y 155 conducen y el condensador 145 se carga a la tensión presente en ese momento en la entrada 105. Si un instante más tarde aparece un impulso en la entrada 151, los transistores 147 y 149 conducen, y el condensador 143 se carga a la tensión de la señal de irrupción de color detectada, presente en ese momento en la entrada 105. Se produce entonces en los condensadores 143 y 145 una diferencia de tensiones que mide la amplitud y la polaridad de la señal de irrupción de color detectada. Esta amplitud y esta polaridad son a su vez la medida de la desviación de fase de la subportadora, proporcionada por el integrador pasivo 25, respecto a la fase deseada φ_0 de la subportadora. La fase de la señal de irrupción de color aplicada a la entrada 61 del desmodulador síncrono de la medida de esta fase deseada, y difiere de ella 90° .

Quando la diferencia de fase entre la señal



de irrupción de color presente en la entrada 61 y la señal de subportadora de la entrada 35 del desmodulador síncrono es exactamente de 90°, la amplitud de la señal de irrupción de color modulada, en la entrada 105, es cero. Los condensadores 143 y 145 tienen la misma tensión, y los transistores 135, 137 y 139, 141 transportan una parte sensiblemente igual de las corrientes suministradas por los transistores 121 y 125, respectivamente. La componente de corriente alterna aplicada a la salida 45 por los transistores 137 y 145, será cero. Si dicha diferencia de fase se desvía de 90°, entre los condensadores 143 y 145 surgirá una diferencia de tensión, distribuyéndose desigualmente las corrientes. Si la diferencia de tensión entre los condensadores 143 y 145 es positiva, el transistor 137 transporta, de la corriente suministrada por el transistor 121, una parte mayor que el transistor 135, mientras que de la corriente suministrada por el transistor 125 transporta una parte menor el transistor 141 que el transistor 139. La suma de las corrientes aplicadas a la salida 45 por los transistores 141 y 137 viene entonces en su mayor parte suministrada por el transistor 137, de manera que la fase de la componente de corriente alterna de la misma viene determinada por la fase de la componente de corriente alterna suministrada por el transistor 121. Como se desprende evidentemente, en caso de una diferencia de tensión negativa entre

5
10
15
20
25



los condensadores 143 y 145, la componente de corriente alterna suministrada por el transistor 141 predominará en la salida 45, en relación con la suministrada por el transistor 137. La componente total de corriente alterna en la salida 45 tendrá entonces la fase de la corriente alterna que circula por el transistor 125, que está en oposición de fase con la del otro transistor 121 del circuito inversor de fase. La polaridad de la diferencia de tensión entre los condensadores 143 y 145 determina, pues, si la fase de la corriente alterna y, por tanto, de la señal de subportadora en la salida 45, está a 0° ó a 180° respecto a la fase de la señal presente en la entrada 101. La magnitud de dicha diferencia de tensión determina la amplitud de la mencionada componente de corriente alterna. La fase de la tensión de salida del integrador pasivo 25 se corrige con el auxilio de esta componente alterna, hasta que la diferencia de fase entre la señal de irrupción de color presente en la entrada 61 y la señal de subportadora proporcionada por el integrador pasivo en la entrada 35 del desmodulador síncrono 37 sea esencialmente de 90°. La señal de control en la entrada 39 del mismo es entonces sensiblemente cero, cuando el generador de señal 53 de conmutación de fase de PAL se halla en su estado correcto de conmutación. Si el generador de señal 53 de conmutación de fase de PAL se halla en su estado

372162



de conmutación incorrecto, la señal de control presente en la entrada 105 del circuito distribuidor e inversor de fase 103 intentará aumentar la diferencia de fase existente entre las señales de entrada del desmodulador síncrono 37, porque la componente alterna de la señal de salida, en la salida 45 del circuito distribuidor e inversor de fase 103, tenderá entonces a un valor máximo en lugar de al valor cero, como en el caso del estado de conmutación correcto. En principio, la explicación dada con referencia a las figuras 2 y 3 sirve también para el control de fase.

Además de ejercerse una influencia sobre la componente alterna suministrada por los transistores 137 y 141 en la salida 45, la señal de control presente en la entrada 105 influye también en la componente continua aplicada por cada uno de los transistores 139 y 135 a las salidas 115 y 117 del circuito distribuidor e inversor de fase 103, y por tanto en la diferencia de tensión entre los colectores de dichos transistores.

Si la tensión en bornes del condensador 143 es positiva respecto a la tensión en el condensador 145, la mayor parte de la corriente continua proporcionada por el transistor 125 circula por el transistor 139, y la parte más pequeña, dada por el transistor 121, pasa por el transistor 135. Las corrientes continuas proporcionadas por



los transistores 121 y 125 son sensiblemente iguales. La corriente continua que pasa por el transistor 139, pues, será mayor que la que pasa por el transistor 135, y la caída de tensión en la resistencia de colector 148 excederá de la presente en la resistencia de colector 146.

En caso de distinta polaridad de la diferencia de tensión entre los condensadores 143 y 145, la diferencia de tensión entre los condensadores 143 y 145, la diferencia de tensión entre los colectores adquiere también una polaridad diferente.

En las salidas 115 y 117, se produce una diferencia de tensión cuya magnitud y polaridad dan la medida de la diferencia de tensión existente entre los condensadores 143 y 145 y, por tanto, de la amplitud y polaridad de la señal de irrupción de color sincrónicamente desmodulada, aplicada a la entrada 105, y es por tanto la medida de la desviación de fase entre la señal de irrupción de color y la señal subportadora a la entrada del desmodulador síncrono 37.

La diferencia de corriente continua posiblemente presente entre la salida 115 y la 117 se aplica a las entradas 111 y 113 del circuito 109 de corrección de la polaridad. La entrada 111 está conectada a la base de un transistor 159 y al emisor de un transistor 161. La entrada 113 está conectada a la base del transistor 161 y



al emisor del transistor 159. Los colectores de los transistores 159 y 161 están conectados entre sí y a la salida 107, y por medio de una resistencia 162 a masa. Los transistores 159 y 161 son, en esta realización, del tipo PNP, en contraste con los demás transistores de la figura 5, que son del tipo NPN.

De no existir diferencia de tensión entre las entradas 111 y 113 del circuito 109 de corrección de polaridad, ninguno de los dos transistores 159 y 161 conducirá, y la tensión en la salida 107 será nula. Si la entrada 111 es negativa respecto a la entrada 113, el transistor 159 conduce cuando la diferencia de tensión haya excedido de un valor dado de umbral, determinado por el tipo de transistor; y en el caso de polaridad inversa, el transistor 161. En ambos casos, aumenta la caída de tensión en la resistencia 163, conectada a la línea de colector común, y por tanto en la salida 107.

En función del ángulo Ψ comprendido entre la fase deseada y la no deseada de la subportadora de crominancia en la salida 27 del integrador pasivo 25, la tensión de salida V , en la salida 107, tiene una variación como la esquemáticamente representada en la figura 6. El circuito de coincidencia 75 para la supresión de color y el generador de señal 53 de conmutación de fase de PAL se hacen funcionar con la ayuda de esta tensión.



La tensión en la salida 107 se aplica a la entrada 57 del generador de señal 53 de conmutación de fase de PAL. La entrada 57, mencionada está conectada a la base de un transistor 163. El emisor de este transistor va conectado a masa. El colector del transistor 163 está conectado por medio de una resistencia 165 a una fuente de alimentación; por medio de una resistencia 167 a la entrada 55; y directamente a una entrada 169 de un divisor 171 de 2:1. Una salida 173 del divisor 171 de 2:1 va conectada a la salida 51 del generador de señal 53 de conmutación de fase de PAL.

Si la tensión en la entrada 57 de dicho generador de señal 53 de conmutación de fase de PAL es cero, el transistor 163 no conduce, y los impulsos de frecuencia de línea recibidos en la entrada 55 se hacen pasar, esencialmente sin impedimento alguno, hacia la entrada 169 del divisor 171 de 2:1, cuya salida 173 de la denominada onda rectangular o cuadrada, de la mitad de la frecuencia de línea. En el caso de que haya una tensión positiva en la entrada 57, como ocurre cuando la fase de la subportadora dada por el integrador pasivo 25 es incorrecta, la tensión positiva de la entrada 57 hace que el transistor 163 conduzca. Los impulsos aplicados a la entrada 55 son entonces muy atenuados por la disposición en serie de la resistencia 167 y el transistor en



conducción 163, y no pueden hacer que funcione el divisor 171 de 2:1. La tensión positiva en la entrada 57 aparece en el caso de un estado incorrecto de conmutación del generador de señal 53 de conmutación de fase de PAL, estado que es automáticamente corregido por el citado proceso de bloqueo de los impulsos, y convertido en estado de conmutación correcto, de manera que la tensión en la entrada 57 vuelve a ser cero.

La tensión positiva que aparece en el caso de un estado de conmutación incorrecto del generador de señal 53 de conmutación de fase de PAL, en la salida 107 del circuito 109 de corrección de polaridad, se aplica también a la entrada 73 del circuito de coincidencia 75. En la salida 79 de éste aparece entonces una señal de supresión de color. En el caso de un estado incorrecto de conmutación del generador de señal 53 de conmutación de fase de PAL, la presentación de color es, pues, imposible. La señal de supresión de color en la salida 79 sólo desaparece si la tensión en la entrada 73 es cero, y si la señal de subportadora de crominancia detectada por el detector de amplitud 118 está simultáneamente presente en la entrada 77. De hecho, esto último es una indicación de la presencia de una señal de irrupción de color en la entrada 23 del integrador pasivo 25.

La entrada 61 de señales del desmodulador



síncrono 37, así como la entrada 23 del integrador pasivo
25 pueden estar acopladas directamente a la entrada 3 del
circuito de identificación. El circuito de identificación
correspondiente a la figura 1 en ese caso, sólo exige que
5 una puerta de irrupción esté en común con la entrada 61
de señales del modulador 37 y la entrada 23 del integra-
dor pasivo 25. Un circuito de esta clase puede utilizarse
también en un receptor denominado PAL simple, que no tie-
ne circuito descodificador 1.

10 La presente solicitud, que corresponde a la
presentada en Holanda el 5 de Octubre de 1968, bajo el nú-
mero 68 14299, se acoge a los beneficios del artículo 51
del vigente Estatuto sobre Propiedad Industrial.

15

REIVINDICACIONES

20

Los puntos de invención propia y nueva que
se presentan para que sean objeto de esta solicitud de
25 Patente de Invención en España, por VEINTE años, son los



siguientes:

1.- Una disposición de circuito de identificación para un receptor de televisión en colores PAL, que comprende una entrada para una señal subportadora de crominancia PAL modulada en cuadratura, que ha de descodificarse, un desmodulador síncrono una entrada de señales del cual está acoplada con la citada entrada y una entrada de subportadora está acoplada con una salida de un circuito de regeneración de la subportadora de crominancia, estando acoplada una salida desde el modulador síncrono con una entrada de un generador de señales de conmutación de fase PAL, incluyendo el circuito de regeneración de crominancia un circuito de control de fase, caracterizada porque el circuito de regeneración de la subportadora de crominancia incluye un regenerador del tipo de integrador pasivo, estando acoplada una salida de señales de control del citado desmodulador síncrono con una entrada de señales de control del circuito de control de fase y estando incorporado un inversor de fase que puede ser conmutado por medio de una señal de funcionamiento, en al menos uno de los acoplamientos entre la entrada del circuito de identificación y las entradas del desmodulador síncrono, estando acoplada al menos una entrada de señales de funcionamiento de dicho inversor de fase con una salida del generador de señales de conmutación de fase PAL.

372162



2.- Una disposición según la reivindicación 1, en la que una entrada de una red de desplazamiento de fase en sustancialmente 90° está acoplada con una salida del circuito de regeneración de la subportadora de crominancia, caracterizada porque una salida de la red de desplazamiento de fase está acoplada con la etapa de inversor de fase que tiene dos salidas en oposición de fase, con cada una de cuyas salidas está acoplado un circuito de distribución de corriente, cada uno de dichos circuitos de distribución de corriente tiene una entrada que está acoplada con la salida de señales de control del desmodulador síncrono, una salida común del cual está acoplada con el integrador pasivo y al menos una salida de señales de identificación del cual está acoplada con dicha entrada del generador de señales de conmutación de fase PAL.

3.- Una disposición según la reivindicación 2, en la que cada circuito de distribución de corriente tiene una salida que está acoplada con la citada entrada del generador de señales de conmutación de fase PAL, caracterizada porque las salidas de los circuitos de distribución de corriente están acopladas a través de un circuito de corrección de la polaridad con la citada entrada del generador de señales de conmutación de fase PAL.

4.- Una disposición según la reivindicación



3, caracterizada porque el circuito de corrección de la po-
 laridad incluye dos transistores, las bases de cada uno de
 los cuales están conectadas a los emisores del otro tran-
 sistor y a una salida de un circuito de distribución de co-
 rriente, y cuyos colectores están conectados entre sí y a
 la entrada del generador de señales de conmutación de fase
 PAL.

5.- Una disposición según la reivindicación
 3 o la 4, en la que el generador de señales de conmutación
 de fase PAL incluye una entrada de señales de impulsos pa-
 ra aplicar impulsos de retorno de líneas, y un circuito
 báscula, una entrada del cual está acoplada a la entrada
 de señales de impulsos, caracterizada porque el generador
 de señales de conmutación de fase PAL en la conexión entre
 la entrada de señales de impulsos y la citada entrada de
 señales de disparo incluye un circuito de bloqueo que tie-
 ne una entrada conectada a la salida del circuito de co-
 rrección de la polaridad.

6.- Una disposición según la reivindicación
 5, caracterizada porque el circuito de bloqueo incluye un
 transistor cuya base está conectada a la salida del cir-
 cuito de corrección de la polaridad, cuyo colector está co-
 nectado a la entrada del circuito bascular y a través de
 una resistencia a la entrada de señales de impulsos y cuyo
 emisor está conectado a masa.

18-6-71



7.- Una disposición según una cualquiera de las reivindicaciones precedentes, caracterizada por que incluye un circuito de coincidencia que tiene una primera entrada que está acoplada con una salida del desmodulador síncrono, una segunda entrada del cual está acoplada con una salida del integrador pasivo y una salida de señales de supresión del color.

8.- Una disposición según la reivindicación 7, en combinación con la reivindicación 3 o la reivindicación 4, caracterizada porque la segunda entrada del circuito de coincidencia está acoplada a través de un detector de amplitud con la citada entrada del integrador pasivo y la primera entrada está acoplada con la salida del circuito de corrección de la polaridad.

9.- Una disposición según una cualquiera de las reivindicaciones precedentes, que comprende un circuito descodificador del sistema PAL, una de cuyas entradas es también la entrada del circuito de identificación, teniendo además el circuito de descodificación PAL una primera salida para una componente con la fase alterna y una segunda salida para una componente con la fase sustancialmente constante de al menos la señal de irrupción del color de la señal subportadora de crominancia PAL modulada en cuadratura, caracterizada porque la entrada de señales del desmodulador síncrono está acoplada a la primera sali-



da y una entrada del integrador pasivo está acoplada a la segunda salida del circuito descodificador del sistema PAL.

5 10.- Una disposición de circuito de identificación para un receptor de televisión en colores PAL.

Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan y con los fines que se han especificado.

10 Esta Memoria consta de veintinueve hojas escritas a máquina por una sola cara.

Madrid, 10 JUL 1971

P.A.

15

Alberto de la Torre
Por Poder

20

372162

25

370402

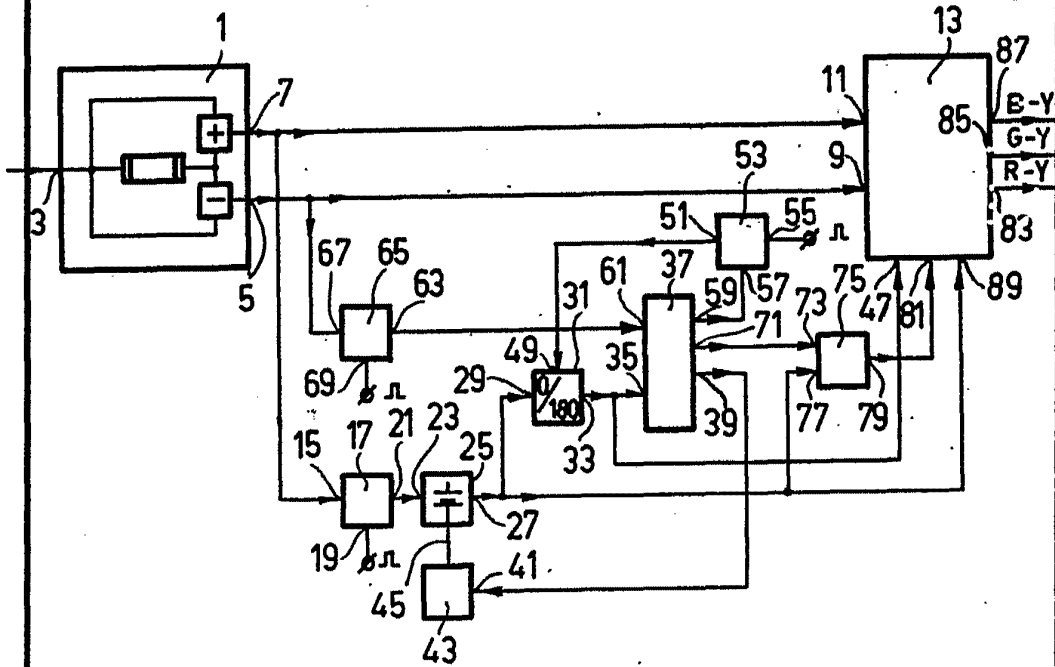


fig. 1

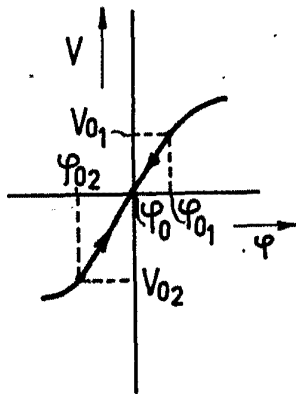


fig. 2

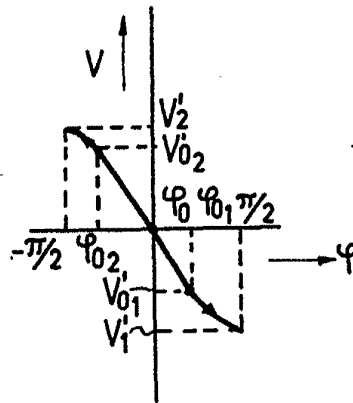


fig. 3

All rights reserved
 For Patent Office

370462

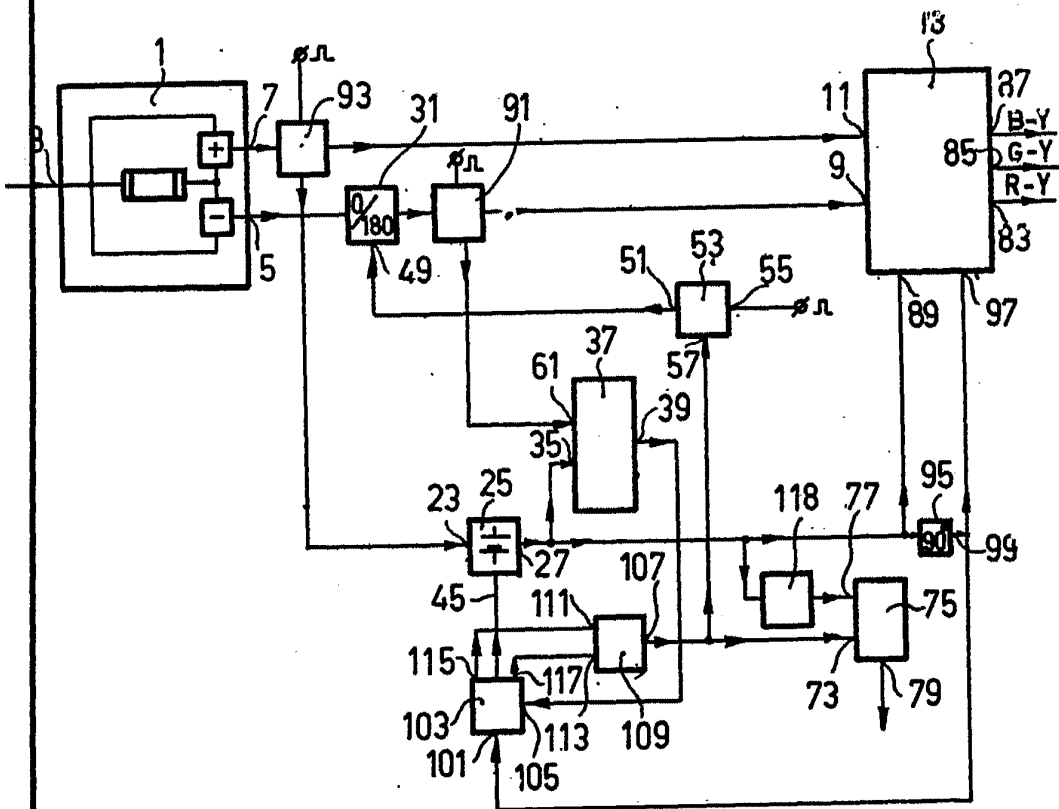


fig. 4

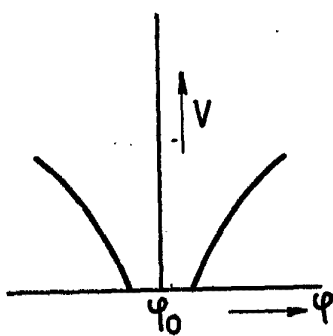


fig. 6

Attest
Per _____

[Handwritten signature]

