



371682

J.H.M^o Neilly - P. Barton - 15-2

SECCION TECNICA
CLASIFICACION I.P.C
CLASE H03
SUBCLASE K

371682

MEMORIA DESCRIPTIVA PARA SOLICITAR PATENTE DE INVENCION
EN ESPAÑA POR: "DISPOSICION PARA SINCRONIZACION DE CUADRO EN EL DES-
CIFRADOR DE UN SISTEMA PCM (MODULACION DE IMPULSOS CODIFICADA)", A
NOMBRE DE STANDARD ELECTRICA, S.A. DOMICILIADA EN MADRID CALLE DE -
RAMIREZ DE PRADO, 5

Este invento se refiere a disposiciones para conseguir la sincronización de cuadro en sistemas de modulación de impulsos codificada (PCM) de comunicación. En tales sistemas se requiere dos grados de sincronización; sincronización de cuadro y sincronización de impulso.

5. En un sistema de PCM de un canal, al que este invento es particularmente aplicable, no se dispone de un canal de sincronización separado y así la sincronización de cuadro ha de derivarse del canal de conversación. En un sistema multicanal generalmente es posible asignar un canal para utilización exclusiva como canal de sincronización. Sin embargo,

10. puede suceder que incluso en un sistema multicanal se necesiten todos los canales para conversación y no puede disponerse de ningún canal para sincronización. Igualmente, entonces, la sincronización de cuadro ha de derivarse de uno o varios canales de conversación.

BAD ORIGINAL

371682



2.

15

El presente invento se basa en el descubrimiento de que para un amplio margen de niveles de señales codificadas existe una señal detectable en la salida del descifrador no filtrada cuando la sincronización de cuadro es incorrecta. Tal señal tiene una frecuencia de la mitad de la frecuencia de muestra.

20

El invento provee, por lo tanto, una disposición para sincronización de cuadro en un sistema de comunicación PCM, incluyendo: un filtro de paso de banda al que se aplica la salida no filtrada de un canal de señales PCM no calificadas, estando la banda de paso del filtro centrada con respecto a una frecuencia que es la mitad de la frecuencia de muestra del canal; un medio generador de impulsos dispuesto para generar impulsos a un ritmo menor que el ritmo de cuadro cuando se deriva una señal del filtro del paso de banda; y medios de puerta a los que se aplican los impulsos del generador de impulsos y los impulsos de reloj al ritmo de los impulsos bit del descifrador, estando dichos medios de puerta dispuestos para introducir los impulsos del generador de impulsos en la corriente de impulsos de reloj a ritmo de bit en forma de impulsos de reloj adicionales.

25

30

35

Las anteriores y otras características del invento y la forma de conseguir las serán más claras y el invento mismo quedará mejor entendido por referencia a la siguiente descripción de una forma preferida del mismo dada con relación a los adjuntos dibujos, en los que:

La fig. 1 es un diagrama en bloque que ilustra la construcción de una disposición de sincronización de cuadro.

La fig. 2 ilustra formas de onda que se puede observar en la salida del descifrador de la fig. 1.

40

En la disposición mostrada en la fig. 1, el descifrador 1 es

371682

3.



de un solo canal de PCM cuya salida es una señal analógica cuantificada, esto es, el resultado de descifrar los grupos de clave PCM individuales para proporcionar el equivalente de las muestras cuantificadas que se codificaron en el transmisor. La forma de onda de salida del descifrador
45 deberá ser similar a la mostrada en la fig. 2 (a). Esta señal se pasará entonces a un circuito de filtro (no se muestra) para producir la señal de salida de audio final. Sin embargo, en la salida del descifrador, sigue siendo una serie de muestras discretas.

La forma de onda en la fig. 2(a) es la que aparece en la salida de un descifrador lineal de 4 cifras cuando es correcta la sincronización de cuadro. Si se pierde la sincronización de cuadro, esto es, si el impulso de cuadro para el descifrador está retrasado en un bit, entonces la salida del descifrador puede aparecer como la mostrada en la fig. 2 (b)

55 Las fig. 2(c) 2 (d) muestra como puede ser la forma de onda de salida si los impulsos de cuadro están retrasados dos y tres bits. Es evidente que la salida integrada cambia de una forma de onda de audio reconocible a una señal incomprensible si se pierde la sincronización de cuadro.

60 Sin embargo, se ha observado que para un margen amplio de niveles de señal codificada existe una frecuencia de señal detectable igual a la mitad de la frecuencia de muestra en la salida del descifrador no filtrada para todos los impulsos de cuadro situados incorrectamente. Esta frecuencia desaparece virtualmente cuando se consigue la
65 sincronización de cuadro correcta.

La disposición mostrada en la fig. 1 está diseñada para conseguir sincronización de cuadro correcta en un sistema PCM de un solo

371682



4.

70

canal de 7 cifras funcionando con un ritmo de muestra de 8KHz y utilizando un reloj de 56KHz (ritmo de bit). El descifrador 1 recibe impulsos de cuadro a un ritmo de muestra de 8 KHz alimentando los 56 KHz de reloj a un circuito divisor por siete 2. La salida no filtrada del descifrador se alimenta a un filtro de paso de banda 3 que tiene una banda de paso centrada en 4 KHz. La salida del filtro 3 se utiliza para disparar un circuito generador de impulsos de un disparo 4 que aplicado a la puerta OR 5 introduce los impulsos adicionales así producidos en la corriente de impulsos de 56 KHz.

75

80

Si el descifrador está sincronizado correctamente no se detecta ninguna señal de 4 KHz en la salida del descifrador no filtrada y no se producen impulsos extra por el circuito 4. Si se pierde la sincronización de cuadro la componente de 4 KHz aparece en la salida del descifrador, se genera con impulso por el circuito 4 y se introduce en la corriente de impulsos de reloj. Esto produce el efecto de mover el impulso de cuadro aplicado al descifrador hacia adelante en una posición de bit, naturalmente, siempre en la misma dirección. Este proceso se repite hasta que se consigue la sincronización de cuadro correcta cuando desaparece la componente de 4 KHz y no se introducen más impulsos en la corriente de reloj. En la peor de las condiciones se necesitan seis impulsos extra para conseguir sincronización con una clave de 7 cifras.

85

90

Los componentes utilizados en la disposición de la fig. 1 son por si mismas bastante convencionales. El circuito generador de impulsos consiste en un gatillo Schmitt conmutador por la salida del filtro y que a su vez dispara un monoestable. La salida del monoestable es el impulso aplicado a la puerta 5.

La disposición incluye un circuito de sincronización de cuadro

371682

5.



95

La disposición incluye un circuito de realimentación a través de un monoestable 6 que tiene una constante de tiempo relativamente larga en comparación con el ritmo de muestra, cuya salida controla un conmutador de inhibición en la salida del filtro a continuación de la introducción de un impulso extra en la corriente de reloj, lo suficientemente larga para evitar la generación de una sucesión de tales impulsos adicionales mientras ocurre la desaparición gradual de la señal de 4KHz. Prolonga efectivamente el tiempo de respuesta del circuito.

100

105

110

115

Se apreciará que debe destinarse un determinado tiempo para la formación de la componente de 4KHz para ser detectada y también tiempo para que desaparezca cuando se consigue la sincronización correcta. Ha de conseguirse averencia entre la R del filtro 3 y la puerta del gatillo. Por ejemplo una Q alta retarda la formación del potencial en la salida del filtro y alarga el tiempo para recuperación de la sincronización. También, en la práctica habrá alguna señal de 4KHz presente en la salida del descifrador cuando la sincronización de cuadro es correcta, tendiendo a conmutar el gatillo del generador de impulsos. Probablemente es debido a falta de linealidad en la característica de transferencia en conjunto del codificador-descifrador. Una Q demasiado baja para el filtro dará por resultado una corrección rápida, pero la habilidad de conseguir y mantener la sincronización es más bien incierta y depende en cierto grado en que se transmitan niveles de señal altos o bajos y de la sensibilidad del nivel de entrada del gatillo disparador.

120

Ha de quedar entendido que la anterior descripción de ejem-



Los concretos del invento se hace solamente a modo de ejemplo y no ha de considerarse como limitación de su alcance.

Este invento corresponde a una solicitud de patente formulada en Inglaterra el 20 de Septiembre de 1.968 señalada con el Núm. 44729/68 y se acoge, por lo tanto, a los beneficios que otorgan los convenios internacionales vigentes.

----- N O T A -----

Los puntos de invención propia y nueva que se presentan para que sean objeto de esta patente de veinte años, son los siguiente:

130 1 - Una disposición para sincronización de cuadro en el descifrador de un sistema PCM de comunicación, incluyendo la disposición un filtro de paso de banda al que se aplica la salida no filtrada de un canal único de señales PCM descifradas, estando la banda de paso del filtro centrada con respecto a una frecuencia que es la mitad de la -
135 frecuencia de muestra del canal, con medio generador de impulsos dispuesto para generar impulsos a un ritmo inferior al ritmo de cuadro cuando se deriva una salida del filtro de paso de banda y medios de puerta a los que se aplican los impulsos del generador de reloj de ritmo del impulso bit del descifrador, estando los medios de puerta dispuestos para introducir
140 los impulsos del generador de impulsos en la corriente de impulsos de reloj de ritmo de bit en forma de impulsos de reloj adicionales.

2 - Una disposición según el punto 1 en la que el medio generador de impulsos incluye un circuito disparador Schmitt que se conmuta por la salida del filtro y un monoestable que es disparado por el circuito disparador Schmitt, aplicándose la salida del monoestable al medio de puerta junto con los impulsos de reloj de ritmo bit.

3 - Una disposición según el punto 1 que incluye un circuito

371682

7.



150

de realimentación que tiene un segundo monoestable cuya constante de tiempo excede el ritmo de muestra del sistema, aplicándose los impulsos del medio generador de impulsos para conmutar el segundo monoestable, y un conmutador de inhibición dispuesto para inhibir la señal de salida del filtro a continuación de la introducción de un impulso extra en la corriente de impulsos de reloj de ritmo bit.

155

4 - Una disposición para la sincronización de cuadro en el descifrador de un sistema PCM de comunicación esencialmente según se ha descrito con referencia a la fig. 1 de los adjuntos dibujos.

5 - Disposición para sincronización de cuadro en el descifrador de un sistema PCM (modulación de impulsos codificada.)

160

Tal y como se ha descrito en la Memoria que antecede representada en los dibujos que se acompañan y a los fines especificados.

Esta Memoria consta de 7 hojas escritas por una sola cara.

Madrid, 19 SEP. 1969



Eugenio Barroso
EUGENIO BARROSO
Secretario General



371692

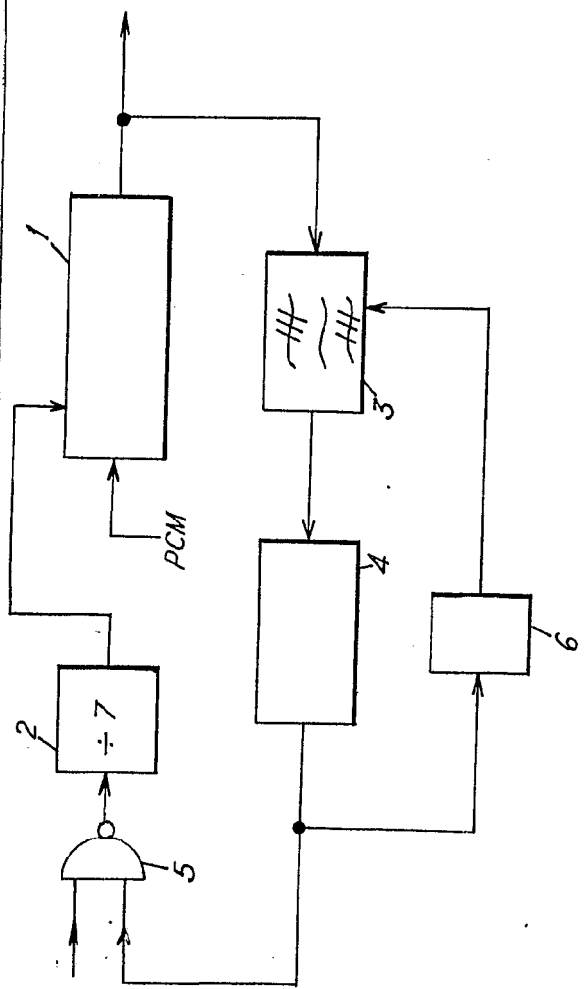


Fig. 1.

371332

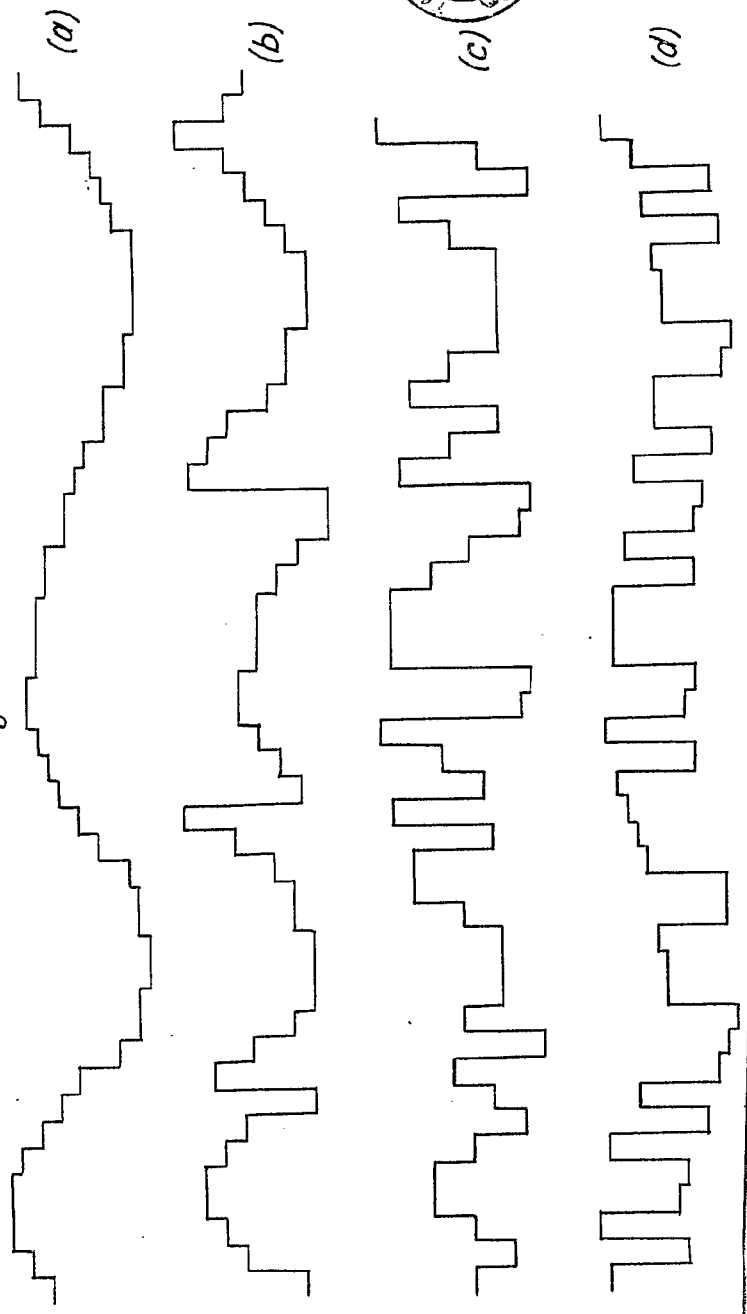


Fig. 2.

19 SEP. 1969



EUGENIO BARROSO
Secretario General

371332

Fig. 1.

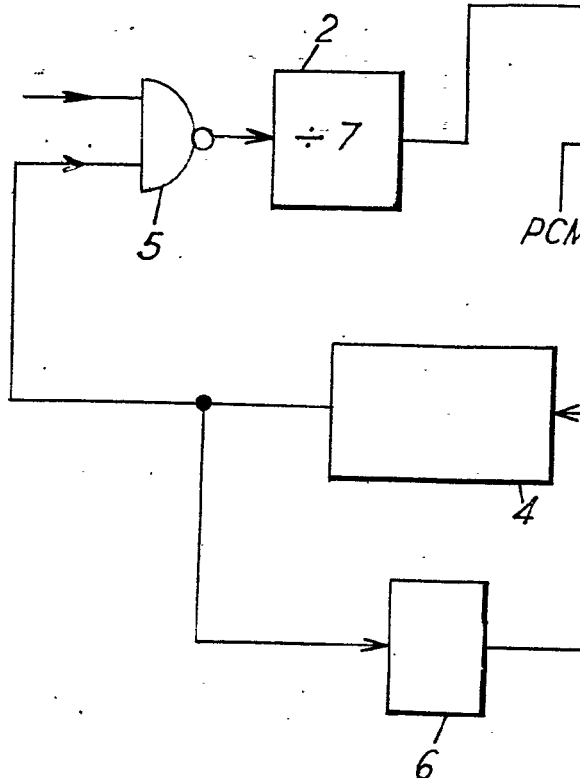
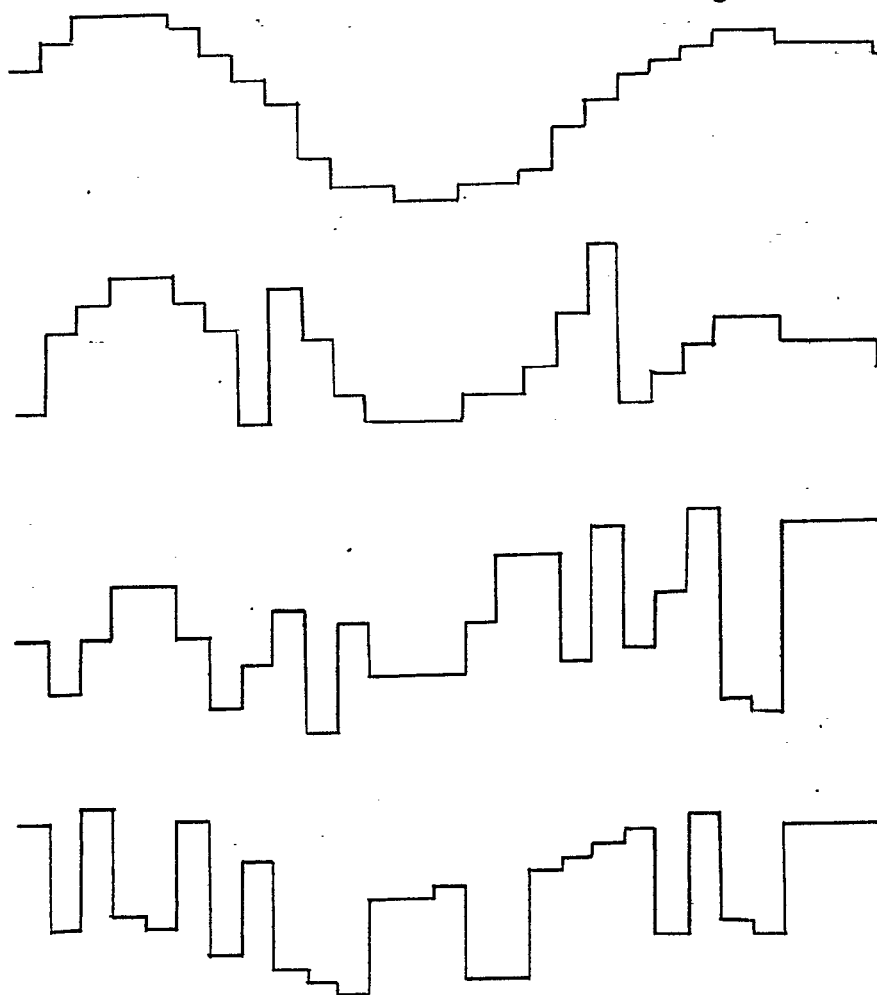
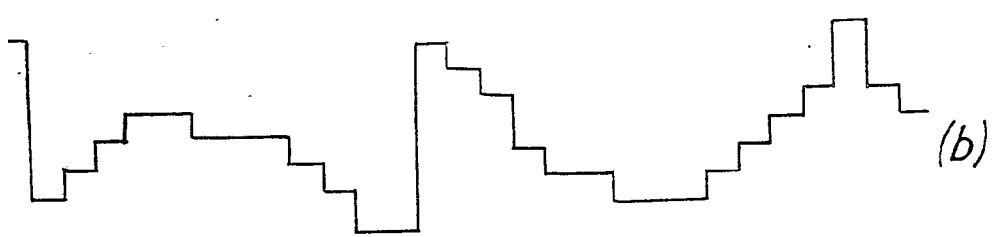
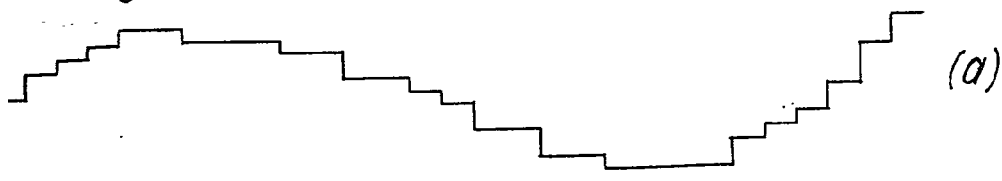
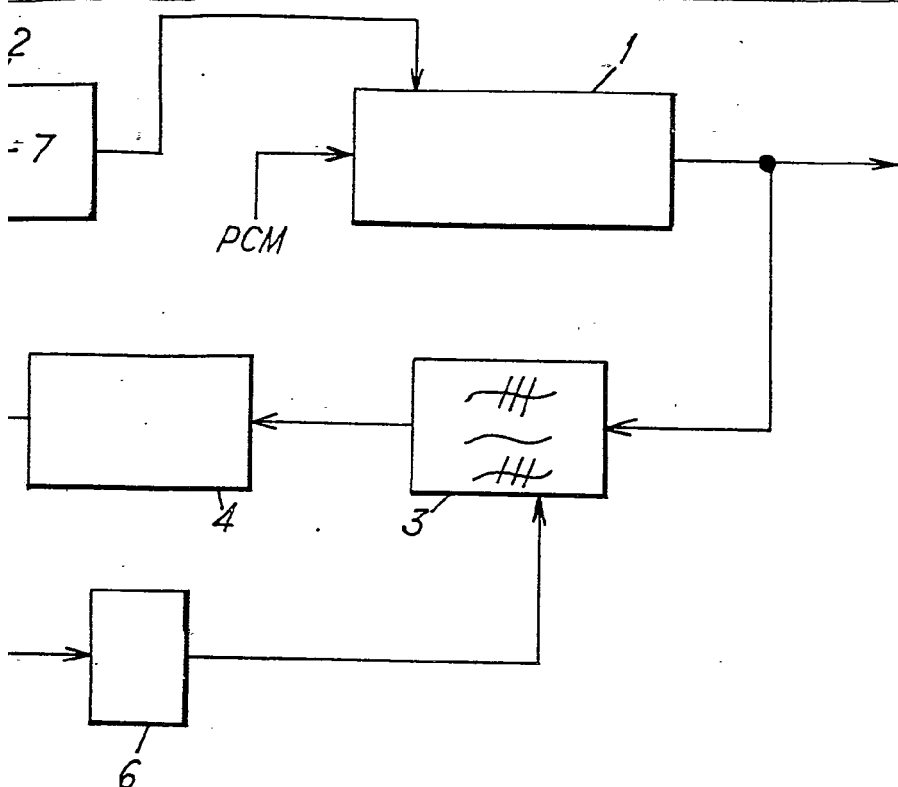


Fig. 2.

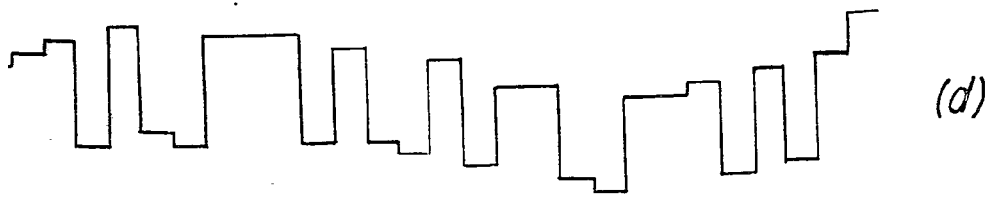
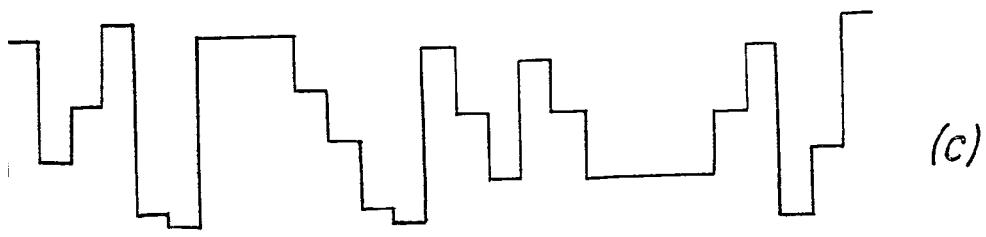




371692



19 SEP. 1969



E. Barroso
EUGENIO BARROSO
 Secretario General