

P-42.197

IBM Docket  
UK 9-67-24/029



12 MAY

360 29

## Memoria descriptiva

para solicitar PATENTE DE INVENCION

por 20 años

a nombre de INTERNATIONAL BUSINESS MACHINES CORPORATION

entidad / ~~de nacionalidad~~ norteamericana

con domicilio en Armonk, N.Y., Estados Unidos de América.

por: "INSTALACION DE TRATAMIENTO DE DATOS".-  
(Clase Internacional G06f)



Los errores que se presentan en una instalación de tratamiento de datos no debieran conducir, a ser posible, a que se pierda el trabajo irreprochablemente efectuado hasta el momento del error. En el caso de errores transistorios debiera intentarse realizar una vez más la operación interrumpida por el error de modo que, al desaparecer el error, pueda proseguir en general el programa. En el caso de errores permanentes debiera poderse tomar el estado del programa conseguido sin errores en forma de un "protocolo de programa" o "perfil" de modo que pueda proseguirse el curso del programa en un momento posterior en el mismo o en otro ordenador.

Por "ordenador" ha de entenderse aquí y en lo que sigue una unidad central de tratamiento que comprende al menos un mecanismo calculador (parte de tratamiento de datos) y un mecanismo director (parte de mando). En una instalación de tratamiento de datos pueden estar presentes, naturalmente, varios ordenadores que utilizan conjuntamente otras unidades de la instalación, por ejemplo la memoria principal o memorias periféricas.

Hasta ahora se ha resuelto el problema del registro del estado del programa, por ejemplo, por el hecho de que en puntos predeterminados del programa, que (por ejemplo, a causa de la terminación de una sucesión de coherente de operaciones) resultaban especialmente apropiados para ello, se almacenaba el contenido de registros determinados y dispositivos similares en lugares fijos. Ello exigía, sin embargo, un gasto adicional en la preparación y durante el tratamiento; además, el registro se hacía justamente sólo en algunos puntos predeterminados del programa.



El invento se ha propuesto indicar una instalación de tratamiento de datos, así como un procedimiento para su puesta en servicio, con los que es posible un registro dinámico continuo del estado del programa en forma de un "protocolo" o, "perfil" sin consumo de tiempo especial y los cuales hacen eficazmente posible una entrega o tratamiento ulterior de este protocolo.

El objeto del invento es una instalación de tratamiento de datos con al menos un ordenador y una memoria principal, que se caracteriza porque está previsto para al menos un ordenador un circuito de reconocimiento de errores, así como un dispositivo de protocolo con una memoria de protocolo que está conectada a dispositivos, de memoria determinados en el ordenador subordinado para la recepción de datos.

En lo que sigue se describen dos ejemplos de realización del invento haciendo referencia a los dibujos en lo que:

La figura 1 muestra un diagrama de bloques de una primera instalación de tratamiento de datos con un ordenador y un dispositivo de protocolo correspondiente;

La figura 2 muestra un diagrama de tiempos para explicar el funcionamiento de un dispositivo de protocolo de una instalación según la figura 1; y

La figura 3 muestra un diagrama de bloques de otra instalación de tratamiento de datos con dos ordenadores y dispositivos de protocolo correspondientes.

La instalación de tratamiento de datos mostrada en la figura 1 comprende un ordenador 10 con un emisor de cadencia 11 y un circuito 12 de reconocimiento de errores, así como una memoria principal 13 que entrega señales

SEP



de salida a través del circuito 14 de corrección de errores tanto al ordenador 10 como también a un regulador 15 de memoria principal. A diferentes registros del ordenador está conectado, para recibir datos, un regulador de protocolo 16 que, a su vez, para hacer seguir los -  
5 datos, está unido con una memoria de protocolo 17. Un dispositivo de mando 18 gobierna el flujo de datos a través del regulador de protocolo hasta la memoria de protocolo en función del emisor de cadencia y del circuito  
10 de reconocimiento de errores, así como el flujo de datos a través del regulador de memoria principal. El dispositivo de mando 18, el regulador 15 de memoria principal, el regulador de protocolo 16 y la memoria de protocolo 17 - forman conjuntamente el dispositivo de protocolo.

15 El ordenador trabaja cíclicamente bajo el mando del emisor de cadencia y está equipado con un dispositivo de repetición de órdenes. Cada ciclo consiste en una fase de petición de orden e instrucciones y una fase de ejecución subsiguiente. Durante las fases de petición el programa ejecutado por el sistema no puede variar los datos  
20 en la unidad central de modo que durante las fases de petición no puede reaccionar el circuito de reconocimiento de errores que reacciona sólo ante variaciones de datos. Cuando se presentan errores, lo hacen en una fase de ejecución, durante la cual el programa puede variar los datos  
25 en el ordenador. En el dispositivo de protocolo deben tener lugar registros para fijar el estado del ordenador - al final de la última fase de ejecución sin errores. Para este fin, el regulador de protocolo está unido con los registros generales, los registros de comas flotantes, el registro de vocablos de estado de programa y otros registros  
30



diferentes (que también se llaman memorias locales) del -  
ordenador de modo que con los datos de la memoria de pro-  
tocolo, con exclusión de los últimos datos y direccio-  
nes correspondientes, se disponga de suficiente información  
5 procedente de la memoria principal para la nueva puesta  
en marcha del programa o para la repetición de la última  
operación. Se supone que para este sistema es suficiente  
la retención de las siete últimas unidades de datos to-  
madas de la Memoria principal, y por tanto, el regulador  
10 de la memoria principal tiene una capacidad de siete  
unidades de datos de memoria principal y siete direccio-  
nes. Trabaja como memoria de apilado con rebose por el -  
extremo inferior (extracción de los datos en cada caso más  
antiguo al alcanzarse el límite de capacidad). Los datos  
15 deseados pueden contener también interrupciones sucesivas.

Durante cada fase de ejecución el regulador de  
protocolo sigue su contenido a los registros del ordena-  
dor, a los que está conectado, y al final de cada fase de  
ejecución el dispositivo de mando fija el contenido del -  
regulador. Durante la siguiente fase de petición permane-  
ce fijo el contenido del regulador; por el contrario, se  
20 lleva la memoria de protocolo al más nuevo estado a partir  
del contenido del regulador de protocolo. La memoria de -  
protocolo, a su vez, se fija durante cada fase de ejecu-  
ción (siempre que las fases sean suficientemente largas).  
25

Resulta de esto que la transmisión de la informa-  
ción de estado del ordenador al dispositivo de protocolo  
se realiza en dos etapas separadas que corresponden a las  
fases de trabajo distintas del sistema. Una idea clara de  
los procesos la da la figura 2, en la que las letras signi-  
30 fican los siguientes: CPU = -Ordenador, RLB = regulador de  
Protocolo, RLS = Memoria de Protocolo, In = Fase de pe-  
tición de Orden para la enésima orden, En = Fase de Eje-



cución para la enésima orden, Sn = Estado del ordenador al ejecutarse la enésima orden, W - Variación del Convenido de la Memoria por nueva introducción de datos.

5 Si se descubre un error, el contenido del regulador de protocolo no debe ser transmitido a la memoria de protocolo para variar su contenido. Ello se consigue fijando los contenidos del regulador de protocolo, de la memoria de protocolo y del regulador de la memoria principal. El descubrimiento de un error desencadena, naturalmente la operación del dispositivo de repetición de orden del ordenador; sin embargo, este punto no forma parte del presente invento.

10 El regulador de protocolo puede considerarse como una unidad de retardo entre el ordenador y la memoria de protocolo, que impide una introducción prematura de datos no examinados en la memoria de protocolo. Puede ocurrir que la conducción ulterior de la memoria de protocolo. Puede ocurrir que la conducción ulterior de la memoria de protocolo dure más que la fase de trabajo subordinado del ordenador. Debe tenerse la seguridad de que, al presentarse un error en uno de estos casos, se impide la fijación del contenido de la Memoria de protocolo en cualquier caso hasta la recepción completa de los datos de variación porque estos datos de variación no pertenecen a la fase de ejecución afectada de error que se está desarrollando precisamente, sino a la última fase de ejecución precedente desarrollada sin error.

25 Se recomienda en la práctica modificar en cada caso la memoria de protocolo sólo de acuerdo con la variación de los datos y no introducir siempre los juegos de -



datos completos. Por tanto, el regulador de protocolo deberá recibir sólo las variaciones de datos y, además la denominación del registro al que pertenecen estas -  
5 variaciones. En este caso, el regulador de protocolo se realiza ventajosamente como memoria asociativa. El dispositivo de protocolo deberá ser alojado separadamente del ordenador y alimentado eléctricamente de modo que una falta de corriente en el ordenador no ponga fuera de servicio la unidad de protocolo.

10 En lo que sigue se describe otro ejemplo de realización del invento en forma de una instalación de tratamiento de datos con dos ordenadores. En este caso, al fallar un ordenador, puede entrar inmediatamente en -  
servicio siempre el otro ordenador para almacenar el -  
15 último perfil válido del ordenador que ha fallado, e -  
incluso para hacerse cargo en general de su trabajo con ayuda del perfil existente.

La disposición aquí descrita es completamente simétrica y comprende dos ordenadores 20 y 21, cada uno  
20 de los cuales es apropiado para funcionamiento con programa múltiple. Los procesos representados pueden realizarse, naturalmente, igual de bien en sistemas con más de dos ordenadores. Además, tienen aplicación los principios subsiguientemente descritos también para sistemas  
25 asimétricos, ya que estos pueden concebirse como sistemas simétricos en los que se han suprimido unidades correspondientes.

La instalación de tratamiento de datos simétrica elegida como ejemplo con dos ordenadores comprende  
30 las siguientes unidades: una memoria principal 22, dos



ordenadores 20 y 21 y dos dispositivos de protocolo 23 y 24.

5 La introducción y emisión de datos en o desde la memoria principal 22 se realiza en circunstancias normales a través de uno de los ordenadores 20 ó 21; los dispositivos de protocolo 23 y 24 no tienen ninguna intervención directa en la Memoria principal 22, sino sólo a través de uno de los ordenadores. Para la presente descripción se supone una subdivisión de los ordenadores  
10 en tres partes principales: una parte de mando 25(o 26) con un circuito de reconocimiento de errores, una parte de tratamiento de datos 27 (o28) y una parte de memoria 29 ( o 30) para las pertinentes interrupciones de programa, que consiste en una serie de circuitos biestables.  
15

El concepto de división para cada ordenador se establece de modo que el contenido de la parte de mando (25 ó 26) no forma parte del perfil del ordenador correspondiente (20 ó 21), la parte de tratamiento de datos(27 ó 28) contiene datos solamente del programa continuo para el ordenador (20 ó 21) y los datos de la memoria de interrupción del programa (29 ó 30) se refieren a otros programas con los que el ordenador en cuestión (20 ó 21) tiene que trabajar también y que pueden enmascarse muy bien. Cada uno de los dos dispositivos de protocolo 23 y 24 consiste, según la representación en las partes siguientes: una sección (31 ó 32) para almacenar el perfil de la parte de tratamiento de datos subordinada, y una sección (33 ó 34) para almacenar el perfil de la parte de memoria subordinada para las  
20 pertinentes interrupciones del programa.  
25  
30



5 Se supone que cada ordenador está equipado con un dispositivo de repetición y órdenes y que el - circuito de reconocimiento de errores consiste en dos partes: una parte para la verificación de errores en el flujo de datos del ordenador y una parte de indica- ción de error que reacciona ante una verificación repe- tida de error o ante falta de corriente u otro error permanente e indica la inutilidad del ordenador.

10 La parte de verificación impide un introduc- ción de nuevos datos en el dispositivo de protocolo co- rrespondiente e inserta una repetición de orden cuando descubre un error, y la parte de indicación acciona la parte de mando del otro ordenador a fin de tratar y alma- cenar el perfil del ordenador propio que se señala como inutilizable. Al ocurrir un error, se impide en cualquier caso una introducción de los datos no seguros en el dis- positivo de protocolo en cuestión. La disposición trabaja del modo siguiente:

15 Si aparece un error en uno de los ordenadores, por ejemplo el ordenador 20, se fija el último perfil confiable en el dispositivo de protocolo 23 y se intenta una repetición de orden. Si el error verificado no desa- parece, la parte de indicación de error de la parte de man- do 25 termina la operación del ordenador 20 y entrega - una señal a la parte de mando 26 del ordenador 21.

20 El ordenador 21 termina sus operaciones suce- sivas y coloca con seguridad el contenido de su gama de - trabajo en la memoria descriptiva principal 22 de la ma- nera usual mediante memorias de camino, como cuando fué conmutado a otra misión. El contenido de la sección de -



12

5 memoria 30 para las pertinentes interrupciones del programa no necesita asegurarse mediante memorias de camino. Seguidamente, el ordenador 21 dá acceso al dispositivo de protocolo 23 para tomar el perfil del ordenador 20 y transformarlo en una corriente de datos ordenada, e introduce esta corriente de datos en la memoria principal 22. Cuando los datos de perfil son almacenados - una vez con seguridad por esta corriente de datos, el ordenador 21 puede volver a sus tareas propias.

10 El perfil total del ordenador 20 contiene el estado de las correspondientes y pertinentes interrupciones del programa hasta el momento del error y el esmascamiento de estas interrupciones. Sin embargo, estas informaciones no llegan a la parte de memoria 30 para las pertinentes interrupciones del programa del ordenador 21, sino que pasan a través de la parte de tratamiento de - datos 28 del ordenador 21. Las interrupciones enmascaradas, que fueron ignoradas por el ordenador 20, no son ignoradas por el ordenador 21 y se efectúa un establecimiento exacto de todas las sucesivas interrupciones en serie de la prioridad y el correspondiente enmascaramiento.

20 Como el sistema de esta proyectado simétricamente, un fallo del ordenador 21 se trata exactamente del mismo modo que uno del ordenador 20. Además, puede proyectarse un ordenador de modo que se asegure su perfil propia mediante memorias de camino y, a continuación, se haga cargo de las tareas del ordenador que ha fallado a partir del punto en que fué almacenado el perfil del ordenador que ha fallado.

30 Como se ha dicho anteriormente, puede estable-



se también una disposición con tres o más ordenadores -  
de modo que cumpla con las funciones anteriormente des-  
critas al presentarse errores. Sobra en este caso una -  
representación más exacta. Tampoco es necesario hablar  
5 con más detalle sobre disposiciones no simétricas que -  
cumplan con tales funciones.

En la ejecución más sencilla el ordenador 21 -  
podría ser un ordenador pequeño que no tuviera que rea-  
lizar otras tareas que la de asegurar (aceptar) el per-  
10 fil del ordenador 20. En este caso, el ordenador 21 no -  
tendría dispositivo de protocolo propio ni parte de me-  
memoria para las pertinentes interrupciones del programa;  
naturalmente no podría hacerse cargo de las tareas del -  
ordenador 20 cuando éste quedara inutilizable. Además -  
parece ser también económicamente desfavorable una solu-  
15 ción de esta clase, ya que con pocas piezas constructivas  
adicionales podría complementarse el ordenador 21 de modo  
que fuera apropiado al menos para la ejecución complemen-  
tarse el ordenador 21 de modo que fuera apropiado al me-  
nos para la ejecución de algunas tareas de rutina.

Como todo el perfil de una unidad se puede re-  
ducir a una corriente de datos ordenada, puede introducir-  
se un programa para el examen de un ordenador de una dis-  
20 posición según la descripción anterior como medida de diag-  
nostico, incluso sólo a base de datos almacenados.



5 Esta solicitud que corresponde a la presentada  
en Gran Bretaña el 19 de Julio de 1968 bajo el no. 34429/1968  
y el 25 de Julio de 1968, no. 35.457/1968, se acoge a los  
beneficios del artículo 51 del vigente Estatuto sobre Pro-  
piedad Industrial.

10  
- R E I V I N D I C A C I O N E S -  
=====

15 Los puntos de Invención propia y nueva que se -  
presentan para que sean objeto de esta solicitud de Pa-  
tente de Invención en España por VEINTE años son los si-  
guientes:

20 1.-Instalación de tratamiento de datos con al -  
menos un ordenador y una memoria principal, caracterizada  
porque, para al menos un ordenador, está previsto un cir-  
cuito de reconocimiento de errores, así como una instala-  
ción de protocolo con una memoria de protocolo, que está  
25 conectada a dispositivos de memoria determinados en el  
ordenador subordinada, para transferencia de datos, porque  
el tratamiento es realizado en el ordenador en ciclos su-  
cesivos, y porque los datos desde los dispositivos de me-  
moria determinados de la ordenada pasan de tal manera a la  
30 instalación de protocolo que, en cada caso, existen en la



instalación de protocolo datos completos de protocolo al menos sobre el estado del programa que existía en el ordenador correspondiente al final del último ciclo efectuado sin errores.

5

2.-Instalación según la reivindicación 1, caracterizada, porque cada instalación de protocolo contiene un regulador de protocolo que está conectado a los dispositivos de memoria determinados en el ordenador subordinada, para la transferencia de datos, porque están previstas uniones para la transferencia de datos del regulador de protocolo a la memoria de protocolo, así como una instalación de mando, que, de acuerdo con el ordenador y el circuito de reconocimiento de errores, puede gobernar la entrada y salida de datos en el regulador de protocolo y en la memoria de protocolo.

10

15

3.-Instalación según la reivindicación 2, caracterizada porque en cada instalación de protocolo está previsto un regulador de memoria principal, el cual está conectado en paralela al ordenador correspondiente para la recepción simultánea de datos en la memoria principal y porque el regulador de la memoria principal puede ser también influenciado por la instalación de mando de la correspondiente instalación de protocolo.

20

25

4.-Instalación según la reivindicación 2, caracterizada porque el regulador de protocolo y/o la memoria de protocolo de cada instalación de protocolo están formados como memorias asociativas.

30

5.-Instalación según la reivindicación 1, caracterizada porque al menos un ordenador contiene una instalación de repetición de órdenes por medio de la cual al identificarse un error, puede ser iniciada una nueva ejecu-



ción de la misma orden con los mismos datos.

5 6.-Instalación según la reivindicación 1, ca-  
racterizada porque están previstos al menos un primer y  
un segundo ordenadores con sendas partes de mando y sen-  
das partes de tratamiento de datos, porque, al menos para  
el primer ordenador, están previstos un circuito de re-  
conocimiento de errores y una instalación de protocolo  
porque la parte de mando de segundo ordenador puede ser  
influida por el circuito de reconocimiento de errores -  
del primer ordenador, y porque se prevén conexiones tales  
10 que la parte de tratamiento de datos del segundo ordena-  
dor pueda recibir datos de la instalación de protocolo  
del primer ordenador.

15 7.-Instalación según la reivindicación 6, ca-  
racterizada porque al menos el primer ordenador tiene ca-  
pacidad para tratar intermitente varios programas o par-  
tes de programa por medio de interrupciones de progra-  
ma, porque contiene una parte de memoria para las interrup-  
ciones de programa convenientes, y porque su instalación  
de protocolo presenta memoria separadas, por una parte  
20 para los datos de protocolo de la parte de tratamiento  
de datos, y, por otra parte, para los datos de protocolo  
de la parte de memoria para las interrupciones convenientes  
de programa.

25 8.-Instalación según las reivindicaciones 6 ó 7,  
caracterizada porque el segundo ordenador está construí-  
do igual que el primero porque para el segundo ordenador  
está prevista una instalación de protocolo igual que para  
el primer ordenador, y porque hay uniones constituidas de  
tal forma que toda la instalación de tratamiento de datos  
30 sea simétrica.



5 9.-Instalación según las reivindicaciones 1 y  
2, caracterizada porque cada, ciclo está dividido en dos  
fases, a saber, una fase de petición de instrucciones,  
en la cual no ocurre ningún tratamiento, y una fase de  
ejecución, en la cual son modificados los datos por -  
tratamiento y pueden aparecer errores identificables, por-  
que durante cada fase de petición fija del contenido del  
regulador de protocolo y pueden ser transferidos datos  
del regulador de protocolo a la memoria de protocolo, y  
10 porque durante cada fase de ejecución pueden ser trans-  
feridos datos desde los dispositivos de memoria deter-  
minados del correspondiente ordenador al regulador de -  
protocolo mientras no sea identificado ningún error.

15 10.-Instalación según la reivindicación 9, ca-  
racterizada porque al identificarse un error en un or-  
denador por medio del circuito de reconocimiento de erro-  
res, el contenido del regulador de protocolo, la memoria  
de protocolo y todos los demas dispositivos de memoria  
eventuales son fijados en la instalación de protocolo -  
correspondiente.

20 11.-Instalación según las reivindicaciones 9  
ó 10, caracterizada porque en el regulador de protocolo  
y/o la memoria de protocolo de cada instalación de proto-  
colo no siempre son entregados los datos completos prode-  
dentes de los dispositivos de memoria determinados co-  
25 nectados del ordenador correspondiente, sino solamente -  
informaciones sobre modificaciones de datos en estos dis-  
positivos de memoria, y sobre la posición de estas modi-  
ficaciones de datos.

30 12.-Instalación según las reivindicaciones 1 y  
3, caracterizada porque en cada transferencia de datos desde



la memoria principal a un ordenador, estos datos son entregados también al regulador de memoria principal correspondiente, y porque, al alcanzarse el límite de capacidad del regulador de memoria principal, son borrados los datos en cada caso más antiguos para ganar espacio de memoria para los nuevos datos.

13.-Instalación según las reivindicaciones 1 y 6, caracterizada porque, al identificarse un error permanente en el primer ordenador, se le ordena a la parte de tratamiento de datos del segundo ordenador que transforme el contenido de la instalación de protocolo del primer ordenador en una corriente secuencial de datos y la transfiera a la memoria principal.

14.-Instalación de tratamiento de datos.

Tal y como se ha descrito en la memoria que antecede representado en los dibujos que se acompañan y con los fines que se han especificado.

Esta Memoria consta de dieciseis hojas escritas a máquina por una sola cara.

Madrid,

P.A.

12 SEP. 1969

*[Handwritten signature]*

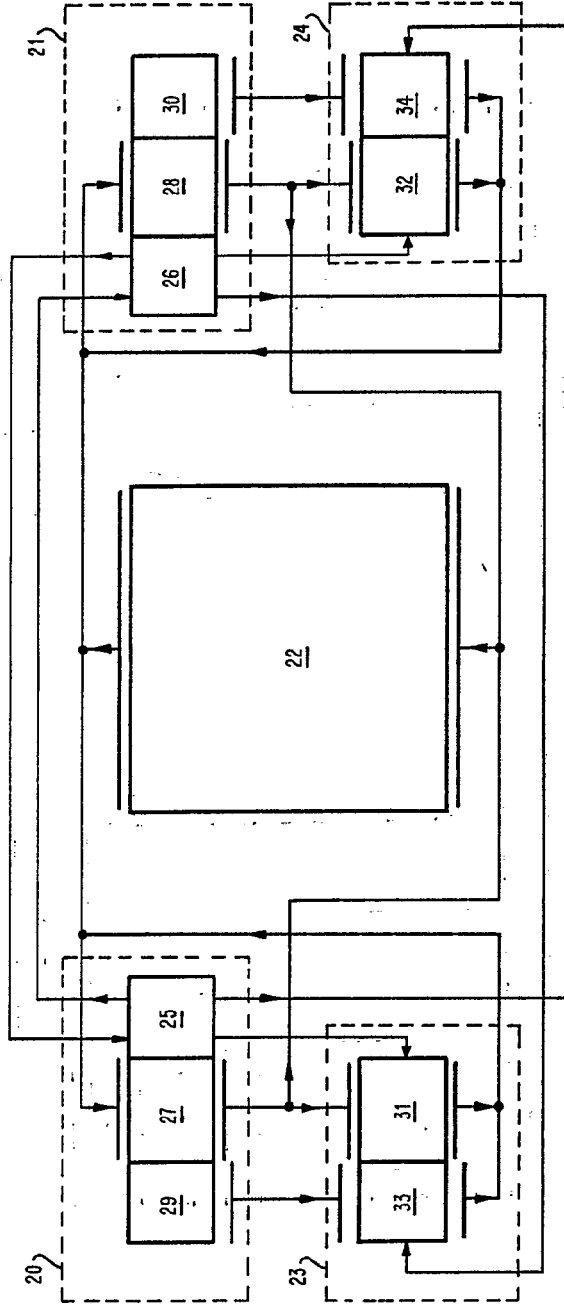


FIG. 3

*Alta*

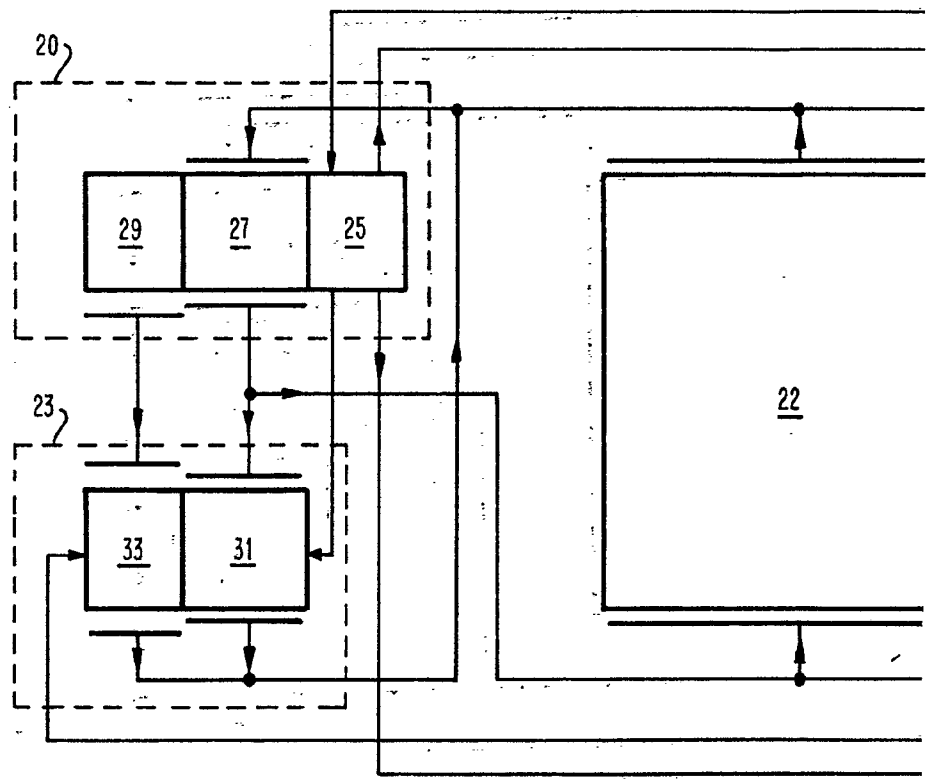


FIG. 3

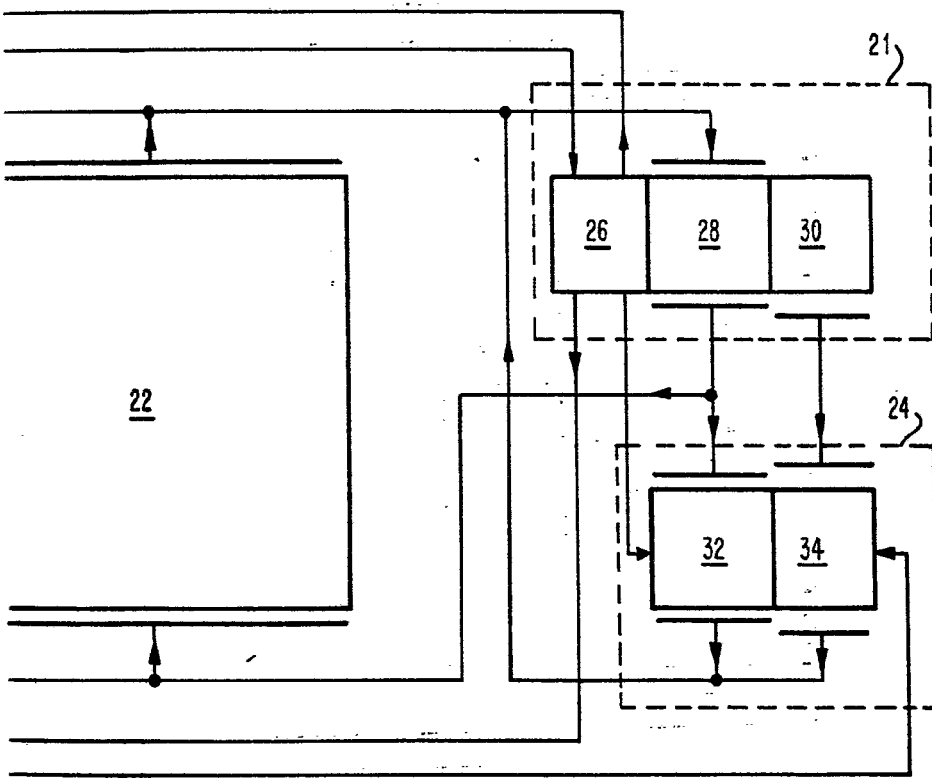


FIG. 3

*W. L.*

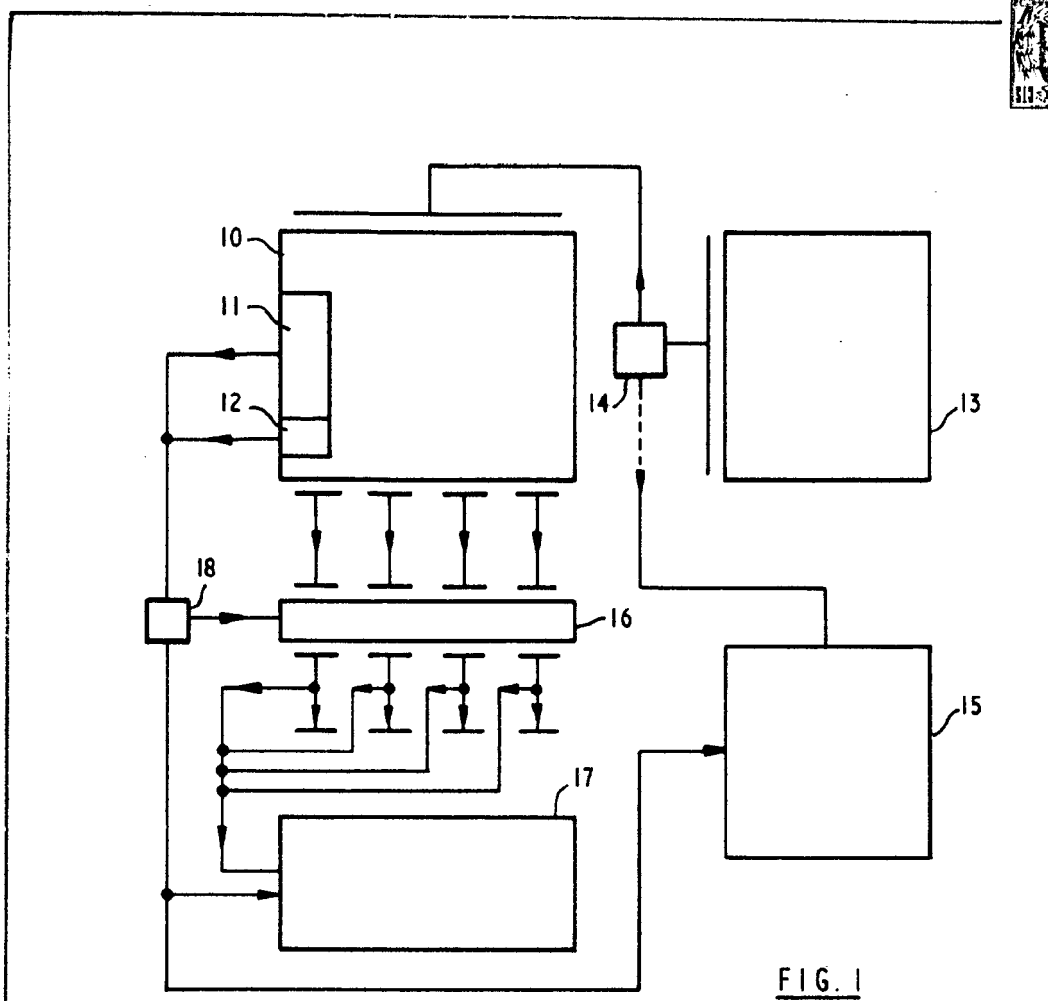


FIG. 1

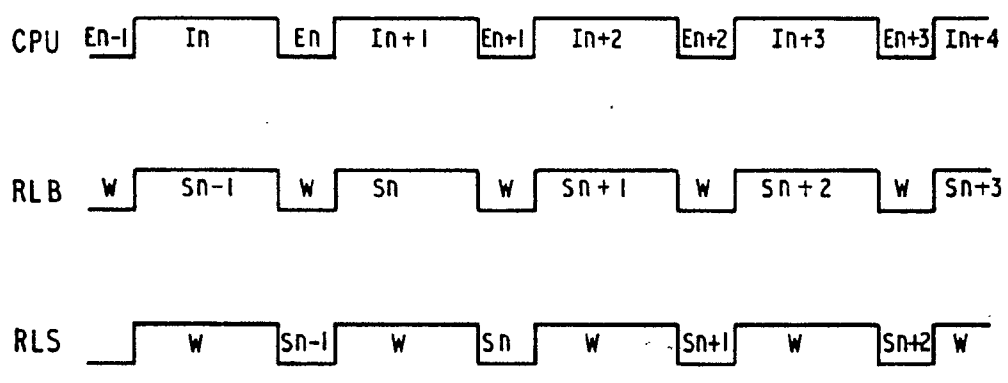


FIG. 2

*Handwritten signature or initials.*