

P.- 42.123

YO 9-67-122

SECCION TECNICA  
CLASIFICACION I. P. C.  
CLASE G 06  
SUBCLASE F



**Memoria descriptiva**

369486

**para solicitar** PATENTE DE INVENCION

**por 20 años**

**a nombre de** INTERNATIONAL BUSINESS MACHINES CORPORATION

**entidad / de nacionalidad** norteamericana

**con domicilio en** Armonk, N.Y., Estados Unidos de América

**por:** "UN SISTEMA DE ALMACENAMIENTO DE INFORMACION DE ALTA VELOCIDAD" (Clase Internacional G06f).

5.9.69

- 1 -

**POOR  
QUALITY**



Este invento se refiere en general a disposiciones de memoria que incluyen descodificadores para las mismas, y, más en particular, a disposiciones de memoria de tunelización de Josephson en que se usan descodificadores de excitación de tunelización de Josephson compatibles para selección y dirección de corriente en líneas de excitación, de bitios y de percibir, de las células de almacenamiento seleccionadas de la disposición.

En una comunicación titulada "Posibles Nuevos Efectos en la Tunelización en Superconductores" publicada en el número de 1 de Julio de 1962 de Physics Letters, páginas 251-252, B.D. Josephson hizo una predicción teórica en el sentido de que circularía supercorriente entre dos superconductores que estuviesen separados por una delgada barrera aislante que proporcionase una unión de tunelización de supercorriente. La patente para los EE.UU número 3.281.609 de John M. Rowell, es una aplicación de este efecto de tunelización de Josephson a dispositivos de conmutación ilógicos.

No obstante, incluso con el conocimiento del efecto de tunelización de Josephson de superconducción y su aplicación a circuitos lógicos y a dispositivos de conmutación, no era fácilmente evidente el modo en que el efecto de tunelización de Josephson podría ser aplicado a una disposición de memoria de gran velocidad utilizada en memorias de acceso al azar en que se haga uso de lectura de salida no destructiva. Existía la necesidad de sacar partido del funcionamiento a muy alta velocidad de los circuitos de tunelización de Josephson para aplicaciones a memorias.

Un objeto de este invento es proporcionar una



disposición de memoria mejorada y un descodificador para la misma.

5 Otro objeto de este invento es proporcionar una disposición de memoria de tunelización de Josephson y un descodificador de tunelización de Josephson para la misma.

10 Es todavía otro objeto de este invento proporcionar una disposición de memoria de muy alta velocidad en que se utilicen dispositivos de tunelización de Josephson dispuestos y hechos funcionar de manera que permita lectura de salida no destructiva.

15 Es otro objeto de este invento proporcionar una disposición de memoria en la que cada una de las células de almacenamiento de la disposición utilice un par de dispositivos de tunelización de Josephson que sirvan como puertas, permitiendo con ello escribir un "1" ó un "0" en la célula y la percepción o lectura del estado escrito de la célula.

20 De acuerdo con las realizaciones de este invento se ha provisto una disposición de memoria de tunelización de Josephson que comprende una pluralidad de células de memoria que cada una usa un par de dispositivos de tunelización de Josephson como puertas o conmutadores. Se efectúa la escritura mediante la excitación simultánea de la línea de palabra que contiene la célula de memoria seleccionada y una línea de bitio común que controla la conmutación  
25 de una de las puertas de tunelización de Josephson de la célula de memoria, si la célula de memoria no está ya en el estado que ha de producir la operación de escritura. Dependiendo del estado de la célula de memoria, el cual  
30 viene determinado por la dirección de las corrientes que



circulan en la célula y por la aplicación de corriente en una dirección o en la dirección opuesta a la línea de bitio común, es inscrito un "1" ó un "0" en la célula de memoria. Para leer se excita una línea de percibir común simultáneamente con la excitación de la línea de palabra seleccionada. La línea de percibir lee o detecta solamente un estado "1" en la célula de memoria, el cual es causado por la puerta de tunelización de Josephson de la línea de percibir, es decir, en relación cooperante con la célula de memoria, para conmutar a su estado de tensión proporcionando con ello un escalón de tensión en la línea de percibir. En el descodificador de este invento se usan dispositivos de tunelización de Josephson que son compatibles en velocidad y en funcionamiento con la disposición de memoria.

Los anteriores y otros objetos, características y ventajas del invento, se pondrán de manifiesto de la descripción más detallada que sigue de realizaciones preferidas del invento, tal como se han ilustrado en los dibujos que se acompañan.

La figura 1 es una vista en perspectiva de una disposición de memoria de tunelización de Josephson de acuerdo con este invento.

La figura 2 es una vista a escala ampliada de una célula de memoria de tunelización de Josephson de la disposición de memoria de la figura 1.

La figura 3 es una vista esquemática de la célula de memoria de la figura 2, en que se ilustra en alzado la disposición y la posición de las puertas de tunelización de Josephson de la célula de memoria con relación a la línea de bitios y a la línea de percibir, la cual es-



tá provista de una puerta de tunelización de Josephson.

Las figuras 4A, 4B, 4C y 4D ilustran las operaciones de escribir un "1" ó un "0", para la célula de memoria de la figura 2.

5 Las figuras 5A y 5B ilustran las operaciones de lectura para la célula de memoria de la figura 2.

La figura 6 ilustra esquemáticamente el descodificador de este invento usando puertas de tunelización de Josephson.

10 La figura 7 ilustra esquemáticamente la disposición de memoria de la figura 1 conectada a descodificadores que son hechos funcionar mediante una dirección, proporcionando con ello una disposición de memoria que opera a gran velocidad.

15 Con referencia a la figura 1, se han representado tres columnas y dos filas de células de memoria de tunelización de Josephson conectadas entre sí para proporcionar una disposición de memoria de m columnas y n filas.

20 Con referencia a las figuras 1, 2 y 3, cada célula de memoria 10 comprende una parte de entrada o vástago 12 que se divide en dos partes de pata 14 y 16 antes de volverse a unir en la parte de vástago 12 de la siguiente célula de memoria 10. Un par de puertas de tunelización de Josephson 18 y 20 están asociadas con las partes de pata 14  
25 y 16 respectivamente. Esas puertas de tunelización de Josephson operan de la manera conocida de tunelización de superconducción, como se ha descrito en la técnica anterior citada en lo que antecede. Hay situadas películas aislantes 19 y 21 entre los electrodos metálicos superconductores  
30 12A y 14A, y entre los electrodos metálicos superconducto-



res 12B y 16A, permitiendo con ello que circule corriente de tunelización de superconducción a través de las uniones formadas por las películas aislantes. La acción de tunelización tiene lugar con o sin una caída de tensión a través de cada unión, dependiendo de la cantidad de corriente que circula a través de la puerta. En un estado, la puerta o unión de Josephson tiene corriente de superconducción que circula a través de la capa aislante, lo que va acompañado de una caída de tensión debido al hecho de que un campo magnético exterior alimentado por la línea de bitios 22 común activada por corriente influye sobre el umbral de corriente a través de la unión de tunelización de modo que la corriente existente que circula en el circuito cerrado que incluye las partes de pata 14 y 16 excede de la corriente crítica de la unión de tunelización de Josephson. El segundo estado de la puerta o unión de tunelización de Josephson existe cuando la circulación de corriente de superconducción a través de la unión o a través del aislador no va acompañada de una caída de tensión a través de la unión. La teoría del funcionamiento en los dos estados descritos en lo que antecede es que en el segundo estado circulan pares de electrones de tunelización a través de la barrera o capa aislante, mientras que en el primer estado solamente circulan electrones individuales a través del aislamiento o región de barrera produciendo una caída de tensión a través de la barrera. Cada línea de bitios común 22 para las células de memoria de la misma fila es alimentada con corriente en una dirección o en la dirección opuesta durante la operación de escribir. La dirección de circulación de la corriente en la línea de bitios 22 contin-



buye a la escritura de un "1" ó de un "0" en la célula  
10. Cada línea de bitios 22 está directamente superpuesta  
sobre la parte de cada célula de memoria 10 que forma la  
fila de células que está definida por las dos puertas de  
5 tunelización de Josephson 18 y 20. Por consiguiente, al  
ser excitada con corriente la línea de bitios común 22,  
sirve para inducir un campo magnético en las puertas 18  
y 20, respectivamente, definidas por las partes metálicas  
superconductoras 12A, 14A y 12B, 16A (véase la figura 3).

10 Una línea de percibir 24 común a cada fila de  
células de memoria está tendida a través y por debajo de  
las células de memoria 10 en la misma fila a la manera en  
que está tendida la línea de bitios común 22 a través y  
por encima de las células de memoria situadas en la misma  
15 fila. No obstante, cada línea de percibir 24 tiene una  
puerta o unión de tunelización de Josephson 26 que está  
asociada inductivamente con el miembro 16B de la parte de  
pata 16 de cada célula de memoria. Por consiguiente, cada  
línea de percibir común 24 está superpuesta por debajo de  
20 la parte de cada célula de memoria 10 definida por los miem-  
bros 14B y 16B. La línea 24 de percibir solamente es exci-  
tada con corriente durante la operación de leer.

#### Operación de Escribir

25 La referencia a las figuras 4A, 4B, 4C y 4D jun-  
tamente con cualquiera de las figuras 1, 2 ó 3, permite  
comprender la operación de escribir para la célula de memo-  
ria 10 de este invento. Con referencia a las figuras 4A y  
4B, el sentido derechas de la flecha dentro de la caja 40  
indica el sentido de la corriente que circula en el cir-  
30 cuito cerrado superconductor que incluye las patas 14 y 16



de cada célula de memoria. En la figura 4A está siendo escrito en "1" en la célula de memoria, para lo que se requiere que sean aplicados impulsos de corriente simultáneos a la línea 12 y a la línea de bitios común 22. Un impulso de corriente positivo en la dirección ilustrada por la flecha 42 es aplicado a la línea 12 de la columna seleccionada, y un impulso de corriente en el sentido negativo, como el ilustrado por la flecha 44, es aplicado a la línea de bitios común 22. Puesto que la dirección de la corriente a lo largo de la línea de bitios común 22 es antiparalela o de sentido opuesto a la corriente que circula en sentido a derechas en el circuito cerrado, la corriente en la puerta 20, que es la más próxima a la saturación o al punto de máximo que originaría la conmutación, debido tanto al sentido a derechas a la corriente en el circuito cerrado superconductor como a la corriente adicional desde la parte de entrada 12, es antiparalela al sentido de la corriente en la línea de bitios 22, y por consiguiente no se produce conmutación alguna. La flecha 46 indica que la corriente en la puerta 20 es mayor que la corriente en la puerta 18, como se ha ilustrado mediante la flecha más pequeña 48, que es de sentido opuesto al de la flecha 46. En consecuencia, el campo magnético originado por la corriente en la línea de bitios 22 no influye en la conmutación de la puerta 18 a su estado de tensión, ya que la corriente en la puerta 18 está lejos de la corriente de saturación que se necesita para conmutar la puerta, debido a la presencia de corrientes de sentidos opuestos con respecto a las corrientes que se circulan en sentido a derechas en el circuito cerrado superconductor y con respecto a la



corriente introducida desde la parte de entrada 12. Por consiguiente, no se efectúa conmutación alguna en absoluto en ninguna de las puertas 18 ó 20, y la célula de memoria 10 mantiene su estado de corriente en circulación en sentido a derechas como se ha ilustrado en la figura 4A.

5

Con referencia a la figura 4B, la escritura de un "0" en una célula de memoria 10 que tiene una corriente en circulación en sentido a derechas indicadora de un estado "1", como se ha ilustrado mediante la flecha en la caja 40 de la figura 4B, se efectúa mediante aplicación simultáneamente de corriente positiva en la dirección ilustrada por la flecha 42 a la línea de entrada 12, al tiempo

10

que se excita la línea de bitios común 22 con corriente en el sentido ilustrado por la flecha 43. La dirección de la corriente en la línea de bitios 22, es, como se ha ilustrado en la figura 4B, de izquierda a derecha, el cual es opuesto a la situación en que se escribe un "1" en la célula, como se ha ilustrado en la figura 4A. Puesto que la dirección de la corriente en la línea de bitios común

15

22 es paralela o coincidente con la corriente casi máxima en la puerta 20, se tiene que esta puerta, debido a que ahora alcanza una corriente máxima por encima de su carga de corriente superconductor, debido a la influencia del campo magnético de la línea de bitios 22, hace que se produzca una operación de conmutación en la puerta 20 a su estado de tensión, lo que da por resultado la redistribución de la corriente en la caja 40. Por consiguiente, la condición de circulación de corriente en sentido a derechas, ilustrada dentro de la caja 40, es invertida a una

20

condición de corriente de circulación en sentido a izquier-

25

30



das. En su nuevo estado con corriente que circula a izquier-  
das, la célula de memoria 10 de la figura 4B está en un  
estado "0".

5 Con referencia a la figura 4C, la escritura de  
un "1" en una célula de memoria 10, que está en un esta-  
do de corriente de circulación "0", como se ha indicado  
mediante la flecha de sentido a izquierdas en la caja 40,  
se requiere la aplicación simultánea de corriente a la par-  
te de entrada 12 y a la línea de bitios común 22 en la  
10 dirección "1" indicada por la flecha 44. Esto sirve para  
escribir un "1" en la célula 10 de la figura 4C. La manera en  
que se hace ésto consiste en que la puerta 18, a través  
de la cual pasa una mayor cantidad de corriente (como se  
ha representado mediante la flecha grande 47) que a tra-  
15 vés de la puerta 20 (como se ha indicado mediante la fle-  
cha pequeña 49) debido a la dirección inicial de la corrien-  
te de circulación en sentido a izquierdas dentro de la  
célula 10, queda sobresaturada debido a la dirección para-  
lela de la corriente en la línea de bitios 22, que influye  
20 en la corriente en la puerta 18. La puerta 18 conmuta,  
originando con ello una redistribución de la corriente den-  
tro de la célula de memoria 10 de la figura 4C en un sen-  
tido a derechas con respecto al sentido inicial o anterior  
a izquierdas. Al llegar al sentido de corriente de circula-  
25 ción a derechas redistribuida, la célula de memoria 10  
está entonces en un estado de "1".

30 Con referencia a la figura 4D, la escritura de  
un "0" en la célula de memoria 10 que está ya en su esta-  
do "0", no afectará a su estado natural de "0". Como en la  
figura 4A, la aplicación de impulsos de corriente simul-  
táneos a la parte de entrada 12 y a la línea de bitios



comun 22 en la dirección de "0", no conmuta ninguna de las dos puertas, permitiendo con ello que el sentido de corriente a izquierdas en la célula de memoria 10 permanezca sin alteración, manteniendo con ello su estado de "0".

5 En consecuencia, la escritura de un "1" en la célula de memoria 10 se ha ilustrado en las figuras 4A y 4C, y la escritura de un "0" se ha ilustrado en las figuras 4B y 4D. Solamente cuando la célula 10 está en la condición ilustrada en las figuras 4B y 4C tiene lugar la conmutación de una puerta, con la consiguiente redistribución de la corriente en la célula 10 en el sentido opuesto.

#### Operación Lectura

15 En la figura 5A, la caja 50 indica que la célula de memoria tiene un sentido de corriente en el estado de "1", como se ha ilustrado mediante la flecha en sentido a derechas representada dentro de la caja 50. En la ejecución de una operación de lectura, se requiere la aplicación simultánea de corriente a la parte de entrada 12 de célula de memoria 10 y a la línea de percibir común 24 (como se ha representado mediante las flechas de sentido de corriente 53 y 54, respectivamente). En la ilustración de la figura 5A, la corriente que pasa a través de la parte de pata 16 es mucho mayor, como se ha ilustrado mediante flechas grandes 56, que la corriente que pasa a través de la parte de pata 14, como se ha ilustrado mediante flechas pequeñas 58, a fin de que exista el sentido de corriente de circulación a derechas en la célula 10 como se ha representado mediante la flecha de sentido de derechas en la caja 50. Por consiguiente, al tener lugar aplicación de un impulso de corriente, como se ha indicado mediante la fle-



cha 54 que va de derecha a izquierda, a través de la línea de percibir 24, la puerta 26 de percibir conmuta a su estado de tensión ya que la parte 16 de pata de la célula de memoria situada encima de la puerta 26 de percibir está en sentido a derechas y la corriente en la línea de percibir común 24 es paralela o de la misma dirección que aquella. Puesto que la corriente a través de la puerta 26 de percibir es justamente inferior al nivel que se necesita para conmutar la puerta a su estado de tensión, la corriente influenciada en la parte 26 por la corriente de sentido a derechas que circula en la célula 10 origina un exceso de corriente por encima del nivel de conmutación para dar paso a través de la unión 26 de tunelización de Josephson que sirve para conmutar la unión a su estado de tensión. Esta operación de conmutación de tensión es detectada o leída de salida al final de la línea de percibir 24, debido a la formación de un escalón de tensión en la línea de percibir 24 a causa de la conmutación de la puerta 26.

Con referencia a la figura 5B, la célula de memoria 10 está en un estado de "0", ya que la corriente que circula dentro de la célula, como se ha ilustrado mediante las flechas de sentido a izquierdas en la caja 50, tiene sentido a izquierdas o de "0". Como en la figura 5A, se ejecuta una operación de lectura aplicando simultáneamente tanto a la parte de entrada 12 en la dirección representada por la flecha 52, como a la línea de percibir común 24 en la dirección representada por la flecha 54. En consecuencia, en la ejecución de una operación de lectura de la célula de memoria 10, se efectúa la misma operación de impulsos de corriente simultáneas para la células de memoria en



5 Los estados de " $\frac{1}{2}$ " ó de "0" de las figuras 5A y 5B, respectivamente. Debido a la corriente de circulación en sentido a izquierdas en la célula 10 en la Figura 5B, la corriente en la parte de pata 14 es mayor, cuando la corriente es alimentada a la parte de entrada 12, como se ha ilustrado mediante la flecha grande 57, que la corriente en la parte de pata 16, como la representada por la flecha pequeña 59. Por consiguiente, en esta situación la corriente en la parte de pata 16 situada encima de la puerta de percibir 26 es muy pequeña en la dirección representada por la flecha 59, ya que es la cantidad neta de la diferencia entre la mitad de la corriente aplicada a la parte de entrada 12 menos la corriente de circulación en sentido a izquierdas que existe en la célula 10. Por consiguiente, esa pequeña corriente en la parte de pata 16 de la figura 5B, en contraposición con la gran corriente en la parte de pata 16 de la figura 5A, es insuficiente para influir en la conmutación de la puerta de percibir 26. Por lo tanto, la ausencia de un escalón de tensión en la línea de percibir 24 indica que la célula 10 de memoria está en un estado de "0".

10  
15  
20  
25  
30  
Tanto en las operaciones de escritura como en las operaciones de lectura, es alimentado un impulso de corriente a la línea de palabra o parte de entrada 12 de la célula de memoria seleccionada en la columna elegida de células. Ese impulso de corriente  $I$  es siempre del mismo sentido positivo para ambas operaciones, de lectura y de escritura, ya que la inductancia  $L_{14}$  de la parte de pata 14 es igual a la inductancia  $L_{16}$  de la parte de pata 16, u la corriente  $I_w$  que entra en la parte de entrada 12 de la célula de memoria 10 se divide en dos mitades, yendo



$I_W/2$  por la parte de pata 14 y  $I_W/2$  por la parte de pata 16. Esas corrientes de valor  $I_W/2$  en cada parte de pata se superponen a la corriente de circulación existente en la célula 10, la cual representa o bien un estado de "1" (de sentido a derechas) o bien un estado de "0" (de sentido a izquierdas). Por lo tanto, dependiendo del estado de "1" ó "0" de la célula de memoria, la corriente en las partes de pata 14 y 15 de la célula de memoria 10 es, o bien pequeña o bien grande, pero una parte de pata de célula de memoria tiene siempre una mayor cantidad de corriente que la otra parte de pata.

#### Descodificador

Con referencia a la figura 6, se ha representado en la misma una disposición de descodificador en que se usan conmutadores o puertas de tunelización de Josephson. La disposición de descodificador de la figura 6 es de especial utilidad para una o más de las operaciones de dirigir corriente a una de las columnas de la disposición de memoria usando la parte de entrada 12 de cada célula de memoria en la columna, para dirigir corriente en un sentido o en el sentido opuesto para cada línea de bits común 22 para una fila de células de memoria de la disposición de memoria, y/o para dirigir corriente a una línea de percibir común seleccionada para una fila de células de la disposición de memoria. El descodificador de la figura 6 es una disposición de tunelización de superconducción, y por consiguiente, es compatible en velocidad y en comportamiento con la disposición de memoria de la figura 1.

Aplicando una señal de instrucción a la entrada de la disposición de árbol descodificador de la figura 6

19 SEP.



5 y mediante dirección apropiada de las líneas de dirección  
60, 62, 64, 66, 68 y 70, se consigue el funcionamiento de  
un ramal seleccionado del descodificador. Por ejemplo, con  
objetode dirigir una corriente de instrucción al ramal del  
árbol descodificador, que se ha representado mediante la  
flecha 72, cuya ramal es el situado más a la derecha en la  
disposición de descodificador de la figura 6, se usan el  
par de líneas de dirección 60, y 62 para seleccionar el ra-  
mal deseado del descodificador por medio de la aplicación  
10 de corriente a las líneas de dirección 60, lo que tiene que  
conmute la puerta 74 a su estado de tensión permitiendo  
con ello que la corriente de instrucción circule por el  
circuito del ramal del descodificador a través de la puer-  
ta 76 que no fué conmutada, ya que no fué aplicada corrien-  
te a la línea de dirección 62. En consecuencia, la puerta  
15 74 de tunelización de Josephson que está en ángulo recto  
o perpendicular a la línea de dirección 60 y funciona del  
mismo modo que una de las puertas de la disposición de me-  
moria de la figura 1, es hecha conmutar a su estado de ten-  
sión. En consecuencia, el nudo 77 que sigue inmediatamente  
20 a la puerta 76 sirve como entrada a los dos ramales conec-  
tados al nudo 77. Aplicando corriente a través de la línea  
de dirección 64, la puerta 78 es puesta en su estado de  
tensión, dando ello por resultado que pase corriente al ra-  
mal que contiene la flecha 72. Como se ha descrito en lo  
25 que antecede con respecto a 76, la puerta 80 está en su es-  
tado de no tensión ya que no es aplicada corriente a la lí-  
nea de dirección 66, permitiendo ello que pase corriente  
a través de esa puerta a los dos ramales del descodifica-  
dor que están conectados a los nudos 81. Aplicando corrien-



te a través de la línea 68 de dirección, se hace que la  
puerta 82 conmute a su estado de tensión, permitiendo con  
ello que circule corriente a través de la puerta 84, la  
cual está en su estado de tensión ya que no es alimenta-  
da corriente a la línea de dirección 70. En consecuencia,  
de este modo la instrucción que llega a la disposición de  
árbol descodificador de la figura 6 es hecha llegar al nu-  
do está conectado ya sea a una línea de bitios común 22,  
ya sea a una línea de percibir común 24, o ya sea a una  
línea de pañabra 12 asociada con una de las columnas de la  
disposición de memoria. Por consiguiente, mediante apropia-  
da selección y aplicación de corriente a las líneas de di-  
rección, se alige cualquier ramal del descodificador de la  
figura 6.

Sistema de Dirección, Descodificador y de Disposición de  
Memoria.

Con referencia a la figura 7, se ha ilustrado un  
sistema en que se usa la disposición de dirección y desco-  
dificador de la figura 6 juntamente con la disposición de  
memoria de la figura 1. El número de referencia 90 designa,  
en general la disposición de memoria. El descodificador 92  
está conectado a las líneas de palabra 12 de la disposición  
de memoria 90. La dirección 94 está asociada con el desco-  
dificador 92 como se ha ilustrado en la figura 6, en la  
cual se representa la selección del ramal elegido del des-  
codificador por medio de las líneas de dirección que están  
en asociación cooperante con aquellos. La dirección 94 está  
asociada con el descodificador 96 de modo similar a como lo  
está con el descodificador 92. El descodificador 98 sirve  
para aceptar entradas desde el descodificador 96 para ope-



5 rar las líneas de bitios comunes 22 y las líneas de percibir comunes 24 que están conectadas al descodificador 98. En consecuencia, se usa el descodificador 98 para dar paso a corrientes en las líneas de bitios 22 en las direcciones  
10 ilustradas en las figuras 4A, 4B, 4C, y 4D para una operación de escritura, y también para dar paso a corrientes en las líneas de percibir 24 en la dirección ilustrada en las figuras 5A y 5B para una operación de lectura. El escalón de tensión que se produce cuando la puerta de percibir 26 de una línea de percibir 24 conmuta a su estado de tensión, es detectado e identificado por la salida 100 de percibir la cual está conectada al descodificador 98 y es cualquier aparato o dispositivo conmutable indicador del escalón de  
15 tensión. Todas las líneas de palabra están conectadas juntas a masa, todas las líneas de bitios está conectadas juntas a masa, y todas las líneas de percibir están conectadas juntas a masa.

#### Método de Fabricación

202 Con objeto de fabricar la disposición de memoria de la figura 1 o el descodificador o la dirección de la figura 6, se forma un plano de masa superconductor, tal como ppr procedimiento de evaporación, sobre un substrato aislante. Si se desea, puede eliminarse el substrato aislante y el plano de masa superconductor sirve como soporte  
25 inferior. El plano de masa superconductor puede hacerse de uno de los materiales superconductores tal como de plomo, de estaño, de niobio, de tántalo o de aleaciones de los mismos. A continuación del depósito del plano de masa superconductor, se lleva a cabo una fase de depósito para depositar una capa aislante continua de aproximadamente 5.000  
30



U.A. Esta fase de depósito puede también ejecutarse mediante técnicas de evaporación o bien, si se desea, mediante técnicas de pulverización catódica de radiofrecuencia. A continuación del depósito de la capa aislante, que es continuo y que está exento de picaduras, se deposita un patrón superconductor a través de una máscara sobre la capa aislante para proporcionar la parte inferior de las líneas de percibir 24, las partes inferiores de las partes de puerta 14 y 16 de la célula de memoria 10, y las partes inferiores de las líneas de descodificador. Después de la formación de esas líneas superconductoras, se ejecuta una operación de depósito de aislante o de oxidación controlada de un grueso de unas 40 U.A. o menos. Ello es necesario para la formación de todas las barreras de unión para las puertas 26 de tunelización de las líneas de percibir 24, las puertas 18 y 20 de las células de memoria 10, y las puertas para los descodificadores. A continuación de esto se efectúa un nuevo depósito de material superconductor a través de una máscara, para completar las líneas de percibir 24, las células de memoria 10 y los descodificadores. A continuación se efectúa un depósito de las capas aislante y metálica superconductoras para completar las líneas de bits 22 y las líneas de dirección. A fin de hacer funcionar todo el sistema superconductor, incluyendo la disposición de memoria, las unidades de dirección y de descodificador, todo el sistema debe ser hecho funcionar a una temperatura comprendida en el margen de 1° a 6° K. En la situación en que se usan plomo, o niobio, o aleaciones de los mismos, para material superconductor, se necesita una temperatura de unos 3,6°K. Cuando se usa estaño como material superconductor, se necesita una temperatura de aproximada-



mente 1,7°K.

Dimensiones y Características de la Célula de Memoria.

5 Las dimensiones de las células de almacenamiento de información, y de las unidades o medios de descodificadores y dirección, se han seleccionado en una realización de modo que se sitúa un módulo de memoria de 256 x 256 bitios sobre un sustrato de aproximadamente 15 x 15 cm. con una anchura mínima de línea de aproximadamente 0,102 mm. El grueso de las películas superconductoras se prefe-  
10 riblemente de aproximadamente 5.000 U.A. El grueso puede ser modificado según se desee. Para una disposición de memoria de esa densidad de bitios, se utiliza una célula de almacenamiento de aproximadamente 0,508 x 0,506 mm., lo que  
15 permitiría un espaciamiento de 0,102 mm. entre células adyacentes, dando ello por resultado una separación entre centros de 0,610 x 508 mm. Una tira estrecha de aproximadamente 15 cm. x 7,62 mm. contiene el descodificador de la figura 6. Por consiguiente, mediante esta disposición  
20 se proporciona una densidad total de bitios de aproximadamente 279 bitios por cm<sup>2</sup>. Reduciendo al mínimo el tamaño de la célula de almacenamiento y las demás dimensiones antes mencionadas, puede multiplicarse la densidad de bitios por al menos un factor de 4 sobre la cantidad indicada en lo que antecede.

25 Por lo que se refiere a la velocidad de conmutación de la célula de almacenamiento, pueden conseguirse velocidades inferiores a 800 picosegundos. Como una realización ilustrativa, una corriente de palabra alimentada a  
30 las líneas 12 de la célula de memoria tiene unos 40 miliam-



perios, la corriente de instrucción para el descodificador  
es de unos 140 miliamperios, y las corrientes de sumadora  
son de unos 15 miliamperios. Las características de la puer-  
ta de Josephson son de una corriente máxima de puerta de  
5 50 miliamperios para conmutación a su estado de tensión,  
y una corriente mínima de puerta de 10 miliamperios antes  
de volver a conmutar al estado de no tensión.

Con esa disposición pueden conseguirse tiempos  
de 40 nanosegundos de ciclo de leer y ciclo de escribir y  
10 del orden del nanosegundo de tiempo de acceso de leer. La  
señal de lectura de salida de percibir es de aproximadamen-  
te 6 milivoltios o, alternativamente, se provee una corrien-  
te de percibir de 20 miliamperios.

Esta solicitud que corresponde a la presentada  
15 en los Estados Unidos de América el 15 de julio de 1.968,  
número 744.949, se acoge a los beneficios del artículo 51  
del vigente Estatuto sobre Propiedad Industrial.

#### N O T A

Los puntos de invención propia y nueva que se  
25 presentan para que sean objeto de esta solicitud de Paten-  
te de Invención en España, por VEINTE años, son los si-  
guientes:

1.- Un sistema de almacenamiento de información  
de alta velocidad que comprende, en combinación, una dis-  
30 posición de memoria que tiene una pluralidad de células de



memoria, en que dichas células de memoria de dicha disposición de memoria tienen puertas de tunelización de Josephson; y medios de dirección y descodificadores asociados con las células de memoria de dicha disposición de memoria para al menos una de las operaciones de leer información de y escribir información en dicha disposición de memoria.

5

2.- Un sistema de almacenamiento de información según la reivindicación 1, en que dicha disposición de memoria, dichos medios de dirección y dichos medios descodificadores operan en el modo de superconducción, y dichos medios de dirección y descodificadores escriben información en y leen información de dicha disposición de memoria.

10

3.- Un sistema de almacenamiento de información según la reivindicación 1, en que dichos medios descodificadores comprenden una pluralidad de líneas superconductoras, cada una de las cuales está provista de una puerta de tunelización de Josephson, y dichos medios de dirección conmutan puertas seleccionadas de dichas líneas superconductoras de dichos medios descodificadores.

15

4.- Un sistema de almacenamiento de información según la reivindicación 1, en que cada una de dicha pluralidad de células de memoria comprende una parte de entrada, habiéndose provisto una de dichas puertas de tunelización de Josephson en cada uno de un par de ramales conectados a dicha parte de entrada, una línea de bitios espaciada desde y asociada magnéticamente con las dos puertas de tunelización de Josephson de dicho par de ramales para efectuar la conmutación de una u otra de dichas puertas a un estado de tensión que depende de la cantidad de corriente en las puertas, una línea de percibir espaciada de uno de

20

25

30



dichos ramales y que tiene una puerta de tunelización de Josephson asociada magnéticamente con dicho primer ramal y conmutable a un estado de tensión que depende de la cantidad de corriente en la puerta de tunelización de Josephson de la línea de percibir, estando asociados dichos medios de dirección y descodificadores para cooperación con dicha parte de entrada de cada una de dichas células y con dichas líneas de bitios asociadas con cada una de dichas células para escribir información en cada una de dichas células, estando asociados dichos medios de dirección y descodificadores para cooperación con dicha parte de entrada de cada una de dichas células y con dichas líneas de percibir asociadas con cada una de dichas células para leer información de cada una de dichas células.

5.- Un sistema de almacenamiento de información según la reivindicación 1, en que dicha disposición de memoria, dichos medios de dirección y dichos medios descodificadores operan en el modo de superconducción, comprendiendo dichos medios descodificadores una pluralidad de líneas superconductoras cada una de las cuales está provista de una puerta de tunelización de Josephson, conmutando dichos medios de dirección puertas seleccionadas de dichas líneas superconductoras de dichos medios descodificadores, comprendiendo cada una de dicha pluralidad de células de memoria una parte de entrada, habiéndose provisto una de dichas puertas de tunelización de Josephson en cada uno de un par de ramales conectados a dicha parte de entrada, una línea de bitios espaciada desde y asociada magnéticamente con las dos puertas de tunelización de Josephson de dicho par de ramales para efectuar la conmutación de una u otra de dichas



puertas a un estado de tensión que depende de la cantidad de corriente en las puertas, una línea de percibir espaciada desde uno de dichos ramales y que tiene una puerta de tunelización de Josephson asociada magnéticamente con dicho primer ramal y conmutable a un estado de tensión que depende de la cantidad de corriente en la puerta de tunelización de Josephson, estando asociados dichos medios de dirección y descodificadores, para cooperación con dicha parte de entrada de cada una de dichas células y con dichas líneas de bitios asociadas con cada una de dichas células para escribir información en cada una de dichas células, estando asociados dichos medios de dirección y descodificadores para cooperación con dicha parte de entrada de cada una de dichas células y con dichas líneas de percibir asociadas con cada una de dichas células para leer información de cada una de dichas células.

6.- Un sistema de almacenamiento de información según la reivindicación 1ª en que cada una de dicha pluralidad de células de memoria comprende, en combinación, una parte de entrada, dichos medios de puerta de tunelización de Josephson conectados a dicha parte de entrada para efectuar la conmutación de la célula de memoria ya sea a un estado "1" ó ya sea a un estado "0", y medios asociados con dichos medios de puerta de tunelización de Josephson para efectuar la conmutación de dichos medios de puerta de tunelización de Josephson dependiendo de la cantidad de corriente en dichos medios de puerta.

7.- Un sistema de almacenamiento de información



según la reivindicación 1, en que cada una de las células de memoria comprende, en combinación, una parte de entrada una puerta de tunelización de Josephson conectada a dicha parte de entrada para efectuar la conmutación de la célula de memoria a un estado "1" o a un estado "0", y medios asociados con dicha puerta de tunelización de Josephson para efectuar la conmutación de dichos medios de puerta de tunelización de Josephson dependiendo de la cantidad de corriente en dicha puerta.

8.- Un sistema de almacenamiento de información según la reivindicación 7, en que dichos medios de puerta de tunelización de Josephson comprenden un par de puertas de tunelización de Josephson conectadas a dicha parte de entrada, estando asociados dichos medios de conmutación con dichos medios de puerta de tunelización de Josephson adaptados para conmutar una u otra de dicho par de puertas de tunelización de Josephson a un estado de tensión que depende de la cantidad de corriente en cada puerta.

9.- Un sistema de almacenamiento de información según la reivindicación 1, en que las células de memoria comprenden, en combinación, un circuito cerrado superconductor de almacenamiento de corriente provisto de medios de puerta de tunelización de Josephson adaptados para conmutar la corriente en dicho circuito cerrado en sentido a derechas o en sentido a izquierdas, representativos de estados de almacenamiento "1" o "0", y medios de escribir asociados con dichos medios de puerta de tunelización de Josephson para efectuar la conmutación de dichos medios de puerta de tunelización de Josephson dependiendo de la cantidad de corriente en dichos medios de puerta.



10.- Un sistema de almacenamiento de información según la reivindicación 9, que incluye medios de leer asociados con dicho circuito cerrado superconductor para percibir los estados "1" y "0" de almacenamiento de dicha célula de memoria.

5

11.- Un sistema de almacenamiento de información según la reivindicación 1, en que las células de memoria comprenden, en combinación, un miembro de almacenamiento de corriente superconductor provisto de medios de puerta de tunelización de Josephson adaptados para conmutar la corriente en dicho miembro en una dirección representativa de un estado "1" de almacenamiento, y en otra dirección representativa de un estado "0" de almacenamiento, medios de escribir asociados con dichos medios de puerta de tunelización de Josephson para efectuar la conmutación de dichos medios de puerta de tunelización de Josephson dependiendo de la cantidad de corriente en dichos medios de puerta, y medios de leer asociados con dicho miembro superconductor para percibir y diferenciar entre los estados de almacenamiento "1" y "0" de dicha célula de memoria sin destruir la información escrita en dicha célula de memoria.

10

15

20

12.- Un sistema de almacenamiento de información según la reivindicación 1, en que las células de memoria comprenden, en combinación, una parte de entrada, una puerta de tunelización de Josephson prevista en cada uno de un par de ramales conectados a dicha parte de entrada, una línea de bitios espaciada desde y asociada magnéticamente con las dos puertas de tunelización de Josephson de dicho par de ramales para efectuar la conmutación de una u otra de dichas puertas mediante un estado de tensión que depende

25

30



la cantidad de corriente en las puertas y una línea de percibir espaciada de uno de dichos ramales y que tiene una puerta de tunelización de Josephson asociada magnéticamente con dicho ramal y conmutable a un estado de tensión que depende de la cantidad de corriente en la puerta de tunelización de Josephson de la línea de percibir.

5

13.- Un sistema de almacenamiento de información según la reivindicación 1, en que las células de memoria comprenden, en combinación, un miembro de almacenamiento de corriente superconductor provisto de medios de puerta de tunelización de Josephson adaptados para conmutar la corriente en dicho miembro en una dirección representativa de un estado de almacenamiento "1", y en otra dirección representativa de un estado de almacenamiento "0", y medios de leer asociados con dicho miembro superconductor para percibir y diferenciar entre los estados de almacenamiento "1" y "0" de dicha célula de memoria sin destruir la información escrita en dicha célula de memoria.

10

15

14. Un sistema de almacenamiento de información según la reivindicación 13, en que dichos medios de leer comprenden una línea de percibir que tiene una puerta de tunelización de Josephson asociada magnéticamente con dicho miembro superconductor y conmutable a un estado de tensión cuando la célula de memoria está en uno de los dos estados de almacenamiento.

20

25

15.- Un sistema de almacenamiento de información según la reivindicación 1, que comprende un cierto número de células de memoria conectadas entre sí dispuestas en un número N de columnas y un número M de filas, siendo N y M cualquier número entero positivo, en que cada una de di-

30



5 chas células de memoria comprende un miembro de almacena-  
miento de corriente superconductor provisto de medios de  
puerta de tunelización de Josephson adaptados para conmu-  
tar la corriente en dicho miembro en una dirección repre-  
sentativa de un estado de almacenamiento "1", y en otra  
10 dirección representativa de un estado de almacenamiento  
"0", y medios de leer asociados con dicho miembro supercon-  
ductor para percibir y diferenciar entre los estados de  
almacenamiento "1" y "0" de dicha célula de memoria sin  
destruir la información escrita en dicha célula de memoria.

16.- Un sistema de almacenamiento de información  
de alta velocidad.

15 Tal y como se ha descrito en la Memoria que an-  
tecede, representados en los dibujos que se acompañan y  
para los fines que se han especificado.

Esta Memoria consta de veintisiete hojas escri-  
tas a máquina por una sola cara.

9 SEP. 1969

Madrid,

P.A.

ALBERTO GARCÍA MARTÍN  
por el autor

*Alta*



I/IV

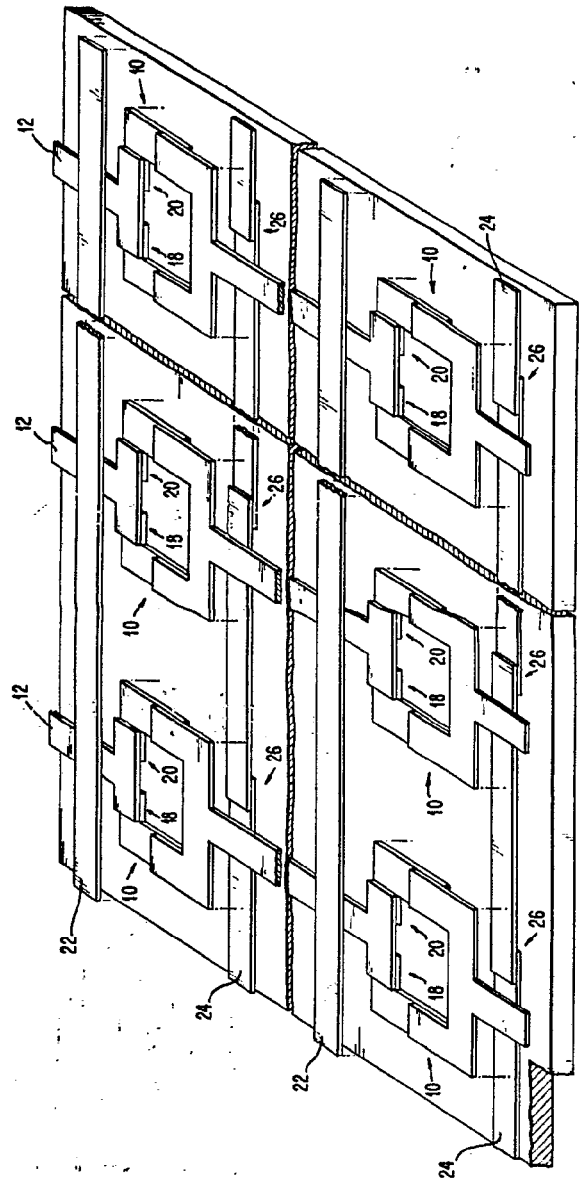
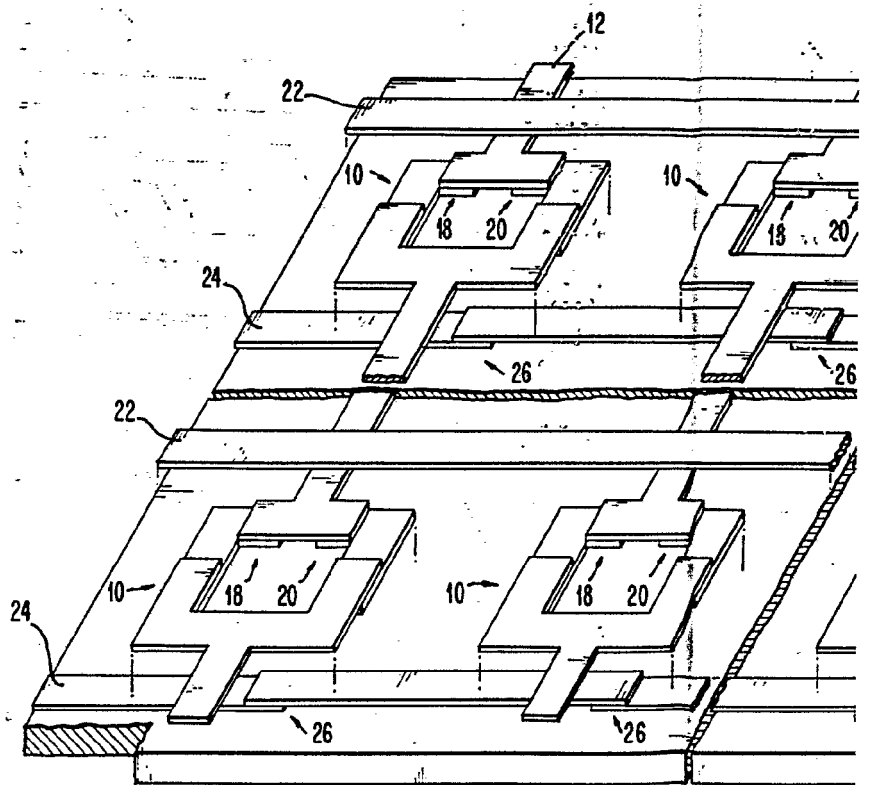


FIG. 1

*Arda*



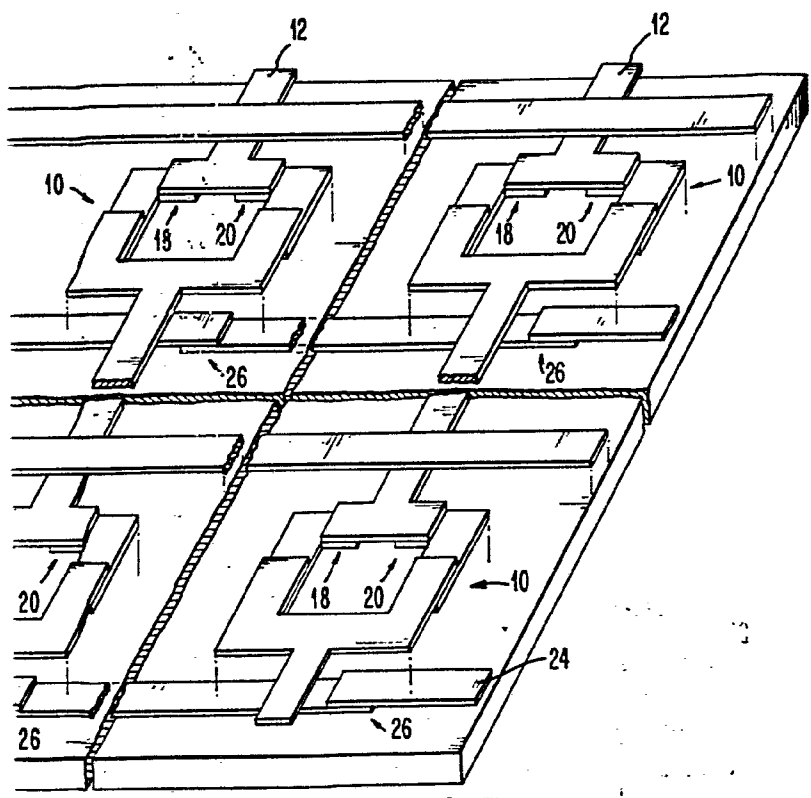


FIG. 1

*Arta*



FIG. 2

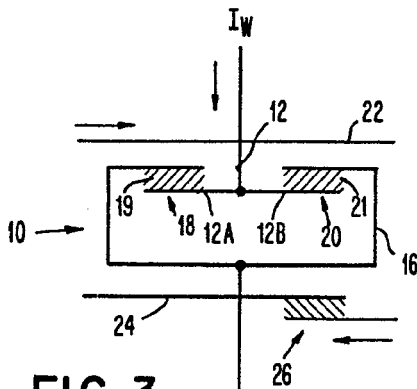


FIG. 3

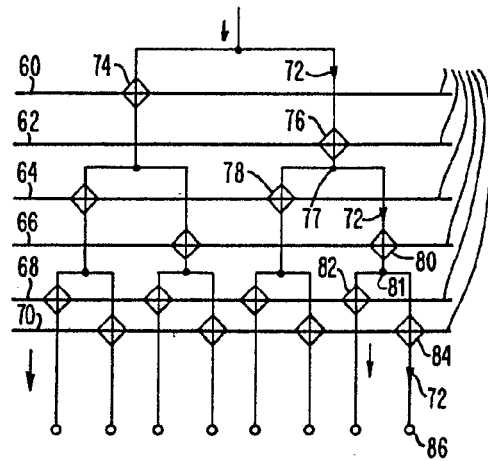


FIG. 6

*W. W. W.*



FIG. 4A

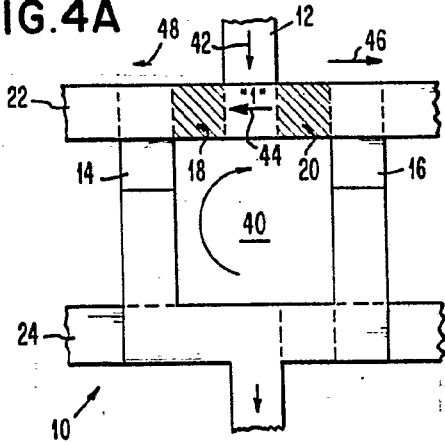


FIG. 4B

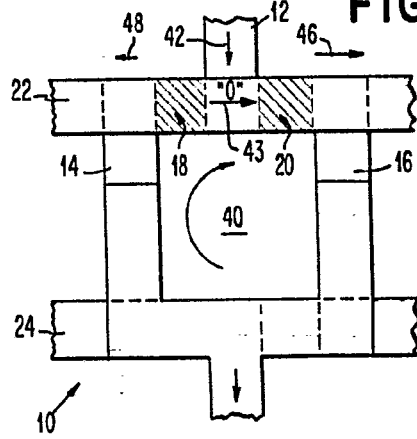


FIG. 4C

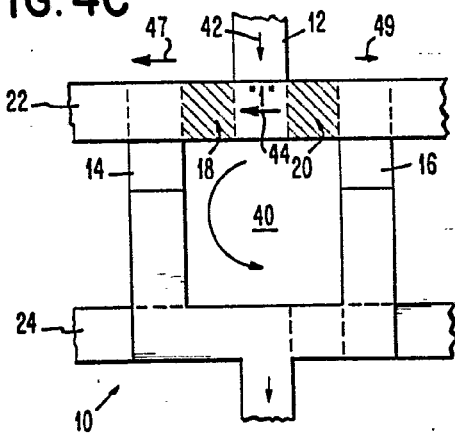


FIG. 4D

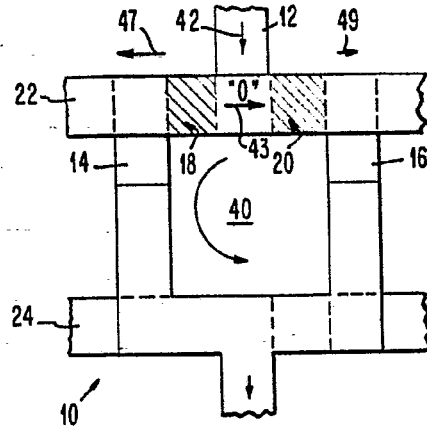


FIG. 5A

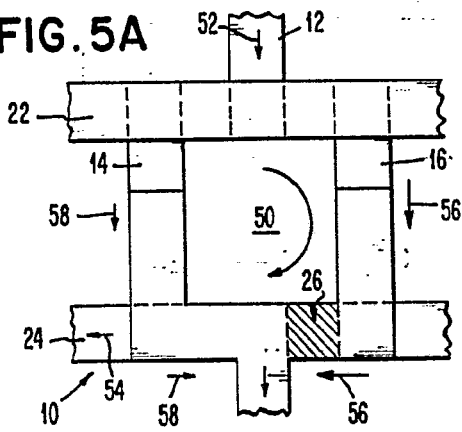
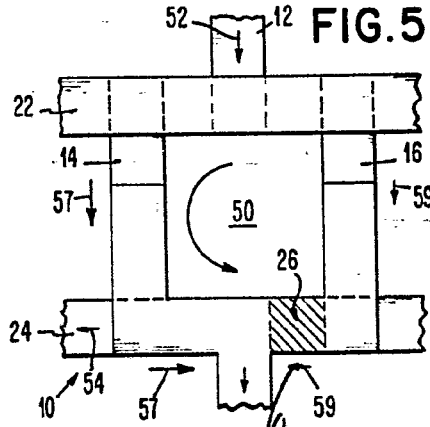


FIG. 5B



*Handwritten signature or initials.*

