

369 009

16 MAR



P. 42.213

Z-PHN

3745 C

Spain CM/AM

Memoria descriptiva

SECCION TECNICA
CLASIFICACION I. P. C.
CLASE <u>H-03</u>
SUBCLASE <u>H</u>

ANULADO
para solicitar PATENTE DE INVENCION EN ESPAÑA por 20 años

PROHIBIDA LA CONSULTA
a nombre de N. V. PHILIPS'GLOEILAMPENFABRIEKEN

COPIAS Y CERTIFICACION

entidad / ~~de nacionalidad~~ holandesa

con domicilio en Emmasingel 29, Eindhoven, Holanda

por: "UNA DISPOSICION DE CIRCUITO DE CORRECCION DE DISTOR-
SION DE RETARDO"

(Clase Internacional H03h)

13.3.71

- 1 -



La invención se refiere a un circuito de corrección de retardo que tiene una función de transferencia, cuyo valor absoluto es independiente en esencia de la frecuencia y cuyo ángulo de fase depende de la frecuencia, cuyo circuito comprende una primera fuente de señales acoplada a una entrada de señales del circuito de corrección de retardo, una segunda fuente de señales acoplada a la entrada de señales, una reactancia acoplada a una salida de la primera fuente de señales y un circuito de combinación de una salida acoplado a dichas fuentes de señales y la reactancia, de cuya salida puede derivarse la señal de salida deseada, cuya fase puede ser influenciada.

Un circuito de este tipo se conoce por la memoria descriptiva de la Patente alemana 1.200.869 y se llama usualmente circuito de corrección de retardo o circuito de corrección de fase, y está destinado a obtener una señal de salida a partir de una señal de entrada aplicada al circuito, cuya señal de salida tiene una relación de amplitud constante respecto de la señal de entrada, pero un desfase dependiente de la frecuencia. Puede utilizarse tal circuito en una unidad de manipulación de señales, por ejemplo, en la sección de frecuencia intermedia de un transmisor de TV. El circuito de corrección proporciona una corrección dada del tiempo de retardo dentro de cierto margen de frecuencias, pero tiene la misma amplificación para todas las frecuencias. Tal circuito es llamado algunas veces circuito de "paso completo". El circuito puede constar, por ejemplo, solamente de elementos pasivos (reactivos o resistivos) y entonces se llama circuito de corrección pasivo, o puede constar tanto de elementos pasivos como ac-

10.9.69

- 2 - 369009



tivos y entonces se llama circuito de corrección activo. Se requiere que el circuito de corrección tenga la misma amplificación para todas las frecuencias dentro del margen real de frecuencias y tiene que ser posible ajustar la corrección de retardo a obtener de una manera sencilla tanto por lo que se refiere a su magnitud como a su posición en la banda de frecuencia sin influir en la relación de amplitud entre la señal de salida y la señal de entrada.

5
10
15
La invención proporciona un circuito de corrección sencillo que puede ajustarse fácilmente y que satisface los requisitos de la amplitud con una exactitud extremadamente grande para todos los ajustes del circuito, y que muestra una característica de fase más adecuada que los circuitos conocidos por la memoria descriptiva de la patente mencionada en lo que precede.

20
De acuerdo con la invención, un circuito de corrección de retardo del tipo descrito en el preámbulo se caracteriza porque la reactancia incluye un circuito resonante.

Según una realización preferida de la invención, el circuito resonante incluye al menos un elemento de sintonización el cual depende del voltaje o de la corriente.

25
30
Cuando se utiliza un circuito controlable de paso completo, en el que dos señales producidas por separado se combinan en un circuito de combinación especial, es posible una corrección de fase producida por el circuito en dependencia de la amplitud de la primera señal, por la cual la corrección puede adaptarse a sustancialmente cualquier característica de error de fase de un circuito de



transmisión no copregido. Particularmente el circuito controlable de paso completo de acuerdo con la invención proporciona una dinámica mayor que los dispositivos conocidos para corregir errores diferenciales de fase y permite en principio correcciones de fase de la magnitud de $\pm 180^\circ$.

El error diferencial de fase ocurre usualmente en una etapa final a la cual se aplica una señal modulada. Es, por tanto, físicamente correcto llevar a cabo también la corrección en una señal modulada de este tipo. Por consiguiente, el circuito controlable de paso completo se incorpora de preferencia en una sección del circuito de transmisión, en que la señal combinada es modulada en una portadora, por ejemplo, en una portadora de FI.

Es ventajoso llevar a cabo la corrección de fase de tal manera que la relación entre el voltaje de control suministrado y la corrección de fase producida sea lineal, adaptándose la corrección a una característica de error de fase no lineal (error de fase en función del valor instantáneo de la primera señal), produciendo un voltaje de control que se relaciona de manera no lineal con el valor instantáneo de la primera señal. Para una corrección llevada a cabo en una frecuencia de portadora, por ejemplo, frecuencia intermedia, esto puede conseguirse generando el voltaje de control por medio de un dispositivo que comprende una pluralidad de desmoduladores que tienen diferentes valores de umbral, suministrando cada uno un voltaje que, después de rebasar el valor de umbral, aumenta linealmente con la primera señal detectada; y un dispositivo sumador para sumar los voltajes suministrados por los desmoduladores, adaptándose el valor de umbral de los



desmoduladores y las constantes de suma para los diferen-
tes voltajes de tal manera que el voltaje de control, que
se deriva de la salida del dispositivo sumador, forma sus-
tancialmente la función inversa de la característica real
de error de fase.

5

La dependencia de la corrección de retardo de la
primera señal producida por el circuito o circuitos de co-
rrección puede variarse por una variación de la sintoniza-
ción del circuito resonante. Esto puede efectuarse influ-
yendo sobre elementos reactivos controlables, tales como
condensadores y/o inductancias controlables incluidos en el
circuito resonante, en dependencia del voltaje de control.
Es posible, alternativamente, variar el valor Q influyendo
sobre elementos resistivos controlables, tales como, por
ejemplo, transistores de efecto de campo incluidos en el
circuito resonante por medio del voltaje de control.

10

15

A fin de que pueda llevarse a efecto fácilmente
la invención, se describirán ahora algunas realizaciones de
la misma en detalle, a título de ejemplo, con referencia a
los dibujos diagramáticos que se acompañan, en los que:

20

La figura 1 muestra diagramáticamente un circui-
to de paso completo de acuerdo con la invención,

La figura 2 ilustra por medio de diagramas fasor
(vector de fase) de qué manera opera el circuito de acuerdo
con la figura 1,

25

La figura 3 muestra algunas curvas característi-
cas para el circuito de la figura 1,

La figura 4 muestra diagramáticamente una reali-
zación preferida del circuito de acuerdo con la invención,

30

La figura 5 muestra un diagrama para un circuito

369009



de corrección de acuerdo con la invención como se muestra en la figura 4,

5 Las figuras 6 y 7 muestran diferentes modificaciones posibles de un circuito de corrección de acuerdo con la invención,

Las figuras 8(a) y (b) muestran de qué manera un error de fase o de amplitud en el circuito de corrección de acuerdo con la invención da por resultado ciertas perturbaciones en la amplitud del voltaje de salida,

10 Las figuras 9 a 12 muestran de qué manera los errores ilustrados en la figura 8 pueden ser eliminados por diferentes modificaciones del circuito de corrección de acuerdo con la figura 5,

15 La figura 13 muestra de qué manera puede variar el error de fase diferencial de una subportadora de crominancia con la magnitud de una señal de vídeo sobre la cual está superpuesta la subportadora,

20 La figura 14 muestra la forma de la curva de retardo para diferentes niveles de la señal de vídeo y la curva de retardo para un circuito de corrección,

La figura 15 muestra diagramáticamente de qué manera puede ejecutarse la corrección de acuerdo con la figura 14 con ayuda de un circuito de corrección de retardo,

25 La figura 16 muestra una realización adecuada de un circuito de corrección de retardo de acuerdo con la invención,

La figura 17 muestra un diagrama de fase para el circuito de acuerdo con la figura 16,

30 La figura 18 muestra un dispositivo para corregir el error de fase diferencial, cuyo dispositivo compren-

369009



de dos circuitos de corrección de retardo, y las curvas de retardo del dispositivo, y

La figura 19 muestra de qué manera puede producirse un voltaje de control deseado.

5 La función de transferencia para un circuito de paso completo tendrá en general la forma mostrada en la ecuación (I)

$$\frac{U_{ut}}{U_{in}} = \frac{1-j}{1+j} \quad (I)$$

10 en que U_{in} = la señal de entrada del circuito, y U_{ut} = la señal de salida y ξ es una variable que representa la frecuencia. Ha de apreciarse que el valor absoluto de la relación U_{ut}/U_{in} es por consiguiente, igual a 1 para todo ξ , mientras que el desfase varía con ξ ,

15 La figura 1 muestra en principio cómo puede lograrse el circuito de acuerdo con la ecuación (I) por medio de un circuito resonante en paralelo. Según la figura 1, un voltaje de entrada U_{in} es aplicado, por una parte, a un primer amplificador de voltaje A_1 que tiene un factor de ganancia de 2, y, por otra parte, a un segundo amplificador de voltaje A_2 que tiene un factor de ganancia de -1. El voltaje de salida del primer amplificador A_1 es aplicado a través de una resistencia R_Q a una disposición de circuito en paralelo consistente en un condensador C y
20 una inductancia L. El voltaje de salida U del citado circuito es aplicado a una primera entrada 1 de un dispositivo sumador de voltaje A_3 . El voltaje de salida del segundo amplificador A_2 es aplicado a la segunda entrada 2 del dispositivo sumador de voltaje A_3 . La señal de salida U_{ut}
25 es derivada de la salida del dispositivo sumador de vol-
30 ta-



je A_3 y está formada por la suma de los voltajes que son aplicados a las entradas 1 y 2.

Existe la siguiente relación para los voltajes

U de la entrada 1:

$$5 \quad U = \frac{2U_{in}}{1 + j R_Q \left(\omega_c - \frac{1}{\omega L} \right)}$$

que puede escribirse como

$$U = \frac{2U_{in}}{1 + j\xi} \quad (II)$$

10 en que

$$\xi = Q \left(\frac{\omega}{\omega_0} - \frac{\omega_0}{\omega} \right)$$

$$Q = \frac{R_Q}{\sqrt{L/C}} \quad \omega_0 = \frac{1}{\sqrt{LC}}$$

15 La suma de los voltajes en las entradas 1 y 2 será igual a

$$U_{ut} = u - U_{in} = \frac{2 U_{in}}{1 + j\xi} - U_{in} \quad (III)$$

$$20 \quad \frac{U_{ut}}{U_{in}} = \frac{1 - j\xi}{1 + j\xi}$$

De esto es evidente que la ecuación (III) es idéntica a la ecuación (I) con la definición dada para ξ .

25 La figura 2(a) muestra la ecuación (II) representada en el plano complejo para algunos valores diferentes de ξ . Según la figura 2 el extremo del fasor U describe un círculo en una variación de ξ desde $\infty - \alpha + \infty$.

La figura 2(b) muestra por medio de líneas de trazos el fasor $U - U_{in} = U_{ut}$ para el mismo valor de ξ .

30 Como se muestra, $U - U_{in}$ es un fasor que parte del centro



de dicho círculo y, por tanto, tiene siempre el mismo tamaño, pero adopta diferentes ángulos de fase.

La figura 3 muestra la amplitud A, la fase φ y el retardo τ' para el voltaje U en función de la frecuencia angular ω . De acuerdo con la definición τ' es igual a $-d\varphi/d\omega$.

Se puede demostrar que

$$\tau' = \frac{\tau'_{\max}}{1 + \xi^2}$$

10 en que

$$\tau'_{\max} = \frac{2Q}{\omega_0}$$

(IV)

15 Resulta evidente de la figura 2(b) que el fasor $U - U_{in} = U_{ut}$ para un cambio dado de ξ varía su posición de fase el doble de lo que varía el fasor U para todos los valores de ξ . Se sigue que el tiempo de retardo de grupo τ para $U - U_{in} = U_{ut}$ es igual a:

$$\tau = \frac{\tau_{\max}}{1 + \xi^2}$$

20 en que

$$\tau_{\max} = \frac{4Q}{\omega_0}$$

(V)

25 La curva para el retardo del voltaje U_{ut} en función de la frecuencia angular ω tiene en principio la misma forma que la mostrada en la figura 3 para el voltaje U, mientras que la fase φ varía entre $+\pi$ y $-\pi$ y la amplitud del voltaje U_{ut} es constante en toda la banda de frecuencia.

30 Ha de apreciarse que, de acuerdo con la ecuación (II), el valor máximo del voltaje U que es aplicado a la entrada de la figura 1 será igual a $U_{\max} = 2U_{in}$.



Cuando $U = U_{\max}$, lo que ocurre en resonancia, el voltaje en la entrada 1 está en fase con el voltaje de entrada U_{in} . Un voltaje, en que según lo anterior $-U_{in} = -U_{\max}/2$, es aplicado a la segunda entrada 2 del dispositivo sumador A_2 . Una regla general para el circuito de corrección descrito es que la señal de salida de un circuito resonante en paralelo alimentado con una primera señal de entrada se combina con una señal de una amplitud constante que es igual a la mitad de la citada primera señal de entrada y está en oposición de fase con ella, teniendo entonces la suma de las señales una característica de paso completo.

El diagrama de bloques de la figura 1 muestra un circuito que tiene inconvenientes prácticos; entre otras cosas, el dispositivo sumador de voltaje deberá tener en principio una resistencia infinita y los amplificadores A_1 , A_2 deberán tener una impedancia de salida de cero. La figura 4 muestra una realización preferida que tiene ventajas apreciables.

De acuerdo con la figura 4, el voltaje de entrada U_{in} es aplicado, por una parte, a un primer amplificador de voltaje - corriente (generador de corriente) A_4 que tiene un factor de ganancia de $2/R$ y, por otra parte, a un segundo amplificador A_5 de voltaje-corriente que tiene un factor de ganancia de $-1/R$. La corriente suministrada por el primer amplificador A_4 es aplicada a un circuito resonante en paralelo consistente en un condensador C , una inductancia L y una resistencia R_Q , cuya resistencia R_Q está conectada a una entrada de un amplificador A_6 de corriente-voltaje que tiene un factor de ganancia de $-R$. La corriente suministra-



da por el amplificador A_5 de voltaje-corriente es aplicada directamente a la entrada del amplificador A_6 . El amplificador A_6 de corriente-voltaje consiste en un amplificador de voltaje que tiene un alto factor de ganancia, cuya salida es realimentada a través de una resistencia a la entrada, manteniéndose la entrada del punto de suma P a un potencial bajo respecto de los voltajes de señal. En lo que sigue, se supone que el punto P está conectado a masa respecto de los voltajes de señal de modo que la resistencia R_Q para los voltajes de señal está conectada en paralelo con el condensador C y la inductancia L y forma parte del circuito resonante en paralelo. La corriente I_1 que pasa a través de la resistencia R_Q del circuito resonante en paralelo se combina en la entrada del amplificador A_6 con la corriente I_2 que se obtiene del generador de corriente A_5 , y la señal de salida es formada por la suma de estas corrientes multiplicada por la constante R.

El circuito de acuerdo con la figura 4 tiene la misma función de transferencia que el circuito de la figura 1, lo que se demostrará en lo que sigue.

$$I_1 = \frac{U_{in}^2}{R} \cdot \frac{1/R_Q}{1/R_Q + j(\omega C - 1/\omega L)} = \frac{2 U_{in}}{R} \cdot \frac{1}{1 + j\xi}$$

$$I_2 = - \frac{U_{in}}{R}$$

$$I_1 + I_2 = \frac{U_{in}}{R} \left[\frac{2}{1 + j\xi} - 1 \right] = \frac{U_{in}}{R} \cdot \frac{1 - j\xi}{1 + j\xi}$$

$$U_{ut} = R (I_1 + I_2)$$

$$\frac{U_{ut}}{U_{in}} = \frac{1 - j\xi}{1 + j\xi}$$

369009

16 SEP.



De la misma manera que para el circuito de la figura 1, la resistencia R_Q está solamente presente en la parte imaginaria de la función de transferencia y, por tanto, no influirá sobre el valor máximo de la señal obtenida del circuito resonante. El valor máximo del retardo producido por el circuito de corrección de la figura 1 ó de la figura 4 puede ajustarse de una manera sencilla variando un solo elemento (R_Q) y la posición de este valor máximo a lo largo de la escala de frecuencias puede ajustarse igualmente de una manera sencilla variando un solo elemento, por ejemplo, la inductancia L o el condensador C . Además, las dos variaciones no influyen sustancialmente una sobre otra. Así una variación de L no produce ningún cambio del valor máximo del retardo. Es cierto que una variación de C produce un cambio de retardo, pero en este caso, cuando han de utilizarse los circuitos de corrección en amplificadores de frecuencia intermedia para señales de TV y cuando la variación de frecuencia relativa dentro de la banda, por ejemplo, entre 35 y 40 MHz es comparativamente pequeña, esta variación del valor máximo es despreciable.

La figura 5 muestra de qué manera puede obtenerse el circuito que se muestra diagramáticamente en la figura 4. El circuito consta de un primer transistor T_1 que corresponde al amplificador A_4 de voltaje-corriente de la figura 4 y un segundo transistor T_2 que corresponde al amplificador inversor A_5 de voltaje-corriente de la figura 4. La base del primer transistor T_1 está conectada a masa, mientras que el emisor está conectado a través de una resistencia $R/2$ a un terminal de entrada al cual es aplicado

10.9.69

- 12 -

369009



el voltaje de entrada U_{in} . El circuito sintonizado C, L, R_Q está dispuesto en el circuito de colector del transistor T_1 , estando conectada la resistencia R_Q , como se muestra en la figura 4, a la entrada del amplificador de suma
5 F que es realimentado a través de la resistencia R. La base del segundo transistor T_2 está directamente conectada al terminal de entrada, mientras que el emisor está conectado a masa a través de una resistencia R y un condensador de desacoplo C_4 . El colector de T_2 está directamente conectado al punto común de suma T en la entrada del
10 amplificador realimentado F. Las referencias R_1 , R_2 y R_3 son resistencias por las cuales son ajustados los puntos de trabajo de los dos transistores, y las referencias C_1 , C_2 y C_3 son condensadores de acoplo que tienen una impedancia despreciable.
15

El funcionamiento del circuito es como sigue:

El transistor T_1 proporciona una corriente I_I a través del circuito resonante, cuya corriente es igual a

$$20 \quad I_I = \frac{U_{in}}{R/2 + r_{e1}} \approx \frac{2U_{in}}{R}$$

en la que R_{e1} es la resistencia de emisor del transistor T_1 . A resonancia, toda la corriente I_I pasa a través de R_Q al punto de suma P. Una corriente I_{II} pasa a través del transistor T_2 , cuya corriente es también aplicada al punto de suma P y viene determinada por la relación
25

$$I_{II} = \frac{U_{in}}{R + r_{e2}} \approx \frac{U_{in}}{R}$$

en la que r_{e2} es igual a la resistencia de emisor del transistor T_2 . Las corrientes aplicadas a través de R_Q y del transistor T_2 se combinan en el punto P y la suma de
30



las corrientes es conducida a través de la resistencia de
realimentación R. Se obtiene del amplificador un voltaje
de salida U_{ut} , cuyo voltaje de salida es igual al producto
de la suma de las corrientes y la resistencia de realimen-
tación. En la condición de resonancia, el voltaje de sali-
da será

$$U_{ut} = \left(2 \frac{U_{in}}{R} - \frac{U_{in}}{R} \right) R = U_{in}$$

De acuerdo con lo anterior, la amplitud del vol-
taje de salida es constante para todas las frecuencias,
mientras que la fase y el retardo de grupo varían de con-
formidad con la figura 3.

La figura 6 muestra una realización simplifica-
da del circuito de corrección de acuerdo con la invención.
El circuito según la figura 6 comprende un transistor T_3
que sirve de etapa inversora de fase y de transformador de
impedancia o generador de corriente. La base del transis-
tor T_3 está conectada al terminal de entrada, al cual es
aplicado el voltaje de entrada U_{in} , mientras que el emisor
está conectado a través de una resistencia $R/2$ al terminal
negativo. El circuito resonante está dispuesto en el cir-
cuito de colector del transistor de la misma manera que se
ha descrito anteriormente. El transistor T_3 proporciona en-
tonces una corriente I_I , a través del circuito resonante,
cuya corriente viene determinada por la relación

$$I_I = \frac{U_{in}}{R/2}$$

El terminal de entrada está además directamente
conectado al punto de suma P a través de una resistencia
R. Una corriente I_{II} es aplicada a través de este ramal



al punto de suma P, cuya corriente viene determinada por la relación

$$I_{III'} = \frac{U_{in}}{R}$$

5 A resonancia, la corriente I_I pasa totalmente a través de R_Q al punto de suma P. El voltaje de salida U_{ut} será entonces

$$U_{ut} = \left(-2 \frac{U_{in}}{R} + \frac{U_{in}}{R} \right) R = -U_{in}$$

10 La figura 7 muestra una realización mejorada del circuito de acuerdo con la figura 6. El circuito de acuerdo con la figura 7 comprende dos transistores T_4 y T_5 que están dispuestos en cascada. La base del primer transistor T_4 está directamente conectada al terminal de entrada al cual se aplica el voltaje de entrada U_{in} , mientras que el emisor está conectado, por una parte, a través de una resistencia R al terminal negativo de la fuente de voltaje y, por otra parte, a través de la misma resistencia R al punto de suma P. La resistencia efectiva de emisor del transistor T_4 será entonces igual a $R/2$. Una corriente $I_{I''}$ pasará a través del transistor T_4 , cuya corriente viene determinada por la relación

$$I_{I''} = - \frac{U_{in}}{R/2}$$

25 cuya corriente es aplicada a través del transistor T_5 al circuito resonante. Igual voltaje que el voltaje que se aplica al terminal de entrada, es decir, U_{in} aparecerá en el emisor del transistor T_4 . Este voltaje produce una corriente $I_{II''}$ que pasa a través de la resistencia R al punto de suma P y que es igual a

369009

$$I_{III}'' = \frac{U_{in}}{R}$$



El mismo voltaje de salida U_{ut} que en lo anterior se obtiene de la salida del amplificador de suma.

5 El circuito de acuerdo con la figura 5 y el circuito de acuerdo con la figura 7 tienen la ventaja de que las capacitancias C_{obl} y C_{ob5} de colector-base dependientes del voltaje de los transistores T_1 y T_5 que alimentan el circuito resonante son eficazmente incorporadas en él
10 y tienen, por consiguiente, una influencia despreciable.

Cuando tiene que corregirse la característica de retardo para un cable de transmisión se dispone en cascada un gran número de los circuitos de corrección descritos. Los circuitos se ajustan entonces por separado respecto del tamaño y posición en la banda de frecuencia del
15 retardo adicional hasta que el retardo resultante para el cable de transmisión y los circuitos de corrección es constante en todo el margen real de frecuencias.

Si no se satisfacen las condiciones en cuanto a
20 fase y amplitud dadas en la figura 2, esto dará lugar a variaciones indeseadas en la amplitud del voltaje de salida. Esto se ilustra en la figura 8, en la que la porción superior de la figura 8(a) muestra el caso de una desviación de fase pequeña $\Delta\varphi$ entre las corrientes o voltajes
25 que se suman, es decir, cuando la corriente o voltaje que se combina con la magnitud de salida del circuito resonante no está exactamente en oposición de fase con la corriente o voltaje del circuito resonante a resonancia. Esto da lugar a una característica de amplitud que se muestra en
30 la porción inferior de la figura 8(a). La figura 8(a) ilus

10.9.69

369009



tra el caso en que está presente un error de amplitud Δa ,
es decir, la corriente o el voltaje procedente del circui-
to resonante no es exactamente igual a la mitad de la mag-
nitud de salida del circuito resonante a resonancia. Esto
5 da lugar a una característica de amplitud que se muestra
en la porción inferior de la figura 8(b).

Se describirán ahora con referencia a las figu-
ras 9 a 12 algunas causas de los errores ilustrados en la
figura 8 cuando se utiliza un circuito de corrección de
10 acuerdo con la figura 5 y las medidas para eliminar estos
errores.

En el caso de inversión en el transistor T_2 , la
capacitancia C_{ob2} de base-colector del transistor T_2 (fi-
gura 9), si no es despreciable, influirá sobre la fase de
15 la corriente invertida y producirá, por tanto, una rela-
ción de fase mutua errónea entre las dos corrientes que se
combinan. De acuerdo con la figura 9 esto puede compensar-
se por medio de una resistencia variable \underline{r} que está conec-
tada a la línea de entrada del transistor T_3 . La compensa-
20 ción del error se basa en el hecho de que la caja tiene
siempre cierta capacitancia C_{bj} con relación a masa. Puede
comprobarse que para cada valor de C_{ob2} y C_{bj} puede encon-
trarse un valor para la resistencia \underline{r} que produzca un des-
fase, de tal manera que la corriente que pasa a través del
25 transistor T_2 está exactamente en oposición de fase con el
voltaje de entrada. El error de fase que es producido por
la capacitancia C_{ob2} de base-colector es independiente de
 Q y la compensación será, por consiguiente, correcta para
todos los valores de Q .

30 Particularmente, cuando se utiliza un elemento

369009



de impedancia controlable tal como un transistor de efec-
to de campo como resistencia R_Q en el circuito oscilador,
pero también cuando se utilizan resistencias convenciona-
les, la resistencia R_Q tendrá una capacitancia en parale-
5 lo no despreciable lo que dá lugar a un error de fase mu-
tuo entre las corrientes que se combinan. Esto se ilustra
en la figura 10, en la cual la capacitancia en paralelo
de la resistencia R_Q está indicada por C_Q . De acuerdo con
la figura 10 se compensa este error de fase porque la ca-
10 pacitancia C_Q de la resistencia R_Q está compensada por un
circuito de puente simétrico puesto a masa en el centro.
Este circuito se forma debido a que la inductancia del cir-
cuito resonanté está dividida en dos sub-inductancias L' y
 L'' , la unión de las cuales está conectada a masa con res-
15 pecto a los voltajes de señal, y, además, un condensador
variable C_Q está conectado entre el extremo del circuito
resonanté que no está conectado a la resistencia R_Q y el
punto de suma P en la entrada del amplificador F . La capa-
citanza variable C_Q se ajusta hasta que es igual a la ca-
20 pacitancia C_Q de la resistencia del circuito resonante, de
modo que esto aplicará una corriente al punto de suma que
es igual a la corriente que pasa a través de la capacitancia
en paralelo de la resistencia R_Q , pero es de signo
opuesto con respecto a ella. El error de fase que es produ-
25 cido por C_Q depende de R_Q , de decir, la Q del circuito re-
sonante, pero la corriente de compensación que se suma a
través del condensador C_Q varía en la misma medida que es-
ta Q y la compensación se aplica a todos los valores de Q .

La figura 10 muestra también de qué manera la ca-
30 pacitancia C del circuito resonante puede ser formada por



dos diodos controlables de capacidad variable C_1 , C_2 , por los cuales puede ajustarse eléctricamente la frecuencia resonante del circuito por medio de un voltaje de control aplicado a los diodos de capacidad variable.

5 Un error de amplitud del tipo descrito en la figura 8(b) puede depender del hecho de que la relación entre las resistencias R y $R/2$ no sea exactamente igual a la relación dada, o del hecho de que los factores de ganancia de corriente de los dos transistores T_1 y T_2 no sean iguales. Tal error de amplitud es independiente de Q y se compensa de acuerdo con la figura 11 debido a que la resistencia de emisor del transistor T_1 se ha hecho ajustable. Como se muestra, por ejemplo, en la figura 11, la resistencia de emisor puede dividirse en una resistencia fija R' y una resistencia variable R'' , ajustándose la última a un valor tal que la corriente conducida a través de la resistencia R_Q al punto de suma será exactamente el doble de grande a resonancia que la corriente que es conducida a través del transistor de inversión T_2 al punto de suma. Naturalmente, es alternativamente posible hacer ajustable la resistencia de emisor del transistor T_2 . Como se ha indicado, el error pertinente de amplitud es independiente de la Q , y la compensación se aplicará a todos los valores de Q .

15
20
25 Otro error de amplitud es producido por pérdidas en el circuito resonante. Este error de amplitud dependerá de Q , ya que el voltaje a través del circuito resonante varía con Q . De acuerdo con la figura 12 que comprende un transistor T_G y una resistencia r_q , cuyo ramal está conectado en paralelo con la resistencia R_Q del circuito resonante. El valor de la resistencia r_q se ajusta de tal mane

369009



ra que se conduce una corriente a través de esta resistencia al punto de suma, cuya corriente es igual a la corriente perdida en la resistencia de pérdida del circuito resonante. Como el voltaje a través del circuito resonante varía con Q , la corriente de compensación que se aplica a través de la resistencia r_q variará igualmente con Q y la compensación será correcta para todos los valores de Q .

Como se ha indicado, el circuito de corrección descrito está destinado principalmente a su uso en transmisores de TV, pero puede utilizarse también en principio en receptores de TV.

La figura 13(a) muestra de qué manera un voltaje en dientes de sierra S_v representando la señal de video (primera señal) en un sistema de TV en color y una subportadora de crominancia f_F (segunda señal) superpuesta a la señal de video son modulados sobre una portadora f_B . Esta portadora f_B puede ser de frecuencia intermedia o de frecuencia ultra alta. Los límites de modulación U_v y U_B se escogen al nivel del blanco y al nivel del negro, respectivamente.

Si la señal mostrada en la figura 13(a) se aplica a través de un canal de transmisión en un transmisor de TV y se investiga la fase relativa de la subportadora de crominancia para diferentes niveles de modulación, es decir, amplitudes de la portadora, esto dará por resultado, por ejemplo, una curva como la mostrada en la figura 13(b). La desviación de fase $\Delta\varphi$ de la subportadora de crominancia de una fase de referencia se llama error de fase diferencial. La fase de referencia se escoge en este caso para que sea igual a la fase a la mínima amplitud de la portado



ra que corresponde al nivel del blanco. Es evidente que la desviación de fase en el Ejemplo dado es insignificante hasta aproximadamente la mitad de la amplitud máxima, pero entonces aumenta considerablemente.

5 Si se mide el retardo τ en función de la frecuencia angular ω en el caso ilustrado en la figura 13(b), esto puede dar por resultado, por ejemplo, las curvas mostradas en el lado izquierdo de la figura 14. Estas están deno-
10 tadas por los números de referencia 1 a 7 y se supone que están medidas a los niveles de amplitud correspondientes que tienen los mismos números de referencia en la figura 13(b).

De acuerdo con la definición

$$\tau = - \frac{d\psi}{d\omega} \quad (VI)$$

15 en la que ψ es el desfase global de la línea de transmisión. Si sólo se toma en consideración la desviación de fase en relación con la fase de referencia, es decir, la fase a amplitud de nivel del blanco, la ecuación (VI) puede escribirse después de su integración como

$$\Delta\psi = - \int_{\omega_1}^{\omega_2} \Delta\tau \, d\omega \quad (VII)$$

20 en la que $\Delta\psi$ es el error de fase diferencial y $\Delta\tau$ es la desviación de retardo con relación al retardo al nivel del blanco.

25 De acuerdo con la ecuación (VII), el error de fase diferencial se representará en la figura 14 para cada amplitud en la señal de video por la superficie que está encerrada entre la curva de retardo real y la línea horizontal τ_0 en el diagrama de frecuencias. El error de fase
30



$\Delta\varphi_s$ para la máxima amplitud de la señal de video, es decir, el nivel del negro será así proporcional a la superficie mostrada en líneas de trazos en la figura 14(b). T se aplica también a otros niveles de amplitud. De acuerdo con la invención, el error de fase diferencial puede corregirse introduciendo un circuito de corrección en la línea, cuyo circuito produce una adición al retardo. Una corrección justa requiere que la integral de la curva de retardo sea igual a dicha integral de la curva de retardo para la línea de transmisión, cuya integral es igual al error de fase diferencial de la línea de transmisión, De acuerdo con lo anterior, el error de fase diferencial varía, sin embargo, con la amplitud de la señal de video y la corrección tiene que variar, por consiguiente, con la amplitud de la misma manera. Matemáticamente, esto puede expresarse de tal manera que la ecuación

$$\Delta\varphi(U) + \Delta\varphi_{\text{korr}}(U) = 0 \quad (\text{VIII})$$

sea satisfecha para todos los valores de U, en que U es la amplitud de la portadora y $\Delta\varphi$ y $\Delta\varphi_{\text{korr}}$ son las citadas integrales para la línea de transmisión y el circuito de corrección, respectivamente, dentro de la banda real de frecuencias. Si solamente se tiene en cuenta el error de fase diferencial, la condición de acuerdo con la ecuación (VIII) es suficiente. De acuerdo con la invención el error de fase diferencial puede corregirse, sin embargo, manteniendo un retardo constante sobre la banda de frecuencia real y una amplitud constante de la señal de salida para una señal de entrada dada.

La corrección se efectúa por medio de un circuito activo de paso completo que es controlable dentro de



ciertos límites y que puede ser de un tipo adecuado como se describe en las figuras 1 a 12. Un circuito de paso completo se entiende pues que es un circuito que produce cierta adición al retardo dentro de cierto margen de frecuencias, pero tiene la misma amplificación para todas las frecuencias.

El circuito principal para la corrección del error de fase diferencial de acuerdo con la invención se muestra en la figura 15. Se supone que la corrección se refiere a la corrección del error de fase en un transmisor de TV, y al menos un dispositivo de corrección de acuerdo con la figura 15 está entonces conectado a la sección de F.I. del transmisor de TV. La señal de entrada U_{in} está formada por la portadora de F.I. junto con la señal de video y con una subportadora de crominancia superpuesta, cuya señal se aplica, por una parte, a un circuito activo de corrección de retardo $K\tau$ de acuerdo con la figura 15, cuyo circuito de corrección se describirá con mayor detalle en lo que sigue y, por otra parte, a un desmodulador D. El desmodulador D suministra un voltaje de salida que varía en su ritmo con la señal de video y que se aplica a un dispositivo A que produce un voltaje de control adecuado U_c desde la señal de video para el circuito de corrección $K\tau$. La señal corregida U_{ut} se deriva del circuito de corrección $K\tau$.

La curva de retardo para el circuito de corrección podrá verse en la figura 14, en que está designada por τ_{korr} . La curva de retardo τ_{korr} es hecha variar en dependencia de la señal de video, de tal manera que la porción de la curva que cae dentro del margen real de frecuencias $\omega_1 - \omega_2$ para cada valor de la amplitud de la señal de vi-



deo sea igual al error de fase a la amplitud pertinente. En el caso pertinente, se supone que el control del circuito de corrección es efectuado por un desplazamiento en uno u otro sentido de la frecuencia resonante ω_0 del circuito de corrección. A una amplitud creciente de la señal de video, ω_0 disminuye y a una amplitud decreciente, ω_0 aumenta. La forma de la curva de corrección τ_{korr} se supone además que es tal que para cada ajuste del circuito es complementaria de la curva τ de la línea de transmisión. Por tanto, el retardo resultante a través de todo el margen de frecuencias $\omega_1 - \omega_2$ será constante para todas las amplitudes de la señal de video.

La figura 16 muestra una realización adecuada del circuito de corrección de retardo $K\tau$. El circuito de corrección comprende un primer transistor T_1 que sirve de convertidor de impedancia o generador de corriente y un segundo transistor T_2 que sirve de etapa inversora de fase. La base del primer transistor T_1 está conectada a masa, mientras que el emisor está conectado a través de una resistencia $R/2$ a un terminal de entrada al cual se aplica la señal de entrada combinada U_{in} . En el circuito de colector del transistor T_1 está incorporado un circuito resonante en paralelo C_1, C_2, L, R_Q . Las referencias C_1 y C_2 son dos diodos de capacidad variable que son controlados por el voltaje de control común U_c . R_Q está conectada a la entrada del amplificador de voltaje F que tiene un alto factor de ganancia. El amplificador F es realimentado a través de una resistencia R . En la entrada del amplificador F aparece un voltaje de señal muy pequeño, de tal manera que puede considerarse que está puesta a masa, estando R_Q eficazmente

10.9.69



conectada en paralelo con la disposición en paralelo de los condensadores C_1 , C_2 y la inductancia L .

5 La base del segundo transistor T_2 está directamente conectada al terminal de entrada, al cual se aplica la señal combinada U_{in} , mientras que el emisor está conectado a masa a través de una resistencia R y un condensador de desacople C_3 . El colector de T_2 está directamente conectado a la entrada del amplificador de realimentación F . Las referencias R_1 , R_2 y R_3 son resistencias por las cuales son
10 ajustados los puntos de trabajo de los dos transistores y las referencias C_4 , C_5 y C_6 son condensadores de acoplo.

El funcionamiento del circuito es como sigue:

El transistor T_1 produce una corriente I_I a través del circuito resonante, cuya corriente es igual a

15

$$I_I = \frac{U_{in}}{R/2 + r_{e1}} \quad 2 \quad \frac{U_{in}}{R}$$

en que r_{e1} es la resistencia de emisor del transistor T_1 . Una parte de I_I de esta corriente se aplica a través de R_Q
20 a la entrada del amplificador F , viniendo determinada I_I por la relación

$$I_I = \frac{2 U_{in}}{R} \cdot \frac{1}{1 + j R_Q \left(\omega C - \frac{1}{\omega L} \right)}$$

en que $C = C_1 + C_2$.

25 El transistor T_2 produce una corriente I_2 a la entrada del amplificador

$$I_2 = - \frac{U_{in}}{R + r_{e2}} \approx - \frac{U_{in}}{R}$$

en que r_{e2} es la resistencia de emisor del transistor T_2 .

30 La suma de las corrientes $I_1 + I_2$ pasa a través

369009



de la resistencia de realimentación R del amplificador y produce un voltaje de salida.

$$U_{ut} = R(I_1 + I_2) = U_{in} \frac{1 - j R_Q(\omega C - \frac{1}{\omega L})}{1 + j R_Q(\omega C - \frac{1}{\omega L})}$$

que puede escribirse como

$$\frac{U_{ut}}{U_{in}} = \frac{1 - j \xi}{1 + j \xi}$$

en que

$$\xi = Q \left(\frac{\omega}{\omega_0} - \frac{\omega_0}{\omega} \right)$$

$$Q = \frac{R_Q}{\sqrt{L/C}} \quad \omega_0 = \frac{1}{\sqrt{LC}} \quad (IX)$$

Resulta evidente de la ecuación (IX) que la amplificación U_{ut}/U_{in} es siempre igual a 1 para todas las frecuencias, mientras que la fase varía desde $+\pi$ a $-\pi$ cuando ξ varía desde 0 a ∞ .

La función del circuito se ilustra en un diagrama fasor en la figura 17. Con respecto al tamaño y fase, I_1 representa el voltaje a través del circuito resonante en paralelo al cual se aplica una corriente $I_I = 2 U_{in}/R$. Sin embargo, de acuerdo con la ecuación (VII) la corriente I_1 será independiente del valor de R_Q . Cuando ω varía desde 0 a ∞ , el fasor I_1 varía en tamaño y orientación de tal manera que describe un círculo de acuerdo con la figura 17. Cuando ω es igual a 0, la fase de I_1 está próxima a $+\pi/2$ y cuando $\omega = \infty$ está próxima a $-\pi/2$, utilizándose la fase de la corriente I_1 como fase de referencia. A resonancia

$$I_1 = I_I \frac{2 U_{in}}{R}$$

369009



es decir, toda la corriente I_I pasa a través de R_Q al amplificador realimentado.

De acuerdo con lo anterior, la corriente que se combina con la corriente procedente del circuito resonante es igual a la mitad del valor máximo de dicha primera corriente y puede mostrarse como se indica en el diagrama fasor de la figura 17. Es evidente que el fasor $I_I + I_2$, que representa el voltaje de salida del circuito, partirá del centro de dicho círculo, es decir, representa un voltaje que tiene una amplitud constante, pero una fase variable. La fase del voltaje de salida varía desde $+\pi$ a $\omega = 0$ a $-\pi$ a $\omega = \infty$ y el retardo varía según una curva que en principio corresponde a la curva que se muestra en el lado derecho de la figura 14.

Puede demostrarse que

$$T_{\max} = \frac{4Q}{\omega_0}$$

La magnitud de la adición al retardo producida por el circuito de corrección es ajustada por una variación de R_Q y la posición de dicha adición a lo largo de la escala de frecuencias es ajustada por una variación de la frecuencia resonante. En el caso pertinente se considera que R_Q se ajusta a un valor adecuado durante un ajuste previo, mientras que la frecuencia resonante es hecha variar ejerciendo influencia sobre los diodos de capacidad variable C_1 , C_2 al ritmo del voltaje de control aplicado U_c . El circuito resonante está formado como un puente equilibrado puesto a masa en el centro, aplicándose el voltaje de control entre la unión de los dos condensadores iguales C_1 , C_2 y el centro de la bobina L , cuya bobina está conectada a masa con respecto a los voltajes de señal. Como resultado no aparecerá nada



del voltaje U_c a través del circuito resonante y el voltaje U_c no contribuye a la corriente I_1 que se aplica al amplificador F.

5 La figura 18 muestra de qué manera puede corregirse el error de fase diferencial para una línea de transmisión que tiene una característica de banda de paso con ayuda de dos circuitos de corrección de retardo del tipo descrito. La curva de retardo para la línea de transmisión no corregida se muestra en la parte inferior de la figura 10 18, en que está indicada por τ_1 . Los circuitos de corrección están indicados por $K\tau_1$ y $K\tau_2$ y las curvas de retardo para los circuitos están indicadas por $\tau_{korr 1}$ y $\tau_{korr 2}$, respectivamente. Los condensadores de sintonización C_1 , C_2 y C_1 , C_2 de los circuitos de corrección son 15 ajustados por el voltaje de control común U_c , siendo el control tal que a una variación dada de U_c la frecuencia de sintonización de uno de los circuitos aumentará y la del otro disminuirá, es decir, las frecuencias de sintonización se aproximarán unas a otras o estarán más alejadas unas de 20 otras en dependencia de U_c .

El error de fase puede variar de diferentes maneras en función de la amplitud, y la corrección tiene que adaptarse en cada caso separado a la curva del error de fase del circuito de transmisión asociado. La figura 7 muestra 25 de qué manera puede corregirse un error de fase que cambia de signo. Se supone que el error de fase de la línea de transmisión no corregida varía de acuerdo con la curva indicada por una línea de trazos mostrada en el lado izquierdo de la figura 17. Si se supone que la relación entre la corrección de fase producida por el circuito de corrección y 30



el voltaje de control aplicado es lineal, se producirá un voltaje de control U_c que sigue una curva que tiene una función que es opuesta a la curva del error de fase (la curva indicada por una línea llena en la figura 19).

5 La figura 19 muestra en el lado derecho de qué manera puede producirse semejante voltaje de control con ayuda de dos desmoduladores. Los desmoduladores a los que se aplica la señal común de frecuencia intermedia están indicados por D_1 y D_2 , respectivamente. Los desmoduladores
10 comprenden elementos rectificadores que están conectados con polaridad opuesta, de modo que el primer desmodulador D_1 suministra un voltaje positivo y el segundo desmodulador D_2 suministra un voltaje negativo. Los voltajes de los desmoduladores son aplicados a través de potenciómetros P_1 ,
15 P_2 a un dispositivo de suma que consta de resistencias de entrada R_{s1} , R_{s2} y un amplificador F_1 que es realimentado a través de una resistencia R . El desmodulador D_1 produce un voltaje de salida que aumenta linealmente con la amplitud de entrada desde el valor 0, mientras que el desmodulador
20 D_2 tiene un valor de umbral que tiene que ser rebasado antes de que el desmodulador suministre el voltaje de salida. Después de que se ha rebasado el valor de umbral, el desmodulador D_2 aplica un voltaje al dispositivo de suma, cuyo voltaje aumenta dos veces más rápidamente que el voltaje de
25 D_1 . Es evidente que el voltaje de salida U_c , que es igual a la suma de los voltajes de entrada, tendrá entonces una configuración como la mostrada en el lado izquierdo de la figura 19. En principio, puede producirse cualquier función requerida no lineal de voltaje de control con ayuda de una
30 pluralidad de desmoduladores que tienen diferentes valores



de umbral y un dispositivo de suma para sumar los voltajes de salida de los desmoduladores de modo que la corrección puede adaptarse a cualquier curva de error de fase medida.

5 En lugar de variar la frecuencia resonante del circuito de corrección, es posible alternativamente variar el valor de Q . Esto se consigue controlando la resistencia R_Q de la figura 16 con ayuda de una señal de control derivada de la señal de video. La resistencia R_Q puede, por ejemplo, estar formada entonces como un transistor de efecto de campo.

10 Tanto cuando se varía la frecuencia resonante del circuito de corrección como cuando se varía el valor de Q , una gran parte de la adición al retardo quedará más allá de los límites reales de banda como se muestra en el Ejemplo dado. Esto depende del hecho de que la superficie total por debajo de la curva de retardo para el circuito de corrección es constante, y de si la parte principal de la curva de retardo del circuito de corrección tiene que caer dentro de los límites de banda de la línea de transmisión, de modo que podrían producirse solamente pequeñas variaciones de fase insignificantes.

15 La invención no sólo se limita al circuito de corrección de retardo mostrado, sino que en principio puede utilizarse cualquier circuito activo adecuado de corrección controlable. Sin embargo, un requisito es que tanto el valor de Q como la frecuencia resonante puedan ajustarse fácilmente y que al menos una de dichas magnitudes pueda ajustarse electrónicamente a una velocidad que permita el control al ritmo de la señal de video.

20 30 Además de en transmisores de TV en color, el mé-



5 todo de corregir el error de fase diferencial de acuerdo con la invención puede aplicarse también en receptores de TV, por ejemplo, en el circuito de receptor de un transmisor subordinado en receptores de TV en color comunes. También es posible utilizar el método de corrección en transmisores o receptores para imágenes monocromáticas, ejecutándose la corrección en este caso y en el Ejemplo descrito al nivel de frecuencia intermedia.

10 La presente solicitud, que corresponde a la presentada en Suecia, el 2 de Julio de 1.968, bajo el Nº 9115/68 y 10 de Julio de 1.968, bajo el Nº 9525/68, se acoge a los beneficios del artículo 51 del vigente Estatuto sobre Propiedad Industrial

15

REIVINDICACIONES

20 Los puntos de invención propia y nueva, que se presentan para que sean objeto de esta solicitud de Patente de Invención en España, por VEINTE años, son los siguientes:

25 1.- Una disposición de circuito de corrección de distorsión de retardo, que comprende una entrada para la alimentación de una señal de entrada a corregir, un circuito de manantial de corriente acoplado a dicha entrada para suministrar una corriente que depende de la señal de entrada a corregir a un circuito resonante en paralelo, amortiguado por una resistencia de amortiguación y para
30 suministrar una corriente, que depende de la señal de en-



trada a corregir a un circuito resonante en paralelo, amortiguado por una resistencia de amortiguación y para suministrar una corriente, que depende de la señal de entrada a corregir, a una señal adicional, comprendiendo además el circuito de corrección de distorsión de retardo un circuito en combinación acoplado con el circuito resonante en paralelo, amortiguado, y con la resistencia adicional, de una salida de cuyo circuito en combinación puede obtenerse una señal de salida de la cual la relación de fase a dicha señal de entrada es dependiente de la frecuencia y la relación de aptitud es prácticamente independiente de la frecuencia, caracterizado porque el circuito de combinación es un circuito de combinación de corriente, cuya entrada está conectada en serie con dicha resistencia de amortiguación del circuito resonante en paralelo.

2.- Una disposición de circuito según la reivindicación 1, caracterizada porque la resistencia adicional es la resistencia de entrada de dicha entrada del circuito de combinación de corriente.

3.- Disposición de circuito según la reivindicación 2, caracterizada porque el circuito de combinación es un amplificador cuya salida está acoplada a su entrada a través de una resistencia de realimentación negativa.

4.- Disposición de circuito según las reivindicaciones 1, 2 ó 3, caracterizada porque el manantial de corriente comprende dos transistores en cascodo.

5.- Disposición de circuito según cualquiera de las reivindicaciones precedentes, caracterizada porque el circuito de manantial de corriente contiene al menos un transistor que está acoplado a la entrada del circuito de



corrección de distorsión de retardo mediante una resistencia ajustable.

5 6.- Disposición de circuito según cualquiera de las reivindicaciones precedentes, caracterizado porque el circuito resonante en paralelo comprende una bobina con una toma a masa, estando un extremo de dicha bobina conectado, a través de la resistencia de amortiguación, y, el otro extremo, a través de un condensador ajustables, a una entrada del circuito en combinación de corriente.

10 7.- Disposición de circuito según cualquiera de las reivindicaciones precedentes, caracterizado porque el circuito de manantial de corriente comprende dos manantiales de corriente.

15 8.- Disposición de circuito según la reivindicación 7, caracterizada porque al menos uno de los manantiales de corriente es ajustable.

20 9.- Disposición de circuito según cualquiera de las reivindicaciones precedentes, caracterizado porque entre el circuito resonante y una entrada del circuito de combinación de corriente está conectado un circuito de compensación de pérdida de corriente.

25 10.- Una disposición de circuito según cualquiera de las reivindicaciones precedentes, caracterizado porque un elemento de circuito resonante es dependiente de la corriente o de la tensión.

30 11.- Disposición de circuito según la reivindicación 10, en el cual dicho elemento tiene una entrada para señal de control, caracterizada porque dicha entrada para señal de control está acoplada, a través de al menos un dispositivo de detección, a la entrada del circuito de



16

corrección.

5 12.- Una disposición de circuito según las reivindicaciones 10 ó 11, caracterizada porque comprende al menos dos circuitos resonantes, sintonizado cada uno a una frecuencia diferente y que tiene cada uno un elemento dependiente de la tensión o de la corriente y una entrada para señal de control, cuyas entradas para señales de control están acopladas cada una con una salida de un dispositivo de detección que está acoplado a la entrada del circuito de corrección.

10

13.- Una disposición de circuito según las reivindicaciones 10 ó 12, caracterizada, porque el dispositivo de detección comprende al menos dos circuitos de detección de polaridades opuestas.

15 14.- Una disposición de circuito según las reivindicaciones 11, 12 ó 13, caracterizado porque el dispositivo de detección comprende cierto número de circuitos de detección que tienen diferentes umbrales, teniendo cada uno de los circuitos de detección una salida acoplada a un circuito sumador.

20

15.- Disposición de circuito de detección de distorsión de retardo.

25

30

13.3.71

369009



Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan y con los fines que se han especificado.

Esta Memoria consta de 35 hojas escritas a máquina por una sola cara.

Madrid,

16 MAR. 1971

P.A.

5

10

15

20

25

30

JQ

13.3.71

369009



369999

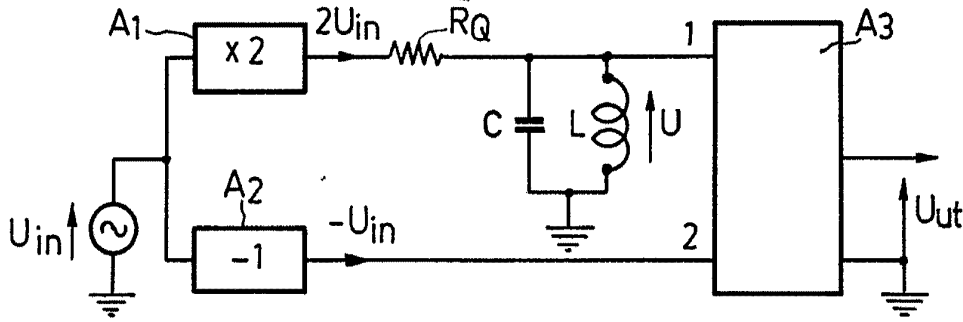


Fig. 1

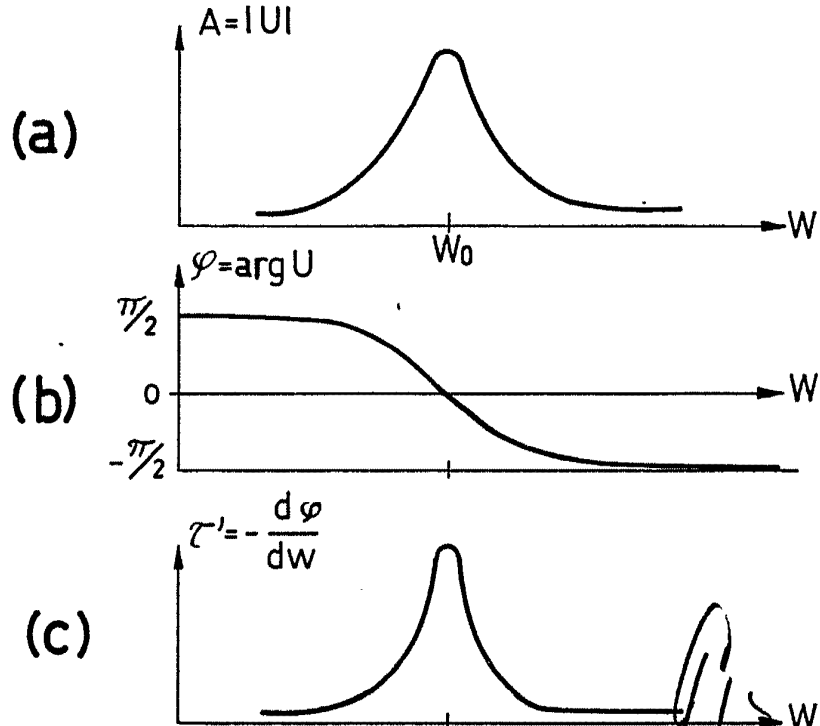
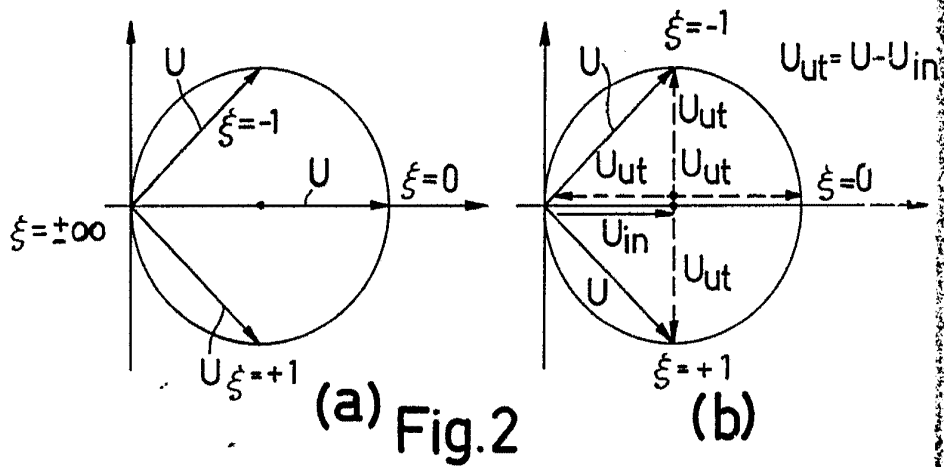


Fig. 3

Handwritten signature or initials.



369909

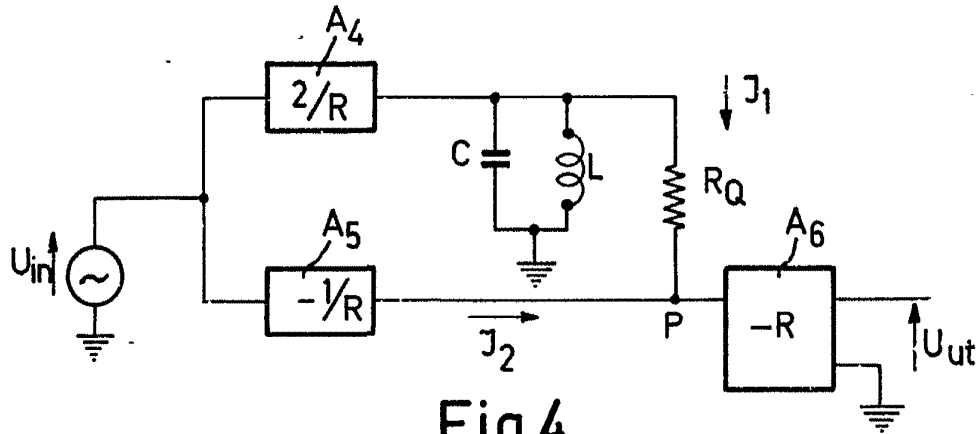


Fig. 4

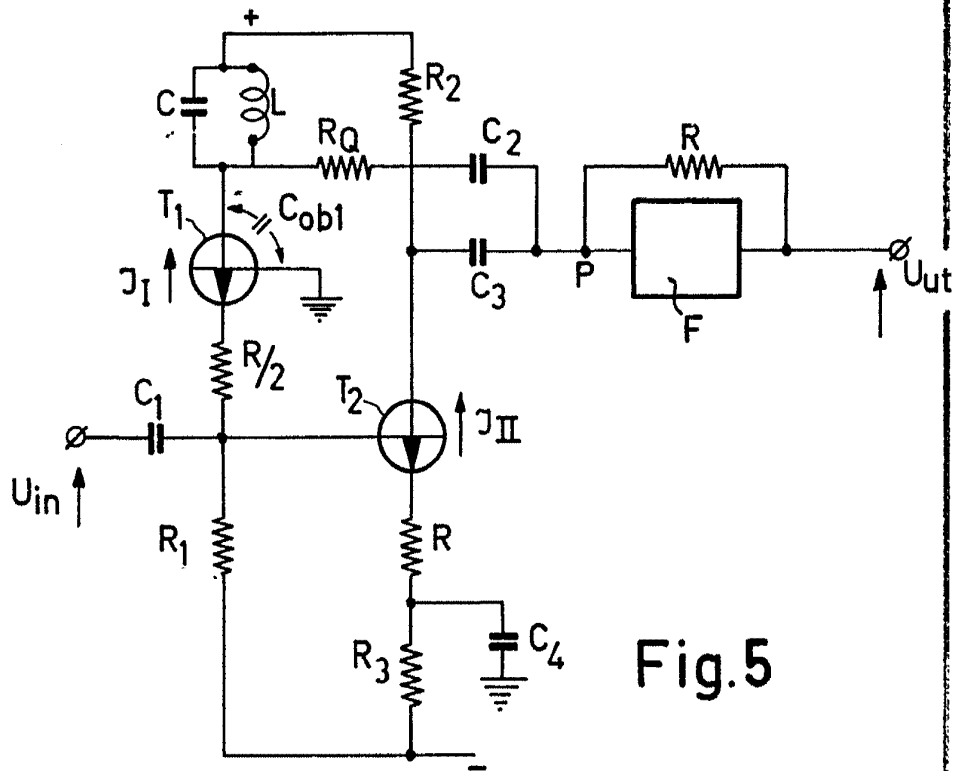


Fig. 5

Q. V. L.

369009

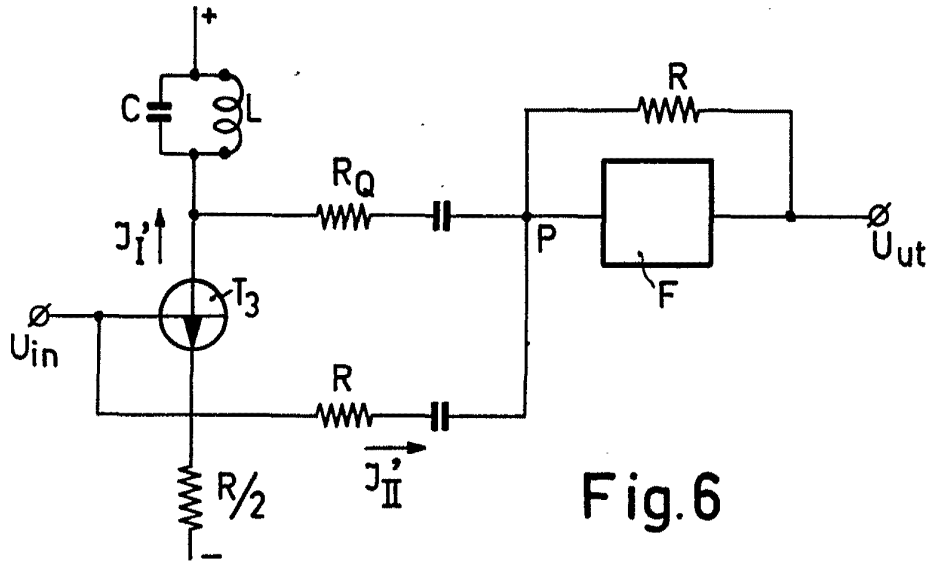


Fig. 6

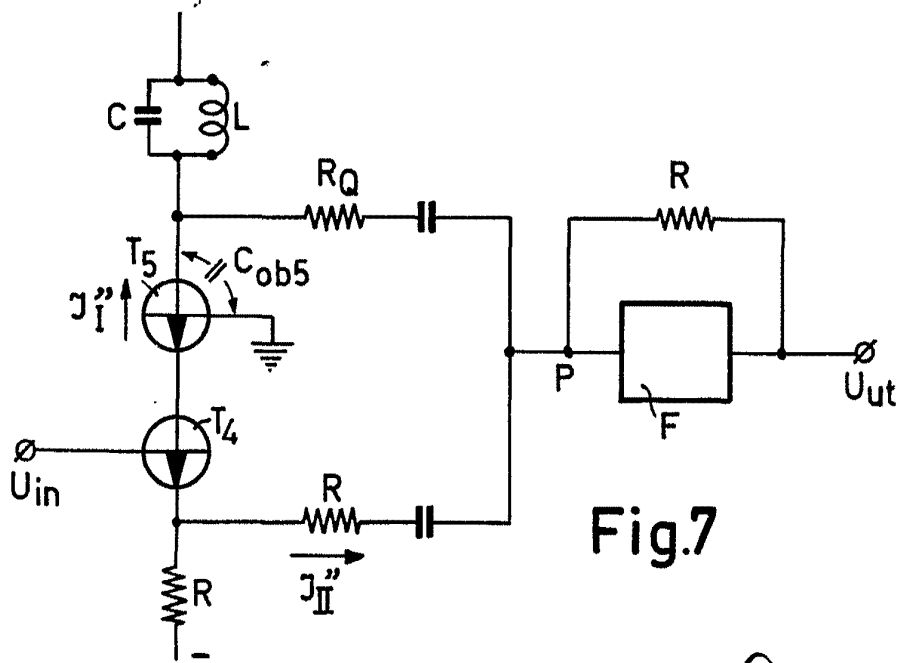
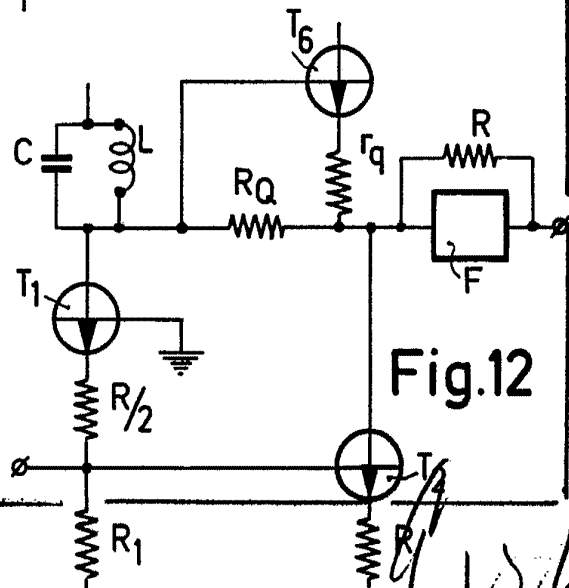
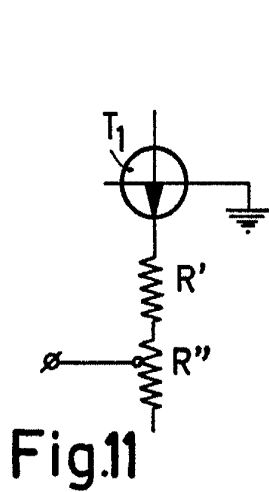
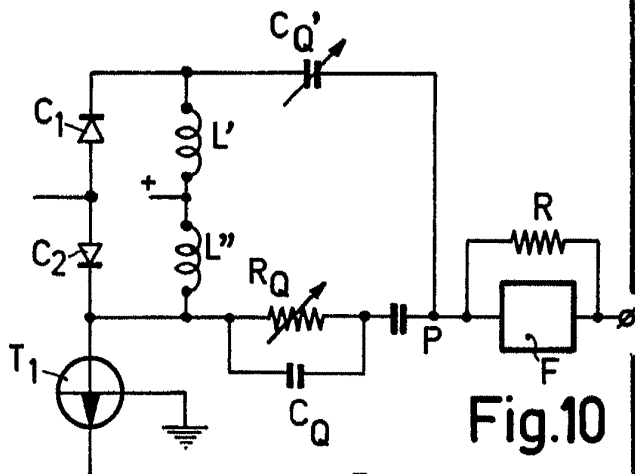
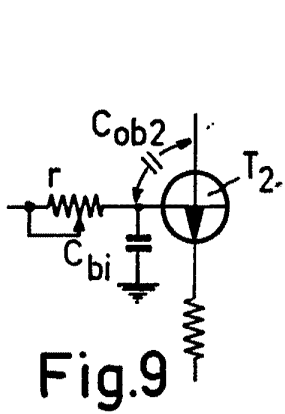
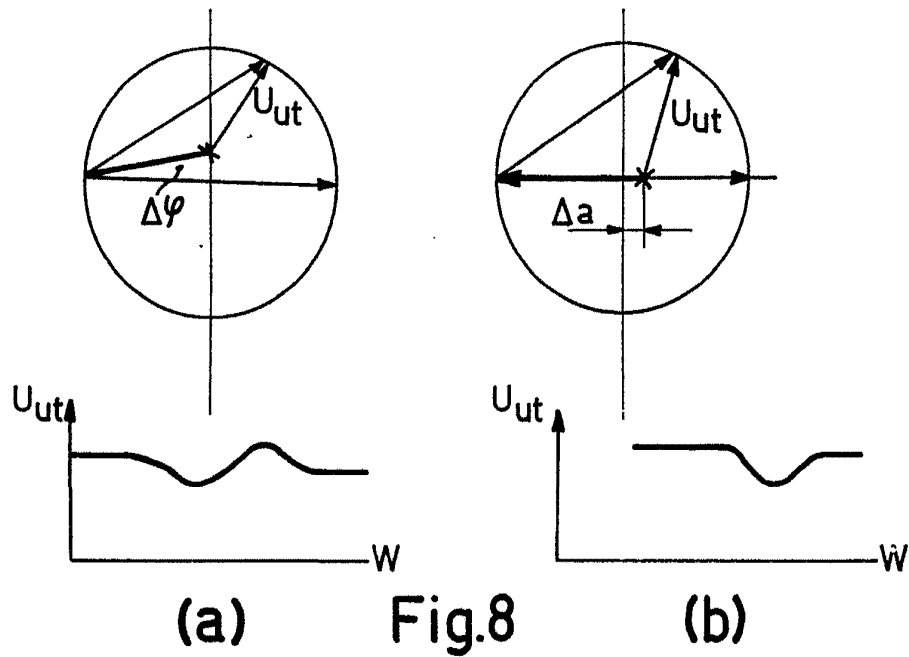


Fig. 7

Auth



30009



Handwritten signature or initials.

309009

V/VIII

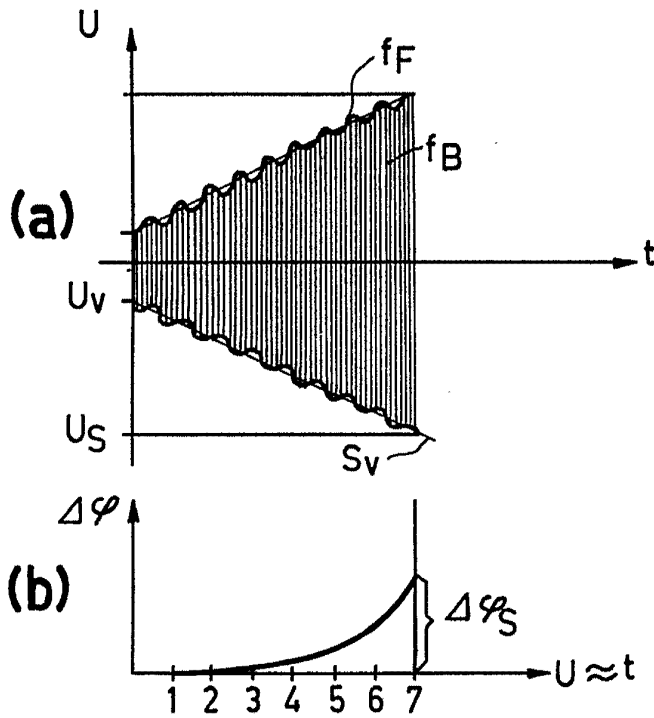


Fig.13

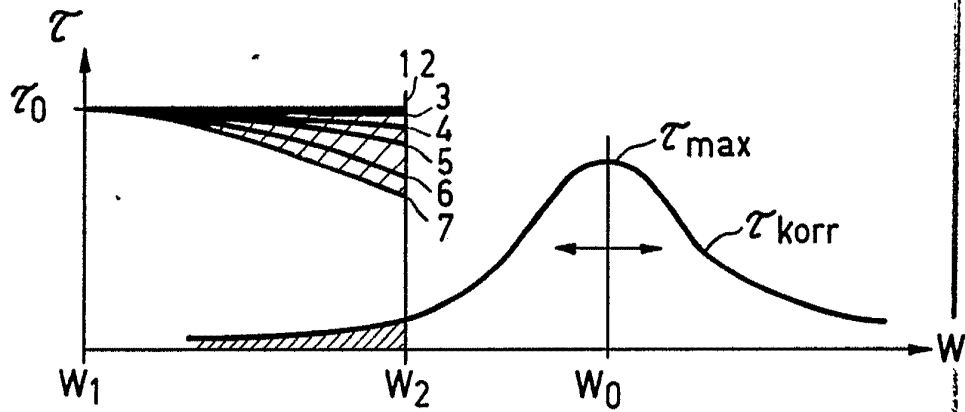


Fig.14

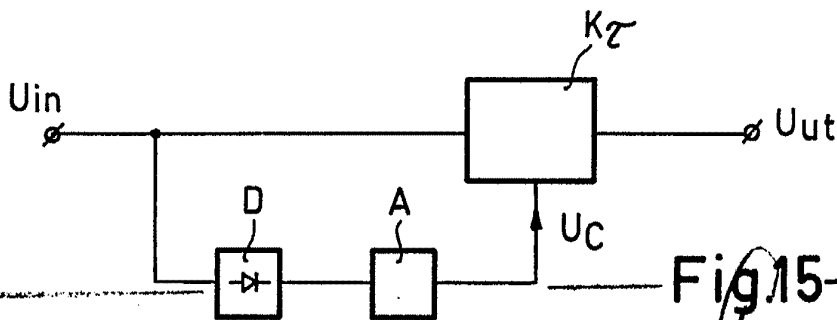


Fig.15

Handwritten signature or initials.

300009

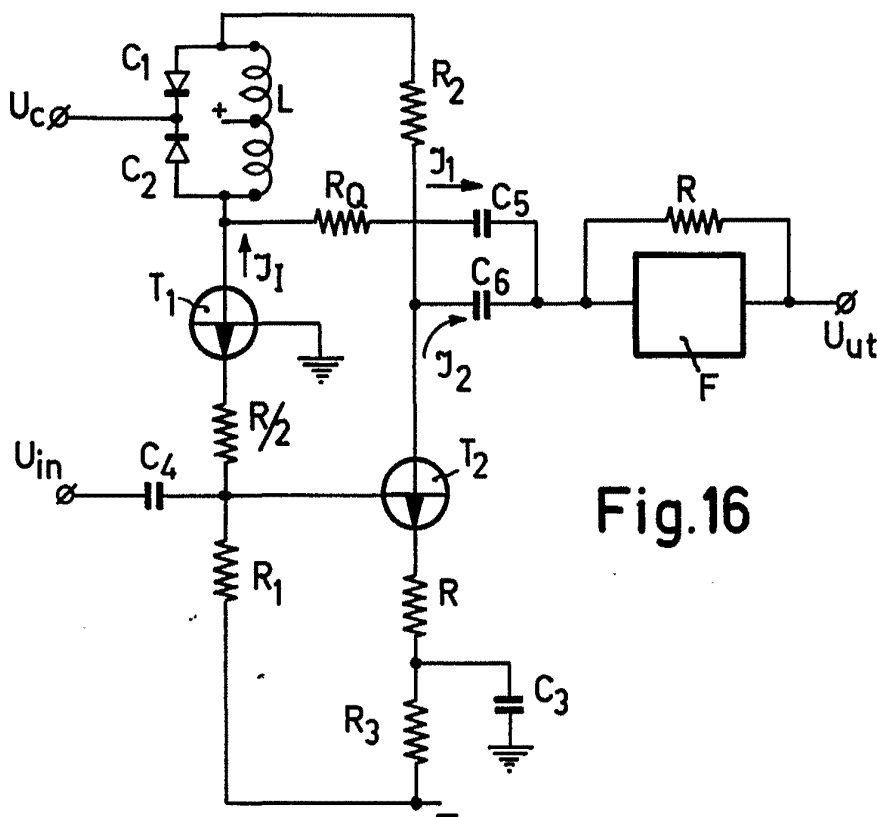


Fig.16

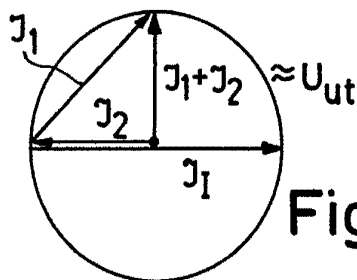


Fig.17

Handwritten signature or initials.

369009

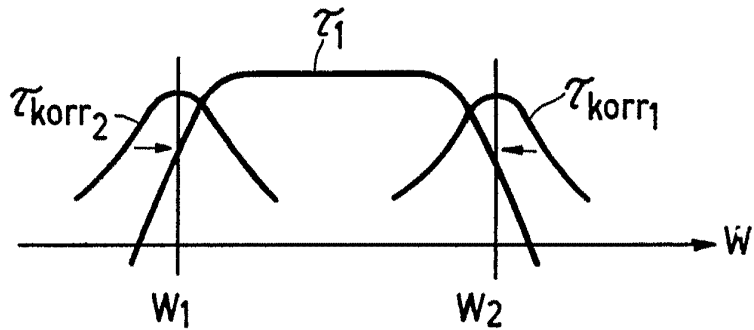
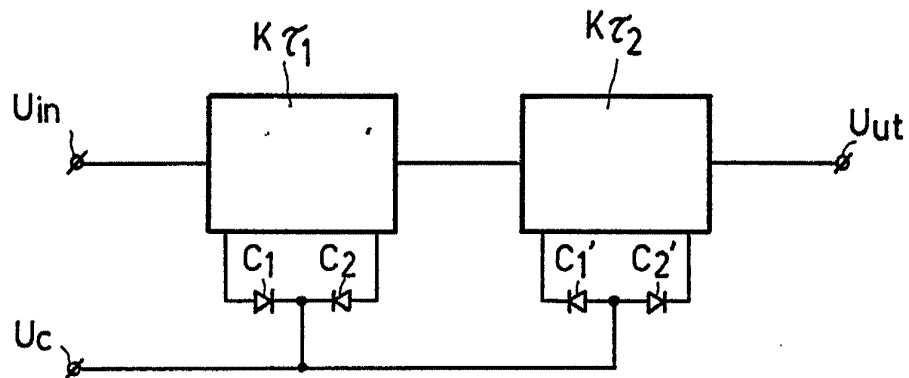


Fig.18

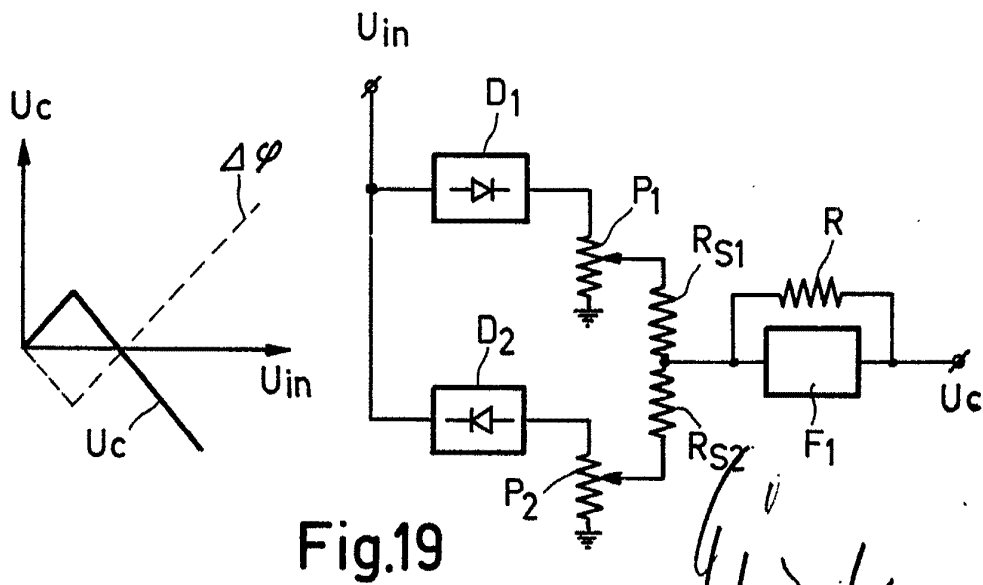


Fig.19

Handwritten signature or initials.