

SECCION TECNICA
CLASIFICACION I. P. C.
CLASE A-01
SUBCLASE L

368821

P.- 42.045
PHN 3346



Memoria descriptiva

para solicitar PATENTE DE INVENCION por 20 años

a nombre de N.V. PHILIPS' GLOEILAMPENFABRIEKEN

entidad / ~~de nacionalidad~~ holandesa

con domicilio en Emmasingel 29, Eindhoven, Holanda.

por: "UN DISPOSITIVO SEMICONDUCTOR" (Clase internacional
HO11)



La invención se refiere a un dispositivo semi-
conductor adecuado para ser usado en un circuito de gati-
llo y comprende un cuerpo semiconductor en forma de placa
que está limitado por dos superficies principales substan-
5 cialmente paralelas que están provistas con contactos co-
nectores, estando situadas sucesivamente entre las mencio-
nadas superficies principales, una primera región de un
tipo de conductividad adyacente a la primera superficie
principal, una segunda región del tipo de conductividad
10 opuesto, y una tercera región de dicho un tipo de conduc-
tividad adyacente a la segunda superficie principal, ostan-
do dichas regiones separadas entre sí por dos juntas
pn que se extienden paralelas a las superficies principales,
substantialmente en toda su superficie.

15 Tales dispositivos son conocidos y frecuentemen-
te usados en circuitos de gatillo. En la tecnología de
semiconductores los mismos son conocidos como "Diac" (ver
por ejemplo "Funksohau" 1968, vol 1 páginas 5-28, parti-
cularmente fig. 8).

20 A una tensión predeterminada entre los contactos
conectores tal dispositivo puede estar en dos diferentes
estados de equilibrio y constituye por lo tanto un elemen-
to biestable. En un estado, el estado poco conductor, la
corriente a través del dispositivo es considerablemente
25 inferior que en el estado fácilmente conductor. Partiendo
del estado poco conductor, el elemento biestable puede
pasar desde el estado poco conductor al estado fácilmente
conductor a una tensión determinada, aumentando la diferen-
cia de tensión entre los contactos conectores. El elemento
30 biestable puede ser llevado nuevamente al estado poco



conductor interrumpiendo la corriente.

5 Los dispositivos conocidos del tipo descripto presentan la desventaja que sus propiedades eléctricas, y particularmente la tensión a la que se produce la transición desde el estado poco conductor al estado fácilmente conductor, son muy sensibles a las variaciones que se producen en la superficie del semiconductor en que las juntas pn intersectan dicha superficie.

10 Además, con respecto a, por ejemplo, las estructuras pnpn, los dispositivos conocidos descriptos tiene la desventaja que aún en el estado fácilmente conductor, la caída de tensión sobre el dispositivo es aún bastante alta.

15 El objeto de la invención consiste en proporcionar una estructura en que las antes mencionadas desventajas asociadas con los dispositivos conocidos, son evitadas o al menos considerablemente reducidas.

20 La invención se basa en el reconocimiento del hecho que, aumentando la distancia mutua de las juntas pn entre la primera, segunda y tercera regiones en el área en que ellas emergen desde la superficie y también incorporando allí una estructura de cinco capas, puede obtenerse un dispositivo que es mucho menos sensible a las variaciones de corriente de fuga en la superficie semiconductor
25 tora con respecto a las estructuras conocidas, siendo además, reducida al mínimo la caída de tensión sobre el dispositivo, durante y después de la transición del estado poco conductor al estado fácilmente conductor.

30 De acuerdo con la invención, un dispositivo semiconductor del tipo mencionado en el exordio, se carac-



teriza por lo tanto, porque la segunda región comprende una parte central que tiene un espesor menor y una parte de borde que tiene un espesor mayor y que se extiende hasta el borde de la placa semiconductor, porque las regiones de superficie del tipo de conductividad opuesto están situadas entre dicha parte de borde y una superficie principal, y porque cada una de las superficies principales está cubierta al menos parcialmente con una capa electrodica que está en contacto tanto con la región de superficie adyacente a la superficie principal correspondiente como con la primera región, respectivamente la tercera región.

El dispositivo de acuerdo con la invención tiene la ventaja que el elemento biestable es substancialmente insensible a variaciones de la corriente de fuga en la superficie, por el aumento del camino de fuga en el borde de la placa semiconductor entre las juntas pn que separan la primera, segunda y tercera regiones entre sí. Además, durante la transición del estado poco conductor al estado fácilmente conductor, la caída de tensión sobre el dispositivo se reducirá a un valor que corresponde a la caída de tensión sobre una estructura pnpn, caída de tensión que en general es considerablemente menor que aquella sobre una estructura de tres capas en el estado fácilmente conductor. Esto se debe al hecho que durante el aumento de la tensión sobre el dispositivo, el siguiente mecanismo se vuelve, sucesivamente operativo. Al alcanzar la tensión de encendido, las estructuras pnp y npn, respectivamente, situadas en el centro de la placa semiconductor, pasan del estado poco conductor al estado fácilmente conductor. Grandes cantidades de portadores de carga



minoritarios son inyectados en la mencionada parte de borde de la segunda región, de modo que en dicha parte de borde se produce una intensa modulación de conductividad. Como resultado de esto, la estructura pnpn que consiste de la primera, segunda y tercera regiones y una de las mencionadas regiones de superficie es hecha pasar del estado poco conductor al estado fácilmente conductor, de modo que la caída de tensión sobre el dispositivo desciende a un valor que es substancialmente igual a aquel sobre la mencionada estructura pnpn, caída de tensión que es del orden de 1 Volt.

El espesor de la parte de borde de la segunda región debe ser tal que la inyección que se produce por el encendido de las estructuras pnpn y npn internas, respectivamente, es capaz de producir una modulación de conductividad suficientemente intensa en dicha parte de borde. Cuando dicha parte de borde es demasiado gruesa, esto ya no será posible de modo que no se produce ningún encendido de la última estructura en el borde. El valor del espesor máximo de la parte de borde de la segunda región depende de la vida de los portadores de carga minoritarios en dicha región de borde.

A fin de eliminar la mencionada corriente de fuga en la superficie del borde la placa semiconductor, tanto como sea posible, el espesor de la parte de borde de la segunda región preferiblemente es elegido al menos igual al doble del espesor de la parte central.

El cuerpo semiconductor puede ser fabricado de una variedad de materiales semiconductores, pudiendo además las varias regiones consistir de diferentes materiales



semiconductores. Preferiblemente, sin embargo, todo el cuerpo semiconductor es fabricado de silicio, entre otros, en relación con las ventajas tecnológicas que se obtienen durante la fabricación.

5 El dopado de la segunda región es elegido ventajosamente para ser aproximadamente $5 \cdot 10^{17}$ átomos/cm³ y aproximadamente 10^{18} átomos/cm³, en relación con los valores adecuados que se producen, de la tensión de ruptura entre el estado poco conductor y el estado fácilmente conductor del dispositivo.

10 De acuerdo con una realización preferida importante, el espesor de la parte central de la segunda región es elegido entre aproximadamente $10 \mu\text{m}$ y aproximadamente $20 \mu\text{m}$. Con este espesor de la parte central y con la concentración de dopado mencionada, para las estructuras pnp y npn respectivamente, situadas en el centro de la placa semiconductor se obtiene una relación óptima entre la tensión de ruptura y la caída de tensión en el estado fácilmente conductor, que se produciría en esta estructura

15 de tres capas en ausencia de la estructura de cinco capas, en la región de borde. Como resultado de esto la característica corriente-tensión del dispositivo, como conjunto, es también favorablemente afectada, especialmente la inyección en la parte de borde de la segunda región, que produce el encendido de la región de borde de la placa semiconductor.

20 De acuerdo con otra realización preferida la segunda región consiste de silicio tipo n. como resultado de lo cual, las regiones superficies con la segunda región y la primera y tercera región situadas intermedias,

30



respectivamente, forman transistores npn. Como es sabido, los mismos tienen un factor de amplificación mayor que los transistores pnp con, en lo demás, las mismas dimensiones y concentraciones de dopado, dado que la movilidad de los electrones en el silicio es considerablemente más alta que la movilidad de las lagunas. El encendido de las regiones de borde es facilitado por el factor de amplificación más alto de dichos transistores npn.

Un método particularmente elegante de fabricación del dispositivo de acuerdo con la invención se caracteriza porque una capa de vidrio que contiene un primer material de dopado de un tipo de conductividad es provista a cada lado de un cuerpo semiconductor en forma de placa del tipo de conductividad opuesto, siendo luego eliminada dicha capa de vidrio más allá de la parte central de la placa semiconductor, después de lo cual un segundo material de dopado de dicho un tipo de conductividad con una concentración superficial inferior que el primer material de dopado, y un tercer material de dopado del tipo de conductividad opuesto que es retenido por la capa de vidrio y tiene una concentración superficial más alta y una constante de difusión menor que el segundo material de dopado, son difundidos simultáneamente en la misma etapa de difusión en la placa semiconductor, de modo que se forma una estructura de cinco capas en la región de borde de la placa y se obtiene una estructura de tres capas en la región central de la placa, después de lo cual las juntas pn formadas son expuestas eliminando material en la superficie de borde de la placa.



En este método, toda la estructura semiconductor del dispositivo es obtenida en una única etapa de difusión, en que también es posible fabricar un gran número de dispositivos similares sobre una placa semiconductor.

5 A fin de que la invención pueda ser fácilmente llevada a la práctica, la misma será descripta a continuación más detalladamente, a título de ejemplo, con referencia a los dibujos que se acompañan, en que:

10 La figura 1 es una vista esquemática en planta de una placa semiconductor que comprende una pluralidad de dispositivos de acuerdo con la invención durante una etapa de su fabricación.

15 Las figuras 2 a 5 son vistas esquemáticas en corte de una parte de la placa semiconductor mostrada en la figura 1, tomada sobre la línea II-II, con un dispositivo de acuerdo con la invención limitado por las líneas A, B, C. y D de la figura 1, en etapas sucesivas de fabricación.

20 La figura 6 es una vista esquemática en corte de un dispositivo de acuerdo con la invención obtenido usando el método descrito con referencia a las figuras 2 a 4.

25 La figura 1 es una vista en planta de un disco de silicio que tiene un diámetro de 24 mm y un espesor de 115 μ m. Aproximadamente 250 dispositivos del tipo que se describirá a continuación pueden ser fabricados sobre el mismo disco. Por razones de claridad en la figura 1 se muestra un número menor de dichos dispositivos con respecto al diámetro del disco, sobre una escala relativamente bastante grande en vista en planta. El dispositivo

30



que está limitado por las líneas A, B, C y D de la figura 1 se muestra en la figura 6 como una vista esquemática en corte tomada sobre la línea II-II de la figura 1. Este dispositivo comprende (ver fig. 6) un cuerpo semiconductor en forma de placa de silicio que está limitado por dos superficies principales 1 y 2 substancialmente paralelas que están provistas con contactos conectores 3 y 4, extendiéndose entre las mencionadas superficies principales, sucesivamente, una primera región 5 de silicio de tipo p, una segunda región (6.7) de silicio de tipo n con una resistividad de aproximadamente 0,03 Ohm y un dopado substancialmente homogéneo de $7 \cdot 10^{17}$ átomos donores/cm³, y una tercera región 8 de silicio de tipo p. Estas tres regiones están separadas entre sí por dos juntas pn 9 y 10 que se extienden paralelas a las superficies principales 1 y 2 substancialmente en toda su superficie. La segunda región de acuerdo con la invención comprende una parte central 6 que tiene un espesor de 15 μ m y una parte de borde 7 que tiene un espesor de 65 μ m que se extiende hasta el borde de la placa semiconductor. Regiones superficiales 11 y 12 del tipo n están provistas en las partes de la primera región 5 y la tercera región 8 que están situadas entre la parte de borde 7 y la superficie principal 1, y la superficie principal 2, respectivamente. La superficie principal 1 está cubierta con una capa metálica 3 que forma un contacto óhmico con la primera región 5 y con la región superficial 11. La superficie principal 2 está cubierta con una capa metálica 4 que establece contacto con la tercera región 8 y la región superficial 12.



El funcionamiento de este dispositivo es el siguiente. Cuando es producida en la capa electródica 3 una tensión negativa con respecto a la capa electródica 4 y dicha tensión es gradualmente aumentada, se producirá un efecto de avalancha a una tensión de aproximadamente 30 Volts en la juntura pn 9 de modo que la estructura pnp formada por las regiones 5,6 y 8 pasa del estado poco conductor con una intensidad de corriente muy baja, a un estado fácilmente conductor que tiene una intensidad de corriente más alta y una caída de tensión de aproximadamente 20 volts sobre la estructura pnp, bajo la influencia de la acción de transistor que se produce en esta estructura de tres capas debido al espesor comparativamente pequeño de la región 6.

En este estado fácilmente conductor se produce una intensa inyección de lagunas en la región de tipo n 6 y también en la región 7, donde dan lugar a una modulación de conductividad. Como resultado de dicha modulación de conductividad, se encenderá la estructura pnp formada por las regiones 8,6, 5 y 11, que, hasta este instante, estaba en un estado poco conductor como resultado del espesor comparativamente grande y la alta resistividad de la región 7. La caída de tensión sobre dicha estructura pnpn y por lo tanto también la caída de tensión sobre todo el dispositivo entre las capas electrónicas 3 y 4, disminuirá a un valor de aproximadamente 1 volt con lo que es alcanzado el estado fácilmente conductor del dispositivo.

Debido a la simetría del dispositivo el mismo mecanismo se volverá operativo cuando es aplicada una tensión en la dirección opuesta entre las capas electró-



dicas 3 y 4, en que, sin embargo, la estructura pnpn efectiva, está formada por las regiones 5,6 8 y 12.

5 La corriente de fuga en el borde de la placa de silicio y como un resultado de la misma. La inestabilidad de las propiedades eléctricas del dispositivo de acuerdo con la invención, son considerablemente reducidas dado que las junturas pn 9 y 10 en el borde, están más de cuatro veces más alejadas entre sí que en el centro. Las características de encendido de la estructura de tres capas en 10 el centro, por lo tanto se vuelven substancialmente independientes de las condiciones de la superficie en el borde.

El dispositivo descrito puede ser fabricado de manera muy simple, como sigue: El material de partida es un disco de silicio de tipo n que tiene una resistividad de 15 aproximadamente 0,03 ohm.cm (dopado $7 \cdot 10^{17}$ átomos donores/cm³), un diámetro de 24 mm y un espesor de 115 μ m . Este disco se muestra en una vista en planta de la fig. 1, y como una vista en corte parcial en la figura 2, tomada sobre la línea II-II de la figura 1.

20 Una capa de vidrio de silicato de boro es provista luego sobre dicho disco, calentando el disco a una temperatura de 500°C en una corriente de nitrógeno a la que se ha agregado tetra-etoxi-silano que está dopado con aproximadamente 8% en volumen de trietilborano. Después de 25 minutos se obtiene sobre el silicio una capa de vidrio 13 de un espesor de 0,4 μ m (ver figura 3). Esta capa de vidrio es usada como una fuente para la difusión subsiguiente.

30 Por medio de métodos de fotoresit convencionalmente usados en la tecnología de semiconductores, dicha



capa de vidrio es luego parcialmente eliminada por mordicación para formar el trazado mostrado en la figura 1, en que quedan ventanas cuadradas de vidrio 14 (ver también fig. 4), de dimensiones de $500 \times 500 \mu\text{m}$, que están separadas entre sí por pistas de $500 \mu\text{m}$ de ancho donde la

5 capa de vidrio es eliminada por mordicación.

El disco de silicio es luego sometido a una difusión en una cápsula de cuarzo evacuada, sellada, en presencia de una fuente de polvo de silicio dopado con boro que tiene una concentración de $7 \cdot 10^{18}$ átomos/cm³ y una fuente de polvo de silicio dopado con arsénico que tiene una concentración de $2 \cdot 10^{19}$ at/cm³. La difusión se realiza a 1280°C durante 40 horas. Las partes 14 de la capa de vidrio constituyen una fuente de difusión que

10 tiene una concentración superficial de $5 \cdot 10^{20}$ átomos de boro/cm³, mientras que las otras dos fuentes de difusión producen concentraciones superficiales que son iguales a las del polvo de silicio dopado.

15

Como resultado de esta difusión en que la constante difusión de arsénico es considerablemente inferior que la del boro, se obtiene la estructura mostrada en la figura 5, siendo después depurificada en una solución de ácido fluorhídrico para eliminar la capa de vidrio, el espesor de las regiones 5 y 8 de tipo p es de $50 \mu\text{m}$, el de las regiones 11 y 12 de $10 \mu\text{m}$ y el de las regiones 7 de $65 \mu\text{m}$. Las regiones intermedias 6, 15 y 16, por lo tanto, tienen todas un espesor de $15 \mu\text{m}$.

20

25

El disco es luego cubierto con una capa de níquel (3, 4, ver figura 6), por níquelado químico. La capa de níquel es luego dorada, después de lo cual se

30



se obtienen los dispositivos individuales mostrados en corte en la figura 6, cortando a lo largo de las líneas A,B, C,D (ver figura 1). El borde de dichos dispositivos es luego mordicado para eliminar defectos del cristal en la superficie resultante del corte, que podrían influir sobre las propiedades eléctricas de las junturas pn. Las capas electrónicas 3 y 4 son provistas luego con conductores conectores, después de lo cual el conjunto es provisto en una envoltura adecuada.

10 Será obvio que la invención no está limitada al ejemplo descrito, sino que son posible muchas variaciones para los expertos en el arte, sin apartarse del alcance de esta invención. Por ejemplo, la invención no está limitada al silicio como material semiconductor, pudiendo los expertos en el arte dentro del alcance de la invención, variar también la geometría de la estructura dentro de límites amplios, con tal que se observen las condiciones esenciales para el efecto de la invención, tal como se describe en la memoria.

20 Esta solicitud que corresponde a la presentada en Holanda el 28 de junio de 1968, N° 6809127 se acoge a los beneficios del artº 51 del vigente Estatuto sobre Propiedad Industrial.



REIVINDICACIONES

Los puntos de invención propia y nueva que se presentan para que sean objeto de esta solicitud de Patente de Invención en España, por VEINTE años son los siguientes:

- 5
1. - Un dispositivo semiconductor adecuado para ser usado en un circuito de gatillo y que comprende un cuerpo semiconductor en forma de placa que está limitado por dos superficies principales substancialmente paralelas que están provistas con contactos conectores, estando
- 10 situadas entre dichas superficies principales, sucesivamente, una primera región de un tipo de conductividad adyacente a la primera superficie principal, una segunda región del tipo de conductividad opuesto, y una tercera
- 15 región del mencionado un tipo de conductividad adyacente a la segunda superficie principal, estando dichas regiones separadas entre sí por dos junturas pn que se extienden paralelas a las superficies principales sustancialmente en toda su superficie, caracterizado porque la segunda
- 20 región comprende una parte central que tiene un espesor menor y una parte de borde que tiene un espesor mayor y que se extiende hasta el borde de la placa semiconductor, estando provistas regiones superficiales del tipo de conductividad opuesto en las partes de la primera y tercera
- 25 región, que están situadas entre dicha parte de borde y



una superficie principal, y estando cada una de las superficies principales cubierta al menos parcialmente, con una capa electrodica que establece contacto tanto con las regiones superficiales adyacentes a la superficie principal correspondiente como con la primera región, respectivamente la tercera región.

2.- Un dispositivo semiconductor de acuerdo con la reivindicación 1, caracterizado porque la parte de borde de la segunda región tiene un espesor que es al menos igual a dos veces el espesor de la parte central de la segunda región.

3.- Un dispositivo semiconductor de acuerdo con la reivindicación 1 ó 2, caracterizado porque el cuerpo semiconductor consiste de silicio.

4.- Un dispositivo semiconductor de acuerdo con la reivindicación 3, caracterizado porque la segunda región tiene una concentración de dopado comprendida entre aproximadamente $5 \cdot 10^{17}$ at/cm³ y aproximadamente 10^{18} átomos/cm³.

5.- Un dispositivo semiconductor de acuerdo con la reivindicación 4, caracterizado porque la parte central de la segunda región tiene un espesor comprendido entre aproximadamente 10 y 20 μ m.

6.- Un dispositivo semiconductor de acuerdo con una o más de las reivindicaciones 3 a 5, caracterizado porque la segunda región consiste de silicio de tipo n.

7.- UN DISPOSITIVO SEMICONDUCTOR.

Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan y con los fines que se han especificado.

24 FEB 1976



Esta memoria consta de diez y seis hojas escritas a máquina por una sola cara.

Madrid, 24 FEB 1976

p.a.



Alberto Guzmán
Por Poder

368821

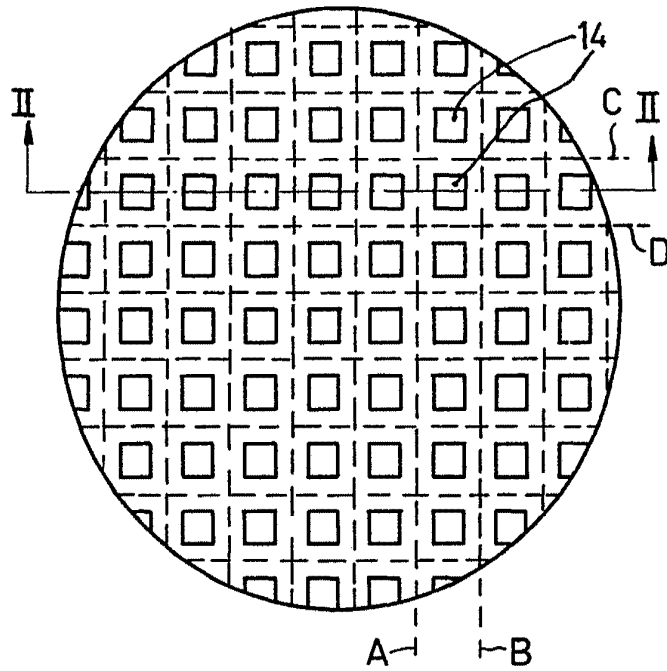


fig.1

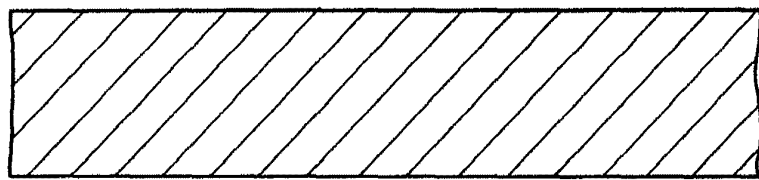


fig.2

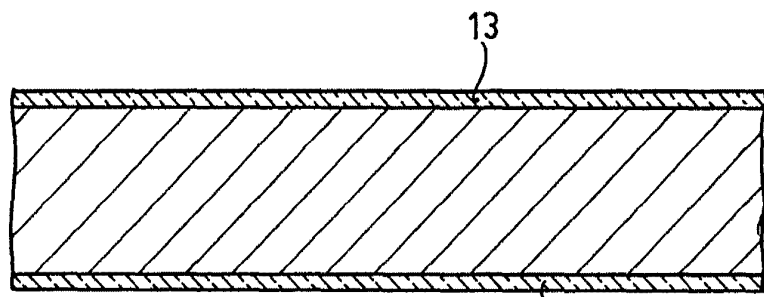


fig.3

Handwritten signature or initials.

365821

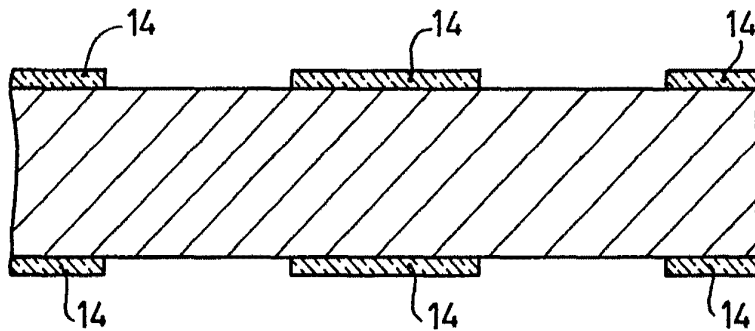


fig. 4

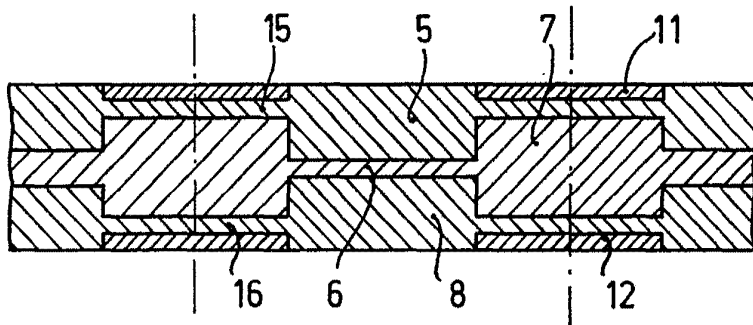


fig. 5

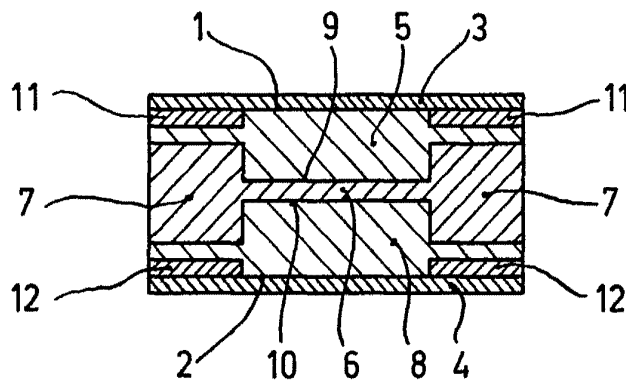


fig. 6

Carra