

361537

P - 40.203

LM 3160

Dtp/Hk1/82590

ERICSSON TELEFONAKTIEBOLAGET

ERICSSON TELEFONAKTIEBOLAGET

G 06

F

Memoria descriptiva

16 ENE



16 ENE. 1969

para solicitar PATENTE DE INVENCION

por 20 años

a nombre de TELEFONAKTIEBOLAGET L M ERICSSON

entidad / de nacionalidad sueca

con domicilio en Fack, 126 11, Estocolmo 32, Suecia

por: "UN METODO DE TRANSFERIR DATOS EN UNA MEMORIA DE
DATOS DE UN COMPUTADOR"
(Clase Internacional G06f)



La invención se refiere a un método para transferir datos variables durante una operación desde un primer campo de memoria hasta un segundo campo de memoria, en la memoria que pertenece a un computador, particularmente un computador para control de procesos, que está trabajando en tiempo real sobre diferentes niveles de prioridad y, en el cual el trabajo se interrumpe periódicamente y los procesos, que tienen prioridades mayores que los otros, por ejemplo que son más importantes, se llevan a cabo primero, por lo cual la transferencia tiene lugar al nivel de prioridad más bajo.

En un sistema de proceso controlado por ejemplo, un sistema de telecomunicación controlado por memoria de programa almacenado, los datos concernientes a dispositivos del mismo tipo están juntos en la memoria de datos. Puede ser necesario, con un incremento del número de dispositivos de un cierto tipo, transferir todo el campo de memoria para los dispositivos de dicho tipo a otro lugar en la memoria de datos, donde hay espacio libre disponible. La transferencia de datos tiene lugar al nivel de prioridad más bajo, en otras palabras, durante el tiempo de un intervalo primario (es decir, entre dos interrupciones periódicas) cuando el computador no tiene trabajo normal que hacer hasta la próxima interrupción. Esto no va acompañado por ninguna dificultad mientras concierne a datos permanentes o invariables. En una transferencia de datos variables puede suceder, sin embargo, que tenga lugar un cambio de información en la antigua dirección, después de que la información desde esta dirección haya sido ya transferida a la nueva dirección, debido al hecho de



que el cambio de información tiene lugar a un nivel de prioridad mayor que la misma transferencia. Debe garantizarse, por lo tanto, que todos los cambios, que tienen lugar durante la transferencia de datos en la antigua dirección, tengan lugar también simultáneamente en la nueva dirección, con objeto de evitar que, a la terminación del proceso de transferencia, no sean iguales las informaciones en la nueva y antigua direcciones.

El fin de la invención es eliminar este inconveniente y hacer que cualquier cambio de la información en la antigua dirección se lleve a cabo simultáneamente en la nueva dirección.

Esto se consigue por medio de la invención porque en la transferencia de datos, se ajusta un límite de protección que, en el almacenamiento de nuevos datos en dicho primer campo de memoria, durante la transferencia de datos, eleva el nivel de prioridad con objeto de hacer posible el almacenamiento de la nueva información en el primero, así como en el segundo campos de memoria con mayor prioridad, para hacer igual la información en cada momento en ambos casos, después de lo cual se restaura el nivel de prioridad al nivel, al cual estaba trabajando el computador antes del almacenamiento de dichos datos.

El invento se describirá más detalladamente en lo que sigue por medio de una realización con referencia al dibujo adjunto, en el cual la figura 1 muestra esquemáticamente una central telefónica con una pluralidad de dispositivos de conexión, la figura 2 muestra la memoria de datos con algunos campos de datos indicados, la figura 3 muestra esquemáticamente diferentes niveles de prioridad



durante el funcionamiento del computador y la figura 4 muestra esquemáticamente la memoria de instrucciones, la memoria de datos y la unidad de tratamiento central del computador con los diferentes procesos simbolizados durante la transferencia de datos.

5

La figura 1 muestra esquemáticamente un centro de conmutación en un sistema de telecomunicación, que consiste en una pluralidad de juegos de relés de entrada A1, A2..... B1, B2..... y una pluralidad de juegos de relés de salida C1, C2....., D1, D2..... que pueden estar conectados entre sí a través de selectores Ga, Gb, Gc y Gd. Un juego de relés de entrada puede conectarse a una pluralidad de juegos de relés de salida y forma enlaces con dichos juegos de relés con objeto de establecer una conexión de telecomunicación. El ajuste de la conexión tiene lugar por medio de un computador D, de manera conocida. La memoria de datos del computador incluye información concerniente a cada dispositivo, por ejemplo concerniente a su condición libre u ocupada, incluido en una conexión de telecomunicación.

10

15

20

La información que concierne a dispositivos del mismo tipo se agrupa en la memoria de datos del computador, cada una en su propio campo de memoria, como se muestra en la figura 2. De acuerdo con el ejemplo, el campo FA incluye la información que concierne a la condición de los dispositivos A1, A2 etc., el campo FB incluye la información que concierne a la condición de los dispositivos B1, B2, etc., y el campo FC incluye información que concierne a los dispositivos que están incluidos en un enlace de conexión. Si se supone que ha de aumentarse el

25

30



número de dispositivos de tipo B, no hay ya espacio en el campo FB para toda la información que concierne a estos dispositivos, y el contenido de todo el campo ha de transferirse a otro campo FB' con más espacios libre. La transferencia puede realizarse de modo apropiado, de forma que toda la información se copia ordenadamente.

Para un computador que controla un sistema de telecomunicación hay una pluralidad de niveles de prioridad que dependen del grado de urgencia de la operación realizada. La transferencia de datos, ciertos procesos de comprobación, la impresión de información de medida, etc, tienen siempre que tener lugar al nivel de prioridad más bajo durante un periodo en el cual la carga del computador es relativamente baja. La figura 3 muestra esquemáticamente el trabajo del computador a diferentes niveles de prioridad durante una pluralidad de intervalos primarios o periodos de trabajo. De acuerdo con el ejemplo, un periodo de trabajo tiene una duración de 5 milisegundos, lo que significa que cada comienzo del periodo, el computador trabaja al nivel de prioridad más alto S y cuando todas las operaciones en este nivel han sido realizadas, el computador pasa al nivel inferior siguiente inmediato A y pasa sucesivamente al nivel inferior inmediatamente siguiente, hasta que haya llegado al nivel más bajo (C). Aún al nivel más bajo, el computador ha de llevar a cabo parte del trabajo que pertenece al funcionamiento normal y solo si se ha concluido todo el trabajo en todos los niveles, queda posiblemente un cierto tiempo antes de que se produzca la interrupción de reloj, es decir, el trabajo después del final del periodo de 5 milisegundos de du-



ración pasa al nivel de trabajo más alto después de ahorrar toda la información que concierne al trabajo con prioridad inferior. Las secciones en el nivel C durante las cuales, de acuerdo con el ejemplo, puede tener lugar la transferencia de datos están indicadas en el diagrama con una línea gruesa. Los datos que serán transferidos consisten en datos permanentes así como variables. Si la transferencia tuviera lugar durante uno de estos periodos en que no hay tráfico en absoluto, ello no daría por ninguna dificultad por resultado en que la transferencia de datos tenga lugar a dicho nivel más bajo durante todo el tiempo. Sin embargo, con respecto al hecho de que se producen cambios permanentemente en la información en la memoria de datos, puede suceder que se produzca un cambio después de que se haya realizado la transferencia de datos. Esto significa que la información en el nuevo campo y en el campo original no serán iguales entre sí, en otras palabras, que la información en el nuevo campo será errónea. Con objeto de eliminar este inconveniente se sugiere, de acuerdo con la invención, que tan pronto como se haya producido un cambio de información en el campo original el cambio se transfiera simultáneamente al nuevo campo. Esta transferencia, sin embargo, no puede tener lugar al mismo nivel de prioridad que la transferencia presente, sino que se pasa temporalmente a un nivel de prioridad P que es superior al de todos los otros niveles de prioridad, y, después de almacenar la información en los dos campos, el trabajo puede continuar al mismo nivel al que se haya estado trabajando antes de que tuviera lugar el almacenamiento. Esto se indica simbólicamente en la figura 3, de acuerdo con la cual, por



16

ejemplo, al nivel de trabajo B, se produce la necesidad de llevar a cabo el almacenamiento a un campo en la memoria de datos durante una transferencia de datos. Cuando va a tener lugar el almacenamiento de la información, el nivel de prioridad se eleva al nivel P, que es un nivel destinado a la ejecución de operaciones de un grado de urgencia superior a las funciones normales. El almacenamiento de la información se lleva a cabo simultáneamente en las direcciones antigua y nueva, tras lo cual el computador vuelve a trabajar al nivel de trabajo precedente. Esto se explicará con mayor detalle en conexión con la figura 4.

La figura 4 muestra esquemáticamente la unidad central CE, la memoria de instrucciones IM y la memoria de datos DM de un computador. Los procesos que pertenecen a las instrucciones individuales están indicados con líneas de flujo y estas están numeradas en correspondencia con el orden en el cual se producen las diferentes operaciones. La memoria de instrucciones recibe la orden de instrucción de la forma usual. En la memoria de datos están indicados el campo de memoria FB desde el cual la información va a ser transferida y el campo de memoria FB' al cual será transferida la información. Cuando la transferencia va a comenzar, el operador da la orden correspondiente, por lo cual se selecciona la palabra de instrucción en la dirección A_1 , lo que está indicado por la línea de flujo (1). Esta instrucción significa que es activado un límite de protección GS para la memoria en la unidad de tratamiento central. Este límite de protección incluye principalmente dos registros, en los cuales, en correspondencia con el programa de transferencia, se escriben las direc-



11 6

ciones más inferior y más superior, respectivamente, que pertenecen al campo de memoria, desde el cual tendrá lugar la transferencia. Una pluralidad de circuitos lógicos que pertenecen a los registros emiten una señal de salida dependiente de si se encuentra o no una dirección entre las direcciones almacenadas en los dos registros. Este proceso se indica por la flecha (2). La próxima instrucción en la memoria de instrucciones se encuentra en la dirección A_2 , y ello significa que está conectada una instrucción, y que cada información que es dirigida al espacio protegido, es decir, el situado entre los límites fijos determinados por los registros de límite de protección, influenciará el límite de protección y, debido a esto, establecerá una elevación temporal del nivel de prioridad posible durante el tiempo en el que tiene lugar el almacenamiento. Este proceso está indicado por la flecha (3). Simultáneamente se indica una instrucción en la dirección A_3 de la memoria de instrucciones, lo que significa que el programa de transferencia de datos está conectado y la primera instrucción en el programa de transferencia de datos está indicada en la dirección A_p . Este proceso está indicado por la flecha (4). Este programa produce una transferencia de la información desde el campo FB al campo FB' en la manera que ha sido explicada en conexión con la figura 3, por lo cual la transferencia tiene lugar al nivel de prioridad más bajo durante los periodos indicados en la figura 3 con una línea gruesa. Si se supone que el campo FB, desde el cual tendrá lugar la transferencia de datos, se extiende desde la dirección B hasta la dirección $B+n$, la instrucción en la palabra con la dirección A_p ,



significa que el índice de partida está ajustado a $x=n$.
 La instrucción de partida en el programa de actualización
 se encuentra en la dirección A_{p+1} y esto significa que l
 ha de sustraerse de x , en otras palabras, que se indicará
 5 la última información encontrada en el campo de datos FB.
 La instrucción en la dirección A_{p+2} significa que ha de
 tener lugar una comparación, con objeto de establecer si
 el primer bitio no ha sido alcanzado aún, lo que signifi-
 ca que la actualización estará terminada. Si la compara-
 10 ción mostrara que ha sido alcanzado el primer bitio, se
 indica la dirección A_{p+3} . Este proceso está indicado por
 la flecha (5). Si se supone que ha sido alcanzado todavía
 el primer bitio, se calcula la dirección $B+x$ y la direc-
 ción calculada se indica en el campo FB. Este proceso es-
 15 tá indicado por la flecha (6). La próxima instrucción con
 la dirección A_{p+4} significa que el contenido de la direc-
 ción indicada se transfiere a un registro de proceso RA en
 la unidad de tratamiento central y este proceso está indi-
 cado por la flecha (7). De acuerdo con la próxima instruc-
 20 ción en la dirección A_{p+5} se calcula la nueva dirección
 $B+x$ a la cual será transferida la información obtenida
 del campo FB. Este proceso está indicado por la flecha
 (8). La próxima instrucción en la dirección A_{p+6} signifi-
 ca que la información que ha sido obtenida del campo FB
 25 será transferida a la dirección calculada $B'+x$. Este
 proceso está indicado por la flecha (9). La próxima ins-
 trucción en la dirección A_{p+7} significa que se lleva a
 cabo un salto hacia atrás a la dirección A_{p+1} , donde l
 se sustrae de la última dirección indicada en el campo
 30 FB. Este proceso está indicado por la flecha (10). El

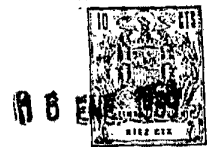


proceso sigue exactamente de la misma manera hasta que por examen de acuerdo con la palabra de instrucción con la dirección A_{p+2} se encuentra que también ha sido transferido el primer bitio en el campo, tras lo cual el proceso puede concluirse de acuerdo con la flecha (5) y la dirección B se reemplaza por la dirección B'. Esto hace que desde ahora la nueva información esté dirigida por B'.

Como se ha mencionado previamente, el almacenamiento de datos que se cambia durante el proceso de transferencia tiene lugar a un nivel de prioridad P más alto que la misma transferencia. El nivel de prioridad P, en realidad, ha de ser todavía superior a los niveles S, A, B, C a los cuales se lleva a cabo la operación normal. Por consiguiente, si se produce la necesidad de cambiar la información en el campo FB durante la misma transferencia, ha de garantizarse que esta información sea transferida inmediatamente al nuevo campo. Como ha sido mencionado previamente, hay un límite de protección GS para la memoria, que evita que la nueva información sea almacenada en el campo, desde el cual tiene lugar la transferencia de datos. Este límite de protección tiene la función de que, si se indica una dirección en el espacio protegido, el límite de protección produce ciertas funciones que hacen posible la transferencia al nivel de prioridad superior. El límite de protección se abre temporalmente, lo que produce el almacenamiento de nueva dirección, tanto en el campo de memoria antiguo como en el nuevo campo de memoria. Por consiguiente, si durante la propia transferencia, una instrucción arbitraria, por ejemplo la de la dirección H_T , prescribe que el almacenamiento tendrá lugar en



una palabra con la dirección $B+x$, el límite de protección establece que la dirección está dentro del espacio protegido y activa un circuito para controlar el nivel de prioridad, cuyo circuito está indicado simbólicamente por medio del registro ILR. En este registro, una posición numérica corresponde a cada uno de los niveles de prioridad y las posiciones que pertenecen a un nivel al cual continúa el trabajo o al cual el trabajo que continúa ha sido interrumpido, incluyen un "uno". El nivel B comenzó en la dirección H, como se indica por la flecha (11). De acuerdo con el ejemplo, el trabajo del computador continúa sobre el nivel B, lo que se simboliza por el hecho de que un "uno" se almacena en la posición que corresponde al nivel en ILR en el tiempo T_1 . El proceso, por el cual son activados, en la indicación de la instrucción, el límite de protección antes mencionado y la disposición para el control del nivel de prioridad, está indicado por la flecha (12). La activación del registro ILR para el control de nivel significa también que la información para el trabajo que continúa al nivel B está almacenada en un campo especial FU en la memoria de datos y el registro de nivel de prioridad ILR obtiene un "uno" en la posición que corresponde al nivel de prioridad más alto P, que está simbolizado por T_2 . Cuando se concluye el ahorro se indica una instrucción en la dirección C, que está simbolizada por la flecha (13), lo que significa que será llevado a cabo el almacenamiento interrumpido en la dirección $B+x$, protegida previamente, como se indica por la flecha (14). La próxima instrucción en la dirección C_1 significa que el mismo almacenamiento tendrá lugar en la dirección $B+x$.



y este proceso está indicado por la flecha (15). La próxima instrucción en la dirección C_2 significa que tendrá lugar el retorno al nivel de prioridad anterior, el circuito para el control del nivel de prioridad es activado como se indica por la flecha (16), la posición numérica que corresponde al nivel de prioridad P se hace 0 y tiene lugar simultáneamente el almacenamiento de la información ahorrada que pertenece al nivel B desde el campo de memoria a la unidad de tratamiento central. Simultáneamente, tiene lugar un retorno al programa que ha sido interrumpido y se indica la próxima palabra de instrucción al nivel de prioridad B, es decir, la palabra de instrucción con la dirección H_{r+1} , simbolizada por la flecha (17).

Como se mencionó en la introducción de la descripción, se encuentra información que es dependiente de la condición ocupada de dos o varios dispositivos, información que indica que dispositivos están incluidos en un enlace de conexión establecido. Es, por consiguiente, necesario cuando se transfieren datos que mientras los dispositivos, cuya información es transferida al nuevo campo de memoria, están ocupados, la nueva información de acuerdo con estos dispositivos sea capaz de entrar sin el conocimiento de la nueva dirección. En efecto, puede ocurrir que un juego de relés de conexión incluido en un enlace de conexión esté todavía conectado cuando es transferida la información que concierne a este juego de relés de conexión. Cuando se desconecta, se registra todavía la antigua dirección que concierne a los dispositivos incluidos en el eslabón y, por consiguiente, después de la transferencia de datos, no puede cambiarse ya la condición ocupa-

46



da previamente grabada. Con objeto de evitar esto, hay un campo de control F_Q , que incluye una pluralidad de posiciones binarias, que corresponden a una pluralidad de informaciones transferidas, que al comienzo de la transferencia están ajustadas todas a uno. Cuando la transferencia de todo el campo de datos haya concluido y se reemplace la dirección de base B por B', se conecta un programa que tiene el resultado de que cada cambio de información en la antigua dirección se llevará a cabo en la nueva dirección. Este programa está conectado en cada operación dentro del area protegida, (el límite de protección se ajusta, de modo que se obtiene una interrupción, tanto en la lectura como en la escritura), después de lo cual el trabajo vuelve al programa interrumpido. Tan pronto como el dispositivo, cuya información está siendo transferida, esté liberado, la posición numérica en el campo de control asociado con dicho dispositivo se ajusta a 0. Cuando se transfieren datos que pertenecen a un dispositivo inactivo, tiene lugar el ajuste a 0 simultáneamente con la transferencia de datos. Cuando todas las posiciones numéricas en el campo de control son 0, entonces todos los dispositivos ocupados, cuya información ha sido transferida, han estado inactivos. A continuación se desconecta el límite de protección y se concluye la transferencia de datos.

Se indica en la figura 4 que, cuando haya sido reemplazada la antigua dirección B por la nueva dirección B', de acuerdo con la palabra de instrucción en la dirección A_r , sigue una instrucción, lo que significa que está conectado dicho campo de control F_Q y además está conectado un programa de recálculo, con objeto de volver



a calcular la antigua dirección en la nueva. Este proceso está indicado por la flecha (18). La próxima instrucción en la dirección A_{r+2} significa que está conectado un programa periódico para examen del campo de control, con objeto de establecer si todas las posiciones numéricas han sido ajustadas a 0 o no, respectivamente, con objeto de ajustar a 0 una posición numérica, si el dispositivo que pertenece a esta posición numérica y ha estado ocupada durante la transferencia, ha permanecido inactivo, como se indica por la flecha (19). Cuando se realiza una operación en la antigua dirección, como se indica por la flecha (20), tiene lugar un nuevo cálculo por medio del programa de nuevo cálculo en la dirección K, como se indica por las flechas (21) -- (22). Como resultado del nuevo cálculo, se realiza la operación en la nueva dirección, como se indica por la flecha (23). Después de esto, tiene lugar el retorno al programa, que hubiera sido realizado en la dirección $B+x$, y el programa de examen se lleva a cabo periódicamente, como se indica por la flecha (24). Cuando todas las posiciones numéricas en el campo de control han sido ajustadas a 0, se desconectan el campo de control, el límite de protección, el programa de nuevo cálculo y el programa de investigación para el campo de control, como se indica por las flechas (25) - (27) y el campo en la antigua dirección queda dispuesto para otros fines.

La presente solicitud, que corresponde a la presentada en Suecia el 19 de Diciembre de 1.967 bajo el Nº. 17.372/67, se acoge a los beneficios del artículo 51 del vigente Estatuto sobre Propiedad Industrial.



REIVINDICACIONES

=====

Los puntos de invención propia y nueva, que se presentan para que sean objeto de esta solicitud de Patente de Invención en España, por VEINTE años, son los siguientes:

5

10

15

20

25

1.- Un método para transferir datos variables desde una primera dirección en una primera gama de un primer campo de memoria a una segunda dirección en una segunda gama de un segundo campo de memoria en una memoria de datos de un computador incluida en un computador que tiene también una memoria de instrucciones y una unidad de tratamiento central, particularmente un computador para control de procesos que trabaja en tiempo real a niveles de prioridad diferentes, siendo interrumpido periódicamente el trabajo que realiza, para permitir trabajar a niveles de prioridad progresivamente en disminución con el comienzo al nivel más alto para funcionamiento normal, siendo dicho nivel más bajo usado para dicha transferencia de datos, caracterizado porque se evita el acceso a direcciones dentro de dicha primera gama, de modo que no se permita un almacenamiento directo en dichas primeras direcciones, porque el nivel de prioridad del computador se eleva cuando tal dirección se obtiene a un nivel superior al nivel más alto de dichos niveles de prioridad, porque se almacena los datos que pertenecen a dichas primeras direcciones tanto en dicha primera dirección como en dicha segunda di-



20 AB 1970

rección, por funcionamiento a dicho nivel de prioridad al-
to y porque se restaura al trabajo del computador al ni-
vel de prioridad al cual estaba trabajando el computador
antes de haber obtenido la orden de almacenar datos en di-
5 cha primera dirección.

2.- Un método de transferir datos en una memo-
ria de datos de un computador.

Tal y como se ha descrito en la Memoria que
antecede, y con los fines que se han especificado.

10 Esta Memoria consta de dieciseis hojas escritas
a máquina por una sólo cara.

20 AB 1970

Madrid,

P. A.

Alberto de Quintana
For Power

15.4.70

BPD/.

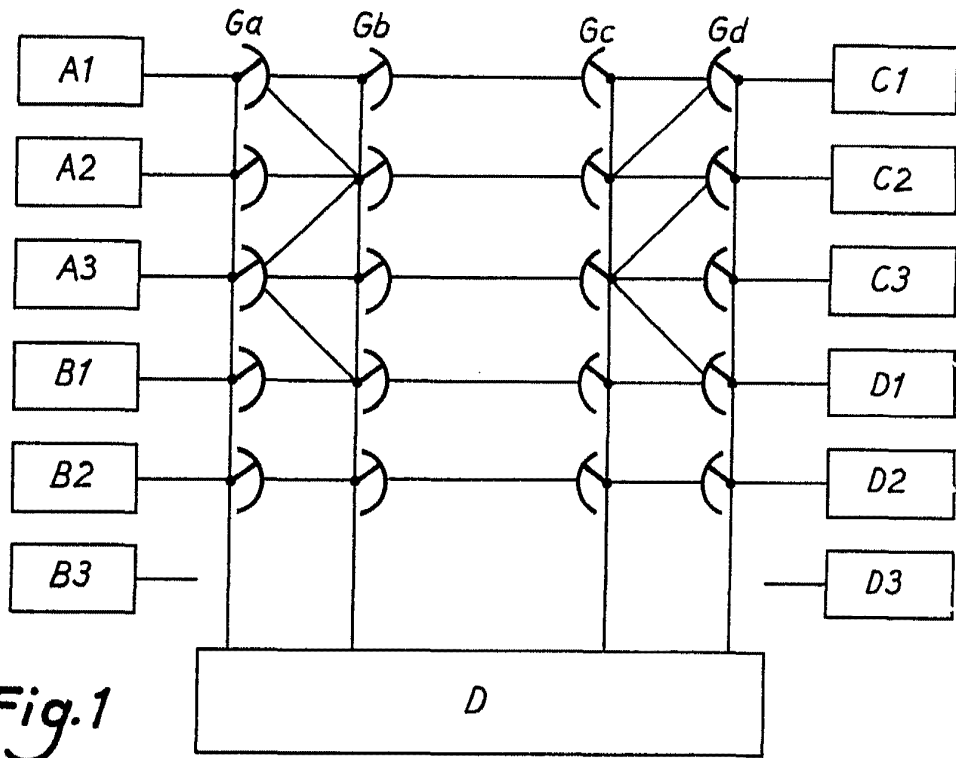


Fig. 1

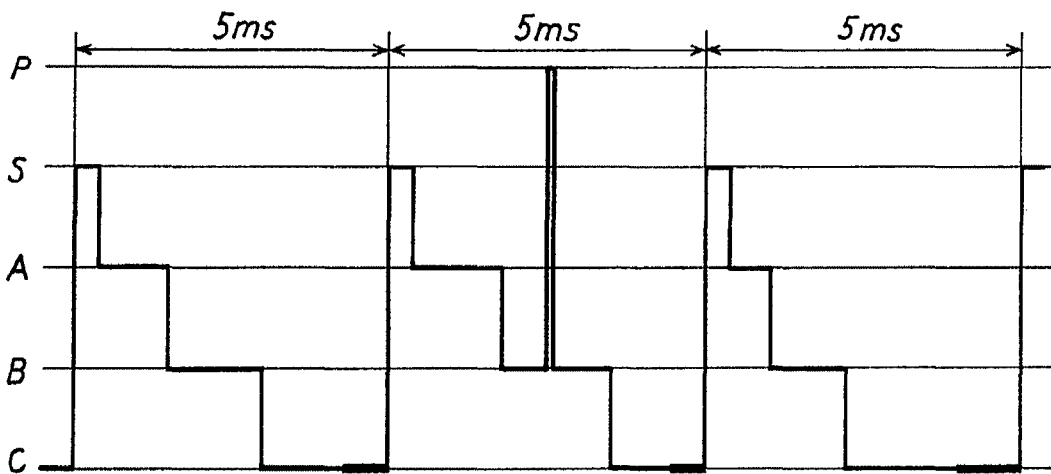


Fig. 3

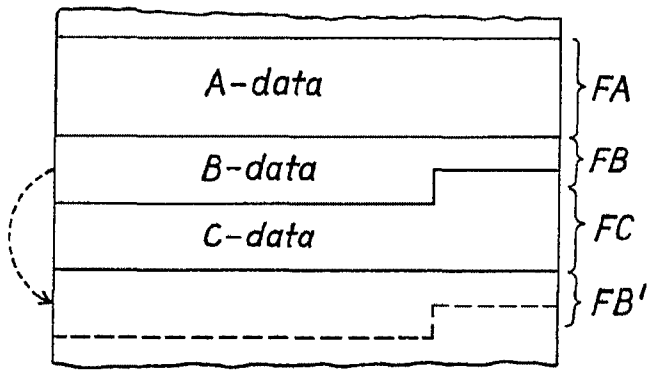
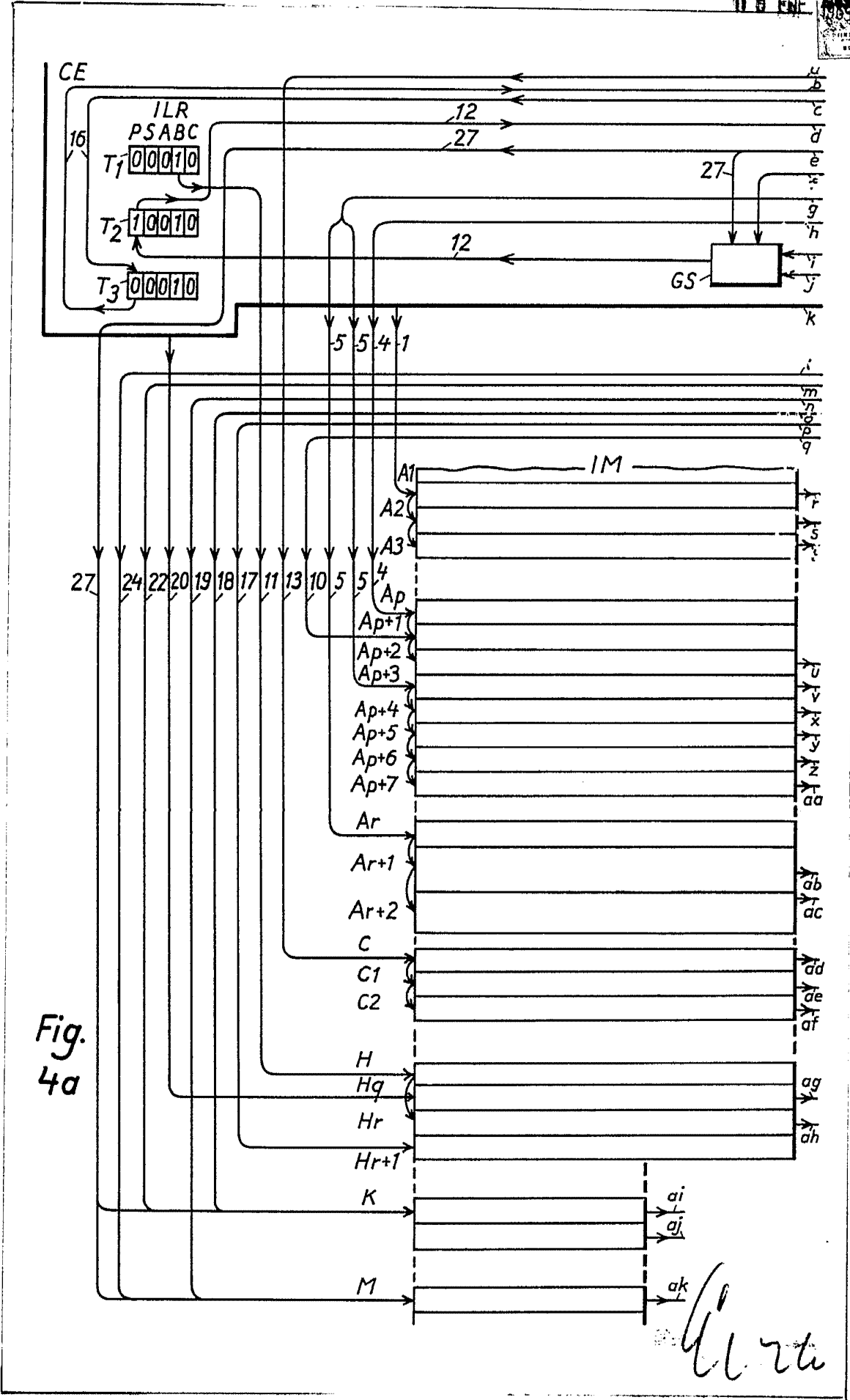


Fig. 2

Art



361507



W B ENE

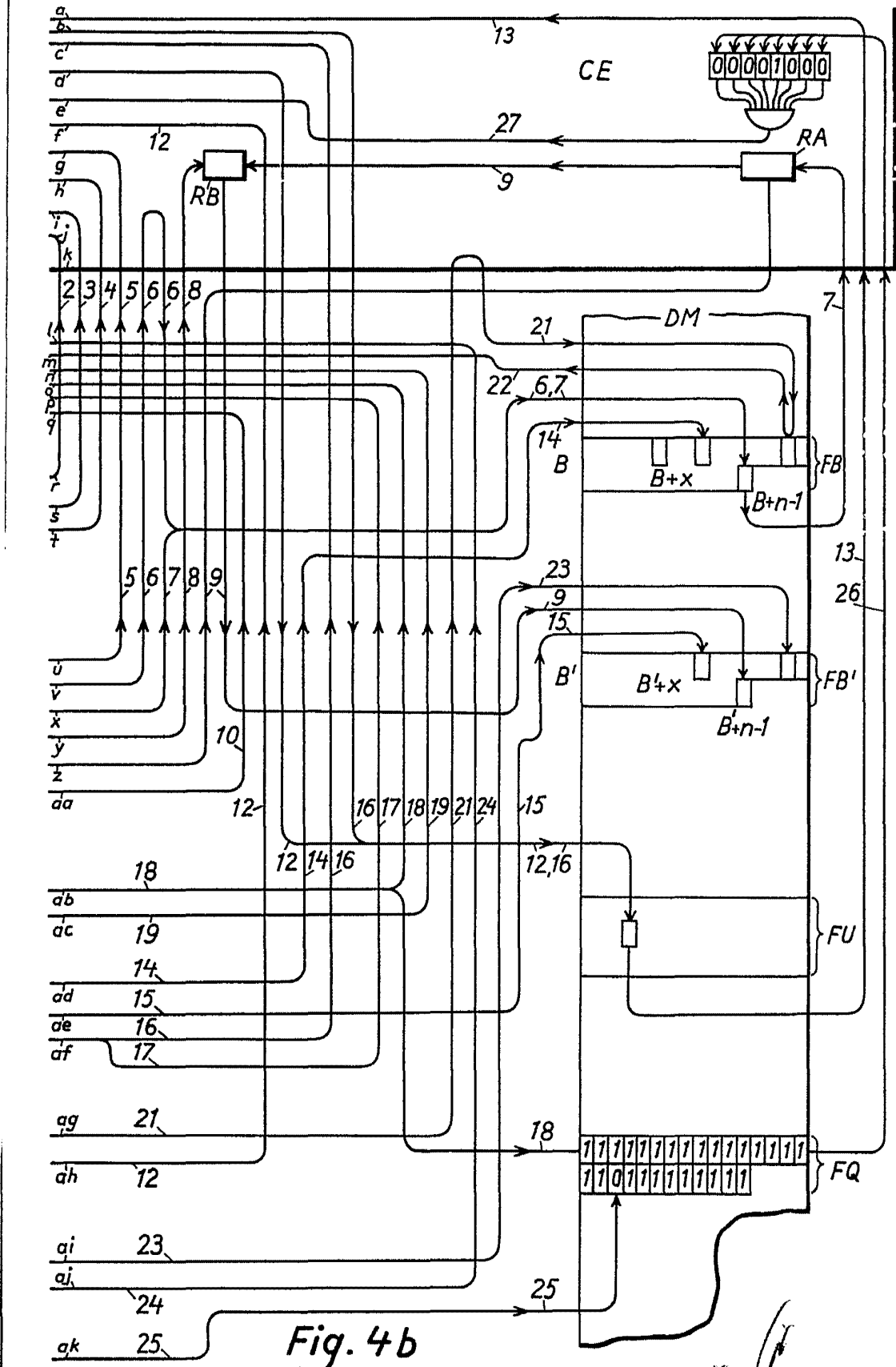


Fig. 4b

Handwritten signature or initials.