



G. G. Gassmann 60

358165

MEMORIA DESCRIPTIVA PARA SOLICITAR PATENTE DE INVENCION EN ESPAÑA
POR: "CIRCUITO FLIP-FLOP MONOESTABLE", A NOMBRE DE STANDARD
ELECTRICA, S.A., CON DOMICILIO EN MADRID, CALLE DE
RAMIREZ DE PRADO Nº. 5

El invento se refiere a un circuito flip-flop monoestable que utiliza semiconductores activos controlables.

Los circuitos flip-flop monoestables tienen como su nombre indica un estado inestable y solamente un estado estable. El circuito flip-flop monoestable puede dispararse al estado inestable mediante un impulso de disparo. Después de que ha pasado un tiempo definido dicho flip-flop vuelve automáticamente a su estado estable. Si el circuito flip-flop monoestable recibe una serie de impulsos de disparo el circuito da una serie de impulsos que tiene una duración de impulsos definida. Esta duración de impulsos puede tener un valor firme, pero también puede variarse si se requiere dicha duración de impulsos. En este caso, el circuito flip-flop monoestable puede usarse como modulador de impulsos en anchura.

Aunque los circuitos flip-flop biestables pueden disponerse con resistencias y condensadores únicamente y así pueden hacerse fácil-



2.

mente en circuitos monolíticos integrados, esto no es posible para los circuitos flip-flop monoestables conocidos porque la duración de sus impulsos está determinada por un elemento RC cuya capacidad debe ser tan grande en muchos casos que no puede integrarse en circuitos monolíticos.

20 El objeto del presente invento es proporcionar un circuito flip-flop monoestable que no requiera capacidad y que tenga a pesar de ello las propiedades conocidas de los circuitos flip-flop monoestables. La finalidad de esta tarea es proporcionar un circuito flip-flop que pueda integrarse completamente.

25 En un circuito flip-flop monoestable que utilice semiconductores activos controlables, esto se consigue, de acuerdo con el invento, al hacer que la duración de los impulsos, dados por el circuito flip-flop monoestable esté determinada por el retardo de bloqueo de uno o varios elementos semiconductores. Por lo tanto se considera conveniente
30 que un circuito flip-flop biestable formado por los pasos 1 y 2 y que es disparado por un impulso accione por lo menos un elemento semiconductor siguiente, que tenga un retardo de bloqueo definido reponiéndose a su estado original el circuito flip-flop biestable con el voltaje de salida de dicho elemento. Es conveniente que uno de los dos pasos del circuito flip-flop biestable accione dos transistores conectados en serie
35 con un retardo de bloqueo predeterminado llevándose los voltajes de salida de dichos transistores a la base del electrodo de control del paso que acciona dichos transistores para reponer dicho circuito flip-flop biestable a su estado original, y el retardo de bloqueo del otro de dichos dos pasos es menor que el del transistor que le sigue inmediatamente. Pero también puede ser ventajoso que uno de los dos pasos del circuito flip-flop biestable accione un transistor que tenga un retardo de
40 bloqueo definido y el retardo de bloqueo del paso que actúa es igual o mayor que el total del tiempo de crecimiento y decrecimiento del voltaje de colector del transistor, que, a su vez, acciona el electrodo de
45



3.

control del otro paso para reponer el circuito flip-flop biestable a su estado original, siendo el retardo de bloqueo de este paso siempre menor que el retardo de bloqueo del transistor accionado.

Se considera particularmente ventajoso que la relación de la corriente directa a la carga de espacio que elimina la corriente del elemento semiconductor sea alta determinando dichos elementos la duración del impulso con su tiempo de retardo de bloqueo. Esto puede conseguirse en una forma adecuada puesto que la corriente directa se lleva a los elementos semiconductores que determinan con su retardo de bloqueo la duración del impulso a través de un diodo que tiene un retardo de bloqueo tan corto como sea posible, estando bloqueado dicho diodo para desconectar la corriente directa, y la carga espacial que elimina la corriente se hace efectiva después del bloqueo deja de circular a través de una resistencia de valor óhmico relativamente elevado.

Pero también puede ser ventajoso que la corriente directa se lleve a los elementos semiconductores que determinan con su retardo de bloqueo la duración de los impulsos a través de un circuito seguidor de emisor que está bloqueado para desconectar la corriente directa y dicha carga espacial que elimina la corriente se hace efectiva después del bloqueo deja de circular a través de una resistencia de valor óhmico relativamente elevado.

La disposición de circuito de acuerdo con el invento muestra la ventaja de que puede hacerse sin utilizar condensadores. La duración del impulso del circuito flip-flop monoestable puede variarse con un voltaje alterno exterior con la ayuda del cual la corriente de eliminación de carga de espacio de los elementos semiconductores dentro del circuito es modificada, determinando el tiempo de bloqueo de estos elementos la duración de los impulsos. Así, es posible fácilmente diseñar un modulador de anchura de impulsos también para un circuito monoestable flip-flop de acuerdo con el invento. La ventaja sustancial de la



4.

disposición de circuito de acuerdo con el invento consisto sin embargo en que puede integrarse fácilmente en circuitos monolíticos.

El invento y muchas de sus características se explicarán con detalle con la ayuda de ejemplos que se representan en los dibujos que se acompañan. Con la ayuda de los esquemas básicos de las figuras 1a a 1c se explicará el retardo de bloqueo de los semiconductores en lo que está basado el invento. La figura 1a muestra un transistor 3, una resistencia de colector 4 que está conectada al voltaje de batería $+U_B$. 2 designa una resistencia de acoplamiento, 6 es un conmutador cuyo potencial puede ser positivo o negativo en el punto 1 dependiendo de la posición del conmutador. 5 indica una toma en la que puede derivarse el voltaje de colector del transistor 3. Los dos voltajes llevados al conmutador no deben tener conexión a tierra, sino al voltaje de referencia al que la corriente de base se hace activa. Para transistores tipo silicio esto ocurre aproximadamente de 0,5 a 0,7 voltios. Para obtener retardos particularmente largos es suficiente con que el voltaje negativo tenga un valor de por ejemplo $-0,3$ voltios con relación a tierra. Esto permite utilizar también como conmutador un transistor del mismo tipo que el transistor 3.

La figura 1b muestra el curso del potencial 1 durante un tiempo definido, si el conmutador 6 se pasa del potencial positivo al negativo. Esta conmutación está considerada en una forma idealizada como infinitamente rápida.

La figura 1c muestra el voltaje de colector del transistor en el punto 5. El salto de voltaje en la dirección positiva tiene lugar después de que ha transcurrido un retardo τ . Este retardo es mayor cuanto mayor es la corriente directa del diodo base emisor, corriente que circula de potencial positivo a través del conmutador, la resistencia 2 a la base del transistor. Dicho retardo es también mayor cuando menor es el voltaje negativo que prevalece en el punto 1 después de la



5.

actuación del conmutador 6. Cuanto menor es el voltaje de bloqueo menor es la corriente de eliminación de carga de espacio que circula a través de la resistencia 2 durante ese tiempo. Para obtener un retardo τ tan grande como sea posible el invento hace que la relación de la corriente
110 directa a la corriente de eliminación de carga de espacio sea tan grande como sea posible. Esto se consigue, por ejemplo haciendo que el voltaje positivo llevado al conmutador 6 sea tan grande como sea posible y que el voltaje negativo sea tan pequeño como sea posible.

La figura 2 muestra un circuito flip-flop biestable conocido.
115 do. Consiste en los transistores 1 y 2, las resistencias de colector 6 y 7, las resistencias de acoplamiento de base 8 y 9 y las resistencias de escape de base 10 y 11 que están conectadas a un voltaje negativo. Los impulsos positivos de disparo pueden llevarse al terminal 12 o los impulsos negativos de disparo al terminal 13. Los transistores siguientes
120 3 y 4 tienen en relación con las resistencias de base relativamente grandes 14 y 15 un retardo de bloqueo relativamente grande. 16 y 17 representan las resistencias de colector de los dos transistores.

Después de que ha transcurrido el tiempo de bloqueo se lleva un impulso positivo a la base del transistor 2 a través de la resistencia de acoplamiento 18 y así, se repone el circuito flip-flop biestable
125 5 a su estado original como estaba antes de la llegada del impulso de disparo precedente. La resistencia de escape de base 19 del transistor está conectada al cursor de un potenciómetro 20 con la ayuda del cual puede variarse el tiempo de bloqueo τ 4 del transistor 4. De la
130 misma forma se puede variar también el retardo de bloqueo τ 3 del transistor 3 con otra resistencia de escape de base. Consecuentemente, toda la disposición de circuito funciona como un flip-flop monoestable. La forma de funcionamiento de la disposición de circuito representada en la figura 2 se explica detalladamente con ayuda de la figura 3.

135 La figura 3a muestra un impulso positivo de disparo llevado



6.

al terminal 12. Las figuras 3b, 3c, 3d y 3e muestran los voltajes en los colectores de los transistores 1, 2, 3 y 4. La flecha de la figura 3 indica la causalidad. Del impulso de disparo del terminal 12 representado en la figura 3a, el borde negativo es causado en el colector del transistor 1 (figura 3b). Debido a este borde de impulso negativo el potencial en el colector del transistor 2 salta a un valor positivo después de que ha pasado un tiempo normalmente muy corto de bloqueo τ_2 (figura 3c). Esto asegura que, prácticamente, al mismo tiempo el voltaje de colector del transistor 3 se haga negativo repentinamente, con lo que finalmente, después de que ha transcurrido un tiempo de bloqueo definido τ_4 , el voltaje del colector del transistor 4 salte a valores positivos. Por lo tanto y prácticamente al mismo tiempo el voltaje de colector del transistor 2 salta a valores negativos lo que a su vez provoca que solamente después de que ha pasado un tiempo de retardo de bloqueo τ_3 un salto del voltaje de colector del transistor 3 a la zona positiva y dicho salto finalmente causa un salto simultáneo del voltaje de colector del transistor 4 a la zona negativa. El salto final a la zona negativa en el colector del transistor 4 no puede provocar ningún salto de voltaje en el colector del transistor 2 porque al mismo tiempo, el voltaje de colector del transistor 1 es positivo y así, el potencial de base del transistor 2 permanece positivo a través de la resistencia de acoplamiento 9 a pesar de dicho salto de voltaje. Este no sería el caso si el retardo de bloqueo τ_1 fuese mayor que el retardo de bloqueo τ_3 , porque entonces el potencial de colector del transistor 1 no sería todavía positivo de forma que de nuevo un salto de voltaje en el colector del transistor 2 sería provocado y, consecuentemente, la disposición de circuito continuaría automáticamente en flip-flop. El salto de voltajes de colector entre un valor positivo elevado que es idéntico al voltaje de batería en los transistores 3 y 4 y que se define para los transistores 1 y 2 por el tamaño de las resistencias 6 y 9



7.

o 7 y 8 respectivamente, y un valor positivo pequeño que es por ejemplo de 0,4 voltios.

1 y 2 de la figura 4 son los dos transistores de un circuito flip-flop biestable. La única diferencia del circuito flip-flop biestable comparado con el circuito flip-flop 5 de la figura 2 consiste en que ya el circuito flip-flop biestable hay un retardo largo de bloqueo definido τ_2 del paso 2 por el dimensionado adecuado de la resistencia de base 21 y la selección del tipo de transistor 2. Esto permite hacer un circuito flip-flop monoestable con sólo un transistor 3 adicional. 6 y 7 son de nuevo las resistencias de colector de ambos transistores 1 y 2. 8 es la resistencia de acoplamiento de base y 10 la resistencia de escape de base del transistor 1. 11 es la resistencia de acoplamiento sobre la que se acciona el transistor 3 con el retardo de bloqueo τ_3 por el transistor 2. 16 es la resistencia de colector de dicho transistor y 22 es la resistencia de acoplamiento sobre la que se acciona el transistor 1 a partir de la salida del transistor 3 y así se repone el circuito flip-flop biestable a su estado original que tenía antes de la llegada del impulso negativo de disparo llevado al terminal 23 o del impulso positivo de disparo llevado al terminal 24. En este ejemplo los retardos de bloqueo τ_2 y τ_3 se varían porque por medio de las resistencias de escape de base 25 y 26 las corrientes de eliminación de carga de espacio de los transistores 2 y 3 y consecuentemente sus retardos de bloqueo τ_2 y τ_3 se varían con la ayuda del potenciómetro 20.

La figura 5 muestra los voltajes en el terminal 24 (figura 5a) y en los colectores de los transistores 1 (figura 5c), 2 (figura 5b) y 3 (figura 5d). En esta figura, la causalidad ha sido también indicada mediante una flecha. Por el impulso de disparo del terminal 24 (figura 5a) se provoca un salto de voltaje al negativo simultáneamente en el colector del transistor 2 el cual causa a su vez un salto del voltaje de colector a valores positivos en el colector del transistor 1 después de



8.

que ha transcurrido el tiempo de retardo de bloqueo τ_1 , y en el colector del transistor 3 después de que ha transcurrido el tiempo de retardo de bloqueo τ_3 . El salto de voltaje positivo del voltaje de colector en el transistor 3 causa simultáneamente un salto de voltaje negativo en el colector del transistor 1 que a su vez causa un salto positivo del voltaje de colector del transistor 2 después de que ha transcurrido el tiempo de retardo de bloqueo τ_2 y dicho salto de voltaje del voltaje de colector del transistor 3 en la dirección negativa. El tiempo de retardo de bloqueo τ_1 del transistor 1 debe ser siempre menor que el tiempo de retardo de bloqueo τ_3 , porque de otra forma el impulso del colector del transistor 1 desaparecería. El tiempo de retardo de bloqueo 2 del transistor 2 debe ser mayor que el total del tiempo de crecimiento y decrecimiento del voltaje de colector del transistor 3 porque de otra forma este impulso de colector desaparecería. También en esta disposición de circuito el salto de voltaje final a negativo en el colector del transistor 3 no puede influenciar al transistor 1 de ninguna forma, porque en dicho momento circula una corriente ya a través de la resistencia 8, porque el potencial de colector del transistor 2 ya es de nuevo positivo. Para más aumentos del tiempo de retardo de bloqueo se pueden utilizar diodos en vez de las resistencias de acoplamiento de base 15 de la figura 2 o 21 y 11 de la figura 4 los cuales diodos tienen un corto tiempo de retardo de bloqueo intrínseco que puede despreciarse. Así, la corriente directa del electrodo de base del transistor respectivo se aumenta considerablemente y en consecuencia el tiempo de retardo de bloqueo de dicho transistor se alarga sustancialmente. En otra realización de esta idea se propone no utilizar diodos sino transistores que funcionan como seguidores de emisor (circuito de colector). Por lo tanto la relación de la corriente directa a la corriente de eliminación de carga espacial se aumenta considerablemente, porque, en los diodos conductores o seguidores de emisor circula una gran corriente directa,



pero, en el caso de diodos bloqueados o seguidos de emisor, circula una gran corriente eliminadora de carga espacial desde la base de los transistores 4 y 3 respectivamente a través de las resistencias 19 y 26 respectivamente.

230 Este invento corresponde a una solicitud de patente formulada en Alemania el 14 de Septiembre de 1967 señalada con el nº St 27.336 y se acoge por lo tanto a los beneficios que otorgan los convenios internacionales vigentes.

----- N O T A -----

235 Los puntos de invención propia y nueva que se presentan para que sean objeto de esta patente de veinte años son los siguientes:

1. Un circuito flip-flop monoestable que utiliza semiconductores activos controlables caracterizado en éste porque la duración de los impulsos dados por el circuito flip-flop monoestable está determinada por el tiempo de retardo de bloqueo de uno o más elementos semiconductores.

240

2. Un circuito flip-flop monoestable como el del punto 1, caracterizado en éste porque un circuito flip-flop biestable formado por los pasos 1 y 2 y que es disparado por un impulso acciona por lo menos un elemento semiconductor siguiente que tiene un tiempo de retardo de bloqueo definido reponiéndose el circuito flip-flop biestable a su estado original con el voltaje de salida de dicho elemento.

245

3. Un circuito flip-flop monoestable como el del punto 2 caracterizado en éste porque uno (2) de los dos pasos (1 y 2) del circuito flip-flop biestable actúa dos transistores conectados en serie (3, 4) con un tiempo de retardo de bloqueo predeterminado, llevándose los voltajes de salida de dichos transistores a la base del electrodo de control del paso (2) que acciona dichos transistores, para reponer dicho circuito flip-flop biestable a su estado original, y el tiempo de retardo de bloqueo del otro (1) de dichos dos pasos (1 y 2) es menor

250



255 que el del transistor (3) que le sigue inmediatamente.

4. Un circuito flip-flop monoestable como el del punto 2 caracterizado en éste porque un transistor (3) que tiene un tiempo de retardo de bloqueo definido (τ_3) es accionado por uno de los pasos (1 y 2) del circuito flip-flop biestable y el tiempo de retardo de bloqueo (τ_2) del paso actuante (2) es igual o mayor que el total del tiempo de crecimiento y del tiempo de decrecimiento del voltaje de colector del transistor (3) que a su vez acciona el electrodo de control del otro paso (1), para reponer el circuito flip-flop biestable al estado original, siendo el tiempo de bloqueo (τ_1) de este paso (1) siempre menor que el tiempo de retardo de bloqueo (τ_3) del transistor accionado (3).

5. Un circuito flip-flop monoestable como el de uno de los puntos 1 a 4 caracterizado en éste porque la relación de la corriente directa a la corriente eliminadora de carga espacial de los elementos semiconductores es elevada determinando dichos elementos la duración de los impulsos con su tiempo de retardo de bloqueo.

6. Un circuito flip-flop monoestable como el del punto 5 caracterizado en éste porque la corriente directa se lleva a los elementos de semiconductor que determinan con su tiempo de retardo de bloqueo la duración de impulsos a través de un diodo que tiene un retardo de bloqueo tan corto como sea posible estando bloqueado dicho diodo para desconectar la corriente directa y la corriente de eliminación de carga de espacio se hace efectiva después del bloqueo deja de circular a través de una resistencia de valor óhmico relativamente elevado.

7. Un circuito flip-flop monoestable como el del punto 5, caracterizado en éste porque la corriente directa se lleva a elementos semiconductores que determinan con su tiempo de retardo de bloqueo la duración de los impulsos a través de un circuito seguidor de emisor que está bloqueado para desconectar la corriente directa, haciéndose efec-



285 tiva la corriente de eliminación de carga de espacio después del bloqueo
que deja de circular a través de una resistencia de valor óhmico relati-
vamente alto.

8. Un circuito flip-flop monoestable.

290 Tal y como se describe en la memoria que antecede, represen-
tado en los dibujos que se acompañan y a los fines especificados.

Esta memoria consta de once hojas escritas por una sola ca-
ta.

Madrid, 14 SEP. 1968



Eugenio Barroso
EUGENIO BARROSO
Secretario General

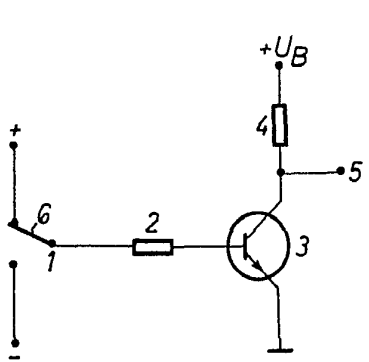


Fig. 1a

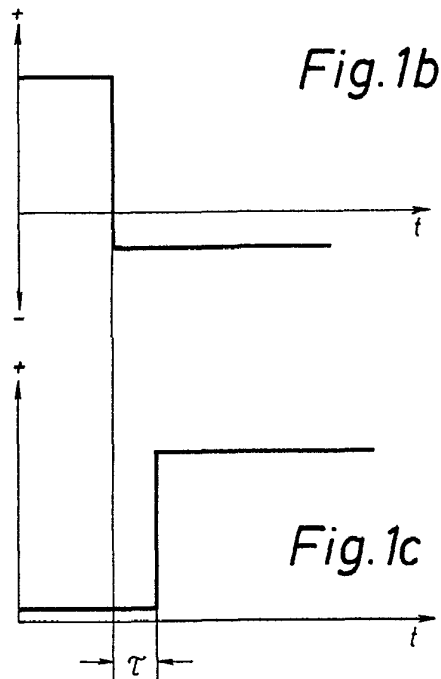


Fig. 1b

Fig. 1c

14 1965

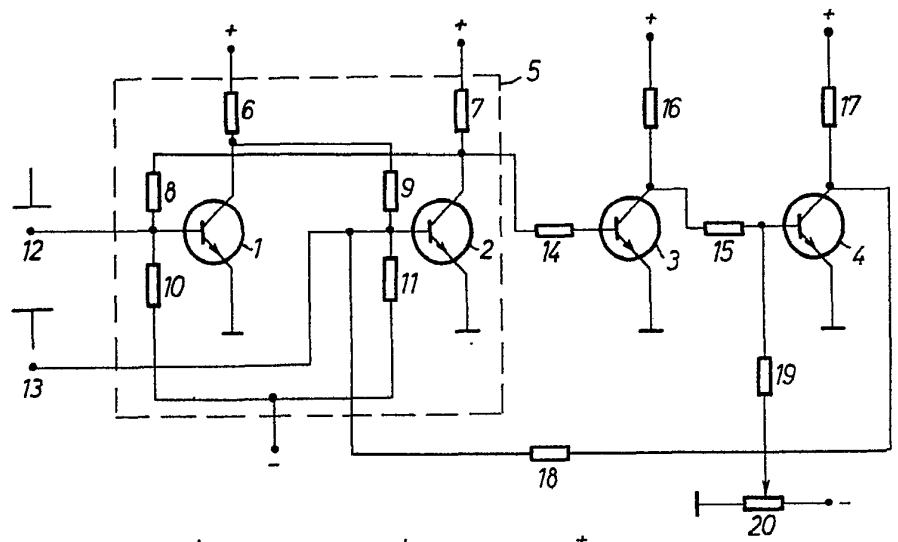


Fig. 2

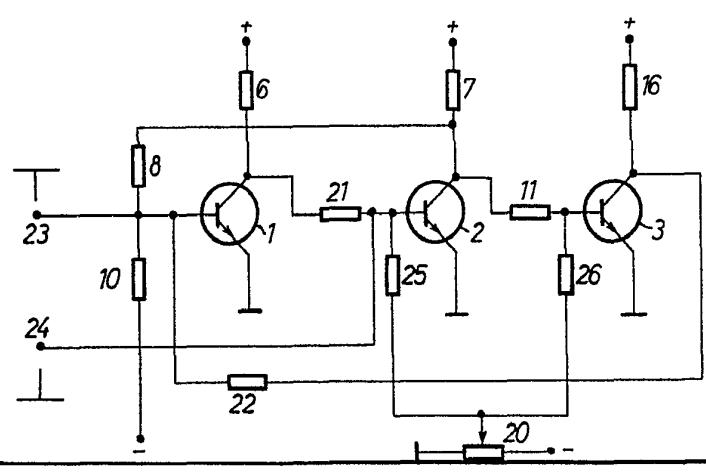


Fig. 4



TELEFONOS STANDARD CABLES

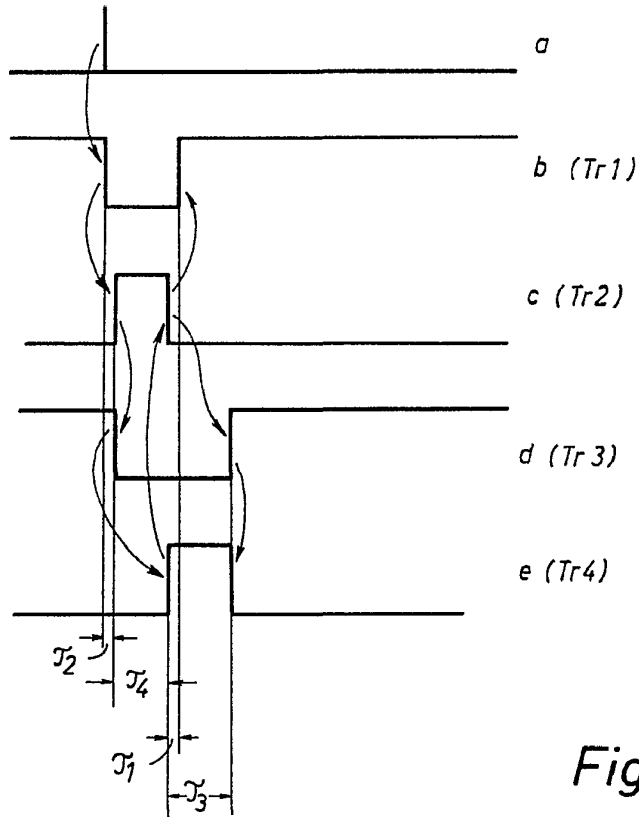
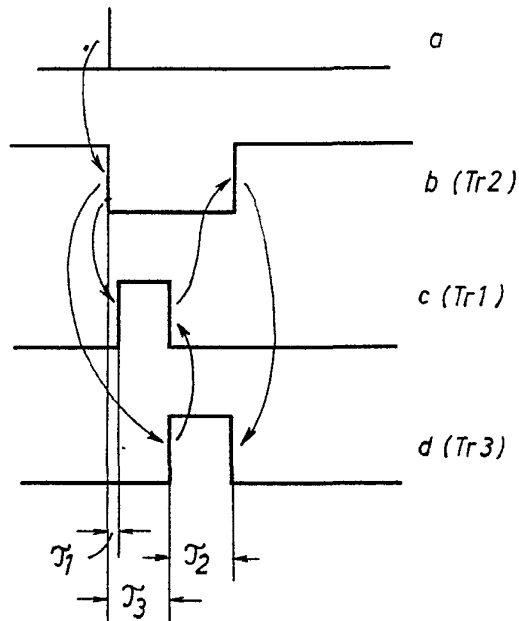


Fig.3

14 JUL. 1968



EMILIO BARROSO
Secretario General

Fig.5