

355465

P - 38.654

RCA 59040

355465

Memoria descriptiva



26 Jun. 1968

para solicitar PATENTE DE INVENCION

por 20 años

a nombre de RADIO CORPORATION OF AMERICA

entidad / ~~de~~ nacionalidad norteamericana

con domicilio en 30 Rockefeller Plaza, Nueva York, N.Y., Estados Unidos de América

por: "UNA DISPOSICION DE CIRCUITO DE LIMITACION DE SEÑAL"
(Clase Internacional H03d)



El presente invento se refiere a los sistemas de traslación de señales y, de modo más específico, a los amplificadores-limitadores que se pueden fabricar de modo económico utilizando la técnica de los circuitos integrados.

5 En la forma como se emplea en el presente documento, el término circuito integrado se emplea para denominar a un dispositivo unitario o monolítico semiconductor que es un equivalente de una red de elementos de circuito activos y pasivos conectados entre sí. Se han presentado
10 diversos problemas en el diseño de circuitos amplificadores que van a ser formados en un dispositivo de circuito integrado. A modo de ejemplo, en los amplificadores de resistencia-capacitancia conectados en cascada el empleo de capacitores de acoplamiento entre etapas sucesivas se considera
15 objectionable. Entre otras cosas, el capacitor de acoplamiento ocupa una área considerable del dispositivo de circuito integrado, aún en los casos en que se trata de una cantidad de capacitancia relativamente pequeña. La pequeña capacitancia del acoplamiento limita no solamente
20 la respuesta de baja frecuencia del amplificador, sino también la respuesta de alta frecuencia y, por consiguiente, la ganancia en la frecuencia de señal que se desea; y la capacitancia parasítica de derivación que se presenta en las estructuras de capacitores de circuito integrado limita
25 aún más la respuesta de frecuencia elevada.

En los amplificadores acoplados directamente y conectados en cascada, el voltaje directo que aparece en el electrodo de salida de una de las etapas consiste del voltaje que se aplica a la etapa subsiguiente. Como resultado de lo cual se ha venido utilizando redes de polariza-
30

ción complicadas a fin de establecer el punto de funcionamiento deseado para cada una de las etapas conectadas en cascada. Además, la realimentación de corriente continua debe ser suministrada con el fin de lograr la estabilización del punto de funcionamiento. En aquellos casos en que se desca lograr una ganancia sustancial en un dispositivo único de circuito integrado, los desplazamientos físicos dentro del bucle de realimentación son de tal naturaleza que aumentarán la posibilidad de inestabilidad del circuito.

Una etapa amplificadora que incluye una realización concreta del invento consiste de una fuente de voltaje de funcionamiento; de un terminal de salida; un primer y un segundo transistores cada uno de los cuales está provisto de electrodos de base, de emisión y colector y excitado desde dicha fuente, encontrándose acoplado el electrodo de base de dicho segundo transistor, para obtener un flujo de corriente continua, al electrodo colector de dicho primer transistor, y encontrándose acoplado el electrodo emisor de dicho segundo transistor a dicho terminal de salida mediante un primer resistor que aísla al electrodo emisor de dicho segundo transistor de la capacitancia de salida de dicho circuito; incluyendo los medios de impedancia un segundo resistor conectado al electrodo colector de dicho primer transistor a fin de efectuar la conexión de dicho primer transistor a modo de circuito de translación de señales y para el establecimiento de un primer potencial de corriente continua en reposo en el electrodo colector de dicho primer transistor; y los medios para aplicar las señales que van a ser trasladadas entre los electrodos



emisor y de base de dicho primer transistor, incluyendo dichos medios un tercer resistor para el establecimiento de un segundo potencial de reposo de corriente continua en el electrodo emisor de dicho primer transistor; siendo la relación existente entre dichos segundo y tercer resistores de tal naturaleza como para que haga que dicho primer potencial de reposo polarice inversamente a la juntura de colector y base de dicho primer transistor en una cantidad sustancialmente igual a la suma de voltaje positivo de base a emisor de dicho segundo transistor más el voltaje desarrollado a través de dicho primer resistor mediante dicha translación de señal.

Los medios para aplicar las señales entre los electrodos emisor y de base de dicho primer transistor pueden comprender un transistor adicional provisto de un electrodo emisor conectado en común al electrodo emisor de dicho primer transistor, un electrodo colector conectado a dicha fuente de voltaje y un electrodo de base acoplado para recibir señales de entrada suministradas a amplificar.

Según otra de las realizaciones concretas del invento, el tercer resistor de la etapa de amplificación es reemplazado por un transistor de corriente constante provisto de un cuarto resistor que acopla su electrodo de base con la fuente de potencial de funcionamiento. El segundo y cuarto resistores se encuentran más o menos proporcionados en la misma forma que y relación que el segundo y tercer resistores de modo que puedan mantener a los potenciales de la corriente continua de entrada y de salida de la etapa sustancialmente iguales.

Tanto el presente invento, así como sus objetivos

355 465



y ventajas, podrán comprenderse con mayor facilidad con la descripción que se da a continuación cuando se lee tomando como referencia los dibujos adjuntos, en los cuales:

5 La FIGURA 1 representa un diagrama esquemático de circuito de una etapa de amplificación que incluye una realización concreta del invento;

10 La FIGURA 2 representa un diagrama esquemático de circuito de una etapa de amplificación desarrollada anteriormente que sirve de ayuda para comprender mejor el presente invento;

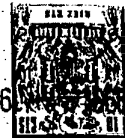
15 La FIGURA 3 representa un diagrama esquemático de circuito de un canal elaborador de onda modulada en ángulo para receptores de radio de modulación de frecuencia que puede estar incorporado en un dispositivo de circuito integrado; y

La FIGURA 4 representa un diagrama esquemático de circuito de otra etapa de amplificación que incorpora una realización concreta del presente invento.

20 Pasando a referirnos ahora a la FIGURA 1, el diagrama esquemático de circuito que en ella se ilustra representa una etapa 10 amplificadora de corriente continua que podría incluir un bloque básico de construcción para circuitos integrados. La etapa amplificadora 10 incluye tres transistores 12, 14 y 16 conectados de modo que puedan proporcionar un circuito amplificador acoplado al emisor para que excite a un circuito seguidor de emisor.

25 El circuito amplificador acoplado al emisor incluye el transistor 12 conectado en la configuración común de colector, excitando al transistor 14 que se conecta en la configuración común de base. Se aplican las señales de

355465



la fuente 18, que no están necesariamente incluidas en el dispositivo de circuito integrado, al electrodo de base del transistor 12. El acoplamiento entre los transistores 12 y 14 se efectúa mediante la conexión directa de emisión y el resistor 20, que se conecta en común entre los electrodos emisores de los transistores 12 y 14 y el terminal negativo 22 de una fuente de potencial de funcionamiento. Se conecta el electrodo de base del transistor 14 a un punto de potencial de referencia, como la tierra, por ejemplo. Se conecta el resistor de carga 24 entre el electrodo colector del transistor 14 y un terminal positivo 26 de la fuente de abastecimiento del potencial de funcionamiento. Se aplican las señales desarrolladas a través del resistor de carga 24 directamente al electrodo de base del transistor 16, que se conecta a un circuito seguidor de emisión, con un par de resistores 28 y 30 conectados en serie, conectados a su electrodo emisor. Se desarrollan las señales de salida de la etapa 10 a través del resistor 30 que funciona como la carga para la etapa. El resistor 28 sirve para aislar al electrodo emisor del transistor 16 de la capacidad de salida 32 del amplificador 10, que se ilustra con unas líneas punteadas.

La fuente de abastecimiento del potencial de funcionamiento, que no aparece ilustrada, consta de una fuente de tres terminales suministrando voltajes simétricos positivo y negativo con relación a la tierra. A título de ejemplo, los voltajes en los terminales 26 y 22 podrían ser mas 2,1 voltios y menos 2,1 voltios, respectivamente, tomando la tierra como referencia.

En el presente ejemplo, se balancea el circuito

355465



amplificador acoplados al emisor para que funcione simé-
tricamente, manteniendo a los electrodos de base de los
transistores 12 y 14 sustancialmente al mismo potencial
(tierra). Etapas amplificadoras adicionales de la misma con-
5 figuración de circuito, tales como la etapa amplificadora
10, pueden ser excitadas directamente por la etapa si el
voltaje de corriente continua en la juntura de los resis-
tores 28 y 30 seguidores de la emisión se mantiene al po-
tencial de tierra. En dicho caso, el amplificador acoplado
10 a emisor de etapas subsiguientes será equilibrado puesto
que los electrodos de base de su primer transistor estarán
al potencial de tierra de corriente continua.

En la FIGURA 2 de la presente especificación se re-
produce una etapa amplificadora desarrollada con anteriori-
15 dad, en la que se han empleado números de referencia corres-
pondientes para designar a los componentes semejantes. Es-
ta etapa fué desarrollada para utilizarla en receptores de
televisión que funcionan a frecuencias más bajas que la del
amplificador que se describe en la presente solicitud. Al
20 comparar las dos etapas amplificadoras se podrá comprobar
que la etapa amplificadora de la presente solicitud (figu-
ra 1) incluye, además, un resistor 23 en el circuito emi-
sor del transistor 16 seguidor de emisor. Y además, se man-
tiene una proporción de 2:1 de resistencia en el amplifica-
25 dor de la figura 2, entre los resistores 24 y 20 para sumi-
nistrar la estabilización en presencia de alguna variación
en la temperatura y/o en el voltaje de abastecimiento. Es-
te coeficiente varía algo en el presente caso. Los motivos
de dicho cambio se harán evidentes más adelante en el cur-
30 so de la especificación.



Refiriéndonos a la FIGURA 3, se ilustra en ella un diagrama esquemático de circuito de un canal de elaboración de onda modulada en ángulo para receptores de radio de frecuencia modulada, que se puede incorporar en un dispositivo de circuito integrado. El rectángulo de líneas quebradas 300 ilustra de manera esquemática una oblea monolítica de circuito semiconductor para su empleo como el amplificador de frecuencia intermedia del receptor. La oblea está provista de una multiplicidad de superficies de contacto alrededor de su periferia a través de las cuales se pueden hacer las conexiones para el circuito de la oblea. Por ejemplo, la oblea 300 está provista de un par de superficies de contacto 302 y 304, que se acoplan a una fuente de ondas de frecuencia modulada. En lo que respecta a las dimensiones físicas, la oblea 300 podría ser aproximadamente de 60 x 60 milipulgadas, o más pequeña.

Las señales de frecuencia modulada de una fuente adecuada, como por ejemplo la etapa mezcladora de un receptor de radio de frecuencia modulada, se aplican entre el terminal 306 y la tierra, y se acoplan a través de un capacitor 308 al circuito de resonancia 310 que se sintoniza a la señal de 10,7 MHz de frecuencia intermedia. El circuito de resonancia 310 y el capacitor de acoplamiento 308, en el presente ejemplo, se encuentran afuera de la oblea pero acoplados a ella a través de las superficies de contacto 302 y 304.

Se acopla la superficie de contacto 302 directamente a una etapa primera de amplificación 312 que incluye tres transistores 314, 316 y 318. Se conectan los dos primeros transistores 314 y 316 por medio de los resistores

355465

86



320 y 322 a fin de suministrar un amplificador acoplado al emisor, conectándose el tercer transistor 318 por medio de los resistores 324 y 326 a modo de seguidor de emisor. La señal de salida que se desarrolla mediante la etapa amplificadora 312 aparece en la juntura de los resistores 324 y 326.

Se acopla la etapa amplificadora 312 directamente a una etapa amplificadora 328 semejante que incluye también tres transistores 330, 332 y 334. Se conectan, asimismo, los dos primeros transistores 330 y 332 mediante un par de resistores 336 y 338 para formar la construcción del amplificador acoplado al emisor, mientras que el tercer transistor 334 se conecta también a modo de seguidor de emisor mediante los resistores 340 y 342. La señal de salida de esta etapa se desarrolla en la juntura de los resistores 340 y 342.

Se conecta la etapa amplificadora 328 directamente a una etapa semejante, tal como la etapa 344. El amplificador acoplado al emisor de la etapa 344 incluye los transistores 346 y 348, el resistor de carga 350 y el resistor común 352 de emisión. El seguidor de emisor incluye el transistor 354 y los resistores conectados en serie 356 y 358, cuya juntura incluye el punto de salida de la etapa amplificadora 344.

Se desarrollan las señales de salida de la etapa amplificadora 344 a través del resistor 358 y se aplican a una etapa 360 limitadora de alto nivel que incluye los transistores 362, 364 y 366, un diodo 368 y un resistor 370. El transistor 366 funciona como una fuente de corriente constante para la etapa limitadora 360, y su temperatu-



ra es compensada mediante el diodo 368 en la forma conocida. Se conecta la porción del transistor 364 de la etapa 360 a través de la superficie de contacto 372 a fin de excitar el arrollamiento primario de un transformador discriminador 374. Se conecta el arrollamiento secundario del transformador discriminador 374 a través de un par de superficies de contacto 376 y 378 con el resto del circuito discriminador 380. Se balancea el circuito discriminador 380 a fin de proporcionar un voltaje directo de salida en la conexión central del enrollamiento secundario del transformador 374 que no varía con el nivel de señal.

El circuito discriminador 380 tiene la forma de un detector de relación, pero sin el enorme capacitor imposible de integrar que se emplea por lo normal para obtener la rectificación de la cresta. Los dispositivos rectificadores de polos ubicados opuestamente del circuito discriminador 380 aparecen ilustrados con los números de referencia 382 y 384, mientras que la capacitancia distribuida de los resistores de carga integrados 386 y 388 suministran el filtraje de la frecuencia de señal y de sus armónicas.

Se acoplan las señales desmoduladas que se desarrollan mediante el discriminador 380, a través del enrollamiento terciario del transformador discriminador 374, al capacitor de desacontinuación 390 y a un terminal de salida 392 de frecuencia de audio.

El circuito de la Figura 3 difiere del de la figura 1 y del de la figura 2 porque la fuente de abastecimiento de potencial de funcionamiento es desequilibrado. En otros términos, todos los voltajes en el circuito son positivos con respecto a la tierra. Con este propósito, se co-

355465

26



necta el terminal positivo de una fuente de abastecimiento de corriente continua (que puede encontrarse sujeta a algunas variaciones) con la superficie de contacto 406, conectándose el terminal negativo conectado a tierra con la superficie de contacto 408. El voltaje no regulado entre las superficies de contacto 406 y 408 se aplica directamente al transistor 362 de la etapa de alto nivel 360.

Se regula la variación del voltaje de abastecimiento mediante el voltaje de ruptura de emisor-base del transistor 410, que se conecta a la superficie de contacto 406 mediante un resistor 412 y cuyo electrodo colector se deja sin conectar. Los transistores 414 y 416 se conectan a la superficie de contacto 406 y al transistor 410, sirviendo de seguidores de emisor para aislar el voltaje regulado que se alimenta a la etapa amplificadora 312 de aquel que se alimenta a las etapas 328 y 344.

Incluidos asimismo en el circuito de la Figura 3 se encuentran un par de transistores 418 y 420 y tres resistores 422, 424 y 426 y comprenden una fuente de abastecimiento 428 de potencial de polarización para las etapas amplificadoras 312, 328 y 344. La fuente de abastecimiento 428 desarrolla un voltaje a través del resistor 426 que es substancialmente igual a la mitad del valor del voltaje de abastecimiento al extremo del resistor 422 que se encuentra más lejos del electrodo colector del transistor 420, que es independiente de las variaciones de la temperatura y del voltaje de abastecimiento. Se mantiene la estabilidad del punto de funcionamiento de las etapas amplificadoras 312, 328 y 344 mediante el empleo de retroacción de corriente continua a través del resistor 430 en torno de di-



chas tres etapas, con un capacitor de desvío 432 conectado al resistor 430 a través de la superficie de contacto 434. Se mantiene luego automáticamente la etapa limitadora 360 al punto de funcionamiento adecuado debido a que la retroacción en torno a las etapas amplificadoras 312, 328 y 344 retiene al voltaje en el electrodo de base del transistor 362 a la mitad del valor del voltaje de abastecimiento mencionado anteriormente. De este modo la etapa limitadora 360 queda equilibrada sin encontrarse en el bucle de retroacción.

Esto se considera deseable puesto que la tendencia hacia la oscilación del bucle de retroacción queda reducida al mantener el número de etapas lo más bajo posible. Se hace que el voltaje de polarización adecuado para la etapa limitadora 360 sea esencialmente independiente de la ganancia de corriente del transistor mediante el empleo de un resistor 436 conectado en el retorno del electrodo de base del transistor 314 de igual valor al resistor 430 conectado al retorno del electrodo de base del transistor 316. Se conectan los capacitores de desvío 400 y 438 al resistor 436 por medio de las superficies de contacto 402 y 304.

El sistema de circuito que se describe en la Figura 3 comprende un amplificador de cuatro etapas que resulta adecuado para emplearse en un receptor de radio de frecuencia modulada. Las cuatro etapas de amplificación se emplean para que el circuito resulte de utilidad para los receptores de frecuencia modulada en el que la señal de entrada abastecida at 10.7 MHz desde la etapa mezcladora, - que, por ejemplo, el de un receptor de televisión - al que se suministra a 4.5 MHz ya sea desde el detector de video o del amplificador de video.

355465



368

Debido a los motivos que se expresan anteriormente, un amplificador de tres etapas resultaría, en general, inadecuado en un medio de un receptor de radio de frecuencia modulada -- requiriéndose el empleo de una cuarta etapa de amplificación. Supongamos por un momento que el sistema de circuito de la figura 3 represente un amplificador de cuatro etapas del tipo que se ilustra en la figura 2, es decir que se hubieran omitido los resistores 324, 340 y 356 en las etapas 312, 320 y 344, respectivamente, y que los índices de la relación entre los resistores 320 y 322, 336 y 338 y 350 y 352 en aquellas etapas sean todos de 2:1. Un sistema de esta naturaleza ha sido construido y se ha comprobado que manifiesta un comportamiento algo inferior al que se hubiera esperado de él debido a que en la frecuencia de 10.7 MHz del receptor de frecuencia modulada, la capacitancia de salida de cada una de las etapas amplificadoras construidas de conformidad con la figura 2 que se adjunta ha evitado que la porción de seguidor de emisor de la etapa se corte en un desplazamiento oscilante de la señal en sentido negativo. Se ha observado que la respuesta del seguidor de emisor en los desplazamientos de oscilación de señal en sentido positivo no ha sido en nada afectada por el aumento de la frecuencia de funcionamiento, de modo que la característica del amplificador que se manifiesta de este modo por el seguidor de emisor es asimétrica por naturaleza. Esta asimetría ocasiona un componente de rectificación que se va a desarrollar de manera indeseable en la figura 3, y que se hace progresivamente mayor según se acopla a las últimas etapas de la cadena amplificadora, y sea amplificada por éstas. Ese componente amplificado es alimentado



además de vuelta o realimentado mediante el resistor 430 al electrodo de base del transistor 316 en la etapa amplificadora 312, y produce como efecto el deterioro global de la característica de supresión de amplitud modulada de la detección de frecuencia modulada, en particular en casos de muy elevadas modulaciones de amplitud descendente.

Sin embargo, mediante el aislamiento del transistor del seguidor de emisor de cada etapa amplificadora desde su capacitancia de salida, en la forma que se ilustra en las figuras 1 y 2, las constantes de tiempo de carga y descarga que se manifiestan por medio de la etapa se vuelven más y hasta casi simétricas, con lo cual se reduce la magnitud del componente de corriente continua rectificado. Por tanto, esta degeneración elimina la capacitancia distribuida de a través del transistor seguidor de emisor y mejora la supresión de modulación de amplitud a altas frecuencias.

Otra de las características distintivas en el diseño del presente invento, con referencia al circuito de la figura 2, es la siguiente. En dicho circuito, haciendo que el resistor de carga del amplificador acoplado al emisor de cada etapa sea el doble de valor que su resistor de emisor, se desarrolla un voltaje de corriente continua a través del resistor de salida seguidor de emisor, que tiene un valor igual al que se aplica al electrodo de base de entrada del par acoplado al emisor. Dicho voltaje de corriente continua, además, es estabilizado contra los cambios de temperatura y las variaciones del abastecimiento de potencia. En dicho caso, el voltaje de corriente continua en el electrodo colector del segundo transistor amplificador acoplado al emisor es de 0,7 voltios más, aproximadamente, que

355465

26



el voltaje de salida, representando dicha caída de voltaje de 0,7 voltios el voltaje de base a emisor del transistor seguidor de emisor. Se podrá notar, por lo tanto, que al añadir el resistor aislante en las etapas amplificadoras en la forma que se ilustra en la figura 3 es necesario, por consiguiente, aumentar el voltaje de corriente continua en el electrodo colector con objeto de mantener el mismo voltaje de corriente continua a través del resistor de salida a fin de que resulte posible la conexión en cascada de las etapas. Esto se logra en las etapas amplificadoras de las figuras 1 y 3 al disminuir el valor del resistor de carga del amplificador acoplado al emisor y, por lo tanto, el coeficiente de resistores mencionado anteriormente, hasta que el aumento resultante en el voltaje de corriente continua en el electrodo colector del segundo transistor en la etapa amplificadora desplace la caída de voltaje añadida a través del resistor de aislación de la etapa. La mejora que se obtiene en la supresión de la modulación de amplitud resultante ha demostrado que contrabalancea de modo mas que suficiente la ligera dependencia de la temperatura y del voltaje de abastecimiento que resulta debido a lo que ha sido apartado de el coeficiente de los resistores de 2:1.

Se podrá notar en la etapa amplificadora 344 de la figura 3 que la relación del resistor de carga 350 de amplificación acoplado al emisor con su resistor de emisor común 352 es 1:72. El mismo índice se mantiene para los resistores correspondientes 336 y 338 en la etapa 328, y para los resistores 320 y 322 en la etapa 312. Sin embargo, cada uno de los valores absolutos para dichos últimos grupos de resistores ha quedado aumentado por un factor 3, a fin de



reducir la cantidad de corriente que gastan las etapas 328 y 328. El empleo de resistores de valor bajo en la etapa amplificadora 344, que es donde existen mayores posibilidades de que ocurra la rectificación indeseable, ha demostrado resultar muy ventajoso para disminuir el efecto de la capacitancia de salida en el desplazamiento de oscilación de la señal seguidora de emisor.

La razón exacta de resistor que se deberá emplear en el amplificador acoplado a emisor con el fin de descentrar la caída adicional de voltaje de corriente continua que se debe al resistor de aislamiento seguidor de emisor se puede determinar de acuerdo a la siguiente expresión:

$$\frac{R_L}{R_C} = 2 \left[1 - \frac{R_I}{R_O} \left(\frac{E_R}{E_R - V_{be3}} \right) \right] \quad (1)$$

en la cual R_L = el valor de la resistencia del resistor de carga del amplificador acoplado al emisor;

R_C = el valor de resistencia del resistor de emisor común del amplificador acoplado al emisor;

R_I = El valor de resistencia del resistor de aislamiento seguidor de emisor;

R_O = el valor de resistencia del resistor de salida de emisor;

E_R = el potencial de reposo de corriente continua existente en los electrodos de base de los transistores amplificadores acoplados al emisor; y

355465



V_{be3} = El voltaje positivo de base-a-emisor del transistor seguidor de emisor, que es igual a 0,7 voltios cuando el transistor se fabrica en una estructura monolítica de circuito integrado de silicio.

Se puede determinar también la razón de resistor basándose en las siguiente expresión:

$$\frac{R_L}{R_C} = 2 \left[1 - \frac{\Delta V}{E_R - V_{be3}} \right] \quad (2)$$

en la cual ΔV = la caída de voltaje desarrollada a través del resistor aislador seguidor de emisor, puesto que:

$$\frac{\Delta V}{E_R} = \frac{R_1}{R_0} \quad (3)$$

Se podrá notar que el aumento de voltaje de corriente continua que se requiere en el electrodo colector de segundo transistor del amplificador acoplado a emisor está en un sentido para evitar que se produzca una anulación en dicha etapa. Esto reduce de manera eficaz cualquier radiación armónica que se genere mediante la etapa amplificadora y perfecciona aún más la supresión de la modulación de amplitud de la detección de frecuencia modulada. Con un voltaje no regulado de mas 5 voltios aplicado a la superficie de contacto 406 de la figura 3 y con los valores de componente ilustrados, el voltaje en reposo de corriente continua que se desarrolla en el terminal de salida de cada etapa amplificadora es aproximadamente de 2,1 voltios. Se podrá notar éste es el mismo voltaje de corriente continua que se ha es



establecido en el electrodo de base de entrada mediante el abastecimiento de funcionamiento 428 y los resistores de retroacción 430 y 436.

Refiriéndonos ahora a la figura 4, se ilustra en ella una forma modificada del amplificador de corriente continua que incluye una realización concreta del invento. Se han utilizado en toda ella números de referencia correspondientes para designar a aquellos componentes semejantes a los de la etapa amplificadora de la figura 1. Una comparación de las dos etapas demostrará que el resistor emisor común 20 de la etapa de la figura 1 ha sido reemplazado aquí por un trayecto de emisor-colector de un transistor 40 de corriente constante, cuyo electrodo de base se acopla mediante un resistor 42 con el terminal 26 de abastecimiento positivo. Se acopla aún más un diodo 44 a través de la juntura de emisor-base del transistor 40 con el fin de suministrar una compensación de temperatura. El voltaje positivo a través de dicha juntura iguala al voltaje correspondiente a través de la juntura de emisor-base del transistor 16, de modo sustancial.

Al igual que las etapas amplificadoras de las figuras 1 y 3, la etapa amplificadora de la figura 4 desarrollará potenciales de corriente continua de entrada y de salida sustancialmente iguales en presencia del resistor aislador 23 seguidor de emisor mediante la selección adecuada de los resistores amplificadores acoplados a emisor que se empleen. De modo más específico, se podrá mantener esta relación siempre que:

$$\frac{R_L}{R_B} = 2 \left[1 - \frac{E_R \left(1 - \frac{R_I}{R_O} \right)}{E - V_{be_3}} \right] \quad (4)$$

355465



en donde R_B = el valor de resistencia del resistor amplificador 42 acoplado al emisor;

E = el potencial de corriente continua aplicado al terminal de abastecimiento 26; y

5 en donde R_L , E_R , R_I y R_O son lo mismo que se ha definido anteriormente, Explicado en términos de la caída de voltaje ΔV desarrollada a través del resistor aislador R_I seguidor de emisor, los potenciales de corriente continua serán mantenidos siempre que:

10

$$\frac{R_L}{R_B} = 2 \left[1 - \frac{E_R + \Delta V}{E - V_{be3}} \right] \quad (5)$$

Habiendo establecido las razones adecuadas de resistor para cualesquiera de las configuraciones de amplificador de las figuras 1, 3 ó 4, y tomando nota de que los voltajes positivos de base-emisor de los transistores son todos sustancialmente iguales, se puede demostrar que:

15

$$V_c = E - V_e + \Delta V \quad (6)$$

en donde V_c = el potencial de corriente continua de reposo establecido en el electrodo colector del segundo transistor del par acoplado a emisor;

20 V_e = el potencial de corriente continua de reposo establecido en el electrodo emisor del segundo transistor de este par;

25 y donde E y ΔV son como se ha definido anteriormente.

Expresado de otra manera, se puede comprobar que:

$$V_c - E_R = V_{be3} + \Delta V \quad (7)$$

en donde V_c , E_R , V_{be3} y ΔV son como se ha definido anteriormente.

30 Esta solicitud que corresponde a la presentada



en los Estados Unidos de América, el 29 de Junio de 1967
bajo el Nº 650.088, se acoge a los beneficios del artículo
51 del vigente Estatuto sobre Propiedad Industrial.

5

- N O T A -

10 Los puntos de invención propia y nueva que se pre-
sentan para que sean objeto de esta solicitud de patente
de invención en España, por VEINTE años, son los siguientes:

15 1.- Una disposición de circuito de limitación de
señal que consiste en: una fuente de voltaje de funcionamien-
to; un terminal de salida; que se caracteriza por un primer
y segundo transistores provisto cada uno de ellos de elec-
trodo de base, emisoras y colectores y que son excitados
desde dicha fuente, encontrándose acoplado el electrodo de
20 base de dicho segundo transistor, para que se obtenga un
flujo de corriente continua, con el el electrodo colector
de dicho primer transistor y encontrándose acoplado el elec-
trodo emisor de dicho segundo transistor con dicho terminal
de salida mediante un primer resistor que aísla a dicho
electrodo emisor de dicho segundo transistor de la capaci-
25 tancia de salida de dicho circuito; incluyendo los medios
de impedancia un segundo resistor conectado al electrodo
colector de dicho primer transistor para efectuar la conec-
ción de dicho primer transistor a modo de un circuito de
30 translación de señales y para establecer un primer poten-
cial de corriente continua de reposo en el electrodo colce

355465

24



tor de dicho primer transistor; y los medios para efectuar la aplicación de las señales que se van a trasladar entre los electrodos emisor y de base de dicho primer transistor, incluyendo dichos medios un tercer resistor para el establecimiento de un segundo potencial de corriente continua de reposo en el electrodo emisor de dicho primer transistor; siendo la razón entre dicho segundo y tercer resistores de tal naturaleza como para que haga que dicho primer potencial de reposo polarice inversamente a la juntura de colector-base de dicho primer transistor mediante una cantidad sustancialmente igual a la suma del voltaje positivo de base-a-emisor de dicho segundo transistor con el voltaje desarrollado a través de dicho primer resistor mediante dicha translación de señal.

2.- Una disposición de circuito de limitación de señal en la forma que se define en la reivindicación 1, que se caracteriza por el hecho de que dichos primero y segundo transistores y dichos primero, segundo y tercer resistores se encuentran todos dispuestos en un circuito integrado único.

3.- Una disposición de circuito de limitación de señal en la forma que se define en la reivindicación 1, que se caracteriza por el hecho de que dicho tercer resistor se conecta al electrodo emisor de dicho primer transistor, y en el que la razón de dicho segundo resistor a dicho tercer resistor es determinado por la expresión:

$$\frac{R_2}{R_3} = 2 \left[1 - \frac{\Delta v}{E_R - V_{be}} \right]$$

en donde R_2 es igual al valor de resistencia de dicho segundo resistor; R_3 es igual al valor de resistencia de dicho



tercer resistor; ΔV es igual al voltaje desarrollado a través de dicho primer resistor; E_R es igual al potencial de corriente continua de reposo que existe en el electrodo de base de dicho primer transistor; y V_{be} es igual al voltaje positivo de base-a-emisor de dicho segundo transistor.

4.- Una disposición de circuito de limitación de señal en la forma que se define en la Reivindicación 1, que se caracteriza por el hecho de que dichos medios mencionados últimamente incluyen un tercer transistor provisto de electrodos emisor y colector conectados en un trayecto de circuito con el electrodo emisor de dicho primer transistor, y un electrodo de base acoplado mediante un cuarto resistor a dicha fuente de voltaje de funcionamiento, y en donde la relación de dicho segundo resistor a dicho cuarto resistor se determina por la expresión:

$$\frac{R_2}{R_3} = 2 \left[1 - \frac{E_R - \Delta V}{E - V_{be}} \right] \text{ en donde } R_2 \text{ es}$$

igual al valor de resistencia de dicho segundo resistor; R_3 es igual al valor de resistencia de dicho cuarto resistor; ΔV es igual al voltaje desarrollado a través de dicho primer resistor; E_R es igual al potencial de corriente continua de reposo en el electrodo de base de dicho primer transistor; E es igual al valor de dicha fuente de voltaje de funcionamiento; y V_{be} es igual al voltaje positivo de base-a-emisor de dicho segundo transistor.

5.- Una disposición de circuito de limitación de señal en la forma que se define en la Reivindicación 1, que se caracteriza por el hecho de que se conecta dicho tercer resistor al electrodo emisor de dicho primer transistor; en el que se ha incluido además un quinto resistor que efectúa el acoplamiento de dicho terminal de salida a un punto

355465



de potencial de referencia para dicho electrodo emisor ²⁶ d

dicho primer transistor, y en el que la relación de dicho segundo resistor a dicho tercer resistor se determina mediante la expresión:

$$\frac{R_2}{R_3} = 2 \left[1 - \frac{R_1}{R_4} \left(\frac{E_R}{E_R - V_{be}} \right) \right]$$

en donde E_R es igual al potencial de corriente continua de reposo que existe en el electrodo de base de dicho primer transistor; V_{be} es igual al voltaje positivo de base-a-emisor de dicho segundo transistor; y R_1 , R_2 , R_3 y R_4 son iguales a los valores de resistencia de dichos primero, segundo, tercero y quinto resistores, respectivamente.

6.- Una disposición de circuito de limitación de señal en la forma que se define en la Reivindicación 1, que se caracteriza por el hecho de que dichos medios mencionados últimamente incluyen un tercer transistor provisto de electrodos emisor y colector conectados en un trayecto de circuito con el electrodo emisor de dicho primer transistor, y un electrodo de base acoplado mediante un cuarto resistor a dicha fuente de voltaje de funcionamiento, en el que se incluye además un quinto resistor que efectúa el acoplamiento de dicho terminal de salida a un punto de potencial de referencia para dicho electrodo emisor de dicho primer transistor, y en el que la relación de dicho segundo resistor a dicho cuarto resistor se determina mediante la

expresión:

$$\frac{R_2}{R_3} = 2 \left[1 - \frac{E_R}{E} \left(1 - \frac{R_1}{R_4} \right) \right] \text{ en donde}$$

E_R es igual al potencial de corriente continua de reposo que existe en el electrodo de base de dicho primer transistor; V_{be} es igual al voltaje positivo de base-a-emisor de dicho

355465

28 A



segundo transistor; y R_1 , R_2 , R_3 y R_4 son iguales al valor de resistencia de dichos primero, segundo, cuarto y quinto resistores, respectivamente; y E el valor de dicha fuente de potencial de trabajo.

5

7.- Una disposición de circuito de limitación de señal.

Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan y con los fines que se han especificado.

10

Esta Memoria consta de veinticuatro hojas escritas a máquina por una sola de sus caras.

Madrid, 28 AGO. 1969

P.A.

Alberto E. H. H. H.
Por Poder.

12.8.69
MCL

355465

M 9 JUL

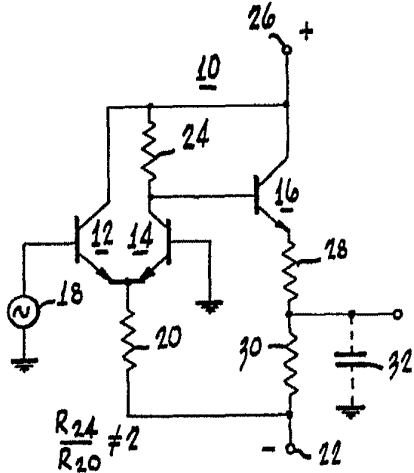


Fig. 1

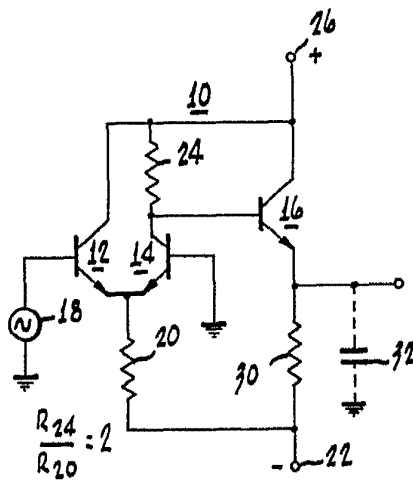


Fig. 2

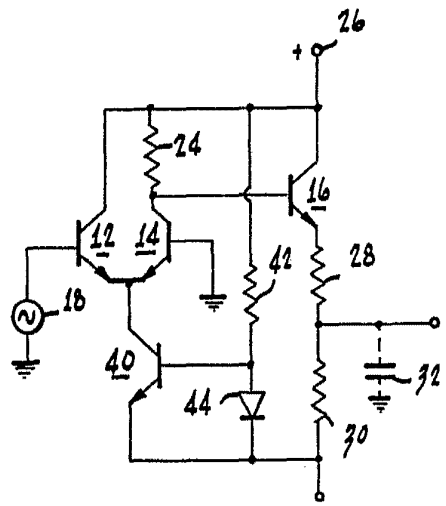


Fig. 4

Alberto de Elzabart,
New York.

355465

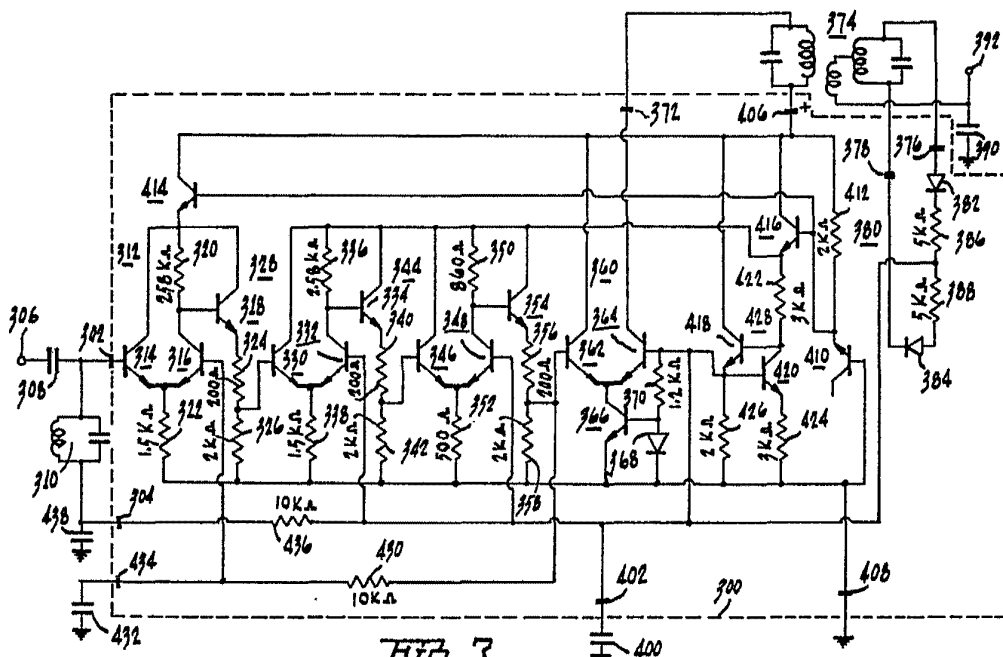


FIG. 3.

Alberto de Elzabara
Inventor