

346339

PHN 2006 Comb.

346339



**Memoria descriptiva**

para solicitar PATENTE DE INVENCION por 20 años

a nombre de N.V. PHILIPS' GLOBELAMPENFABRIEKEN

entidad / ~~de nacionalidad~~ holandesa

con domicilio en Emmasingel 29, Eindhoven, Holanda

por: "UN DISPOSITIVO QUE COMPRENDE UNA CADENA DE CONDENSADORES Y MEDIOS DISTRIBUIDORES ELECTRONICOS PARA TRANSFERIR CARGA DESDE UN PRIMER CONDENSADOR A UN SEGUNDO CONDENSADOR DE LA CADENA"

(Clase Internacional H03k)



21

Este invento se refiere a un circuito para transferir carga desde un primer condensador a un segundo condensador por medios de conmutación electrónicos, siendo alimentada carga al primer condensador por medio de un circuito de entrada y siendo derivada carga desde el segundo condensador por medio de un circuito de salida.

Esta clase de circuito se usa frecuentemente en memorias de condensador y en líneas de retardo, por ejemplo, de señales de audiofrecuencia o de videofrecuencia. Es pues necesario que la energía de un primer condensador sea transferida a un segundo condensador con la menor cantidad posible de pérdidas.

En un circuito conocido de esta clase, hay incluido un amplificador entre un primer condensador y un segundo condensador, teniendo dicho amplificador una alta resistencia de entrada y una baja resistencia de salida. En este circuito el segundo condensador es cargado primeramente, a través de un interruptor asociado con el mismo, a la tensión del primer condensador. Posteriormente se interrumpe la conexión entre los condensadores primero y segundo y se descarga el primer condensador a través de otro interruptor asociado con él. El citado circuito adolece del inconveniente de que son necesarias tres operaciones para transferir la energía desde el primer condensador al segundo condensador.

El presente invento hace posible proporcionar un circuito de la clase descrita que puede ser construido con elementos considerablemente más sencillos y que es además adecuado para ser integrado.

El invento se caracteriza por que hay dispuesto un



5 transistor entre el primer condensador y el segundo condensador, estando incluidos esos condensadores en el circuito de emisor y en el circuito de colector respectivamente, mientras que una fuente de tensión de conmutación que controla la transferencia de carga está dispuesta entre la conexión del segundo condensador que está alejada del colector, y la conexión del primer condensador que está alejada del emisor, estando además incluida dicha fuente entre la conexión últimamente mencionada y la base del transistor.

10 Este circuito se usa preferiblemente en un dispositivo para retardar señales eléctricas, comprendiendo el dispositivo circuitos sucesivos los cuales están contruidos de la misma manera, de modo que, en etapas sucesivas, el segundo condensador de la primera etapa es también el primer condensador de la segunda etapa, y el segundo condensador de la segunda etapa es también el primer condensador de la tercera etapa, etc.

15 A fin de que el invento pueda ser llevado fácilmente a la práctica, se describirá a continuación con detalle, a manera de ejemplo, con referencia a los dibujos esquemáticos que se acompañan, en los cuajes:

20 La Fig. 1 ilustra el diagrama de circuito del invento mientras que la Fig. 2 ilustra la variación en la tensión procedente de la fuente de tensión de conmutación  $S_0$  de la Fig. 1.

25 La Fig. 3 ilustra un dispositivo para retardar señales eléctricas para uso del circuito de acuerdo con el invento, mientras que la Fig. 5 ilustra la variación de tensión en varios puntos del dispositivo en función del



tiempo.

La Fig. 4 ilustra el circuito que comprende las unidades de las Figs. 6, 8, 12 y 17.

,5 La Fig. 6 ilustra otro dispositivo para uso del circuito de acuerdo con el invento, mientras que la Fig. 7 ilustra, en función del tiempo, las variaciones en las tensiones procedentes de las fuentes de tensión de conmutación  $S_1$ ,  $S_2$  y  $S_3$  de la Fig. 6.

10 La Fig. 8 ilustra otro dispositivo para uso del circuito de acuerdo con el invento, mientras que la Fig. 9 ilustra, en función del tiempo, las variaciones en las tensiones procedentes de las fuentes de tensión de conmutación  $S_1$ ,  $S_2$  y  $S_3$  de la Fig. 8.

15 La Fig. 10 ilustra el circuito de una unidad m la cual puede sustituir al menos a una unidad de las Figs. 3, 6, 8, 12 y 17.

La Fig. 11 ilustra el circuito de una unidad n, la cual puede sustituir al menos a una de las unidades de las Figs. 3, 6, 8, 12 y 17.

20 La Fig. 12 ilustra otro dispositivo para uso del circuito de acuerdo con el invento, mientras que la Fig. 13 ilustra, en función del tiempo, las variaciones en las tensiones procedentes de las fuentes de tensión de conmutación  $S_1-S_6$  y  $S_A$ ,  $S_B$  de la Fig. 12.

25 La Fig. 14 ilustra el dispositivo de la Fig. 12 en el cual se usan otros circuitos de entrada y de salida.

30 La Fig. 15 y la Fig. 17 ilustran un circuito de filtro para uso del dispositivo de la Fig. 3, mientras que la Fig. 16 ilustra, en función del tiempo, las variaciones en las tensiones procedentes de las fuentes de tensión de



conmutación  $S_0$ ,  $S_2$ ,  $S_3$  y  $S_4$  de la Fig. 15.

La Fig. 18 ilustra la característica de amplitud y frecuencia de un filtro de peine.

5 La Fig. 19 ilustra un dipolo, el cual puede estar dispuesto en paralelo con uno o más primeros condensadores en las etapas  $0$  a  $n$  en el circuito de acuerdo con la Fig. 3.

10 En el diagrama de circuito de la Fig. 1,  $T_n$  es un transistor de tipo npn,  $C_{n-1}$  es un primer condensador y  $C_n$  es un segundo condensador.  $S_0$  es una fuente de tensión de conmutación que proporciona, por ejemplo, una tensión que tiene la forma de onda representada en la Fig. 2. De esa figura puede verse que la tensión entre la base y tierra es  $E$  voltios durante el intervalo de tiempo  $\tau_1$  y es de  $0$  voltios durante el intervalo de tiempo  $\tau_2$

15 La fuente de tensión de conmutación  $S_0$  está incluida entre los condensadores  $C_n$  y  $C_{n-1}$  y la base del transistor  $T_n$  está conectada a la conexión del condensador  $C_n$  que está alejada del colector. La tensión entre la base del transistor y tierra es de  $E$  voltios durante el intervalo de tiempo  $\tau_1$ . El transistor conducirá en tanto que la tensión a través del condensador  $C_{n-1}$  sea menor que  $E$  voltios, no tomándose en consideración la tensión de umbral de base y emisor del transistor  $T_n$ . A través del transistor circulará una corriente que origina un aumento en la tensión a través del condensador  $C_{n-1}$  y una disminución en la tensión a través del condensador  $C_n$ . Si los dos condensadores son del mismo valor, y si se supone que el coeficiente de ganancia de corriente de colector y

20

25

30



emisor es igual a la unidad, entonces la tensión a través del condensador  $C_{n-1}$  aumentará en el mismo período en la misma magnitud en que disminuye la tensión a través del condensador  $C_n$ .

5 La tensión de salida a través del condensador  $C_{n-1}$  será de E voltios, ya que al alcanzarse esa tensión queda cortada la unión de base y emisor del transistor  $T_n$ . Por consiguiente, la tensión de salida a través del condensador  $C_n$  será igual a  $(V_n - \Delta V)$  voltios, donde  
10  $\Delta V$  es igual al aumento de tensión a través del condensador  $C_{n-1}$  donde  $V_n$  es la tensión a través del condensador  $C_n$  al principio de la transferencia de carga entre los dos condensadores. Cuando se toma la tensión E voltios como nivel de referencia para la información  $-\Delta V$  que  
15 estaba presente en el condensador  $C_{n-1}$ , la información  $-\Delta V$  ha pasado al condensador  $C_n$ , mientras que al mismo tiempo el condensador  $C_{n-1}$  ha sido cargado hasta el nivel de referencia y por consiguiente está de nuevo en condiciones para recibir nueva información desde un elemento  
20 de almacenamiento precedente. No se requiere por tanto operación alguna separada de conmutación para descargar el condensador  $C_{n-1}$  con objeto de llevarlo a un estado para manejar posterior información.

25 El dispositivo ilustrado en la Fig. 3 para retardar señales eléctricas comprende un circuito de cadena de  $(n + 1)$  etapas que cada una incluye un transistor con un condensador dispuesto entre su colector y su base. Tal etapa, así como una vista simbólica de la misma, se han representado en la Fig. 4. Para mayor claridad se menciona que los símbolos E, B y C de la Fig. 1 corresponden a  
30



los símbolos E, B y C de la Fig. 4. En la posterior descripción, E es la entrada de emisor, C es la salida de colector y B es la entrada de base de la etapa considerada. En la Fig. 3, la salida de colector de cada etapa está conectada para corriente continua a la entrada de emisor de la etapa sucesiva, excepto para la etapa  $(n + 1)^a$  donde la salida de colector está conectada a la entrada de base de la citada etapa. La señal de salida del circuito en cadena es derivada desde la salida de colector de la etapa  $n^a$ . La entrada de emisor de la etapa 0 está conectada a tierra a través de la combinación en serie de una resistencia  $R_0$  y de una fuente de señal de entrada  $V_1$ . Las entradas de base de las etapas pares 0, 2, 4, etc. están conectadas a tierra a través de la fuente de tensión de conmutación  $S_0$ , mientras que las entradas de base de las etapas impares 1, 3, 5, etc. están conectadas directamente a tierra.

Para comprender mejor el comportamiento del dispositivo de la Fig. 3, se han representado las formas de ondas de tensión en varios puntos de este dispositivo, una debajo de otra, como función del tiempo, en la Fig. 5. El gráfico 5a ilustra la variación de tensión de la fuente de tensión de conmutación  $S_0$ . Es una tensión de onda cuadrada simétrica de  $+E$  voltios en su máximo y  $-E$  voltios en su mínimo, siendo el período de la citada tensión de onda cuadrada igual a  $T$  segundos. Este período debe ser menor, al menos por un factor de 2, que el período de la frecuencia de la señal más alta que tiene lugar en la señal de entrada  $V_1$  cuya señal se ha representado en la Fig. 5b. Durante los intervalos de tiempo  $\tau_0$ ,  $\tau_2$ ,



5

10

15

20

25

30

$\tau_4$  y  $\tau_6$  el punto  $B_0$  de la Fig. 3 tiene un potencial de  $-E$  voltios con relación al punto  $B_1$ . El transistor  $T_0$  no conducirá durante los citados intervalos de tiempo si la tensión de entrada es  $V_1 > -E$  voltios, mientras que tampoco los transistores pares  $T_2, T_4$  etc conducirán ya que las tensiones a través de los condensadores impares  $C_1, C_3$ , etc nunca pueden exceder de  $+E$  voltios. Los transistores impares conducirán durante los mismos intervalos de tiempo en tanto que las tensiones a través de los condensadores pares sean menores de  $E$  voltios. Los condensadores pares son cargados hasta que su potencial llega a ser igual a  $E$  voltios, mientras que la tensión a través de cada condensador impar disminuirá en la misma magnitud en que aumenta la tensión a través del condensador par precedente. Se supone así que todos los condensadores tienen un mismo valor y que el coeficiente de ganancia de corriente de colector y emisor de cada transistor es igual a la unidad.

Durante el período en el cual el punto  $B_0$  tiene una tensión de  $+E$  voltios con relación al punto  $B_1$ , la información concerniente a la magnitud de la señal de entrada  $V_1$  es transmitida al condensador  $C_0$  y, por consiguiente, durante los intervalos de tiempo  $\tau_1, \tau_3, \tau_5$ , y  $\tau_7$  de acuerdo con la Fig. 5a.

La magnitud de la señal de entrada durante esos intervalos de tiempo es  $-E, 0, +E$  y  $0$  voltios respectivamente. Durante esos intervalos de tiempo circulará a través del transistor  $T_0$  una corriente que es igual a  $(E - V_1)/R_0 + r$  amperios, cuya corriente origina una disminución en la tensión de  $E$  voltios establecida a través



5 del condensador  $C_0$ . Las corrientes que circulan a través del transistor  $T_0$  durante los citados intervalos de tiempo se han representado en la Fig. 5c, habiéndose representado en la Fig. 5d el comportamiento de la tensión a través del condensador  $C_0$ . De esta última figura puede verse que las caídas de tensión a través del condensador  $C_0$  durante los intervalos de tiempo  $\tau_1$ ,  $\tau_3$ ,  $\tau_5$  y  $\tau_7$  varían linealmente con el tiempo, lo cual se verifica únicamente si la resistencia  $R_0$  tiene un valor que es superior en muchas veces a la resistencia interna de base y emisor del transistor  $T_0$ . La máxima disminución de tensión se produce durante el intervalo de tiempo  $\tau_1$ , es decir  $\Delta V = E$  voltios, mientras que la caída de tensión durante el intervalo  $\tau_5$  es igual a 0 voltios.

10 Existirá así una relación lineal entre la caída de tensión  $V$  a través del condensador  $C_0$  y la señal de entrada solamente para señales de entrada en el intervalo  $-E \ll V_i \ll +E$  voltios. La resistencia  $R_0$  debe tener un valor tal que para una señal de entrada de 0 voltios, la tensión a través del condensador  $C_0$  se haga exactamente igual a 0,5 E voltios durante el periodo en el cual el punto  $D_0$  tiene un potencial de +E voltios con relación a tierra. La corriente de carga media  $i_{gem} = E/R_0 + r$  requerida es determinada por tanto por el valor del condensador  $C_0$  y por la duración de cada período T en el cual el potencial del punto  $B_0$  es igual a + E voltios. La citada corriente de carga es igual a  $C_0 E / 2 \tau$ , donde 0,5 E es la caída de tensión a través del condensador  $C_0$  para una señal de entrada de 0 voltios. De este se deduce que debe aplicarse

15 20 25 30  $\tau = 0,5 \cdot C_0 \cdot R_0$  para el ajuste correcto de la corriente



21

de carga media, designado como ajuste de cero. Los valores ventajosos para el ajuste de cero por lo que se refiere a una relación satisfactoria de señal a ruido y la potencia de conmutación requerida están comprendidos entre 1 microamperio y 1 miliamperio.

Puede usarse el dispositivo de la Fig. 3 para retardar el tiempo de tránsito de, por ejemplo, las señales de audiofrecuencia o las señales de videofrecuencia. El tiempo de retardo por etapa es entonces igual a  $0,5 T$  segundos de modo que el retardo total en el tiempo de tránsito después de la etapa  $n$  será igual a  $0,5(n + 1) T$  segundos. Ese retardo de tiempo de tránsito por etapa puede ser aumentado por medio de un dispositivo como el ilustrado en la Fig. 6. Ese dispositivo incluye tres fuentes de tensión de conmutación  $S_1$ ,  $S_2$  y  $S_3$  dispuestas entre tierra y los puntos  $B_1$ ,  $B_2$  y  $B_3$  respectivamente. Las formas de ondas de las tensiones provistas por dichas fuentes de conmutación se han representado en función del tiempo en la Fig. 7. El punto  $B_3$  tiene un potencial de  $+ E$  voltios con relación a tierra durante los primeros  $1/3 T$  segundos de cada periodo  $T$  de exploración, el cual debe ser al menos dos veces más pequeño que el periodo de la máxima frecuencia de señal que se produce, mientras que los puntos  $B_1$  y  $B_2$  tienen el potencial a tierra. Durante los siguientes  $1/3 T$  segundos de cada periodo  $T$  de exploración, el punto  $B_2$  tiene un potencial de  $+ E$  voltios con relación a tierra, mientras que los puntos  $B_1$  y  $B_3$  tienen el potencial de tierra. Durante los  $1/3 T$  segundos finales de cada periodo de exploración, el punto  $B_1$  tiene un potencial de  $+ E$  voltios con relación a



tierra, mientras que los puntos  $B_2$  y  $B_3$  tienen el potencial de tierra. Durante esos  $1/3 T$  segundos finales de cada periodo de exploración, la información es transferida desde la etapa 0 al condensador  $C_0$ , mientras que no hay transferencia de nueva información durante  $2/3 T$  segundos de cada período de exploración. Así, el retardo por etapa resulta entonces de  $2/3 T$  segundos, de modo que el retardo en tiempo de tránsito después de la etapa  $N$  será entonces de  $2/3 \cdot (n + 1) \cdot T$  segundos. La Fig. 5 ilustra un ejemplo de tres fuentes de tensión de conmutación y tres cables  $B_1, B_2$  y  $B_3$  que conectan las entradas de base de las etapas 0,3 y 1,4 y 2,5 respectivamente. No obstante, como regla pueden usarse fuentes de conmutación  $p$  y cables  $p, B_1$  a  $B_p$ . En este caso se conmuta  $p$  veces por período de exploración y solamente se usan  $\frac{T}{p}$  segundos para transferir información. El tiempo de retardo por etapa será entonces de  $\frac{p-1}{p} T$  segundos. No obstante, también se requieren entonces  $p$  fuentes de conmutación. Dependiendo de la anchura de banda deseada y del tiempo de retardo total que se desee, existirá un valor para  $p$  para el cual el número total de etapas requeridas es mínimo.

La Fig. 8 ilustra un dispositivo para retardar señales eléctricas que tiene la ventaja, con relación a los dispositivos de la Fig. 3 y de la Fig. 6, de que, permaneciendo sin variación el tiempo total de retardo, las pérdidas que se producen durante la transferencia de información entre los condensadores están limitadas, debido a que el coeficiente de ganancia de corriente de colector y emisor no es exactamente igual a la unidad. En



21 010

esta figura, tres cadenas congruentes I, II y III están conectadas en paralelo. Las bases de los transistores en las etapas III<sub>0</sub>, III<sub>3</sub>, II<sub>1</sub>, I<sub>2</sub> están conectadas a tierra a través de la fuente de tensión de conmutación S<sub>1</sub>.

5 Las bases de los transistores en las etapas III<sub>1</sub>, II<sub>2</sub>, I<sub>0</sub> e I<sub>3</sub> están conectadas a tierra a través de la fuente de tensión de conmutación S<sub>2</sub>, mientras que las bases de los transistores en las etapas III<sub>2</sub>, II<sub>0</sub>, II<sub>3</sub>, I<sub>1</sub> están conectadas a tierra a través de la fuente de conmutación

10 S<sub>3</sub>. Las entradas de emisor de las tres primeras etapas I<sub>0</sub>, II<sub>0</sub> y III<sub>0</sub> están conectadas a un punto de potencial constante a través de la resistencia R<sub>0</sub> y de la fuente de señal V<sub>1</sub>. Las salidas de colector de las etapas I<sub>n</sub> II<sub>n</sub> III<sub>n</sub> están conectadas entre sí a través de los diodos de bloqueo D<sub>1</sub>, D<sub>2</sub> y D<sub>3</sub> respectivamente. La salida procede con alternancias cíclicas de una de las etapas I<sub>n</sub>, II<sub>n</sub> y III<sub>n</sub>, mientras la información es transferida a una de las etapas I<sub>0</sub>, II<sub>0</sub> y III<sub>0</sub> igualmente con alternancias cíclicas. Se consigue así permitir que el período de las

15 tensiones de onda cuadrada procedentes de las fuentes de conmutación S<sub>1</sub>, S<sub>2</sub> y S<sub>3</sub> sea igual a T, donde T es a lo menos dos veces más pequeño que el período de la frecuencia de señal máxima que se produce. Las citadas tensiones de onda cuadrada tienen formas de onda como las ilustradas en la

20 Fig. 9. La transferencia de información tiene lugar entre dos condensadores durante  $\frac{1}{3} \cdot 3T$  segundos de cada período 3T, mientras que no tiene lugar transferencia alguna de información durante  $\frac{2}{3} \cdot 3T$  segundos. Esto significa que el tiempo de retardo por etapa es igual a  $\frac{2}{3} \cdot 3T$  segundos,

25 de modo que son necesarias tres veces menos etapas

30



5 en cada una de las cadenas I, II y III para obtener un tiempo de retardo total dado. Si, en general,  $n$  cadenas están conectadas en paralelo en forma similar a como se ha efectuado para las tres cadenas de la Fig. 8, las citadas pérdidas pueden reducirse quedando multiplicadas por un coeficiente de  $1/n$ .

10 Sustituyendo al menos una etapa en los dispositivos de las Figs. 3, 6 u 8 por una etapa  $m$  de la Fig. 10, se logra que las pérdidas anteriormente mencionadas estén compensadas. La etapa  $m$  representada en esa figura tiene una entrada de emisor E que está conectada al emisor de un transistor  $T_m$ , una entrada de base B que está conectada a la base del transistor  $T_m$  y una salida de colector C que está conectada a través de un diodo  $D_1$  al colector del transistor  $T_m$ . El colector del transistor  $T_m$  está conectado por una parte a través de un condensador  $C_m$  a la base del transistor  $T_m$  y está conectado por otra parte a la base de un transistor  $TR_1$ , mientras que el colector del transistor  $TR_1$  está conectado a un punto de potencial constante. El diodo  $D_1$  está conectado entre la base y el emisor del transistor  $TR_1$ . El emisor del transistor  $TR_1$  está conectado a través del condensador  $C_1$  a la base del transistor  $T_m$  y a la base del transistor  $TR_2$ . El emisor del transistor  $TR_1$  está también conectado al colector del transistor  $TR_2$ . Entre la base y el emisor del transistor  $TR_2$  hay provisto un diodo  $D_2$ , mientras que el emisor del transistor  $TR_2$  está conectado a tierra a través del condensador  $C_2$ . La entrada E de emisor de la etapa  $m$  está conectada a la salida del colector de la etapa  $(m-1)$ .  
25 La salida de colector de la etapa  $m$  está conectada a la



5 entrada de emisor de la etapa (m + 1) mientras que la  
 entrada de base de la etapa m está conectada a tierra a  
 través de la fuente de tensión de conmutación  $S_0$ , cuya  
 fuente alimenta una tensión como la indicada en la Fig.  
 5a. Las entradas de base de las dos etapas (m-1) y  
 (m+1) están conectadas a tierra. El funcionamiento de la  
 etapa m del circuito de la Fig. 10 es como sigue:

10 Durante los intervalos de tiempo  $\tau_0$ ,  $\tau_2$ ,  
 $\tau_4$ , y  $\tau_6$  (Fig. 5a) el transistor  $T_{m+1}$  conduce  
 y los condensadores  $C_m$  y  $C_1$  son cargados hasta que la  
 tensión a través de esos condensadores llega a ser igual  
 a E voltios. El condensador  $C_2$  es descargado durante los  
 intervalos de tiempo mencionados a través del diodo  $D_2$ .  
 Durante los intervalos de tiempo  $\tau_1$ ,  $\tau_3$ ,  $\tau_5$   
 15  $\tau_7$  (Fig. 5a) el transistor  $T_m$  conduce y la informa-  
 ción V, la cual está presente en el condensador  $C_{m-1}$ , es  
 pasada al condensador  $C_m$ . La tensión de salida a través  
 del condensador  $C_m$  será entonces igual a  $(E - \Delta V)$  voltios.  
 Durante los últimos intervalos de tiempo, el condensador  
 20  $C_1$  es también descargado por el circuito de bomba ( $Tr_2$ ,  
 $D_2$ ,  $C_2$ ) hasta que la tensión a través de ese condensador  
 se hace igual a  $(E - \Delta V)$  voltios. Durante los intervalos  
 de tiempo que siguen a los últimos intervalos de tiempo,  
 tanto la información  $\Delta V$  presente en el condensador  $C_m$   
 25 como la información  $\Delta V$  presente en el condensador  $C_1$   
 son pasadas al condensador  $C_{m+1}$ . La tensión de salida  
 a través del condensador  $C_{m+1}$  será entonces igual a:

$$\frac{C + C_1}{C} \Delta V \text{ voltios}$$

30



donde  $C$  es el valor de la capacitancia de los condensadores  $C_m$  y  $C_{m+1}$ . Por consiguiente, proveyendo la etapa  $m$  entre las etapas  $(m-1)$  y  $(m+1)$  de la Fig. 10 se logra que la información  $V$  en el condensador  $C_{m-1}$  amplificada por un factor  $(1+C_1/C)$  sea pasada al condensador  $C_{m+1}$ . Para un buen funcionamiento de la etapa  $m$  del circuito de la Fig. 10 es necesario que  $C_2 \geq C_1$  de modo que la carga retirada por el transistor  $TR_2$  sea suficientemente amplia para poder descargar, posiblemente del todo, al condensador  $C_1$ .

Se logra también que las mencionadas pérdidas permanezcan limitadas o puedan ser totalmente compensadas sustituyendo al menos una etapa de los dispositivos de las Figs. 3, 6 u 8 por una etapa  $n$  del circuito de la Fig. 11. La etapa  $n$  representada en esta figura tiene una entrada de emisor  $E$ , una entrada  $B$  de base y una salida  $C$  de colector. El condensador  $C_n$  está provisto entre el colector y la base del transistor  $T_n$ . La combinación en serie del condensador  $C_1$  y el diodo  $D_1$  por una parte, y la combinación en serie del condensador  $C_2$  y el diodo  $D_2$  por otra parte, se han provisto en paralelo a través de ese condensador. La unión entre el condensador  $C_1$  y el diodo  $D_1$  está también conectada al emisor del transistor auxiliar  $TR_1$  mientras que la unión entre el condensador  $C_2$  y el diodo  $D_2$  está también conectada al colector del transistor auxiliar. La base del transistor auxiliar está conectada a la base del transistor  $T_n$ . El funcionamiento de la etapa  $n$  del circuito de la Fig. 11 es como sigue:

Durante los intervalos de tiempo  $\tau_0$ ,  $\tau_2$ ,  $\tau_4$  y  $\tau_6$  de la Fig. 5a, el transistor  $T_{n+1}$  conduce



y los condensadores  $C_n$ ,  $C_1$  y  $C_2$  son cargados hasta que las tensiones a través de esos condensadores se hacen iguales a E voltios. Durante los intervalos de tiempo

5

$\tau_1$ ,  $\tau_3$ ,  $\tau_5$  y  $\tau_7$  de la Fig. 5a, los condensadores  $C_n$ ,  $C_1$  y  $C_2$  son parcialmente descargados. La caída de tensión  $\Delta x$  a través de los condensadores  $C_n$  y  $C_1$  será igual a:

$$\Delta x = \frac{C}{C + C_1} \cdot \Delta V \text{ voltios}$$

10

en que C es el valor de la capacitancia de los condensadores  $C_{n-1}$ ,  $C_n$  y  $C_{n+1}$  y en que V es la diferencia de tensiones entre las tensiones a través de los condensadores  $C_{n-1}$  y  $C_n$  durante los intervalos de tiempo  $\tau_0$ ,  $\tau_2$ ,  $\tau_4$  y  $\tau_6$ . La caída de tensión a través del condensador  $C_2$  es igual a  $\frac{C_1}{C_2} \cdot x$  voltios. Durante los inter-

15

valos de tiempo en que el transistor  $T_{n+1}$  conduce los condensadores  $C_n$ ,  $C_1$  y  $C_2$  son cargados como se ha mencionado, hasta que la tensión a través de esos condensadores se hace igual a E voltios. El condensador  $C_{n+1}$  es parcialmente descargado por el transistor  $T_n$  durante los mismos intervalos de tiempo. La caída de tensión a través del condensador  $C_{n+1}$  será igual a:

20

25

$$\frac{C + 2C_1}{C + C_1} \cdot \Delta V \text{ voltios}$$

donde C es el valor de la capacitancia de los condensadores  $C_{n-1}$ ,  $C_n$  y  $C_{n+1}$ . Por consiguiente, proporcionando la

30



etapa  $\underline{n}$  entre las etapas  $(n - 1)$  y  $(n + 1)$  de la Fig. 11 se logra que la información  $\Delta V$  en el condensador  $C_{n-1}$  amplificada por un coeficiente  $(1 + \frac{C_1}{C_1 + C})$  sea pasada al condensador  $C_{n+1}$ . Para un buen funcionamiento de la

5 etapa  $\underline{n}$  del circuito de la Fig. 11 es necesario que  $C_2 > C_1$  ya que de otro modo la tensión a través del condensador  $C_2$  disminuirá más rápidamente que la tensión a través del condensador  $C_1$ . Como resultado el diodo  $D_2$  empezará a conducir, lo cual no es deseable.

10 También se logra que las mencionadas pérdidas en el circuito de acuerdo con la Fig. 3 permanezcan limitadas o puedan ser totalmente compensadas disponiendo un dipolo en paralelo con uno o más de los primeros condensadores en las etapas  $\underline{0}$  a  $\underline{n}$ . Este dipolo comprende la

15 combinación en serie de un diodo que conduce durante la transferencia de carga y un condensador adicional que constituye la impedancia de salida entre el emisor y el colector de un transistor auxiliar, el circuito de base y emisor del cual está conectado en oposición en paralelo

20 al citado diodo, estando conectadas el punto del diodo y la base del transistor auxiliar al lado del primer condensador desde del cual es derivada la carga para el segundo condensador. En la Fig. 19 se ha representado el dipolo entre las líneas de trazos. La fuente de tensión

25  $E_2$  proporciona la corriente de carga para el condensador adicional  $C$ . Durante los períodos de tiempo de cada período de exploración  $T$  en que el punto  $B_1$  tiene un potencial de  $-E$  voltios con relación al punto  $B_0$ , ambos condensadores  $C_1$  y  $C$  serán cargados hasta que la tensión a través de cada uno de ellos haya llegado a ser igual a  $E$  voltios,

30



5  
  
  
10  
  
  
15  
  
  
20  
  
  
25  
  
  
30

sin tomarse en consideración la tensión de umbral interna de base y emisor de los transistores  $T_2$  y  $T_r$ . Durante ese período, el transistor  $T_1$  está en la condición de cortado. Durante los tiempos de cada período de exploración  $T$  en que el transistor  $T_1$  conduce y el transistor  $T_2$  está cortado, la información será pasada desde un condensador precedente al condensador  $C_1$ . Circulará una corriente a través del transistor  $T_1$  y originará una caída de tensión a través del condensador  $C_1$ . Al principio la tensión a través del condensador  $C$  permanecerá igual a  $E$  voltios, pero tan pronto como la tensión a través del condensador  $C_1$  haya disminuído el transistor auxiliar  $T_r$  se hará conductor de modo que la tensión a través del condensador  $C$  disminuirá también. Si la caída de tensión a través del condensador  $C_1$  se supone que es  $\Delta V$  voltios, ello significa que la caída de tensión a través del condensador  $C$  es igual a  $\Delta V$  voltios, sin tomarse en consideración la tensión de umbral interna de base y emisor del transistor auxiliar  $T_r$ . Si ahora, el transistor  $T_2$  empieza a conducir, la información  $\Delta V$  desde los condensadores  $C_1$  y  $C$  será pasada al condensador  $C_2$ , el cual tiene un valor igual al del condensador  $C_1$ . Si se supone que el coeficiente de ganancia de corriente de colector y emisor del transistor  $T_2$  es igual a la unidad y no se toma en consideración la tensión de umbral interna de base y emisor del transistor auxiliar  $T_r$ , entonces durante el tiempo en que el transistor  $T_2$  conduce la tensión a través del condensador  $C_2$  disminuirá en una cantidad de  $(1 + C/C_2) \Delta V$  voltios. Por tanto la emplificación de la información  $\Delta V$  es igual al factor  $(1 + C/C_2)$ . Por ejemplo, si

346339



$C = 240 \text{ pF}$  y  $C_1 = C_2 = 200 \text{ pF}$ , el coeficiente de amplificación de la información es igual a 2,2.

5 En la Fig. 12,  $X_1$  y  $X_2$  son dos unidades idénticas que son variantes del dispositivo de la Fig. 8. Esas unidades  $X_1$  y  $X_2$  tienen, sin embargo, la ventaja de que pueden ser conectadas en cascada sin más. Ello tiene especial importancia cuando se integran tales unidades en que la mutua división y combinación de nuevo de los circuitos en paralelo en cada unidad representada en la Fig. 10 12 deben tener lugar en la máxima medida posible dentro del circuito integrado, de modo que solamente son necesarios dos hilos conductores para la entrada y la salida de la señal eléctrica a ser manejada. Las partes del dispositivo de la Fig. 12 ( $G_1$  y  $G_2$  situadas dentro de las líneas de trazo lleno son idénticas a la parte del dispositivo de la Fig. 8 situada dentro de las líneas de trazos. Las uniones 1, 2 y 3 y las uniones 4, 5 y 6 de la Fig. 15 12 corresponden a las uniones  $B_1, B_2, B_3$  de la Fig. 8. Las uniones  $C_1, C_2, C_3$  y las uniones  $C_{21}, C_{22}, C_{23}$  de la Fig. 12 corresponden a las uniones  $C_1, C_2, C_3$  de la Fig. 20 8. La entrada  $P_1$  de la unidad  $X_1$  que conecta las tres entradas de los circuitos en cadena 1, 2 y 3 está conectada a un punto de potencial constante a través de la combinación en serie de la resistencia  $R_0$  y de la fuente de tensión de señal  $V_1$ . Las salidas  $C_1, C_2$  y  $C_3$  de los circuitos en cadena I, II y III están conectadas a los emisores de los respectivos transistores  $T_1, T_2$  y  $T_3$ , mientras que los colectores de esos transistores están conectados al circuito de salida de la unidad  $X_1$ . El terminal 25 de salida  $P_2$  de la unidad  $X_1$  está conectado por una parte 30

346339



21

a la entrada de la unidad idéntica  $X_2$  y por otra parte a tierra a través de la combinación en serie entre el condensador  $C_A$  y la fuente  $S_A$  de tensión de conmutación. Las uniones de alimentación 1, 2 y 3 ilustradas en la Fig. 12 están conectadas a tierra a través de las fuentes de tensión de conmutación  $S_1$ ,  $S_2$  y  $S_3$  respectivamente. Las uniones de alimentación 4, 5 y 6 representadas en la Fig. 12 están conectadas a tierra a través de las fuentes de tensión de conmutación  $S_4$ ,  $S_5$  y  $S_6$  respectivamente. El circuito de salida  $P_3$  de la unidad  $X_2$  está conectado a tierra a través de la combinación en serie entre el condensador  $C_B$  y la fuente de tensión de conmutación  $S_B$ . Las Figs. 13a a h ilustran las tensiones que son alimentadas por las fuentes de tensión de conmutación  $S_1$  a  $S_6$ ,  $S_A$  y  $S_B$  como función del tiempo.

Durante el intervalo de tiempo  $\tau_1$  de un ciclo de conmutación  $T$ , las uniones 1 y A tienen un potencial positivo con relación a tierra. Como resultado, la información referente a la magnitud de la señal de entrada  $V_i$  será almacenada en la etapa 0 del circuito en cadena III (1) mientras que la información almacenada en la etapa  $n^a$  del circuito en cadena I (1) es pasada al condensador auxiliar  $C_A$  a través del transistor  $T_1$ . Durante el intervalo de tiempo  $\tau_2$  de cada ciclo de conmutación  $T$  las uniones A y B tienen un potencial positivo con relación a tierra. Como resultado, la información que es almacenada en el condensador  $C_A$  durante el intervalo de tiempo

$\tau_1$  será pasada a la etapa 0 del circuito en cadena III (2) de la unidad  $X_2$ . Durante el intervalo de tiempo  $\tau_3$  de cada ciclo de conmutación, la información proce-



dente de la etapa  $n$  del circuito en cadena I (1) es pasada al condensador auxiliar  $C_A$  mientras que esa información es pasada de nuevo a la etapa 0 del circuito en cadena I (2) de la unidad  $X_2$  durante el intervalo de tiempo  $T_4$ . Durante el intervalo de tiempo  $T_5$  de cada ciclo de conmutación  $T$ , la información procedente de la etapa  $n^a$  del circuito en cadena II (1) es pasada al condensador auxiliar  $C_A$ , mientras que esa información es pasada de nuevo a la etapa 0 del circuito encadena II (2) de la unidad  $X_2$  durante el intervalo de tiempo  $T_6$  de cada ciclo de conmutación  $T$ .

La Fig. 14 ilustra un dispositivo para retardar señales eléctricas, el cual tiene la ventaja adicional con relación a los dispositivos de las Figs. 3, 6, 8 y 12, de que el ajuste de cero es independiente de la frecuencia, lo cual tiene una especial importancia para el uso del dispositivo como una línea de retardo variable. El dispositivo está constituido por unidades de la Fig. 12 en que solamente se ilustran las unidades  $X_1$  y  $X_{n-1}$ . Las uniones 1, 2, 3 y A de la unidad  $X_1$  están conectadas a tierra de la manera ilustrada en la Fig. 12 a través de las fuentes de tensión de conmutación  $S_1, S_2, S_3$  y  $S_A$ . Las uniones 4, 5, 6 y B de la unidad  $X_{n-1}$ , están conectadas a tierra de la manera ilustrada en la Fig. 12 para la unidad  $X_2$  a través de las fuentes de tensión de conmutación  $S_4, S_5, S_6$  y  $S_B$ . Para mayor claridad de la Fig. 14, las fuentes de tensión de conmutación no se han representado en esa figura. La entrada  $P_1$  de la unidad  $X_1$  está conectada por una parte a tierra a través del condensador  $C_2$  y por otra parte a través del diodo  $D_1$  al emisor del tran-



sistor  $T_1$  conectado como un transistor de salida por  
 emisor, la base del cual está conectada a un punto de  
 potencial constante a través de la fuente  $V_1$  de tensión  
 de señal. El emisor del transistor  $T_1$  está conectado al  
 5 colector del transistor  $T_2$ , la base del cual está conec-  
 tada a tierra por una parte, y, por otra parte a través  
 del diodo  $D_2$  al emisor del transistor  $T_2$ . El emisor del  
 transistor  $T_2$  está conectado a través del condensador  
 $C_1$  a la unión A, la cual está conectada a tierra a través  
 10 de la fuente  $S_B$  de tensión de conmutación. La salida  $P_n$   
 de la unidad  $X_{n-1}$  está conectada por una parte a la unión  
 A a través del diodo  $D_4$  y por otra parte a la base del  
 transistor  $T_4$ . El emisor del transistor  $T_4$  está conecta-  
 do por una parte a la base del transistor  $T_5$  y por otra  
 15 parte al colector del transistor  $T_3$ , la base del cual  
 está conectada a tierra por una parte y al emisor del  
 transistor  $T_3$ , a través del diodo  $D_3$ , por otra parte.  
 El emisor del transistor  $T_3$  está conectado a través del  
 condensador  $C_3$  a la unión B la cual está conectada a tie-  
 20 rra a través de la fuente  $S_B$  de tensión de conmutación  
 El emisor del transistor  $T_5$  está conectado a la base del  
 transistor  $T_6$ , el emisor del cual está conectado a tie-  
 rra a través de la resistencia de carga R. Los colectores  
 de los transistores  $T_4$ ,  $T_5$  y  $T_6$  están conectados conjun-  
 25 tamente a un punto de potencial constante.

En los instantes en que la unión A del condensa-  
 dor  $C_1$  tiene un potencial positivo con relación a tierra  
 (Fig. 13 g) el transistor  $T_2$  no está conduciendo y el con-  
 densador  $C_1$  es cargado hasta que la tensión a través de  
 30 ese condensador se hace igual a E voltios, como se ha



indicado en la Fig. 14. En los instantes mencionados, una de las uniones 1, 2 ó 3 tiene también un potencial positivo con relación a tierra, de modo que el transistor está conduciendo en una de las etapas 0 de la unidad  $X_1$  (Fig. 12), de tal manera que la información almacenada en el condensador  $C_2$  es pasada al condensador que está situado en la etapa conductora. El condensador  $C_2$  es también cargado en los instantes mencionados hasta que la tensión a través del condensador  $C_2$  se hace igual a  $E$  voltios. En los instantes en que la unión A del condensador  $C_1$  tiene el potencial de tierra, el transistor es conductor como resultado de la carga  $Q = C_1 E$  almacenada en el condensador  $C_1$ , y por consiguiente el transistor  $T_1$  es también conductor. Como resultado saldrá carga del condensador  $C_2$  a través del diodo  $D_1$ , a saber tanta carga como sea necesaria hasta que la tensión a través del condensador  $C_2$  se haya hecho igual a  $(\frac{1}{2} E + V_1)$  voltios, que es la suma de las tensiones entre la fuente de tensión de corriente continua  $E_1$  y la fuente de tensión de señal  $V_1$  entre la base del transistor  $T_1$  y tierra. Tan pronto como la tensión del condensador  $C_2$  se ha hecho igual a esa de  $(\frac{1}{2} E + V_1)$  voltios, el diodo  $D_1$  se hace no conductor. El transistor  $T_1$  se convierte en no conductor tan pronto como el transistor  $T_2$  no es conductor, lo cual tiene lugar tan pronto como el condensador  $C_1$  es totalmente descargado. Para un buen funcionamiento del circuito de entrada de la Fig. 14 es por tanto necesario que  $C_1 \gg C_2$ .

El circuito de salida del dispositivo de la Fig. 14, que está formado por los transistores  $T_3$ ,  $T_4$ ,  $T_5$  y  $T_6$ ,



21

el diodo  $D_3$ , el condensador  $C_3$  y la resistencia de carga  $R$ , tiene la ventaja de que, por una parte, es de tan alta resistencia de entrada que la capacitancia de salida  $C_6$  de la unidad  $X_{n-1}$  no es sustancialmente cargada, lo cual es importante para bajas frecuencias de conmutación (audiofrecuencias), y por otra parte tiene la ventaja de que no hay distorsión de la señal para altas frecuencias de conmutación (videofrecuencias). El funcionamiento del circuito de salida de la Fig. 14 es como sigue:

En los instantes en que la unión B del condensador  $C_3$  tiene un potencial positivo con relación a tierra, el condensador  $C_3$  es cargado hasta que la tensión a su través se hace igual a  $E$  voltios como se ha ilustrado en la Fig. 14. En los instantes mencionados, también la unión B de la unidad  $X_{n-1}$  tiene un potencial positivo con relación a tierra, de modo que la información procedente de una de las etapas  $n^a$  de la unidad  $X_{n-1}$  es pasada al condensador  $C_B$  de la unidad  $X_{n-1}$  (véase la Fig. 12). En los instantes mencionados, la tensión entre la base del transistor  $T_4$  y tierra es igual a  $(E + V_e)$  donde  $V_e$  es igual a la tensión del condensador  $C_B$  de la unidad  $X_{n-1}$ . Esta tensión es igual a la que hay a través de la resistencia de carga  $R$  despreciando las tensiones de umbral de base y emisor de los transistores  $T_4$ ,  $T_5$  y  $T_6$ . La impedancia de entrada del circuito de salida en los instantes mencionados es aproximadamente igual a  $\beta^3 \cdot R$  donde  $\beta$  es el coeficiente de ganancia de corriente de colector base de los transistores  $T_4$ ,  $T_5$  y  $T_6$ . Para  $\beta = 100$  y  $R = 1.000$  ohmios, ello da por resultado una impedancia de entrada de 1.000 megaohmios, la cual está conectada en paralelo

21 Liu



a través del condensador  $C_B$  de la unidad  $X_{n-1}$  .

En los instantes en que la unión A del diodo  $D_4$  tiene un potencial positivo con relación a tierra, mientras que las uniones B de la unidad  $X_{n-1}$  y el condensador  $C_3$  tienen el potencial de tierra, el diodo  $D_4$  es conductor de modo que el condensador  $C_B$  de la unidad  $X_{n-1}$  es cargado hasta que la tensión de ese condensador se hace igual a E voltios. Puesto que la unión B del condensador  $C_3$  tiene el potencial de tierra en esos instantes, el transistor  $T_3$  se hace conductor como resultado de la carga  $Q = C_3 E$  almacenada en el condensador  $C_3$ . Como resultado, la carga en la capacitancia dispersa entre la base y el emisor del transistor  $T_4$ , juntamente con la carga de las capacitancias dispersas totales entre el emisor del transistor  $T_4$  y tierra, pueden circular hacia fuera rápidamente, lo que da por resultado que la caída de tensión en la base del transistor  $T_4$  vaya seguida muy rápidamente por el emisor de transistor  $T_4$ , de modo que no se produce distorsión alguna de la señal a ser retardada, para altas frecuencias de conmutación.

La línea de retardo ilustrada en la Fig. 3 puede ser usada con ventaja para realizar un filtro para señales eléctricas, como se ha indicado en las Figs. 15 y 17. En el filtro ilustrado en la Fig. 15. los extremos de conexión de los segundos condensadores adyacentes a<sub>1</sub> colector desde las etapas de retardo 1, 3, 5 y 7 están conectados a un dispositivo de combinación que está formado por los transistores  $T_{22}$ ,  $T_{23}$  y  $T_{55}$ , los diodos  $D_2$ ,  $D_3$ ,  $D_4$  y  $D_5$  y los condensadores  $C_{11}$ ,  $C_{33}$ ,  $C_{55}$ ,  $C_{77}$ ,  $C_8$ ,  $C_9$ , y  $C_{10}$ . Los extremos de conexión de los citados segundos condensa-

346339



5 dores alejados del colector están conectados conjun-  
tamente a un punto de potencial constante. Los colectores  
de los transistores  $T_1$  y  $T_3$  están conectados a través  
de los condensadores  $C_{11}$  y  $C_{33}$  respectivamente al emi-  
sor del transistor  $T_{22}$ , la base del cual está conecta-  
da a tierra mientras que el diodo  $D_2$  está conectado en  
antiparalelo a través del circuito de base y emisor de  
ese transistor. Los colectores de los transistores  $T_5$  y  
 $T_7$  están conectados a través de los condensadores  $C_{55}$  y  
10  $C_{77}$  respectivamente, la base de los cuales está conecta-  
da a tierra mientras que el diodo  $D_5$  está conectado en  
antiparalelo a través del circuito de base y emisor de  
ese transistor. El colector del transistor  $T_{55}$  está conec-  
tado por una parte a tierra a través del condensador  $C_8$ ,  
15 y por otra parte al emisor del transistor  $T_{23}$ , la base  
del cual está conectada a tierra a través de la fuente  
de tensión de conmutación  $S_2$ , y el colector del cual está  
también conectado a tierra a través de la combinación en  
serie del diodo  $D_3$  y de la fuente de tensión de conmuta-  
ción  $S_3$ . El colector del transistor  $T_{22}$  está conectado  
20 a tierra a través de la combinación en serie del diodo  
 $D_4$  y de la fuente de tensión de distribución o conmuta-  
ción  $S_4$ . La salida U del filtro está conectada a tierra  
a través del condensador  $C_8$  por una parte, y al colector  
25 del transistor  $T_{23}$  por otra parte, mientras que la sali-  
da está conectada al colector del transistor  $T_{22}$  a tra-  
vés del condensador  $C_{10}$ .

30 Durante los intervalos de tiempo  $T_1$ ,  $T_3$ ,  
 $T_5$ , de la Fig. 16, nueva información referente a la  
magnitud de la señal de entrada es almacenada en el con-



21

5        condensador  $C_0$ . La información almacenada en los condensadores impares  $C_1, C_3$  y  $C_5$  es pasada a los condensadores pares  $C_2, C_4$  y  $C_6$ , siendo alimentada carga a los condensadores impares durante los mencionados intervalos de tiempo hasta que la tensión a través de esos condensadores se hace igual a E voltios. Durante esos intervalos de tiempo, hay presente una tensión  $+ 2 E$  voltios entre la base del transistor  $T_{23}$  y tierra, una tensión de  $+ 2 E$  voltios entre el diodo  $D_3$  y tierra, y una tensión de cero voltios entre el diodo  $D_4$  y tierra. Los transistores  $T_{22}, T_{23}$  y el diodo  $D_5$  son conductores durante los mencionados intervalos de tiempo. Los condensadores  $C_{11}, C_{33}, C_{55}$  y  $C_{77}$  son cargados hasta que la tensión a través de sus condensadores se hace igual a E voltios, mientras que el condensador  $C_8$  es cargado hasta que la tensión a través de ese condensador se hace igual a  $2E$  voltios. La cantidad de carga que circulará a través del condensador  $C_{11}$  durante, por ejemplo, el intervalo de tiempo  $\tau_1$ , será igual a

20

$$\frac{C_{11}}{C_1 + C_{11}} \cdot C_0 \cdot \Delta V_0(\tau)$$

25

en que  $C_0 \cdot \Delta V_0(\tau)$  es la carga que era necesaria  $\tau$  segundos antes, por tanto durante el intervalo de tiempo  $\tau_0$ , para hacer la tensión a través del condensador  $C_0$  igual a E voltios. Análogamente, la carga que circulará a través del condensador  $C_{33}$  durante el intervalo de tiempo mencionado será igual a

30

346339



$$\frac{C_{33}}{C_3 + C_{33}} \cdot C_2 \cdot \Delta v_2 (\tau)$$

5 en que  $C_2 \cdot \Delta v_2 (\tau)$  es la carga que era necesaria  
 $\tau$  segundos antes, por tanto durante el intervalo de  
 tiempo  $\tau_0$ , para hacer la tensión a través del condensa-  
 dor  $C_2$  igual a E voltios. Si los valores de las capaci-  
 10 tancias de los condensadores  $C_0$  a  $C_9$  son iguales a C, sig-  
 nifica ello entonces que durante el intervalo de tiempo  
 $T_{11}$  el condensador  $C_9$  recibe una alimentación de carga  
 a través del transistor  $T_{22}$ , que es igual a

$$15 \quad Q_9(1) = C \left[ \frac{C_{11}}{C+C_{11}} \cdot \Delta v_0(\tau) \pm \frac{C_{33}}{C+C_{33}} \cdot \Delta v_2(\tau) + \dots \right] \dots (1)$$

En el ejemplo dado de la Fig. 15, la unión A del dispo-  
 sitivo de combinación está solamente conectada a través  
 20 de los condensadores  $C_{11}$  y  $C_{33}$  a dos uniones de la línea  
 de retardo de la Fig. 15. Por ampliación del número de  
 etapas de retardo, ese número puede ser aumentado sin  
 más, lo cual viene indicado en la ecuación (1) por un  
 símbolo + adicional.

25 Durante el intervalo de tiempo  $\tau_0$ , hay presen-  
 te una tensión de  $-2E$  voltios entre el diodo  $D_4$  y tierra  
 de acuerdo con la Fig. 16, una tensión de  $+4E$  voltios  
 entre el diodo  $D_3$  y tierra, mientras que la base del  
 transistor  $T_{23}$  tiene el potencial de tierra. El condensa-  
 30 dor  $C_9$  será cargado a través del diodo  $D_4$  hasta que la



21

5

tensión a través de ese condensador se haya hecho igual a  $4E$  voltios, mientras que el condensador  $C_{10}$  es cargado a través de los diodos  $D_3$  y  $D_4$  hasta que la tensión a través de ese condensador se hace de  $6E$  voltios. Durante el intervalo de tiempo  $T_0$ , los condensadores  $C_4$  y  $C_6$  son cargados hasta que la tensión a través de esos condensadores se hace igual a  $E$  voltios. La carga  $C \cdot \Delta V_4$  necesaria para este fin para el condensador  $C_4$  circulará a través de los dos condensadores  $C_5$  y  $C_{55}$  y la tensión a través de estos dos últimos condensadores disminuirá a una cantidad igual a

10

$$\Delta x = \frac{C}{C + C_{55}} \cdot \Delta V_4$$

15

La carga que consiguientemente circula a través del condensador  $C_{55}$  es igual a  $C_{55} \Delta x$ . La carga  $C \cdot \Delta V_0$  necesaria para este fin para el condensador  $C_6$  circulará a través de los dos condensadores  $C_7$  y  $C_{77}$  y disminuirá la tensión a través de estos dos últimos condensadores en una cantidad igual a

20

$$\Delta y = \frac{C}{C + C_{77}} \cdot \Delta V_6$$

25

La carga que por consiguiente circula a través del condensador  $C_{77}$  es igual a  $C_{77} \Delta y$ . La suma de las cargas  $(C_{55} \cdot \Delta x)$  y  $(C_{77} \cdot \Delta y)$  es derivada de la carga del condensador  $C_8$ . Esa suma es por tanto igual a

30

9-12-67

346339

21 UNL 

$$Q_8 = C \left[ \frac{C_{55}}{C+C_{55}} \cdot \Delta V_4 + \frac{C_{77}}{C+C_{77}} \cdot \Delta V_6 + \dots \right] \dots \dots (2)$$

5

Durante el intervalo de tiempo  $\tau_1$ , por tanto  $\tau$  segundos mas tarde, el condensador  $C_8$  es cargado hasta que la tensión a través de ese condensador se ha hecho igual a  $2E$  voltios. La cantidad de carga requerida para este fin es derivada del condensador  $C_9$ . La carga que es derivada desde el condensador  $C_9$  es por tanto igual a

10

15

$$Q_9(2) = -C \left[ \frac{C_{55}}{C+C_{55}} \cdot \Delta V_4 ( ) + \frac{C_{77}}{C+C_{77}} \cdot \Delta V_6 ( ) + \dots \right] \dots (3)$$

en que  $C \cdot \Delta V_4 ( )$  es la carga que era necesaria  $\tau$  segundos antes para hacer la tensión a través del condensador  $C_4$  igual a  $E$  voltios, y  $C \cdot \Delta V_6 ( \tau )$  es la carga que era necesaria  $\tau$  segundos antes para hacer la tensión a través del condensador  $C_6$  igual a  $E$  voltios. En el ejemplo dado de la Fig. 15, la unión B del dispositivo de combinación está solamente conectada a dos uniones de la línea de retardo. Por ampliación del número de etapas de retardo ese número puede ser aumentado sin más. La carga total que circula a través de los condensadores  $C_9$  durante el intervalo de tiempo  $\tau_1$  considerado es igual a

20

25

30

$$Q_9 = C \cdot \left[ a_1 \cdot \Delta V_0(\tau) + a_2 \cdot \Delta V_2(\tau) \pm \dots - b_1 \cdot \Delta V_4(\tau) - b_2 \cdot \Delta V_6(\tau) - \dots \right] \dots$$

5

en la cual

$$a_1 = C_{11}/C + C_{11}, a_2 = C_{33}/C + C_{33}, b_1 = C_{55}/C + C_{55},$$

10

$$b_2 = C_{77}/C + C_{77}.$$

15

Si se supone que la señal análoga alimentada por la fuente  $V_i$  de tensión de señal comprende un componente de espectro de frecuencia angular  $w$  y de amplitud  $A$ , entonces  $\Delta V_i e^{jw\tau}$  puede escribirse en representación compleja para la caída de tensión  $\Delta V_0$  a través del condensador  $C_0$  en que  $\Delta V$  es directamente proporcional a la amplitud  $A$  del componente de espectro considerado. En etapas de retardo sucesivas, el componente de espectro correspondiente es pasado sobre períodos  $\tau, 2\tau, 3\tau, 4\tau, 5\tau, 6\tau, 7\tau$ , cuyo componente de espectro pasado sobre ese período puede escribirse como

20

25

$$\Delta V \cdot e^{jw(t-\tau)}, \Delta V \cdot e^{jw(t-2\tau)}, \Delta V \cdot e^{jw(t-3\tau)}, \Delta V \cdot e^{jw(t-4\tau)},$$

$$\Delta V \cdot e^{jw(t-5\tau)}, \Delta V \cdot e^{jw(t-6\tau)}, \Delta V \cdot e^{jw(t-7\tau)}.$$

30

En la fórmula (4) para la carga total que circula a través



del condensador  $C_0$ , es de aplicación

5

$$\Delta v_0(\tau) = \Delta v \cdot e^{jw(t-\tau)}, \Delta v_2(\tau) = \Delta v \cdot e^{jw(t-3\tau)}$$

$$\Delta v_4(\tau) = \Delta v \cdot e^{jw(t-5\tau)}, \Delta v_6(\tau) = \Delta v \cdot e^{jw(t-7\tau)}$$

10

Sustituyendo las ecuaciones antes mencionadas en la fórmula (4) ordenando a continuación y dividiendo por  $C_0$ , se halla la caída de tensión a través del condensador  $C_0$  como función del tiempo.

15

$$\Delta v_0 = \Delta v \cdot e^{jw(t-4\tau)} \left[ \begin{array}{l} a_1 \cdot e^{jw3\tau} + a_2 \cdot e^{jw\tau} + \dots - b_1 \cdot e^{-jw\tau} \\ - b_2 \cdot e^{-jw3\tau} \dots \end{array} \right] \dots (5)$$

20

Un componente de espectro aleatorio  $\Delta v \cdot e^{jw\tau}$  en el espectro de frecuencia de la señal alimentada al condensador  $C_0$  produce una señal de salida como en la fórmula (5), de modo que para la característica de transferencia  $H(w)$  del dispositivo formado por la línea de retardo desde el condensador  $C_0$  y el dispositivo de combinación, tenemos:

25

$$H(w) = e^{-jw4\tau} \left[ \begin{array}{l} a_1 \cdot e^{jw3\tau} + a_2 \cdot e^{jw\tau} + \dots - b_1 \cdot e^{-jw\tau} - b_2 \cdot e^{-jw3\tau} \\ \dots \end{array} \right] \dots (6)$$

30



Por elección adecuada de los coeficientes de transferencia  $a_1, a_2 \dots b_1, b_2, \dots$  puede realizarse una característica de frecuencia de amplitud aleatoria y una característica de frecuencia de fase aleatoria.

5                    En el filtro de la Fig. 17, los extremos de conexión de los segundos condensadores adyacentes al colector de las etapas de retardo 1, 3, 5 y 7 están conectados a un dispositivo de combinación que está formado por los transistores  $T_{11}, T_{22}, T_{33}, T_{44}, T_{55}, T_{77}$  y las resistencias  $R_1, R_2, R_3, R_4, R$ . Los extremos de conexión de los citados segundos condensadores están conectados a los electrodos de base de los transistores n-p-n  $T_{11}, T_{33}, T_{55}$  y  $T_{77}$  respectivamente. Los electrodos de colector de los transistores  $T_{11}$  y  $T_{33}$  están conectados a la base del transistor p-n-p  $T_{22}$ . Los electrodos de emisor de los transistores  $T_{11}$  y  $T_{33}$  están conectados a través de las resistencias  $R_1$  y  $R_2$ , respectivamente, a un punto de potencial constante. El colector del transistor  $T_{22}$  está conectado a través de la resistencia de salida  $R$  a un punto de potencial constante, mientras que el emisor del transistor  $T_{22}$  está también conectado a un punto de potencial constante. Los electrodos de colector de los transistores  $T_{55}$  y  $T_{77}$  están conectados a un punto de potencial constante, mientras que los electrodos de emisor de los transistores  $T_{55}$  y  $T_{77}$  están conectados a través de las resistencias  $R_3$  y  $R_4$  respectivamente a la base del transistor n-p-n  $T_{44}$ , el colector del cual está conectado al colector del transistor  $T_{22}$ , mientras que el emisor está conectado a un punto de potencial constante.

30                    Si se supone que la señal análoga alimentada por



12.1 Dic 1967

la fuente  $V_i$  de tensión de señal comprende un componente de espectro de frecuencia angular  $w$  y de amplitud  $A$ , entonces puede escribirse  $\Delta V. e^{jw t}$  en representación compleja para la caída de tensión  $\Delta V_0$  a través del condensador  $C_0$  desde la etapa de retardo 0, en que  $\Delta V$  es directamente proporcional a la amplitud  $A$  del componente de espectro considerado. En etapas de retardo sucesivas 1, 2, 3, 4, 5, 6, 7, el componente de espectro correspondiente es pasado sobre períodos  $\tau, 2 \tau, 3 \tau, 4 \tau, 5 \tau, 6 \tau, 7 \tau$ , cuyos componentes pasados sobre ese período pueden escribirse como

$$\Delta V. e^{jw(t-\tau)}, \Delta V. e^{jw(t-2\tau)}, \Delta V. e^{jw(t-3\tau)}, \Delta V. e^{jw(t-4\tau)},$$

$$\Delta V. e^{jw(t-5\tau)}, \Delta V. e^{jw(t-6\tau)}.$$

Como resultado, de la señal  $\Delta V. e^{jw(t-\tau)}$  en la base del transistor  $T_{11}$  y la señal  $\Delta V. e^{jw(t-3\tau)}$  en la base del transistor  $T_{33}$ , circulará una corriente de base a través del transistor que es igual a

$$i_1 + i_3 = \frac{\Delta V}{R_1} . e^{jw(t-\tau)} + \frac{\Delta V}{R_2} . e^{jw(t-3\tau)} + \dots \dots \dots (7)$$

Como resultado de la señal  $\Delta V. e^{jw(t-5\tau)}$  en la base del transistor  $T_{55}$  y de la señal  $\Delta V. e^{jw(t-7\tau)}$  en la base de transistor  $T_{77}$ , circulará una corriente de base a través del transistor  $T_{44}$  que es igual a

346339



2

$$i_5 + i_7 = \frac{\Delta V}{R_3} \cdot e^{j\omega(t-5\tau)} + \frac{\Delta V}{R_4} \cdot e^{j\omega(t-7\tau)} + \dots \quad (8)$$

5

Entonces circulará una corriente a través de la resistencia de salida R, que es igual a la diferencia entre las corrientes de las fórmulas (7) y (8) de modo que el aumento de tensión  $\Delta V(R)$  a través de esa resistencia será igual a

10

$$\Delta V(R) = \beta \Delta V \cdot e^{j\omega(t-4\tau)} \left[ \frac{R}{R_1} \cdot e^{j\omega 3\tau} + \frac{R}{R_2} \cdot e^{j\omega \tau} + \dots - \frac{R \cdot e^{-j\omega \tau}}{R_3} \right]$$

15

$$\frac{R}{R_4} \cdot e^{j\omega \tau} \dots \quad (9)$$

20

Un componente de espectro aleatorio  $\Delta V \cdot e^{j\omega t}$  en el espectro de frecuencias de la señal alimentada al condensador  $C_0$  proporciona una señal de salida tal como en la fórmula (9), de modo que para la característica de transferencia  $H(\omega)$  del dispositivo tenemos:

25

$$H(\omega) = \beta e^{-j\omega 4\tau} \left[ a_1 \cdot e^{j\omega 3\tau} + a_2 \cdot e^{j\omega \tau} + \dots - b_1 \cdot e^{-j\omega \tau} - b_2 \cdot e^{-j\omega 3\tau} - \dots \right] \quad (10)$$

30

346339



21

en que  $a_1 = R/R_1$ ;  $a_2 = R/R_2$ ;  $b_1 = R/R_3$  y  $b_2 = R/R_4$ .

5 Por elección adecuada de los coeficientes de transferencia  $a_1, a_2, b_1, b_2$ , puede realizarse una característica de transferencia aleatoria.

10 Proporcionando una realimentación entre la salida de colector de la etapa de retardo  $n$  y la entrada de emisor de la etapa de retardo  $0$ , y la omisión de la etapa  $(n+1)$  de la Fig. 3, puede realizarse otro tipo de filtro para señales eléctricas. Si la función de transferencia de la línea de retardo es igual a

$$H(w) = \alpha \cdot \exp(-jw\tau)$$

15 entonces, proporcionando dicha realimentación, la función de transferencia se hace igual a

$$H^1(w) = \frac{\alpha \cdot \exp(-jw\tau)}{1 - \alpha \cdot \exp(-jw\tau)}$$

20 La característica de frecuencia de amplitud tiene una forma similar a un peine con ajustes que están dados por la condición  $\exp(-jw\tau) = 1$ . Esta característica se ha representado en la Fig. 18. Si la línea de retardo de la Fig. 3 comprende  $n$  condensadores y si la frecuencia de  
25 paso es igual a  $n \cdot w_0$ , entonces la frecuencia fundamental del filtro de peine se hace igual a  $w_0$ .

30 La presente solicitud que corresponde a la presentada en Holanda con fecha 25 de Octubre de 1966, Nos. 66-15057 y 66-15058 y 18 de Agosto de 1967, No. 67-11463 se acoge a los beneficios del artículo 51 del vigente Es-



tatuto sobre Propiedad Industrial.

N O T A

Los puntos de invención propia y nueva que se presentan para que sean objeto de esta solicitud de Patente de Invención en España, por VEINTE años, son los siguientes:

5

1.- Un dispositivo que comprende una cadena de condensadores y medios distribuidores electrónicos para transferir carga desde un primer condensador a un segundo condensador de la cadena, caracterizado porque el dispositivo comprende pasos sucesivos que están constituidos de la misma manera, comprendiendo cada uno un primer condensador, un segundo condensador y un transistor, siendo el segundo condensador del primer paso también el primer condensador del segundo paso, siendo el segundo condensador del segundo paso también el primer condensador del tercer paso, etc., estando incluido el transistor en cada paso entre los condensadores primero y segundo de cada paso de modo que el circuito de emisor comprende el primer condensador y el circuito de colector comprende el segundo condensador, mientras que un manantial de voltaje de distribución, que controla la transferencia de carga, está dispuesto entre el terminal del segundo condensador que está alejado del colector del transistor y el terminal del primer condensador que está alejado del emisor del transistor, estando incluido también dicho manantial entre

10

15

20

25

5.12.68



el terminal últimamente mencionado y la base del transistor.

5 2.- Un dispositivo según la reivindicación 1, caracterizado porque el extremo de conexión del primer condensador adyacente al emisor de la primera etapa está conectado al colector de un transistor auxiliar, la base del cual está conectado al otro extremo de conexión del primer condensador y en el cual el emisor del transistor auxiliar está conectado a un punto de potencial constante a través de la combinación en serie de una resistencia y una fuente de tensión de señal.

10 3.- Un dispositivo según la reivindicación 1, caracterizado porque el extremo de conexión del primer condensador adyacente al emisor de la primera etapa está conectado al circuito de colector de un transistor, la base del cual está conectada al otro extremo de conexión del primer condensador, y en que el emisor está conectado a un punto de potencial constante a través de un condensador, por una parte a través de la combinación en serie de la conexión de oposición en serie de un diodo y del circuito de base y emisor de un primer transistor auxiliar, y por otra parte, a la fuente de tensión de señal, estando conectado el emisor del primer transistor auxiliar a un punto de potencial constante a través de 15 20 25 la combinación en serie del circuito de emisor y colector de un segundo transistor auxiliar, un condensador y una fuente de tensión de distribución, mientras que un diodo está conectado en antiparalelo a través, del circuito de base y emisor del segundo transistor auxiliar.

30 4.- Un dispositivo según las reivindicaciones 1,



2 ó 3, caracterizado porque el extremo de conexión del segundo condensador adyacente al colector de la etapa final está conectado al emisor de un transistor auxiliar, la base y el colector del cual están conectadas al extremo de conexión del primer condensador alejado del circuito de emisor de dicha etapa final.

5

5.- Un dispositivo según la reivindicación 4, caracterizado porque el colector del transistor de la etapa final está conectado a una resistencia a través del circuito de base y emisor de una pluralidad de transistores, conectados en cascada, estando conectado el emisor del primer transistor del circuito en cascada a un punto de potencial constante a través de la combinación en serie del circuito de colector y emisor de un transistor auxiliar, un condensador y una fuente de tensión de conmutación, mientras que un diodo está conectado en antiparalelo a través del circuito de base y emisor de ese transistor auxiliar.

10

15

6.- Un dispositivo según cualquiera de las reivindicaciones 1 a 5, caracterizado porque uno al menos de los primeros condensadores de las mencionadas etapas sucesivas está derivado por dos ramas en serie, que cada una comprende un condensador y un diodo que conduce a medida que es transferida la carga desde el primer condensador al segundo, estando conectado el diodo de una de las ramas en serie al condensador de la otra serie y estando conectada, por una parte, la unión del condensador y el diodo en la primera rama en serie al emisor de un transistor auxiliar, y estando conectada, por otra parte, la unión del diodo y el condensador de la otra rama en

25

30

5.12.68

- 39 -

346339



serie al colector del transistor auxiliar, la base del cual está conectada a un extremo de conexión del primer condensador.

5                   7.- Un dispositivo según las reivindicaciones  
1 a 5, caracterizado porque uno al menos de los primeros condensadores de las citadas etapas sucesivas está derivado por la combinación en serie de un condensador y de un diodo que conduce durante la transferencia de carga desde el primer condensador al segundo condensador,  
10                   cuyo diodo está conectado en antiparalelo al circuito de base y emisor de un primer transistor auxiliar conectado como un transistor de salida por emisor, mientras que el condensador está derivado por el circuito de base y colector de un segundo transistor auxiliar, el colector del cual está conectado a la unión del diodo y el condensador, estando conectado un diodo en antiparalelo al circuito de base y emisor del citado segundo transistor auxiliar y cuyo emisor está conectado a un punto de potencial constante a través de un condensador.

20                   8.- Un dispositivo según las reivindicaciones  
1, 2 ó 3, caracterizado porque uno al menos de los primeros condensadores de dichas etapas sucesivas está derivado por la combinación en serie de un diodo que conduce durante la transferencia de carga, y un condensador adicional que constituye la impedancia de salida entre el  
25                   emisor y el colector de un transistor auxiliar, el circuito de base y emisor del cual está conectado en oposición en paralelo del citado diodo, estando conectados los puntos nodales del diodo y de la base del transistor auxiliar a aquel lado del primer condensador desde el cual es  
30



derivada la carga para el segundo condensador.

5 9.- Un dispositivo según cualquiera de las reivindicaciones 1 a 8, caracterizado porque las bases de los transistores en las etapas 1ª, (1 + p)ª, (1 + 2p)ª,...

10 están conectadas entre sí como lo están las bases de los transistores en las etapas 2ª, (2 + p)ª, (2 + 2p)ª, ..., siendo alimentados los citados puntos nodales de base p, con series de impulsos de control que tienen una frecuencia de recurrencia que es al menos dos veces superior a la más alta frecuencia de señal, y porque las series de impulsos de control en orden ascendente de los números de clasificación de los puntos nodales de base están desplazados relativamente en fase sobre la anchura de un impulso.

15 10.- Un dispositivo según la reivindicación 9, caracterizado porque comprende n cadenas conectadas en paralelo de etapas sucesivas tal como se ha descrito en la reivindicación 10, siendo alimentados también la serie de impulsos de control a los puntos nodales de base de las etapas de esas cadenas en el orden de los números de clasificación de esas cadenas.

20

25 11.- Un dispositivo para uso de los dispositivos según las reivindicaciones 1 a 8 como filtro para señales eléctricas, caracterizado porque los extremos de conexión de los segundos condensadores adyacentes al colector desde aquellas etapas de retardo de las cuales los otros extremos de conexión de los citados segundos condensadores están conectados a un punto de potencial constante, están acoplados a un dispositivo de combinación que combina las señales pasadas en las etapas de retardo sobre la dura-

30



ción del periodo de transferencia, siendo el periodo de transferencia menor que la mitad del periodo de la más alta frecuencia a ser filtrada.

5           12.- Un dispositivo según la reivindicación 11, caracterizado porque una pluralidad de los extremos de conexión de los citados segundos condensadores están conectados al emisor de un transistor auxiliar a través de condensadores, estando previsto un diodo en antiparalelo a través del circuito de base y emisor del transistor auxiliar mientras que el colector está conectado a un punto de potencial constante a través de la combinación en serie de dos condensadores por una parte y a través de la combinación en serie de un diodo y una fuente de tensión de distribución por otra parte, formando además la unión de los dos condensadores de la combinación en serie la salida del dispositivo de combinación.

10

15

13.- Un dispositivo según la reivindicación 11, caracterizado porque una pluralidad de los extremos de conexión de los citados segundos condensadores están conectados al emisor de un primer transistor auxiliar a través de condensadores, estando previsto un diodo en antiparalelo a través del circuito de base y emisor del primer transistor auxiliar, mientras que el colector del primer transistor auxiliar está conectado al emisor de un segundo transistor auxiliar, el emisor, la base y el colector del cual están conectados a un punto de potencial constante a través de un condensador, una fuente de tensión de distribución y la combinación en serie de un diodo y una fuente de tensión de distribución respectivamente, mientras que el colector del segundo transistor auxiliar forma

20

25

30



además la salida del dispositivo de combinación.

5 14.- Un dispositivo según las reivindicaciones 12 y 13, caracterizado porque la salida del dispositivo de combinación según la reivindicación 12 está conectada a la salida del dispositivo de combinación según la reivindicación 13.

10 15.- Un dispositivo según la reivindicación 11, caracterizado porque una pluralidad de los extremos de conexión de los citados segundos condensadores están conectados a la base de otros tantos transistores de tipo npn, los emisores de los cuales están conectados a un punto de potencial constante a través de resistencias, y los circuitos de colector de los cuales están conectados al electrodo de base de un transistor de tipo pnp, el  
15 colector del cual está conectado a través de una resistencia y el emisor del cual está conectado directamente a puntos de potencial constante, formando además el colector del transistor pnp la salida del dispositivo de combinación.

20 16.- Un dispositivo según la reivindicación 11, caracterizado porque una pluralidad de los extremos de conexión de los citados segundos condensadores están conectados a los electrodos de base de otros tantos transistores npn, los colectores de los cuales están conectados a un  
25 punto de potencial constante y los emisores de los cuales están conectados a través de resistencias a la base de un transistor auxiliar npn, el colector del cual está conectado a través de una resistencia y el emisor del cual está conectado directamente a puntos de potencial constante,  
30 formando además el colector del transistor auxiliar



la salida del dispositivo de combinación.

5. 17.- Un dispositivo según las reivindicaciones 15 y 16, caracterizado porque la salida del dispositivo de combinación según la reivindicación 16 está conectada a la salida del dispositivo de combinación según la reivindicación 17.

10 18.- Un dispositivo según las reivindicaciones 2 ó 3, caracterizado porque el extremo de conexión del segundo condensador adyacente al colector de la etapa final está conectado al circuito de emisor del transistor, el circuito de base y colector del cual está conectado en paralelo a través del primer condensador de la primera etapa.

15 19.- Un elemento semiconductor para un dispositivo según cualquiera de las reivindicaciones precedentes, caracterizado porque los elementos de distribución mencionados en las citadas reivindicaciones están en su mayor parte integrados en un mismo cuerpo semiconductor.

20 20.- Un dispositivo que comprende una cadena de condensadores y medios distribuidores electrónicos para transferir carga desde un primer condensador a un segundo condensador de la cadena.

25 Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan, y con los fines que se han especificado.

346339



La presente Memoria consta de cuarenta y cinco  
hojas escritas a máquina por una sola cara.

Madrid, 10 DIC. 1968

P.A.

*[Handwritten signature]*  
Director de Estudios  
P.A.

346339

5.12.68

BDG/.

346330

23

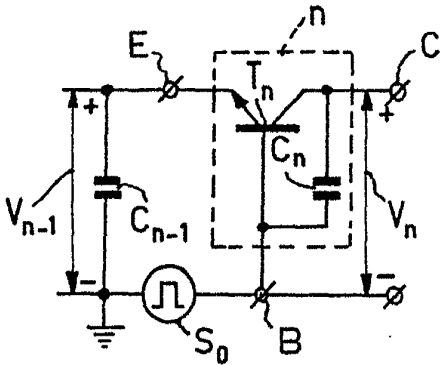


FIG. 1

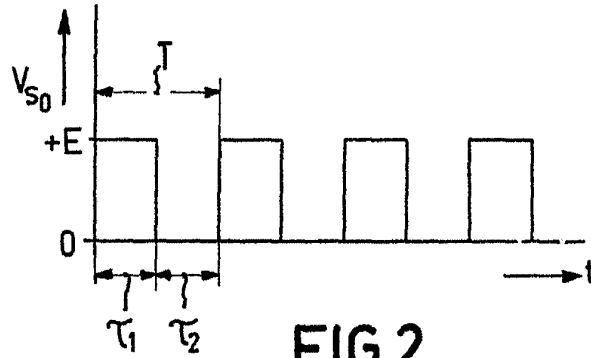


FIG. 2

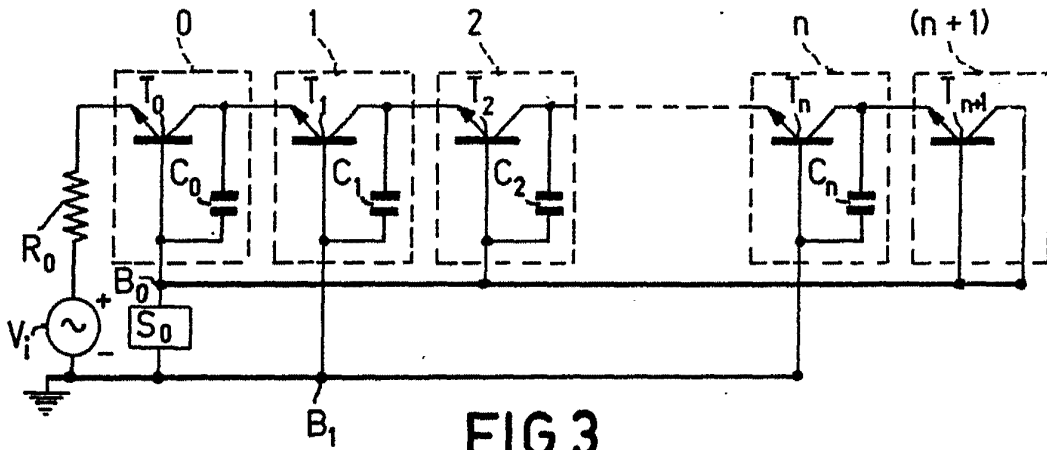


FIG. 3

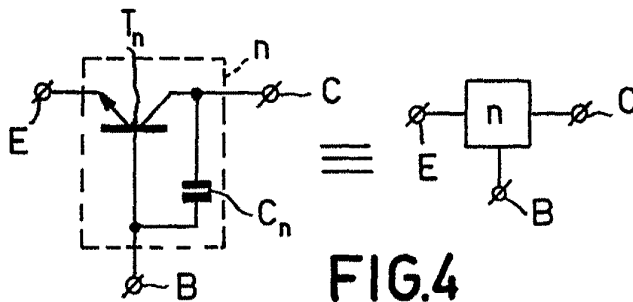


FIG. 4

*Curta*



346339

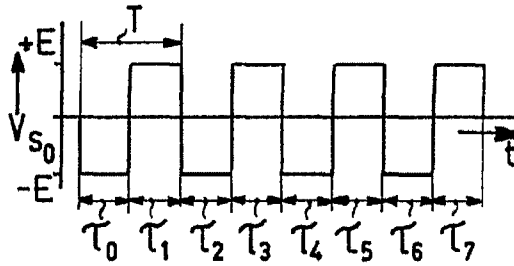


FIG. 5a

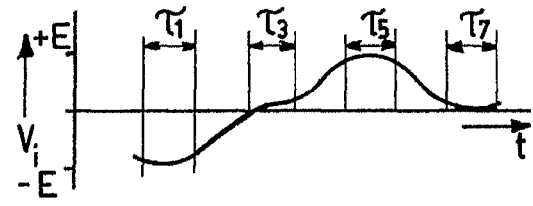


FIG. 5b

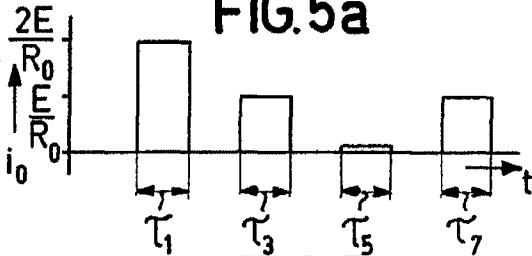


FIG. 5c

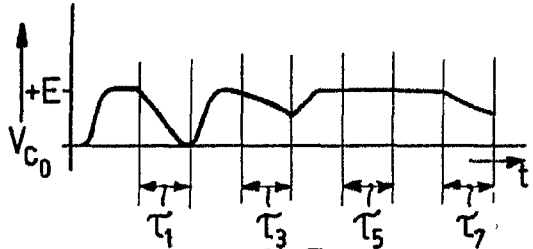


FIG. 5d

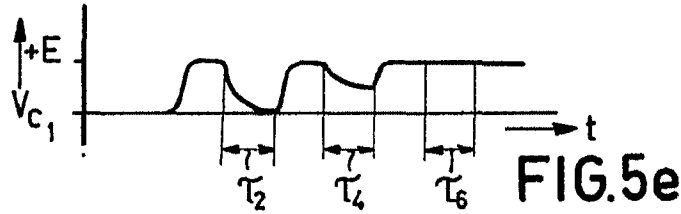


FIG. 5e

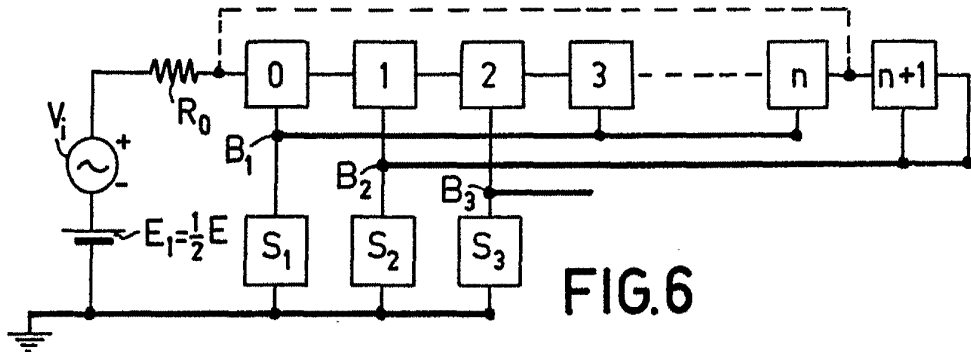


FIG. 6

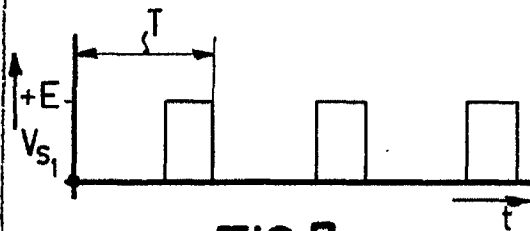


FIG. 7a

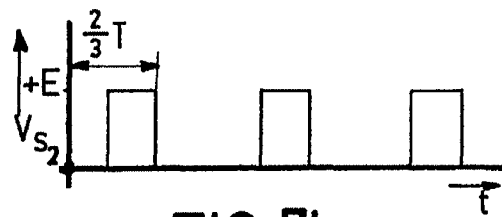


FIG. 7b

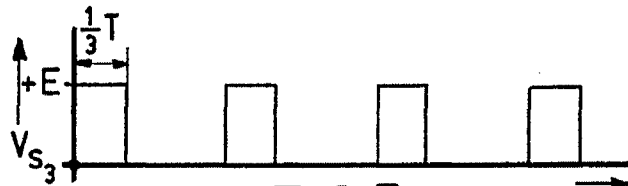


FIG. 7c

*W. A. M. ...*



346339

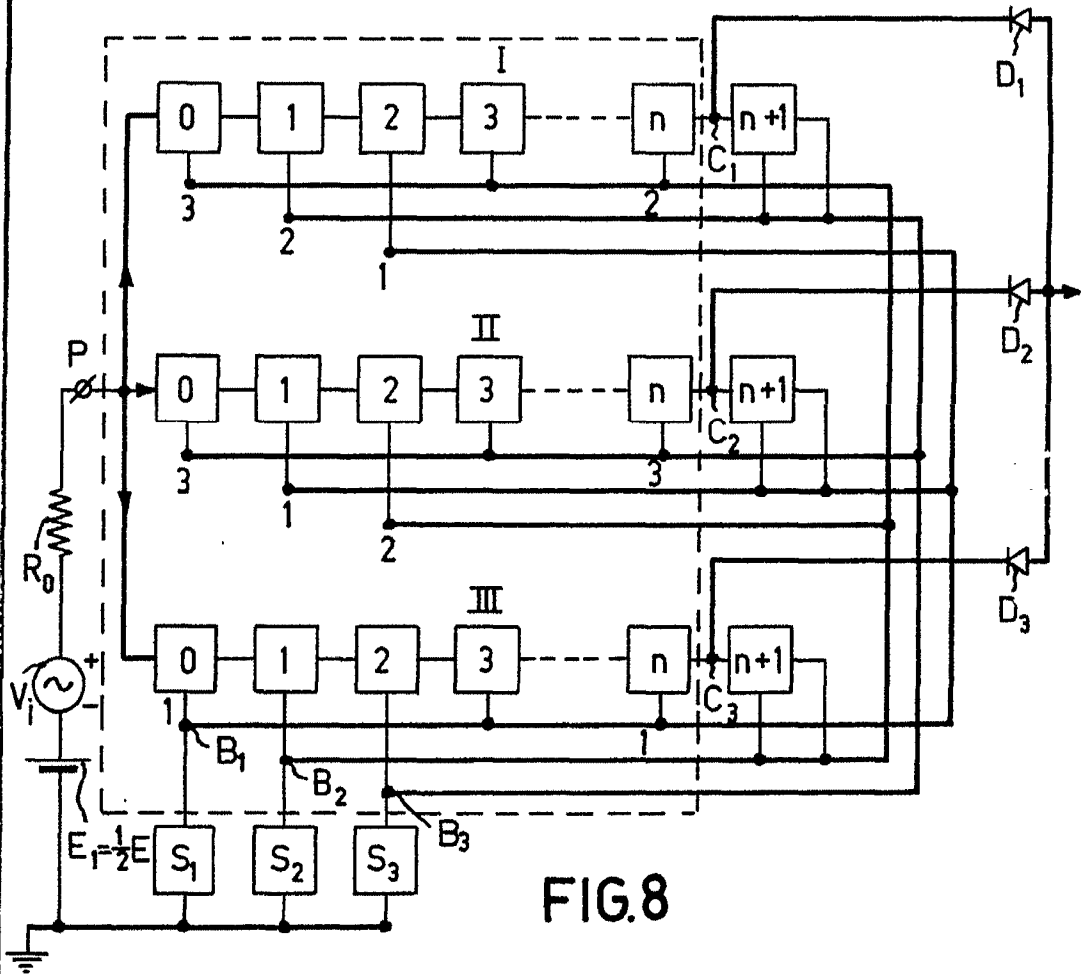


FIG. 8

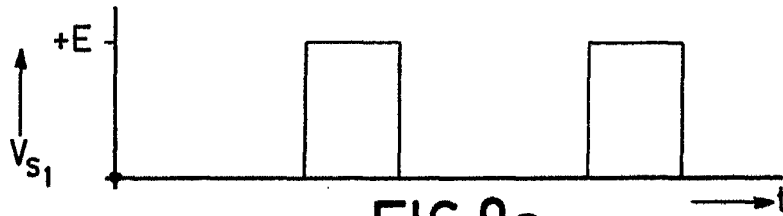


FIG. 9a



FIG. 9b

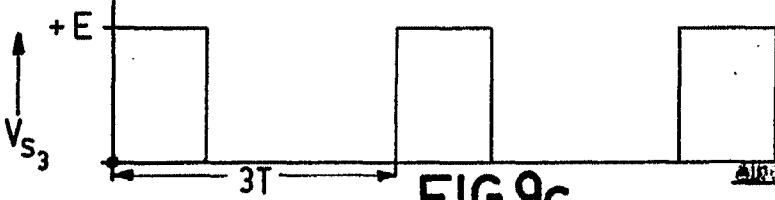


FIG. 9c

*Handwritten signature and date: 1934*



346339

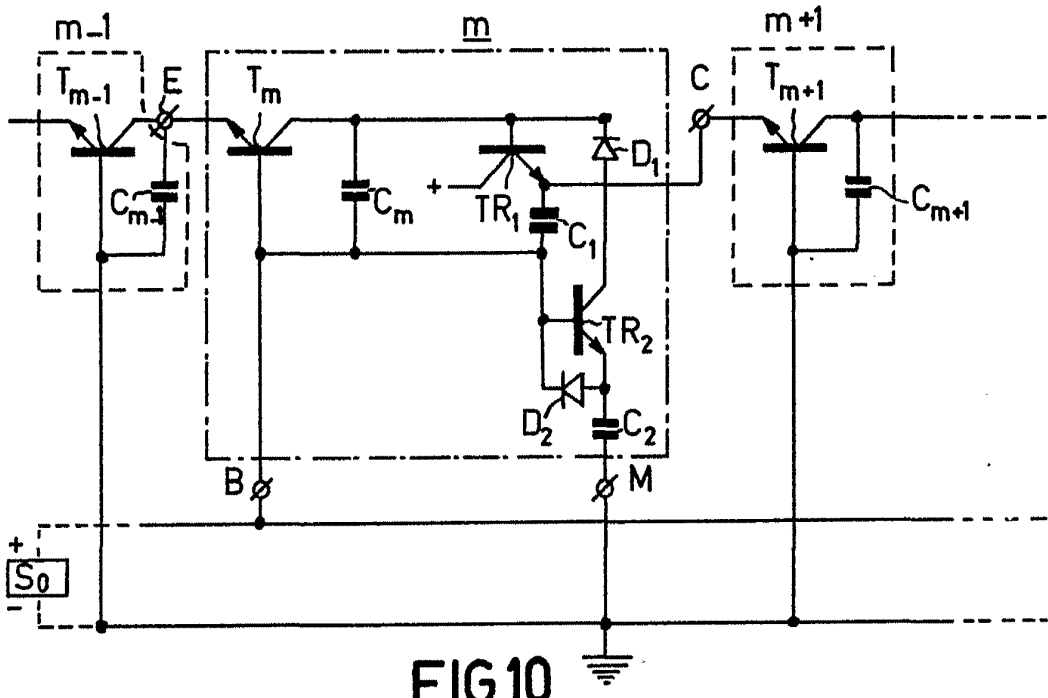


FIG.10

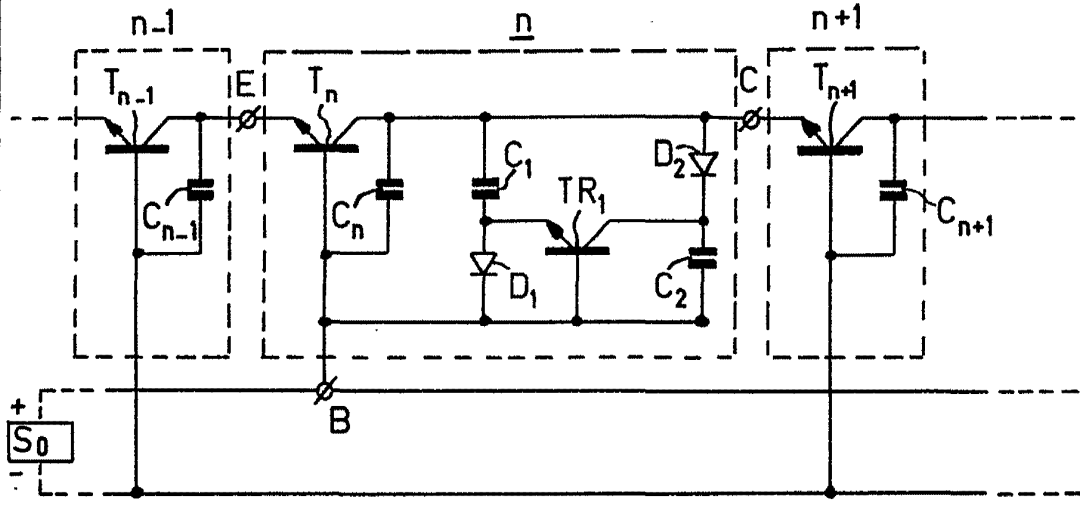
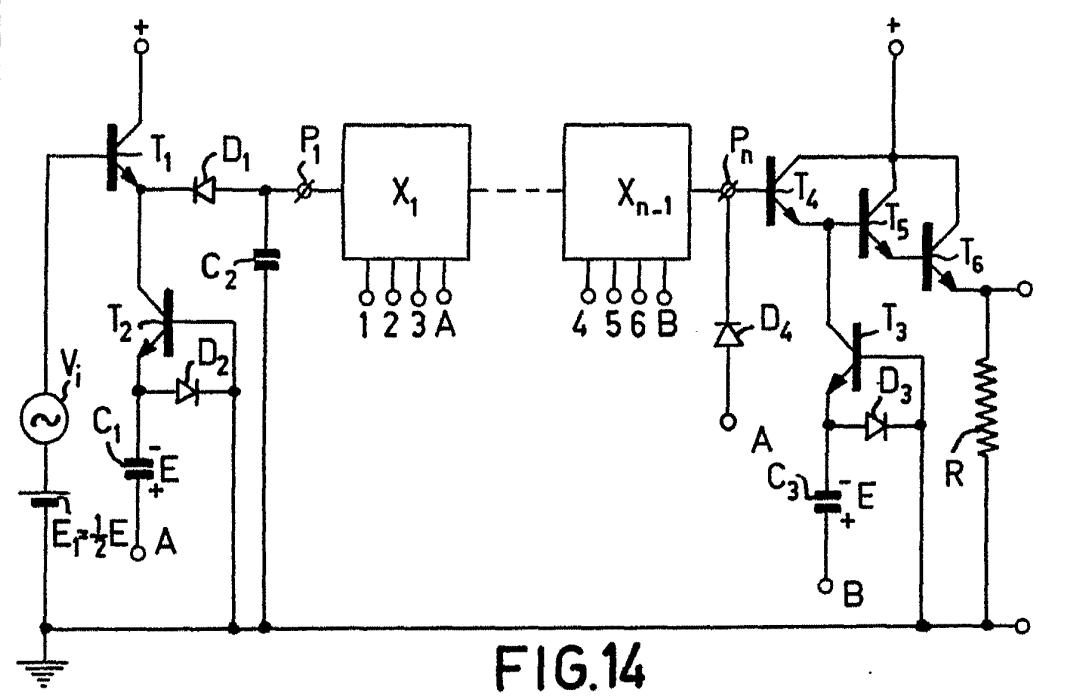
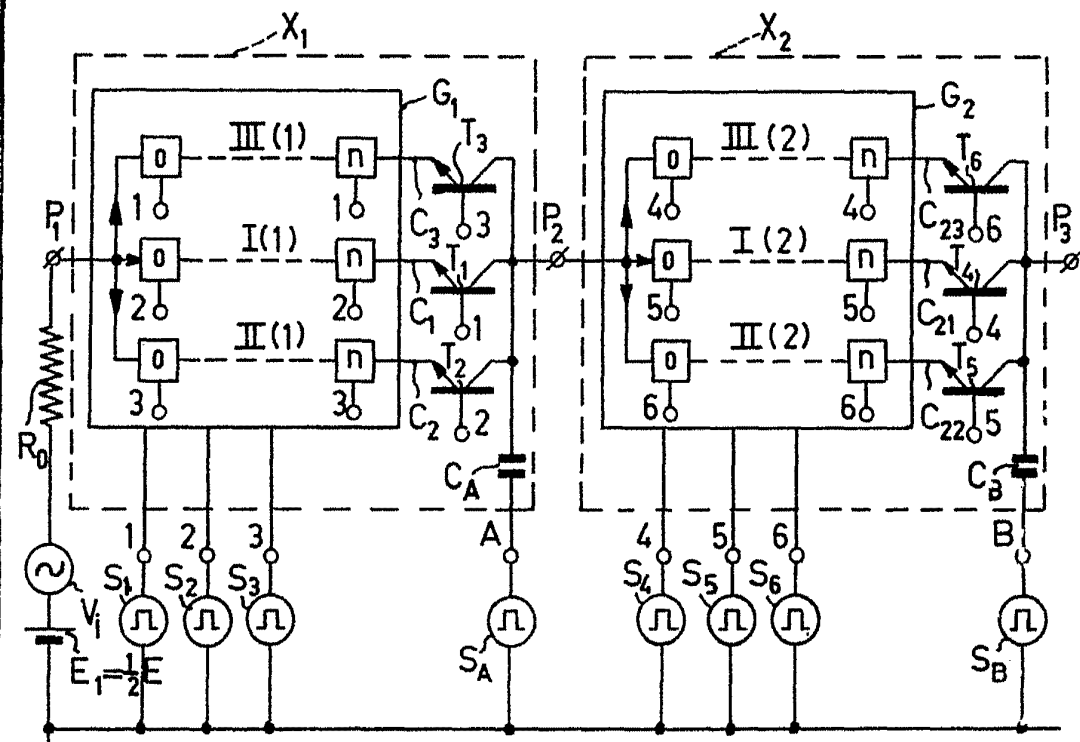


FIG.11

Alfred ...



346339

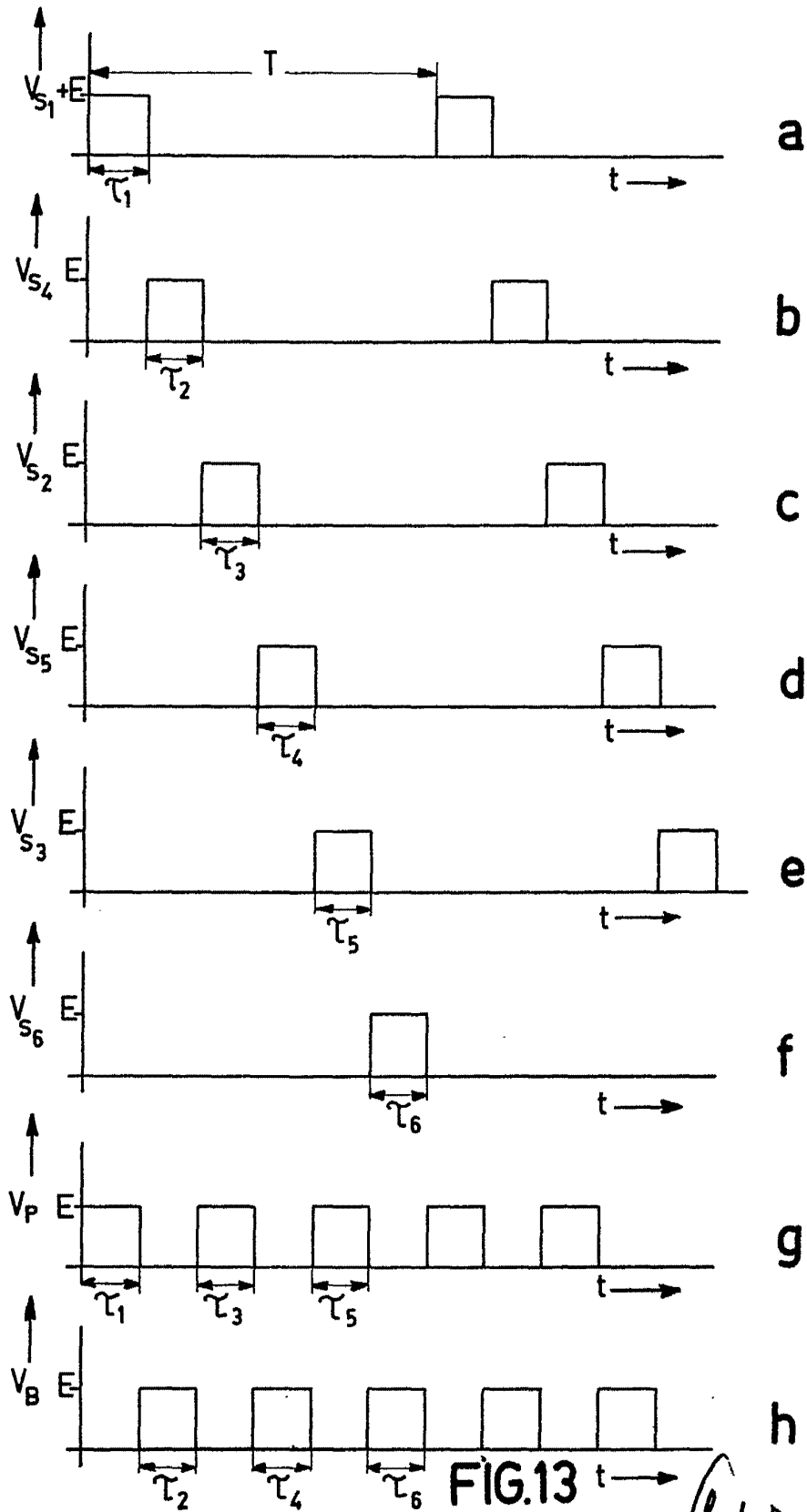


Alb. *[Signature]*



346339

214



*W. V. Phillips*



346330

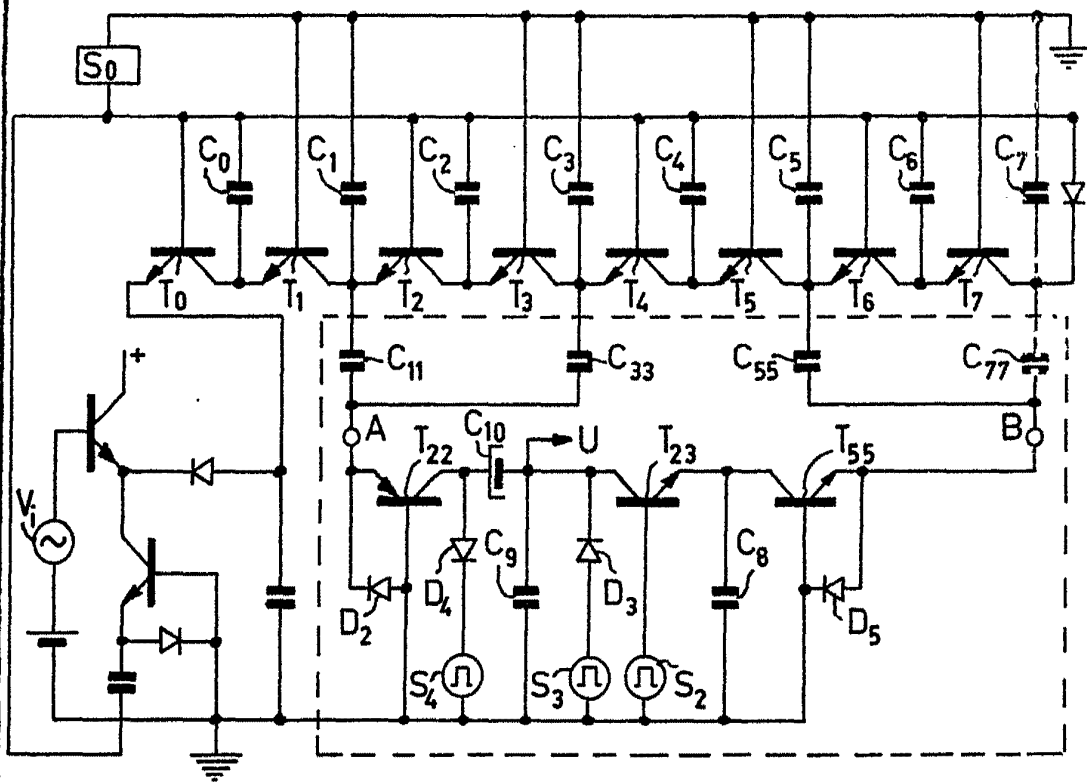


FIG.15

*Handwritten signature or initials.*



346339

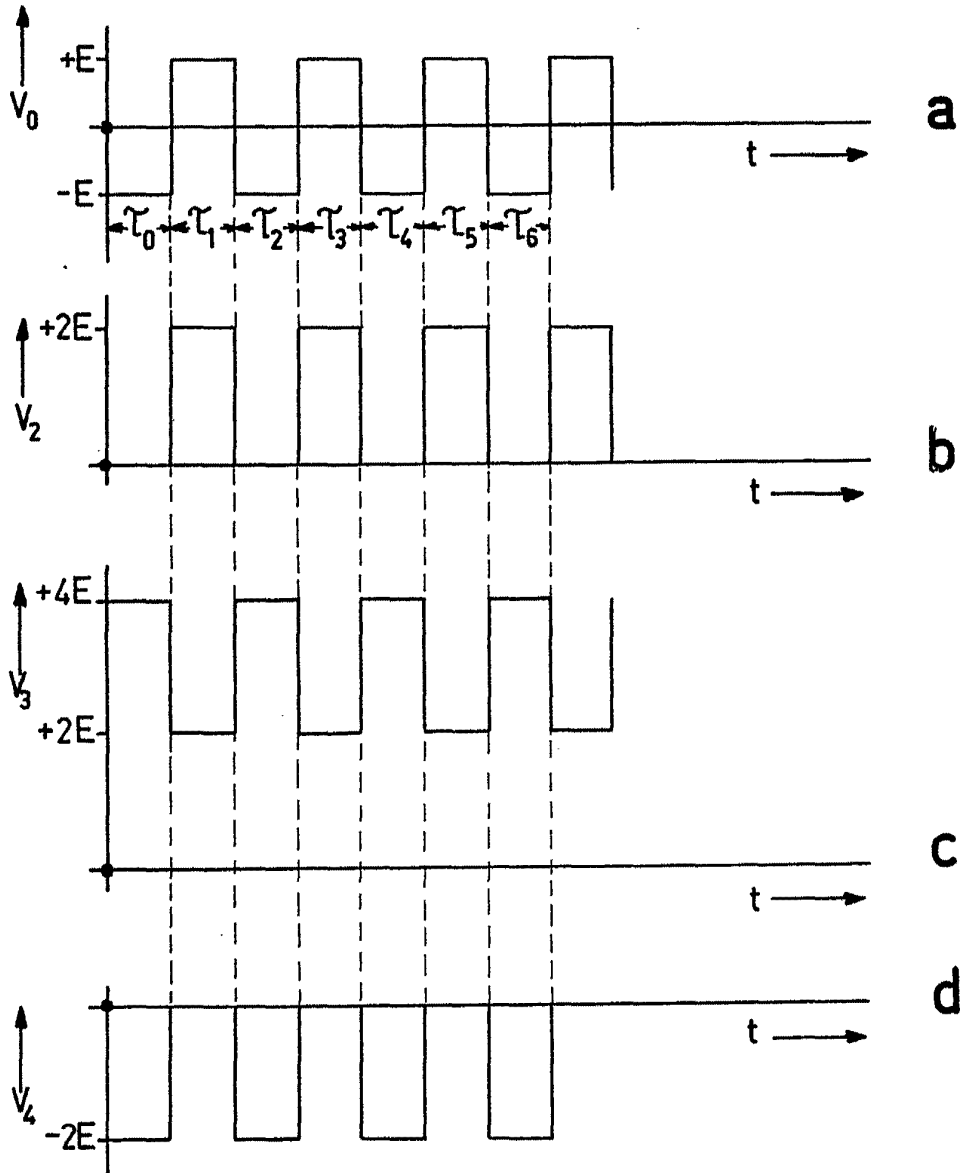


FIG.16

*Guire*

346339

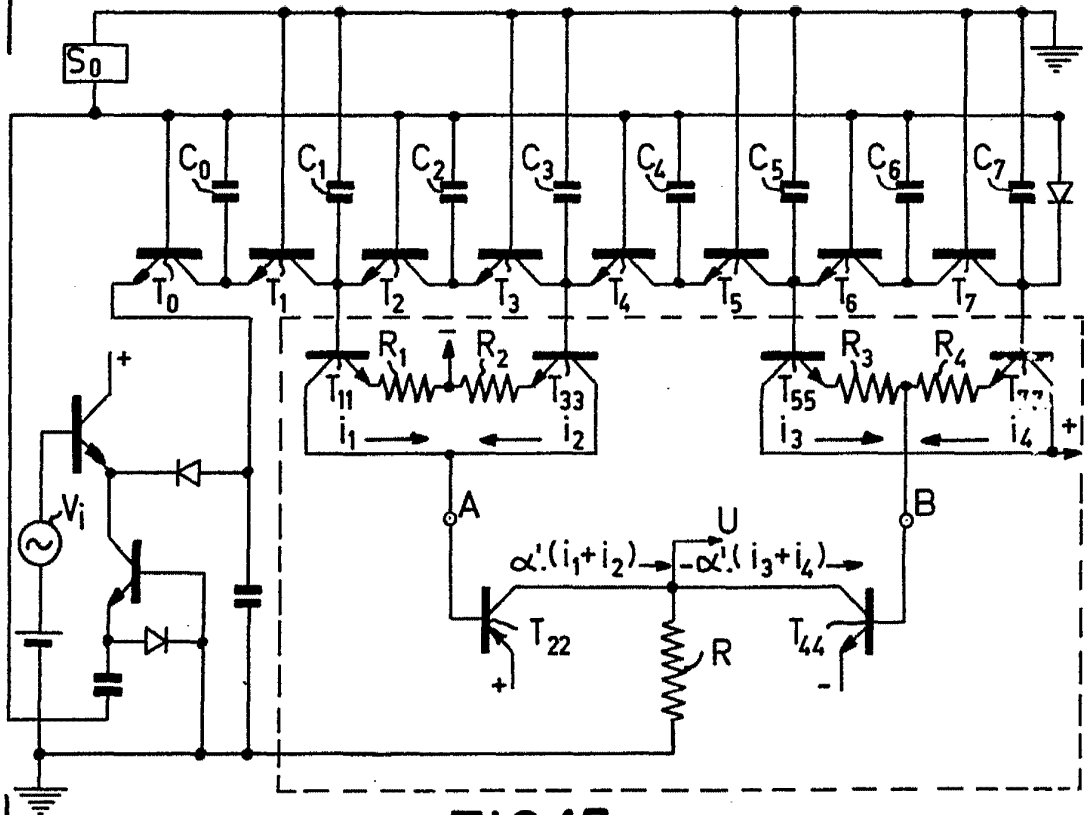


FIG.17

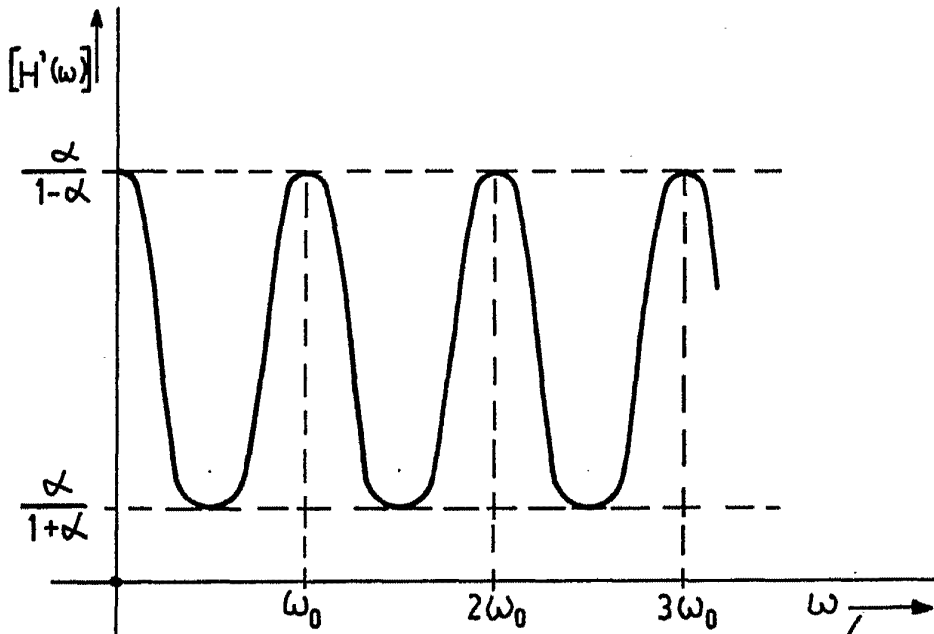


FIG.18

*Curva*

346339

21

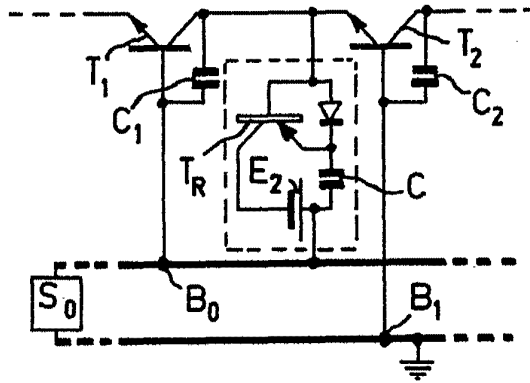


FIG. 19

*Handwritten signature and text:*  
A. J. van der Meulen  
Eindhoven