

346136

17 OCT



346136

MEMORIA DESCRIPTIVA.-

PATENTE DE INVENCION.

P A I S : ESPAÑA.

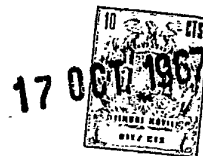
DURACION : 20 AÑOS.

OBJETO : "PROCEDIMIENTO PARA LA DETERMINACION DE
"IMPULSOS DE SEÑAL QUE AFLUYEN EN SUCE-
"SION NO SELECCIONADA POR VARIOS CONDUCTO-
"RES DE SEÑALES, TALES COMO IMPULSOS
"DE TASAS EN INSTALACIONES TELEFONICAS".

A nombre de : SIEMENS AKTIENGESELLSCHAFT.

Residente en : BERLIN y MUNICH (Alemania),
München 2 y Wittelsbacherplatz 2.

Nacionalidad : ALEMANA.



346136

Para determinar o calcular impulsos de señal, por ejemplo, impulsos de tasas en instalaciones de telefonía, que circulan por conductores de señal en sucesión no seleccionada, pero con una distancia determinada en el tiempo y que

5.- tienen una longitud mínima determinada, se sabe ya explorar de modo continuo, en sucesión cíclica, los diversos conductores de las señales.

En general, tal exploración se realiza a través de puertas de coincidencia, por ejemplo, puertas constituidas por

10.- diodos, que son controladas en sucesión. Suponiendo que la exploración repetida de cada puerta de coincidencia se lleva a cabo con rapidez suficiente, las sucesiones de resultados que aparecen en la salida de cada puerta de coincidencia reproducen el curso directo del estado de las señales en el

15.- conductor de señales vigilado. Pero ésto solamente es posible si todos los conductores de señales son explorados una vez mientras dura el impulso de señal más breve. Con el fin de excluir la posibilidad, que se crea al atenerse a estas condiciones de tiempo, de contar varias veces el mismo impul-

20.- so de señal, el criterio de registro propiamente dicho para la inscripción de un impulso de señal se averigua de acuerdo con el denominado principio de la "last look". De acuerdo con él, se acumula o almacena de manera intermedia cada resultado de información en la duración de un ciclo de eva-

25.- luación en un elemento de memoria individual para cada con-



ductor y se compara con el resultado de la evaluación siguiente cada vez. Como, tanto el paso del estado sin señal al estado con señal, como el paso del estado con señal al estado sin señal es característico para cada impulso de señal, el

30.- registro de un impulso de señal, de acuerdo con la realización del circuito comparador, se realiza solamente, con un paso o transición determinables, ya sea en uno, ya en el otro sentido.

Para averiguar un criterio de registro, por consiguiente,

35.- se necesitan siempre los resultados de la exploración de por lo menos dos ciclos de exploración sucesivos. Además, para que los dos posibles estados de señal en los conductores de señal a vigilar puedan ser determinados con seguridad, la secuencia de los impulsos de exploración no debe ser mayor

40.- que la duración del más breve impulso de señal a evaluar ni tampoco mayor que la duración de la pausa más breve entre señales que sigue en cada caso. Por consiguiente, las condiciones de exploración más favorables resultan con una relación impulso-pausa de 1:1.

El registro de los impulsos de señal individuales puede a este respecto realizarse de modo que la posición del contador del aparato de exploración, en lugar de un impulso de señal, sea alimentada a un portador de inscripción automáticamente legible o que, en el caso de una disposición de

50.- memoria con las secciones de memoria subordinadas individualmente a los distintos conductores de las señales, las informaciones de los conductores individuales en ellas contenidas sean retiradas y almacenadas de nuevo en dependencia de la posición del dispositivo de exploración, modificándose en

55.- función de la presencia de una señal de mando la información



almacenada en cada caso o volviéndose a almacenar sin variaciones. Por ejemplo, la variación de la información puede consistir en añadir un "1" en cada caso.

60.- Partiendo de este principio general de resolución, se han dado a conocer además toda una serie de procedimientos que tienen por base el empleo de elementos de memoria bistables en forma de núcleos anulares ferromagnéticos, en lugar de las puertas de coincidencia. Tienen la ventaja de que, utilizando simultáneamente los núcleos anulares como puertas
65.- de evaluación y como acumuladores o memorias, así como empleando dobles impulsos de evaluación pasantes se reduce el coste de los aparatos y se aumenta la seguridad contra errores en el caso de impulsos de señal deformados al principio y/o al final por impulsos de rebote o vibrantes, aún a pesar
70.- de que las condiciones de tiempo sigan siendo las mismas.

Por otra parte, se conocen ya procedimientos en los cuales se emplean ciertamente también núcleos anulares ferromagnéticos, pero éstos no son gobernables directamente por los conductores de señal subordinados, sino sólo en coincidencia con un impulso de evaluación adicional. La reposición se realiza entonces en la pausa entre dos impulsos de señal gracias a impulsos de reposición separados de mayor tiempo de secuencia de impulsos que los impulsos de evaluación para la vigilancia de los conductores. Prescindiendo de
75.- la posible reducción de la velocidad de trabajo del aparato central de inscripción, tal desacoplo entre el almacenaje de entrada y la salida de memoria trae consigo, en el caso de relaciones de impulso-pausa menores que la unidad, la ventaja de que las influencias perturbadoras motivadas en otro caso por el acoplo mutuo de los núcleos anulares, no ejercen
80.-
85.-



346136

repercusiones.

- A todos estos procedimientos les es achacable en igual medida el inconveniente de que el resultado del registro, prescindiendo de los impulsos de rebote al final y/o al principio de un impulso de señal, puede ser influenciado de manera arbitraria por impulsos perturbadores, en especial por aquéllos que ocurren en la pausa entre dos impulsos de señal sucesivos y que imitan a un impulso de señal si coinciden con un impulso de evaluación.
- 90.- Tales perturbaciones, hasta ahora, sólo pueden evitarse en amplia medida si, partiendo del procedimiento mencionado al comienzo, que trabaja según el principio de la "last look", la averiguación de un criterio de registro depende de la presencia simultánea de los resultados de la evaluación de más de dos ciclos de exploración sucesivos y análogamente a él, se rebaja el tiempo de secuencia de los impulsos de exploración que resulta de la duración del más breve impulso de señal a evaluar. La realización de este procedimiento exige, sin embargo, el coste de elementos de memoria adicionales individuales para los conductores para la acumulación o almacenaje intermedios de los diversos resultados de la evaluación y, por otra parte, por el acortamiento del tiempo de secuencia de los impulsos de exploración, con longitud mínima prefijada de los impulsos de señales a evaluar,
- 100.- se disminuye considerablemente el número de conductores de señal que pueden ser vigilados con un dispositivo explorador.
- 105.-
- 110.-
- Ahora bien, el invento se refiere a un procedimiento para la evaluación de impulsos de señal que entran por una pluralidad de conductores de señal en secuencia no seleccionados.
- 115.-



- nada, pero con una distancia mínima determinada en el tiempo, en especial de impulsos de tasas en instalaciones telefónicas, por la exploración periódica de los conductores de las señales en una sucesión en el tiempo que es más breve
- 120.- que la duración del impulso de señal más breve exento de rebotes o vibraciones, y almacenaje de los resultados que se obtienen en la exploración de los conductores de señales en elementos de memoria individuales para los conductores por ejemplo en forma de núcleos anulares ferromagnéticos que son
- 125.- repuestos por impulsos de reposición separados, siendo alimentados los impulsos de gobierno iniciados con la reposición de los elementos de memoria, a través de un circuito de evaluación, a una instalación central de registro.
- Es objeto de este procedimiento conseguir, con un consumo de aparatos soportable y con condiciones de trabajo favorables para la instalación de registro, una seguridad lo más alta posible contra impulsos perturbadores. Esto se logra por el hecho de que los impulsos de reposición están configurados como impulsos dobles consistentes en dos impulsos
- 135.- individuales que se siguen en poco tiempo, de igual polaridad, por el de que el tiempo de sucesión de los impulsos de reposición es el doble de grande que el tiempo de sucesión de los impulsos de evaluación para la vigilancia de los conductores y ambas clases de impulsos están sincronizadas entre sí de tal manera que cada segundo impulso de evaluación está flanqueado por los dos impulsos individuales en un impulso de reposición, y por el de que los resultados derivados de los dos impulsos individuales de cada impulso de reposición, junto con los resultados obtenidos por el impulso
- 140.- de reposición precedente, gobiernan una sección de circuito
- 145.-



de evaluación estructurada a partir de elementos básicos lógicos que, de acuerdo con el principio conocido de la "last look" ordena el registro de los diversos impulsos de señal.

- 150.- Apartándose del procedimiento conocido hasta ahora, los resultados de la evaluación logrados con la vigilancia directa de los conductores y almacenados de manera intermedia ya no son valorados directamente como impulsos de señal a registrar, sino que la reposición es posible en todo momento, es decir, también durante el período de un impulso de señal, y
- 155.- un impulso de señal a registrar, en los otros procedimientos conocidos, es determinado según el principio de la "last look" pero sólo a base de los resultados almacenados de manera intermedia obtenidos de los conductores. Esto, en primer lugar, tiene la ventaja de que los impulsos perturbadores que imitan
- 160.- impulsos de señal y que han conducido a un almacenaje del elemento de memoria individual para cada conductor, no son registrados falsamente en calidad de impulsos de señal. Por otra parte, a consecuencia de la inscripción en memoria y salida de memoria separadas, empleando núcleos anulares ferromagnéticos y agrupando estos núcleos para obtener una matriz,
- 165.- se suprimen las influencias perturbadoras posibles a consecuencia de los acoplos determinados de este modo. Además, la realización de los impulsos de reposición como impulsos dobles y su sincronización con los impulsos de evaluación de modo que cada segundo impulso de evaluación sea flanqueado
- 170.- por los impulsos individuales de un impulso de reposición, trae consigo la ventaja de que, en cada caso, pueden ser valorados simultáneamente los resultados de los conductores
- 175.- conductores averiguados por dos impulsos de evaluación sucesivos y, con ello, en dos momentos de tiempo diferentes. Es-



180.- to, a su vez, tiene como consecuencia que la velocidad de trabajo de la instalación de registro pueda ser rebajada correspondientemente respecto a la velocidad de exploración para la vigilancia de los conductores, lo que no resulta posible en los procedimientos comparables con una "last look" a través de varios ciclos de exploración.

185.- Partiendo de este principio de resolución general, existe además, análogamente a la expansión de la "last look" sobre varios ciclos de evaluación, la posibilidad, por expansión de la "last look" sobre varios ciclos de reposición, de aumentar la seguridad frente a los impulsos perturbadores si, de acuerdo con otra realización del invento, en una "last look" a través de n ciclos de reposición, el tiempo de sucesión de los impulsos de exploración, con relación a la duración t_J del impulso de señal no deformado más corto, se hace menor o, a lo sumo, igual, al valor $\frac{1}{2(n-1)} t_J$ y si los 2 $(n-1)$ resultados individuales obtenidos por los $(n-1)$ impulsos de reposición precedentes en cada caso se almacenan de manera intermedia y se aprovechan para la "last look".

195.- La experiencia ha demostrado, no obstante, que en general se puede conseguir ya una seguridad suficiente contra las perturbaciones si la "last look" se limita a $n=2$ ciclos de reposición. Por cada conductor de señal se necesitan en este caso dos elementos de memoria adicionales como bitio caracterizador. El grado de seguridad que puede alcanzarse es, sin embargo, el mismo que en un procedimiento "last look" normal que se extienda sobre tres ciclos de evaluación para el cual, además de la puerta de coincidencia para la vigilancia de los conductores, se necesitan asimismo dos bitios de caracterización adicionales. Sin embargo, el nuevo proce-

200.-

205.-



210.- dimiento aporta la ventaja de que la velocidad de trabajo para la instalación de registro central, a igual grado de seguridad contra perturbaciones, puede reducirse a la mitad en comparación con el procedimiento conocido comparable o que, con la misma instalación de registro, pueden ser vigiladas, doble número de líneas de señal.

215.- Otra variante de resolución de acuerdo con el invento consiste en que, en una realización según el procedimiento "last look" a través de n ciclos de reposición, el tiempo de secuencia de los impulsos de exploración, con referencia a la duración t_j del impulso de señal más breve no deformado es menor o, a lo sumo, igual al valor $\frac{1}{n+1} t_j$ y que los resultados individuales obtenidos por los impulsos de reposición precedentes son agrupados en cada caso de modo que se forme un solo resultado, porque solamente en el caso de la secuencia de resultados "1-1" de un impulso de reposición se almacena de manera intermedia como resultado intermedio un "1" dentro del marco de la "last look".

225.- También en este caso resulta ya una seguridad en general suficiente contra las perturbaciones si la "last look" se limita a n=2 ciclos de reposición. En oposición a la variante resolutive antes explicada, a igual seguridad contra perturbaciones, se necesita solamente un elemento de memoria adicional como bitio de caracterización por conductor de señal. También la velocidad de trabajo para la instalación de registro puede rebajarse en comparación con el procedimiento "last look" normal con una "last look" que se extienda sobre tres ciclos de evaluación. Sin embargo, la ganancia que entonces es posible, es ya tan grande como en la otra variante resolutive según el invento. Pero también, entonces el gasto

230.-

235.-

346136



de aparatos de elementos de memoria para el bitio de caracterización resulta menor en un 50%. Esta ventaja es importante sobre todo cuando la clase de los impulsos perturbadores exige una "last look" que se extienda sobre un número mayor de ciclos de evaluación o de reposición.

240.- De acuerdo con otra realización del invento, puede conseguirse un aumento de la seguridad contra las perturbaciones, además, por el hecho de que los impulsos de perturbación negativos son atenuados por un diodo rectificador conectado en la línea de señales. De este modo se evita que los impulsos de señal sean escindidos por impulsos de perturbación negativos superpuestos o que, según la clase de mando de los elementos de memoria, pueda ser imitada una reposición.

245.- Otros detalles del invento se explicarán con más detalle en lo que sigue a base de un ejemplo de realización, representado en los dibujos, para llevar a cabo el procedimiento que le sirve de base al invento. En detalle, muestran:

250.- La figura 1 una disposición de circuito para la realización del procedimiento.

255.- La figura 2 un diagrama de impulsos correspondiente.

La figura 3 una sección de circuito de evaluación modificada según la figura 1.

260.- La figura 1 se descompone en dos partes A y B que están enlazadas entre sí por la sección de circuito de evaluación AS y el mando central del desarrollo Ab-St. Se ha renunciado a este respecto a la representación de la realización en esquema de los diversos dispositivos, porque el invento no quedará ligado a cualesquiera sistemas de memoria así como tampoco a la configuración especial de la instalación de explotación e integración. Podrá emplearse ventajosamente con to-

265.-



dos los sistemas posibles de memoria y de exploración.

La parte A sirve para la ordenación de los impulsos de señal que llegan por los conductores de señal 11 hasta xy de un sistema multiplex local, en sucesión no seleccionada, en un sistema multiplex de tiempo. A cada línea de señal 11 a xy le está subordinado a este fin un elemento de memoria en forma de un núcleo anular ferromagnético K11 a Kxy, elementos de memoria que, convenientemente, están reunidos para formar una matriz M. Los conductores de señal enhebrados a través de los distintos núcleos de memoria, a través de diodos de desacoplo, por ejemplo D11 a Dly, están conectados por filas a un conductor de mando común que, a través de interruptores e del distribuidor de cadencia TVZ, pueden conectarse sucesivamente a potencial antagonista. De este modo, un almacenamiento por los distintos núcleos de memoria gracias a los impulsos de señal que existen en los correspondientes conductores de señal, sólo puede tener lugar cuando está cerrado el correspondiente contacto de mando e.

En lugar de tal mando de entrada sería también posible, sin inconveniente, cargar los diversos núcleos de memoria por filas con una premagnetización que, en el estado de reposo impide un almacenaje por los distintos núcleos de memoria, pero calculada, por otra parte, de modo que, después de un almacenaje efectuado por núcleos de memoria individuales, lo que podría hacerse desconectando brevemente la premagnetización, los núcleos de memoria que habían almacenado no fueran basculados de nuevo a la posición inicial. Tal gobierno exige, sin embargo, un mayor gasto de aparatos. Lo mismo es cierto para otro tipo posible del gobierno de la entrada, según el cual sólo es posible que los núcleos de memoria in-



dividuales almacenen en el caso de coincidencia de un impulso de señal en el conductor de señales correspondiente y de una corriente de filas de entrada adicional que se conecta brevemente a una conducción de filas correspondiente.

- 300.- La comprobación cíclica de los distintos elementos de memoria en cuanto a su estado de almacenaje y su reposición a la posición de partida se realiza, de acuerdo con una disposición ya conocida, de tal modo que con un solo impulso de reposición, estructurado como impulso doble, que consiste en
- 305.- los dos impulsos individuales a y b, sean examinados y repueg-
tos en cada caso los elementos de memoria de toda una fila al mismo tiempo, siendo el contenido de información existente en los elementos de memoria evaluados transmitido en paralelo a través de las líneas de columnas 1 a y a un registro de eva-
- 310.- luación AR. Este registro de evaluación consiste, análogamen-
te al caso de los dos resultados individuales que se presen-
tan en cada examen, en dos grupos E1 y E2 de elementos de me-
morias, que son mandados sincrónicamente a los dos impulsos
individuales a y b del impulso de reposición por el bloqueo
- 315.- de filas Zsp para ponerlos en condición para la recepción.
Explorando paso a paso los distintos contenidos de informa-
ción del registro de evaluación, el grupo de información ali-
mentado es transformado entonces en una serie de información.
- 320.- La parte B está formada por la instalación central de
registro y almacenaje. La memoria principal SP contiene un
número de memorias individuales que corresponde al de líneas
de señales a vigilar, por ejemplo en forma de campos de me-
morias sobre un tambor magnético o de una fila de núcleos
anulares de una memoria de núcleos anulares, de los cuales,
- 325.- en cada caso, uno está subordinado finalmente a una línea de



330.- señales. Estas memorias individuales, sirven para el almacenaje propiamente dicho del número de impulsos de señal que llegan por la línea de señales subordinada en cada caso. El almacenaje se realiza adecuadamente en un código binario, por ejemplo, en clave de tétradas. La capacidad de almacenaje se ajusta de acuerdo con el número máximo de impulsos de señal a almacenar.

335.- La integración de los impulsos de señal que llegan sin selección por cada línea de señales se hace por medio del mecanismo sumador central AD. Para este fin, las informaciones contenidas en cada caso en la memoria principal, que caracterizan al número total de los impulsos de señal llegados hasta entonces por cada conductor de señales, son alimentadas de modo continuo al mecanismo sumador y, desde allí, de nuevo a la memoria principal. Este ciclo, que se repite continuamente, está sincronizado a través del mando de desarrollo central Ab-St con la parte A de la instalación y ello de tal modo que con cada entrega de una información a la instalación sumadora, el contenido de la información del elemento de memoria K... subordinado a la línea de señales correspondiente, llegue simultáneamente a la evaluación.

340.- La decisión de cuándo debe realizarse una adición, le corresponde a la sección AS de circuito de evaluación que enlaza entre sí las dos partes A y B de la instalación y que está estructurada a base de los elementos básicos lógicos conocidos S1 y S2 así como M. Estos elementos básicos averiguan de manera en sí conocida, a base de los resultados de evaluación alimentados directamente a través de las entradas de gobierno al y a2 del registro de evaluación AR, así como a base de los resultados de evaluación, alimentados a través de las

345.-

350.-

355.-

346 136

17 OCT 1967



360.- líneas de gobierno m1 y m2, del examen, anterior en cada caso, de las líneas, para ver si existe la secuencia de resultados que caracteriza a un impulso de señal. Cada vez que se determina un impulso de señal como tal, se transmite a través de la salida de gobierno ad una orden de suma al paso sumador AD.

365.- Para el almacenaje intermedio de los resultados que se obtienen en la vigilancia de líneas precedente en cada caso, se emplean en el ejemplo de realización mostrado elementos de memoria adicionales de la memoria principal SP que almacenan sincrónicamente con las informaciones de suma individuales para cada línea correspondiente, a través de las líneas de gobierno m1 y m2 y que son sustituidos a través de las líneas de gobierno el y e2 por los resultados de la evaluación siguiente en cada caso de la misma línea de señales. En lugar de un almacenaje intermedio en la memoria principal SP, estos resultados del examen de las líneas podrían almacenarse también de manera intermedia en registros de desplazamiento separados, gobernados sincrónicamente.

375.- Otros detalles del procedimiento que le sirve de base al invento se explicarán más detenidamente en relación con el diagrama de impulsos según la figura 2. La curva de impulso superior Sig-11 reproduce la tensión de señal que aparece en cualquier línea de señales, por ejemplo, la 11 de la figura 1. Debajo siguen la secuencia de impulsos de evaluación de los interruptores e, que actúan sobre el elemento de memoria correspondiente K11, así como la secuencia de impulsos de reposición a/b. Además siguen el curso del estado de memoria del elemento de memoria K-11, los resultados m1, m2, 380.- al, a2 de las líneas que se obtienen en cada evaluación, así 385.-



como la señal de gobierno que resulta en cada evaluación en la salida ad de la sección de circuito de valoración AS.

- 390.- Como puede verse del curso del estado de la memoria del elemento de memoria K11, sólo es posible un almacenaje del elemento de memoria individual para cada conductor si un impulso de evaluación del interruptor e coincide con el estado señal "1" en la línea de señales Sig-11. Con los impulsos de evaluación, los impulsos de reposición están sincronizados de tal modo que cada segundo impulso de evaluación está flanqueado por los dos impulsos individuales a y b del impulso de reposición estructurado como impulso doble, es decir, que al impulso individual a primero en cada caso le sigue directamente un impulso de evaluación y a éste, a su vez, el segundo impulso individual b del impulso de reposición.
- 400.- Las distancias entre impulsos se eligen a este respecto de modo que los elementos de memoria individuales puedan ser mandados con seguridad. Si el elemento de memoria no ha almacenado, un impulso de reposición tiene un "0" como resultado de la evaluación, pero si almacenó, entonces, como resultado de la evaluación, resulta un "1". Cada resultado de evaluación al obtenido de este modo por el impulso individual a se convierte en el momento de evaluación siguiente en el resultado m1 y cada uno de los resultados de evaluación a2 obtenido por el impulso individual b se convierte en el resultado m2, lo que está indicado por las flechas dibujadas.
- 410.-

La averiguación de una orden de registro ad se realiza comparando los resultados de dos ciclos de reposición que se siguen en cada caso, de modo que para una evaluación se dispone siempre de los resultados de cuatro momentos sucesivos.

415.-



Una orden de registro es iniciada en cada caso cuando la secuencia de resultados disponible contiene los resultados "0-1-1" en secuencia, lo que es vigilado por medio de la puerta de bloqueo S1 o S2 de la sección de circuito de evaluación AS según la figura 1.

420.-

Para poder reconocer con seguridad cada impulso de señal en las condiciones que se han supuesto, es necesario que coincidan al menos dos impulsos de evaluación del interruptor e con un impulso de señal sin perturbar de la duración

425.- t_j más corta ya que, si no, no se garantiza que al menos un impulso de reposición entregue la secuencia de resultados "1-1". La condición de tiempo de ello resultante para al tiempo de secuencia de impulsos de exploración t_{Fab} corresponde por tanto en plena medida a la condición de tiempo a

430.- mantener en un procedimiento "last look" con una "last look" que se extienda a través de tres ciclos de evaluación. A diferencia del procedimiento "last look" normal, sin embargo, la velocidad de trabajo de la instalación de registro no es determinada por el tiempo de sucesión de los impulsos de evaluación.

435.- En el presente caso, en cambio, es decisivo para ello el tiempo t_{FR} de sucesión de los impulsos de reposición.

Como este tiempo, de acuerdo con lo que se ha supuesto, es el doble de grande que el tiempo t_{Fab} de sucesión de los impulsos de evaluación, se puede, a igualdad del número de líneas de señales a vigilar, reducir a la mitad la velocidad

440.- de trabajo de la instalación de registro o doblarse el número de las líneas de señales a vigilar. Esta ventaja resulta del hecho de que, con cada impulso de reposición, no sólo se deja listo el estado de línea que se acaba de averiguar, sino

445.- que, al mismo tiempo, se deja listo para la evaluación



346136

también el estado de línea averiguado antes en la medida de un ciclo de evaluación.

- 450.- Otra suposición previa para conocer con seguridad impulsos de señal que se suceden consiste, análogamente al procedimiento "last look" normal, en que debe coincidir al menos un impulso de evaluación en la pausa entre dos impulsos de señal sucesivos. De ello se sigue que, al aparecer impulsos de perturbación que imitan impulsos de señal en la pausa entre dos impulsos de señal sucesivos, debe estar presente un
- 455.- espacio de tiempo de pausa t'_{Pmax} exento de perturbaciones, que es mayor que el tiempo t_{Fab} de sucesión de los impulsos para los impulsos de evaluación. De esta manera, pueden separarse los impulsos perturbadores cuya longitud t_{st} sea menor que el tiempo de sucesión de los impulsos para los impulsos
- 460.- de evaluación, es decir, en el presente ejemplo de realización, pueden ser excluidos todos aquellos impulsos perturbadores cuya duración sea menor que la de un impulso de señal no perturbado acortado a la mitad. A este respecto, no desempeña ningún papel el que la distancia de pausa existente entre dos impulsos perturbadores sucesivos o la distancia de
- 465.- pausa existente entre un impulso perturbador y el impulso de señal precedente o siguiente, t'_p , sea menor que la distancia de pausa mínima t'_{Pmax} necesaria para la caracterización de una pausa, si esta condición se satisface sólo una vez dentro
- 470.- de una pausa.

En el caso más desfavorable, las distancias menores de pausa repercutirían sólo como si se tratara de un impulso de señal correspondientemente ampliado. Este caso se ha indicado en el diagrama de impulsos según la figura 2 por los

475.- resultados de evaluación, puestos en paréntesis, de los dos



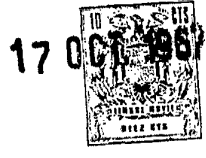
últimos momentos de evaluación. Por el impulso perturbador de la duración t_{st} , ha sido ya llevado el elemento de memoria correspondiente K-11 a la posición de almacenaje "1", de modo que en el momento de evaluación siguiente el impulso individual a del impulso de reposición entrega como resultado de la evaluación al un "1" en lugar de un "0". Como el impulso de evaluación siguiente coincide ya con el impulso de señal siguiente, también el segundo impulso individual b entrega como resultado a2 de la evaluación un "1", de modo que viene dada la secuencia de resultados "0-1-1" que inicia una orden de suma. El impulso de perturbación, por lo tanto, determina un registro que tiene lugar con una anticipación de un ciclo de reposición, pero no perjudica en mayor medida, puesto que, de igual manera, también la secuencia de resultados que se produce en el momento siguiente de la evaluación es transformada de manera correspondiente y, con ello, se atenúa el registro que, de otro modo, tendría lugar en este momento.

Es sorprendente en el procedimiento que acabamos de explicar que en un procedimiento last look sobre dos ciclos de reposición sucesivos solamente pueda alcanzarse el mismo grado de seguridad contra los impulsos perturbadores que en un procedimiento last look normal que se extienda sobre tres ciclos de evaluación sucesivos, aunque en el nuevo procedimiento, en cada momento de la evaluación, estén disponibles los estados de las líneas de cuatro momentos sucesivos. Esto es así porque no puede asegurarse que, en cada caso, el primer impulso de evaluación coincidente con un impulso de señal vaya acompañado por los impulsos individuales de un impulso de reposición. Solamente en este caso, efectivamente,



un impulso de reposición daría el resultado "0-1" en sucesión. Esta peculiaridad puede aprovecharse de manera ventajosa solamente si los pares de resultados derivados de un impulso de reposición se reúnen para formar un solo resultado y sólo este resultado se almacena de manera intermedia dentro del marco de la last look. Como, efectivamente, sólo el 50% de todos los impulsos de reposición suministra una secuencia de resultados "0-1", puede renunciarse del todo a esta combinación de los resultados. En lugar de ella, ha de asegurarse en cambio que el siguiente impulso de reposición dé con seguridad una secuencia de resultados "1-1", para, a base de la combinación triple "0-1-1" de ella resultante, poder reconocer un impulso de señal. Como ésto solo puede lograrse si ya el impulso de evaluación anterior ha coincidido con el impulso de señal, la condición de tiempo para los impulsos de evaluación debe modificarse correspondientemente, a saber, se disminuye el tiempo de sucesión de los impulsos t_{Fab} con respecto al procedimiento antes explicado a un valor que es menor o, a lo sumo, igual al valor $\frac{1}{n+1}t_j$, indicando n el número de los ciclos de reposición a través de los cuales se extiende la last look.

En el caso de una last look que se extienda sobre dos ciclos de reposición, el tiempo de sucesión de los impulsos t_{Fab} para los impulsos de evaluación se reduciría por tanto a un tercio de la duración t_j del impulso de señal más corto sin deformar. Sin embargo, se sigue obteniendo una ganancia en la velocidad de trabajo para la instalación central de registro frente a un procedimiento last look normal que presente el mismo grado de seguridad con una last look que se extienda a través de tres ciclos de evaluación.



La figura 3 muestra una sección de circuito de evaluación modificada de manera correspondiente que, a diferencia de la sección de evaluación de la figura 1, tiene solamente una puerta de bloqueo S2, mientras que la puerta de coincidencia G sirve para transformar en un sólo resultado el el par de resultados obtenido con cada impulso de reposición, resultado el que, hasta el momento de evaluación siguiente, es almacenado de manera intermedia y entonces está de nuevo disponible como resultado ml. A este respecto sólo una serie de resultados "1-1" conduce a un resultado "1" equivalente, mientras que todas las demás posibles series de resultados "0-0", "0-1" y "1-0", son transformadas en un resultado "0". Por lo demás, la disposición en este procedimiento sigue siendo la de la figura 1 sin modificar.

Si, además de con impulsos perturbadores positivos y, por tanto, imitadores de impulsos de señal, hay que contar asimismo con impulsos perturbadores negativos que pueden determinar la escisión de un impulso de señal en impulsos parciales, entonces pueden tales impulsos perturbadores negativos atenuarse de manera sencilla introduciendo en los conductores de señales en cada caso un diodo rectificador. Estos diodos han sido designados D11 a Dxy en el ejemplo de realización de la figura 1.

Finalmente, mencionaremos todavía que en las condiciones de tiempo indicadas, no se han tenido en cuenta los tiempos de mando de los elementos de evaluación. En general, son despreciablemente pequeños pero, en algunos casos, pueden adquirir importancia.

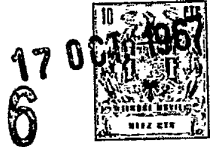


N O T A.-

=====

- 565.- Los puntos de invención propia y nueva que se presentan para que sean objeto de esta Patente de Invención en España, por veinte años, son los siguientes:
- 19.- Procedimiento para la determinación de impulsos de señal que afluyen en sucesión no seleccionada por varios conductores de señales, tales como impulsos de tasas en instalaciones telefónicas, cuyos impulsos de señal tienen distancia mínima determinada en el tiempo, haciendo uso de una exploración periódica de los conductores de señales en una secuencia temporal que es más breve que la duración del impulso
- 570.- de señal más breve no deformado, y almacenaje de los impulsos de mando que resultan en la exploración de los conductores de señales en elementos de memoria individuales para cada conductor, por ejemplo en forma de núcleos anulares ferromagnéticos que son repuestos por impulsos de reposición separados,
- 575.- siendo los impulsos de mando disparados con la reposición de los elementos de memoria conducidos a través de un circuito de evaluación a una instalación central de registro, caracterizado porque los impulsos de reposición están estructurados como impulsos dobles consistentes en dos impulsos individuales de igual polaridad que se siguen en breve tiempo, porque el tiempo de sucesión de los impulsos de reposición es el doble de grande que el tiempo de sucesión de los impulsos de evaluación para la vigilancia de los conductores y ambas clases de impulsos están sincronizadas entre sí de
- 580.- manera que cada segundo impulso de evaluación sea flanqueado por los dos impulsos individuales de un impulso de reposición, y porque los resultados derivados de los dos impul-
- 585.-
- 590.-

346136



595.- sos individuales de cada impulso de reposición, junto con los resultados obtenidos por el impulso de reposición precedente gobiernan una sección de circuito de evaluación estructurada con elementos básicos lógicos que ordena de acuerdo con el conocido principio de la "last look" el registro de los impulsos de señal individuales.

600.- 2º.- Procedimiento según el punto 1º, caracterizado porque en el caso de una "last look" que se extienda sobre n ciclos de reposición, el tiempo de sucesión de los impulsos de exploración, con referencia a la duración t_j del impulso de señal más corto sin deformar es menor o, a lo sumo, igual al valor $\frac{1}{2(n-1)} t_j$ y porque los dos resultados individuales obtenidos por los impulsos de reposición precedentes en cada caso son almacenados de manera intermedia y aprovechados por la "last look".

610.- 3º.- Procedimiento según el punto 1º, caracterizado porque en el caso de una "last look" que se extienda a través de n ciclos de reposición, el tiempo de sucesión de los impulsos de exploración, con referencia a la duración t_j del impulso de señal más breve sin deformar es menor, o a lo sumo, igual al valor $\frac{1}{n+1} t_j$ y porque los pares de resultados obtenidos por los impulsos de reposición precedentes son agrupados en cada caso para obtener un único resultado, de modo que solamente con la secuencia de resultados "1-1" de un impulso de reposición se almacene en el marco de la "last look", como resultado intermedio, un "1".

620.- 4º.- Procedimiento según cualquiera de los puntos precedentes, caracterizado porque los impulsos perturbadores negativos son atenuados por un diodo rectificador insertado en los conductores de las señales.

346136



52.- "PROCEDIMIENTO PARA LA DETERMINACION DE IMPULSOS DE SEÑAL QUE AFLUYEN EN SUCESION NO SELECCIONADA POR VARIOS CONDUCTORES DE SEÑALES, TALES COMO IMPULSOS DE TASAS EN INSTALACIONES TELEFONICAS", todo tal y conforme se describe en la presente memoria, la cual consta de 628 líneas y a título de ejemplo se representa en los adjuntos dibujos.

Madrid, 17 OCT. 1967

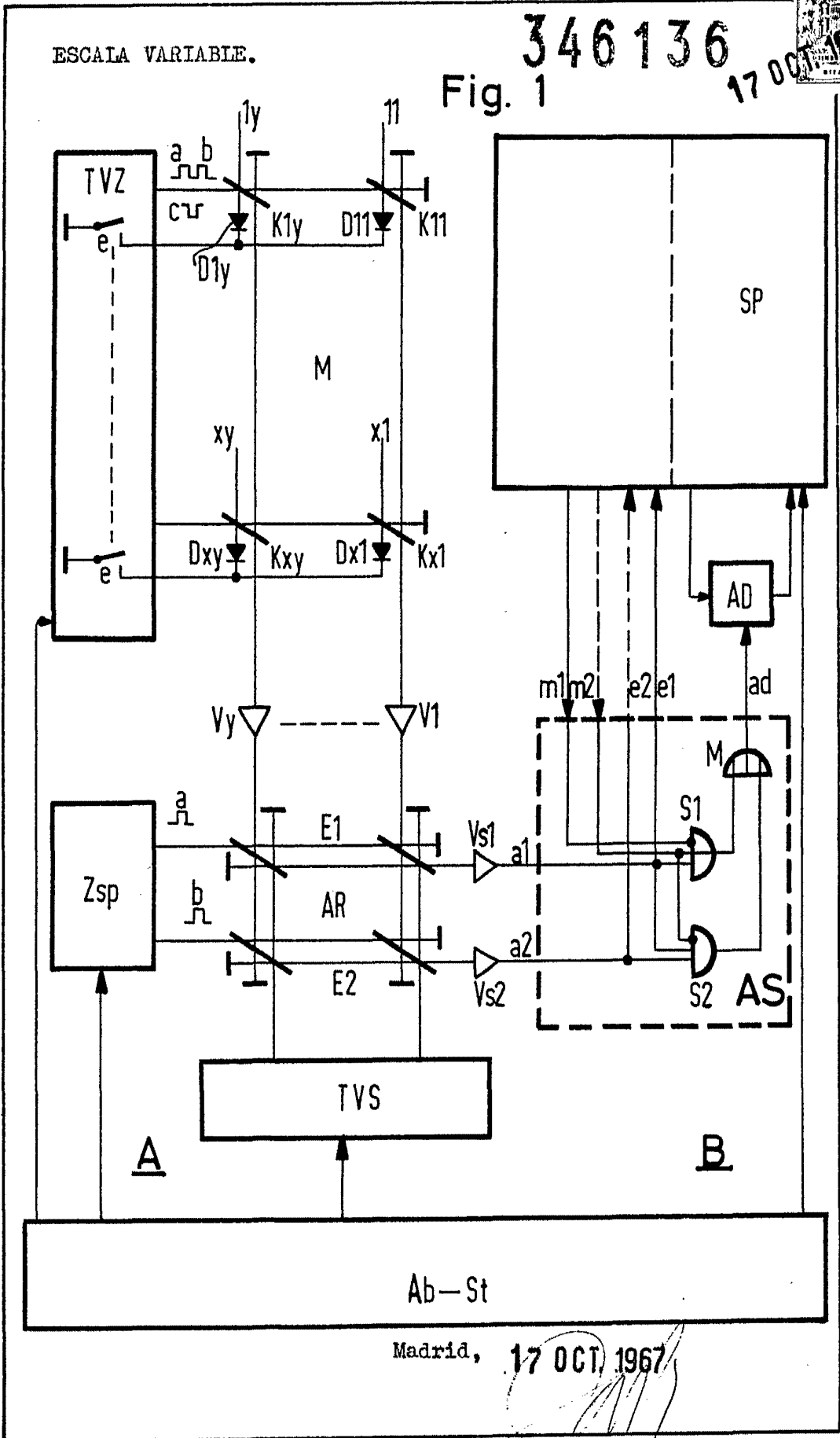


ESCALA VARIABLE.

346136

Fig. 1

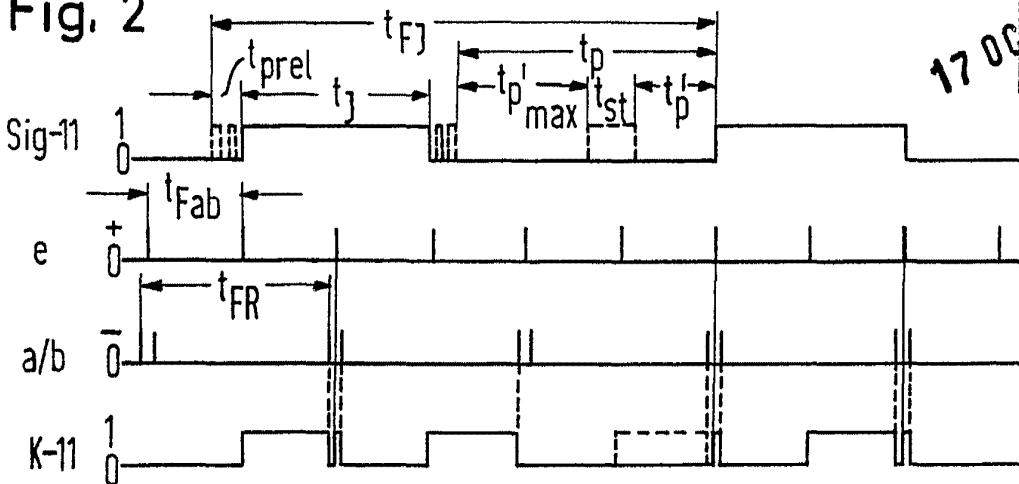
17 OCT 1967



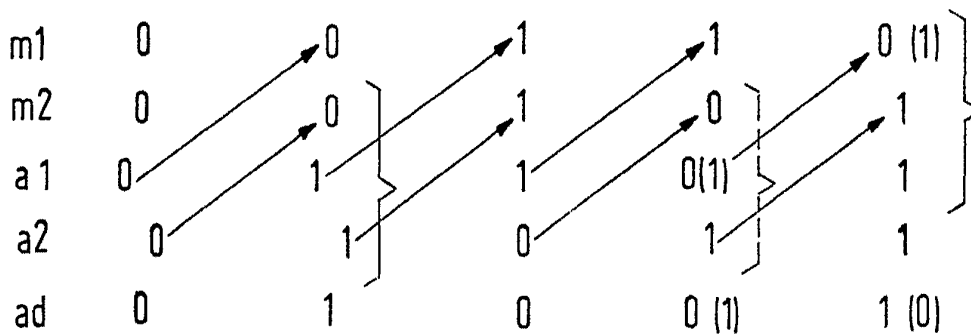
Madrid, 17 OCT 1967

ESCALA VARIABLE.

Fig. 2



17 OCT 1967

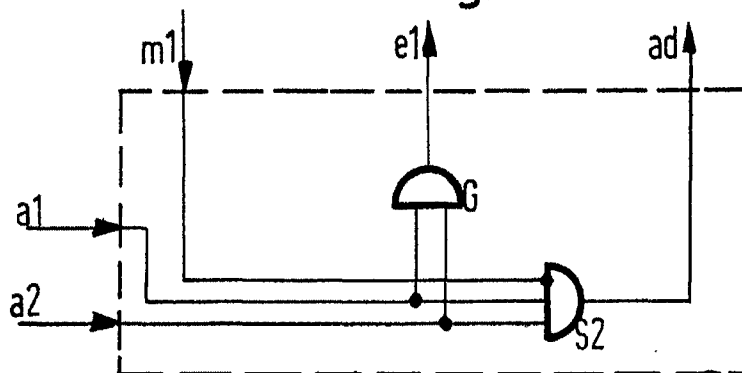


$$t_{Fab} \leq \frac{1}{2} t_j$$

$$t_{FR} = 2t_{Fab}$$

$$t_{Fab} < t_{p'_{max}}$$

Fig. 3



Madrid, 17 OCT. 1967