

341950

C.P.H. Lerouge - M.A. Regnier 4.2



341950

MEMORIA DESCRIPTIVA PARA SOLICITAR PATENTE DE INVENCION
EN ESPAÑA POR: "DISPOSITIVO CONVERSION ANALOGICO A DIGITAL", A
NOMBRE DE STANDARD ELECTRICA, S.A. CON DOMICILIO EN MADRID,
CALLE DE RAMIREZ DE PRADO Nº. 5.

El presente invento se refiere a un conversor analógico a digital y en particular a un conversor analógico a digital de señales de baja frecuencia que presentan una ley de compresión logarítmica.

5 Existen varios tipos de conversores analógicos a digital y uno de ellos consiste en comparar el potencial que ha de ser cifrado con el potencial variable de un diente de sierra lineal, controlando el arranque de este diente de sierra el arranque de un contador. que recibe entonces los impulsos suministrados por un generador de
10 impulsos, cuya frecuencia es tal que el contador, previamente situado en cero en el arranque del diente de sierra, muestra la clave máxima cuando el potencial del diente de sierra es máximo; la igualdad de los dos potenciales comparados detiene a dicho contador, que entonces muestra un número que caracteriza el valor del potencial cifrado.
15 Esta clave, conocida como cifraje lineal, dá la mejor rela-



ción de señal a ruido para la señal de amplitud máxima e introduce una degradación de dicha relación cuando decrece el nivel de la señal. Esta degradación es particularmente perjudicial cuando dicho cifrador se provee para cifrar señales de conversación cuya amplitud más probablemente será débil. Ha sido entonces propuesto asignar un número más importante de claves para las señales de pequeña amplitud y disminuir el número de claves para las señales próximas a la señal máxima. Esta compresión de la señal cuyo nombre se dá generalmente a este sistema de cifraje, está sujeto a seguir una ley definida por una función determinada; las diferentes funciones conocidas son hiperbólica, logarítmica, exponencial, etc. y se eligen de acuerdo con la característica buscada. Así, si se requiere una relación de señal a ruido constante en todo el margen de cifraje, se elige una ley logarítmica de la forma $y = 1 + a \log x$.

En la mayoría de los casos, esta ley es seguida sólo en forma aproximada, particularmente cuando dicha ley se aproxima a los segmentos que sustentan los arcos de la curva representativa y queda entendido que la ley es más aproximada a medida que es mayor el número de segmentos.

La ejecución de los diferentes segmentos, en particular sus inclinaciones respectivas, puede hacerse por una variación de la velocidad contadora, permaneciendo constante la inclinación del diente de sierra o bien por una variación de la inclinación del diente de sierra, permaneciendo constante la velocidad contadora o iguales las dos variaciones al mismo tiempo.

El fin del presente invento es poner en funcionamiento un conversor analógico a digital de señales de baja frecuencia, cuya característica logarítmica se obtiene por un diente de sierra de inclinación variable.

Se describirá el presente invento particularmente con re-



341950 3.

ferencia a los adjuntos dibujos en los cuales:

La figura 1 representa una curva de compresión logarítmica.

La figura 2 representa una curva logarítmica aproximada limitada a las señales positivas.

La figura 3 representa una curva de compresión logarítmica con 7 segmentos para señales positiva y negativa.

La figura 4 representa un ejemplo de un conversor analógico a digital que ejecuta esta ley de compresión.

La figura 5 representa la forma del potencial de carga del condensador C de la figura 4.

Cuando se requiere comprimir una señal de baja frecuencia tal como una señal de conversación con una relación de señal a ruido constante en todo el margen de amplitud de las señales que han de comprimirse, se elige una ley de compresión logarítmica definida por la ecuación:

$$y = 1 + \frac{\log X}{\log K}$$

en cuya ecuación los dos logaritmos se expresan en la misma base, x es la relación de la amplitud de la señal que ha de comprimirse con la amplitud máxima admitida en la entrada del compresor, y es la relación homóloga de la señal comprimida y k es el parámetro de compresión. La gráfica de tal ley, tomando $k = 10$, está dada por la curva R de la figura 1, en la cual la variable x se cuenta de acuerdo con el eje de abscisas MX, contándose la variable y de acuerdo con el eje de ordenadas MY. Esta curva R es válida solamente para señales positivas, de modo que ha de completarse, para señales negativas, por una curva R' que es simétrica a la curva R con respecto al origen M. Esas dos curvas R y R', no se unen y existe una discontinuidad que es perjudicial cuando se requiere comprimir una señal que corresponde a valores absolutos de x inferiores a $1/k$ que es la abscisa en

341950

4.



el punto de intersección P (ó P') de la curva R (ó R') con el eje de abscisas.

80 A fin de evitar este inconveniente, una de las soluciones consiste en disponer en esta zona una relación lineal entre el valor de x y el de y , estando dicha relación, por ejemplo, definida por la tangente común TT' a las dos curvas R y R' que pasa a través del origen M . Esto representa comprimir sólo las señales que corresponden a valores de x del margen, en valor absoluto, entre e/k que es la abscisa del punto tangencial T (ó T') y l ; y es así necesario elegir la relación e/k de tal modo que la mayor parte de las señales que han de comprimirse con una relación de señal a ruido constante correspondan a un valor de x mayor que e/k . Ahora bien, en el caso de señales de conversación, para las cuales el conversor analógico a digital de acuerdo con el invento se provee particularmente, las mediciones estadísticas muestran que 98% de tales señales de conversación se incluyen en un margen dinámico de 40 decibelios, ésto es, que prácticamente es suficiente comprimir sólo las señales incluidas en este margen, comprimiéndose las señales fuera de este margen de acuerdo con una relación lineal definida por la tangente TT' . El valor de k así determinado es igual a $100 e = 271$.

85
90
95

Pueden realizarse circuitos de cifraje no lineal en los que las operaciones de compresión y cifraje son independientes y se efectúan sucesivamente; sin embargo, en la mayor parte de los circuitos descritos en la literatura especializada en esta técnica, estas dos operaciones se efectúan simultáneamente incorporando la operación de compresión en una operación de cifraje; en la figura 1, ésto equivale a graduar directamente el eje de ordenadas MY de acuerdo con claves elegidas, espaciándose regularmente la graduación. En la práctica es difícil ejecutar tal característica logarítmica continua, de modo que dicha curva se aproxima a segmentos de línea que sustentan

100
105



los arcos de la curva, teniendo los extremos de dichos segmentos sus ordenadas espaciadas regularmente; además, el número de extremos será preferiblemente una potencia entera de dos, de tal modo que la clave que corresponde a la intersección de los segmentos corresponde, como se verá posteriormente, a un descifraje parcial económico de la clave mostrada por el contador. A modo de un efecto de la ley logarítmica, las abscisas de dos puntos particularmente próximos estarán en la misma relación, siendo dicha relación igual a un número entero si el parámetro de compresión k es también una potencia de dos.

Se ha visto anteriormente que el valor óptimo del parámetro de compresión k en el caso particular de la compresión de señales de conversación es $k = 271$, conduciendo ésto a elegir un número próximo $k = 256 = 2^8$ si se ha de considerar la observación hecha anteriormente. La ecuación de la curva de compresión se escribe entonces:

$$y = \frac{\log_2 X}{8}$$

se eligen cuatro puntos (figura 2) A_y, B_y, C_y y D_y de las ordenadas respectivas $1/4, 1/2, 3/4$ y 1 en el eje MY y cuatro puntos A_x, B_x, C_x y D_x en el eje MX que corresponden a los de las abscisas respectivas $1/64, 1/16, 1/4$ y 1 , habiendo sido determinados dichos valores por la ecuación precedente. Estas coordenadas son las de cuatro puntos A, B, C y D , unidos entre sí y al origen por segmentos de línea recta, a fin de obtener la curva mostrada en la figura 2. La característica aproximada para las señales negativas se obtiene por simetría con respecto al origen M obteniéndose los cuatro puntos A', B', C' y D' .

La característica completa está dada por la figura 3. Esta curva comprende 7 segmentos cuyas cuatro inclinaciones tienen el valor de 16 para el segmento $A'A$, $16/3$ para los segmentos AB y $A'B'$, $4/3$ para los segmentos BC y $B'C'$ y $1/3$ para los segmentos CD y $C'D'$.

Se observará que el segmento de línea recta AA' no constituye la tangente a la curva R (figura 1), sin embargo, su inclinación



341950

6.

ción se aproxima mucho a la misma, como se muestra en el segmento MA'' de la figura 1, correspondiendo A'' al punto A de las figuras 2 y 3 a la escala de la figura 1.

140 Con objeto de que tal característica de compresión sea una característica de cifraje con compresión, es suficiente graduar el eje de ordenadas en claves, dependiendo el número de dígitos de la exactitud del cifraje que se requiere obtener. En el ejemplo particular que se considera, las claves tienen $N = 7$ dígitos, que corresponden a 128 niveles iguales en el eje de ordenadas. Ahora, en 145 el sistema de cifraje puesto en funcionamiento en el presente invento el nivel de referencia desde el cual se cifra la señal de baja frecuencia, es el de una amplitud máxima negativa $-U_{\text{máx.}}$ y la clave 0000000 se asigna a este nivel, las claves de los otros 127 niveles se deducen directamente de la misma en la clave binaria pura de modo 150 que la clave 1111111 se asigna a la amplitud positiva máxima $+U_{\text{máx.}}$ menos un nivel; se observará que las claves de los niveles que corresponden a los puntos D', C', B', A', M, A, B y C se encuentran fácilmente por un descifraje de los $n = 3$ dígitos de mayor valor de las claves, siendo ceros los otros cuatro dígitos.

155 Un dispositivo cifrador no lineal que presenta las características del presente invento y cuya curva de compresión es la de la figura 3, se describirá con relación a la figura 4.

En esta figura 4 un símbolo tal como el que tiene la referencia 12 que incluye la cifra 1 dentro de un círculo, designa una 160 puerta electrónica mezcladora denominada circuito OR, que suministra una señal positiva en su salida cuando se aplica una señal positiva en por lo menos una de las entradas representadas por flechas que terminan en el círculo. Si C y D designan las señales presentes en cada una de estas dos ontradas, este circuito contiene la condición 165 lógica indicada C+D.



Un símbolo como el que tiene la referencia 22 representa una puerta electrónica de coincidencia denominada circuito AND que suministra una señal positiva en su salida cuando sus entradas representadas por flechas que terminan en el círculo reciben simultáneamente una señal positiva. Si A y B designan las señales presentes en cada una de las dos entradas, este circuito contiene la condición lógica designada AB.

Un símbolo tal como el que tiene la referencia 37 designa un circuito biestable o vaivén que se sitúa en el estado 1 cuando las entradas 51 y 50 están respectivamente a un potencial positivo V, por ejemplo, y al potencial de tierra, pero el cambio de estado tiene lugar solamente en el flanco final del impulso positivo H aplicado en la entrada 54; el vaivén se sitúa en el estado 0 cuando las entradas 51 y 50 están respectivamente a potencial de tierra y al potencial positivo V, pero el cambio de estado tiene lugar sólo en el flanco final del impulso positivo H; no cambia su estado cuando las dos entradas están a potencial de tierra; por el contrario, cambia su estado cuando las dos entradas están al potencial positivo V, teniendo lugar sólo el cambio de estado en el flanco final del impulso positivo H; cuando el vaivén está en el estado 1, las entradas 52 y 53 están respectivamente al potencial de tierra y al potencial positivo V; cuando el vaivén está en estado 0 las salidas 52 y 53 están respectivamente al potencial positivo V y al potencial de tierra. Tal vaivén se define en la obra de Richard B. Hurloy "Transistor logic circuits" página 252, editado por John Wiley and Sons Inc., New-York, London. A la definición general dada por dicho autor, se ha añadido la polaridad de las señales pero está claro que las polaridades son absolutamente arbitrarias; además, las entradas que permiten una colocación forzada al estado 1 ó al estado 0 no han sido mencionadas.

El circuito 10 es un contador binario con N=7 cifras,

341950

8.



que tiene 128 posiciones, cuyas claves se muestran por medio de 7 vaivenes B₀ a B₆, siendo dichos vaivenes los anteriormente definidos. Los circuitos lógicos que conectan estos diferentes vaivenes son ya conocidos y no se han representado en la figura. Sin embargo, queda entendido que debido a utilización de este tipo de vaivenes, que cambian su estado, según sea el caso, sólo durante el flanco final del impulso de reloj H, los 7 vaivenes cambian su estado según sea el caso durante el flanco final del impulso de reloj H aplicado a los mismos.

Estos vaivenes se asignan a los diferentes dígitos de la clave, siendo el dígito de mayor valor el almacenado por el vaivén B₆.

El símbolo con la referencia 30 designa un registrador que comprende $N=7$ vaivenes anteriormente definidos y con las referencias B'₀ a B'₆, teniendo cada uno de estos 7 vaivenes sus dos entradas conectadas a las entradas homólogas del vaivén del mismo índice del contador 10 y recibiendo los impulsos de reloj H a través de un circuito AND 26. Este registrador registra la clave mostrada en el contador 10 en la siguiente forma: Para una clave determinada C_z mostrada por el contador 10 debido a un impulso H_t , los potenciales en las entradas de los vaivenes B'₀ a B'₆ son conocidos y son tales que el flanco final del impulso de reloj H_{t+1} los vaivenes B'₀ a B'₆ cambian sus estados, según sea el caso, de modo que el registrador 30 muestra entonces la clave C_z ; debido a este impulso H_{t+1} el contador 10 avanza un paso y muestra entonces la clave siguiente C_{z+1} en el flanco final de dicho impulso; así, en el mismo instante, el registrador 30 muestra la clave C_z mientras que el contador 10 muestra la clave C_{z+1} .

Se observará que el circuito que tiene la referencia 27 es también un vaivén pero al cual la señal de control se aplica en una



do sus entradas 55 ó 56, a fin de situarlo respectivamente en el estado 1 ó en el estado 0. Un potencial de la misma polaridad que las señales de control está presente en la salida 57 cuando el circuito positivo está en el estado 1 ó en la salida 58 cuando está en el estado 0.

230 Un símbolo tal como el que tiene la referencia 11 representa un circuito descifrador que, en el caso del ejemplo transforma una clave binaria con $n=3$ cifras aplicadas por el grupo de seis conductores que salen de los vaivenes B4, B5 y B6 del contador 10 en
235 una clave del tipo "uno de entre ocho", ésto es, que una señal positiva aparece sólo en un terminal de salida de entre 8 terminales de salida P0 a P7 por cada uno de los números mostrados por los vaivenes B4, B5 y B6 del contador 10.

Un símbolo tal como el que tiene la referencia 16 representa un generador de corriente que suministra una corriente de amplitud constante I y una impedancia cuyo valor es muy pequeño con respecto a la impedancia interna de dicho generador. Este generador
240 arranca por la aplicación de una señal de control suministrada por el circuito OR 12.

245 La puesta en funcionamiento de la curva de compresión de la figura 3 se efectúa por un condensador asociado a los generadores de corriente controlados por las señales de salida del circuito descifrador de tal modo que la carga de dicho condensador se efectúa según la curva de la figura 5. En esta figura las clavos de la figura
250 3 se han transportado asignando la clave 0000000 al arranque N del diente de sierra, obteniéndose las cuatro inclinaciones de los diferentes segmentos I, II, III, IV, V, VI y VII por medio de cuatro generadores de corriente 16, 17, 18 y 19 que suministran respectivamente corrientes de intensidad i , $i/4$, $i/16$, $i/48$ que cargan el condensador C. El arranque y la parada de dichos generadores de corriente
255

341950

10.



están controlados por las señales resultantes del descifraje de las tres cifras de más valor de la clave mostrada por el contador 10, ésto es, las cifras almacenadas por los vaivenes B4, B5 y B6; en la figura 5, se ha marcado la correspondencia establecida por el descifrador 11 entre la clave almacenada por los vaivenes B4, B5 y B6 y los terminales de salida P₀ a P7 de dicho descifrador.

La carga del condensador C se efectúa desde el potencial de cero voltios de tierra pero el potencial de referencia de la clave es $-U$ máx. y debe proveerse la traducción del potencial de $-U$ máx. del diente de sierra o de $+U$ máx. de la señal que ha de cifrarse. Se supondrá que esta traducción de potencial se efectúa en el circuito 20 que es un circuito comparador que compara el potencial BF que ha de cifrarse con el diente de sierra de la carga del condensador C. Este circuito comparador 20 suministra una señal positiva cuando el potencial creciente del diente de sierra alcanza el potencial de la señal BF que ha de cifrarse. Se observará que este comparador presenta una tercera entrada conectada al circuito 24 que es parte del circuito de centraje automático, cuyo funcionamiento se describirá brevemente en el párrafo siguiente; el potencial de salida de este circuito 24 actúa por ejemplo sobre el valor del nivel medio de la señal que ha de cifrarse.

El funcionamiento del circuito de la figura 4 es como sigue. Se supondrá que el circuito de reloj 40 suministra continuamente impulsos H a los diferentes circuitos de la figura 4, y en particular a todos los vaivenes del contador 10. Estos impulsos tendrán, por ejemplo, una frecuencia de repetición de un megaciclo y una duración de varias décimas de nanosegundos. El contador 10 avanza un paso en cada impulso y cuando conmuta de la clave 0111111 a la clave 1000000 para un impulso de reloj determinado, el impulso de reloj siguiente sitúa el vaivén B7 al estado 1; del mismo modo, cuando para otro im-



pulso de reloj el contador 10 conmuta desde la clave llllllll a la clave 0000000, el impulso de reloj siguiente dispone el vaivén B7 al estado 0. Así, el estado del vaivén B6 se vuelve a escribir en el vaivén B7 con una demora de un tiempo de reloj, ésto es, un microsegundo más tarde.

285 Se utiliza la ventaja, por ejemplo, de esta conmutación al final de un ciclo contador cuando el contador 10 conmuta desde la clave llllllll a la clave 0000000, situándose todos los vaivenes B0 a B6 en el estado 0; en particular, el vaivén B6 se sitúa en el estado 0, de modo que como el circuito AND23 que recibe la señal positiva del estado 1 desde el vaivén B7 que previamente ha sido situado en el estado 1 cuando el vaivén B6 se ha situado en el estado 1 en el curso del ciclo contador precedente, suministra una señal positiva de reposición a 0 que tiene la referencia RAZ; esta señal RAZ se suministra al transistor T y lo hace conductivo descargando así el condensador C. Esta misma señal RAZ sitúa en el estado 0 el vaivén 27, el vaivén 29 se sitúa consecuentemente en el estado 0 y en el impulso de reloj que sigue a aquel que ha situado el contador 10 en la clave 0000000; debido a este estado 0 del vaivén B9, el circuito AND26 se abre y deja paso a los impulsos de reloj H hacia el registrador 30. Cuando esta clave 0000000 está presente, el conductor P0 del descifrador 11, suministra una señal positiva de modo que el generador 16 suministra una corriente al transistor conductivo T y no contribuye a la carga del condensador C. El impulso de reloj que conmuta el contador a la posición 0000001 dispone el vaivén B7 al estado 0 de modo que el circuito AND23 se bloquea y el mismo vá al transistor T, se carga entonces el condensador C con una corriente constante i. Debido a esta operación particular, la carga del condensador sólo comienza cuando el contador muestra la clave 0000001. De este modo se conmuta el dijente de sierra en una cantidad igual al potencial de carga Ud tomada por el

290

295

300

305

310

341950



12.

condensador C durante un microsegundo cuando la corriente de carga tiene la intensidad i . Esta conmutación U_d se encuentra en todo el diente de sierra y en particular en el centro del diente de sierra cuando el contador muestra la clave 1000000 de modo que dicha clave
315 corresponde a un potencial negativo BF igual al potencial conmutador U_d , mientras que debería corresponder a un potencial nulo BF. Se evita este inconveniente desplazando, por ejemplo, el nivel correspondiente al potencial nulo BF, ésto es, a la ausencia de señal de conversación.

320 Si se denomina u , incluida por ejemplo entre;

$$V_1 = - \frac{U \text{ máx.}}{4} \text{ y } V_2 = - \frac{U \text{ máx.}}{16}$$

a la amplitud del potencial BF que ha de cifrarse, después de dieciseis impulsos, el contador muestra la clave 0010000 y sólo el generador de corriente 17 suministra una corriente $i/4$, variando el potencial de carga del condensador entonces como la parte II de la curva de la figura 5.
325

Cuando el potencial de carga del condensador C ha alcanzado el potencial u que ha de cifrarse, el comparador 20 suministra una señal positiva que sitúa el primer vaivén 27 al estado 1 después
330 el vaivén B9 en el impulso de reloj que sigue a la señal positiva suministrada por el comparador 20, bloqueando así el circuito AND26 y bloqueando el paso de los impulsos de reloj hacia el registrador 20; sin embargo, el último impulso, el que ha situado el vaivén B9 al estado 1, ha permitido volver a escribir en el registrador 30 la clave mostrada por el contador 10, ósto es, la clave durante la presencia de la cual el comparador ha suministrado una señal positiva de
335 igualdad.

Después de la señal de igualdad, el contador 10 continúa contando los impulsos de reloj que le son aplicados, de modo que el
340 potencial de carga del condensador C continúa aumentando hasta el va-



341950 13.

lor 2U máx. -Ud que alcanzará cuando el contador conmute a la posición 0000000, clave durante la cual se descarga el condensador C. Por el contrario, como el registrador 30 ya no recibe más impulsos de reloj, continúa situado sobre la última clave transferida; recibe de nuevo impulsos de reloj cuando, como se ha visto anteriormente, el vaivén B6 del contador 10 se sitúa desde el estado 1 al estado 0 y produce la señal RAZ que sitúa el vaivén B9 al estado 0 por intermedio del vaivén 27, abriendo ésto el circuito AND26. El impulso de reloj que ha situado el vaivén B9 al estado 0, sitúa el contador sobre la clave 0000001, transferiéndose dicha clave al registrador 30 al siguiente impulso de reloj, primero que cruza el circuito AND26. La transferencia de las claves del registrador 30 hacia el circuito que utiliza esta clave, está controlada por la señal RAZ. Este circuito comprenderá, por ejemplo, un registrador, no mostrado en la figura 4, en el que se volverán a escribir los contenidos del registrador 30 cuando aparezca la señal RAZ.

Debido a la utilización del vaivén 27, que se sitúa en el estado 1 para la primera señal positiva de igualdad suministrada por el comparador 20 y que se sitúa al estado 0 sólo al final de un ciclo contador, se evita una operación errónea que hubiera tenido lugar si en el curso del ciclo contador la igualdad entre el potencial de carga del condensador C y el potencial instantáneo BF que ha de cifrarse hubiese tenido lugar varias veces.

Está claro que esta operación errónea puede también evitarse cifrando la amplitud de una muestra de la señal BF en vez de la amplitud instantánea de dicha señal.

Se observará que a fin de que la señal cifrada pueda ser reconstruída, es necesario que la frecuencia de muestreo de la señal que ha de cifrarse que, en el caso particular, es la frecuencia de repetición del diente de sierra, deberá ser por lo menos igual al

341950

14.



375 doble de la frecuencia máxima de la señal que ha de cifrarse. Como se ha hecho notar anteriormente, este convertidor de analógico a digital comprende un circuito de contraje automático que incluye los vaivenes B7, B8 y B9, el circuito AND22 y el circuito 24. Tal circui-
to de oentraje automático se basa en el hecho de que estadísticamente, en un intervalo de tiempo bastante largo, las claves de una señal de conversación presentan, como cifra de mayor valor, tantas veces la cifra 0 como la cifra 1; así si contando durante este intervalo de tiempo el número n_1 de 1, y el número n_0 de 0 de la cifra de mayor
380 valor, no se obtiene la igualdad $n_1 = n_0$, deduciéndose de ésto la existencia de una conmutación del nivel medio de la señal BF y dicho nivel se corrige consecuentemente. Para ésto, se vuelve a escribir, como ya se ha explicado, el estado del vaivén B6 que corresponde a la cifra de mayor valor en el vaivén B7. Así, tan pronto como el vaivén
385 B6 se sitúa en el estado 1, se abre el circuito AND22, y deja paso a un impulso de reloj que sitúa el vaivén B8 al estado 1 si el vaivén B9 ha sido situado en el estado 1 por el comparador 20, ésto es, si la cifra de mayor valor de la clave es un 0, siendo definitiva la clave mostrada por el registrador 30; por el contrario, el vaivén B8 per-
390 manece en el estado 0 si el vaivén B9 ha permanecido en el estado 0, ésto es, si la cifra de mayor valor de la clave es un 1, la clave mostrada por el registrador 30 no siendo definitiva. Se observará que el vaivén B8 cambia su estado según sea el caso en el mismo instante que un ciclo contador y así que el tiempo que transcurre entre dos cambios
de estado de dicho vaivén es igual a un número entero de ciclos con-
395 tadores de duración t_0 .

A través del circuito 24, la salida 1 del vaivén B8 controla, de acuerdo con el estado de dicho vaivén, la carga o la descarga de un condensador, cuyo circuito de carga y de descarga tiene
400 una constante de tiempo mayor que el período de repetición más largo



de la señal que ha de cifrarse.

A través del circuito 24, la salida 1 del vaivén B8 controla, por ejemplo, la descarga del condensador (o carga negativa con respecto al potencial de cero voltios, por ejemplo, de la otra placa del condensador), cuando el vaivén B8 está en el estado 1, esto es, cuando la cifra de mayor valor de la clave es un 0 y se carga en el caso opuesto. La carga tomada por el condensador durante un intervalo de tiempo suficientemente largo, puede expresarse por la fórmula $(n_1 i_1 - n_0 i_0) t_0$, en la cual i_1 é i_0 designan respectivamente las corrientes de carga y descarga del condensador y t_0 la duración de un ciclo contador; puede ahora admitirse que $i_1 = i_0$, si las constantes de tiempo de carga y descarga son sustancialmente iguales, de modo que el potencial de carga del condensador es característico de la diferencia $n_1 - n_0$. Así, si el nivel medio de la señal BF está bien centrado, el potencial de carga tomado por el condensador será $n_1 (n_0 - n_1)$ y el potencial de salida del circuito 24 adecuadamente conmutado no producirá ningún efecto sobre el nivel medio de la señal BF, pero si toma un potencial de carga negativo ($n_0 > n_1$) el potencial de salida del circuito 24 tiende a disminuir el nivel medio de la señal BF, la consecuencia de lo cual es aumentar n_1 y disminuir n_0 , siendo éste el efecto deseado; por el contrario, si toma un potencial de carga positivo ($n_0 < n_1$) el potencial de salida del circuito 24 tiende a aumentar el nivel medio de la señal BF, siendo la consecuencia el aumentar n_0 y disminuir n_1 , siendo éste el efecto deseado.

Si bien se han descrito los principios del invento con relación a formas específicas y modificaciones determinadas del mismo, ha de quedar claramente entendido que esta descripción se hace solamente a modo de ejemplo y no como limitación de su alcance.

Este invento corresponde a una solicitud de patente for-

341950



16.

mulada en Francia el 17 de Junio de 1966 señalada con el n°. PV 65.921 y se acoge, por lo tanto, a los beneficios que otorgan los convenios internacionales vigentes.

----- N O T A -----

435 Los puntos de invención propia y nueva que se presentan para que sean objeto de esta Patente de veinte años, son los siguientes:

1. Un dispositivo conversor analógico a digital de una señal de baja frecuencia, teniendo este conversor una ley logarítmica compresora aproximada y comprendiendo un contador de N cifras que
440 recibe continuamente impulsos de reloj desde una unidad de reloj, las n cifras de mayor valor de este contador binario se descifran en un circuito descifrador controlando las salidas de este circuito descifrador $\frac{2^n}{2}$ generadores de corriente que cargan un condensador de acuerdo con las inclinaciones de la ley logarítmica compresora aproximada; el
445 potencial de carga de este condensador se compara con la señal de potencial en un circuito comparador que proporciona una señal cuando ambos potenciales son iguales, utilizándose esta señal para leer la clave mostrada por el contador en este momento; proveyéndose medios para descargar el condensador cuando todos los elementos biestables del
450 contador binario están en estado 0.

2. Un dispositivo conversor analógico a digital según el punto 1, en el que se proveen medios para controlar la carga o la descarga de otro condensador, según que la cifra de mayor valor de la clave leída sea 1 ó 0, controlando el potencial de carga de este condensador, el nivel medio de la señal de baja frecuencia.

3. Dispositivo conversor analógico a digital.

455 Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan y a los fines especificados.
460



341950^{17.}

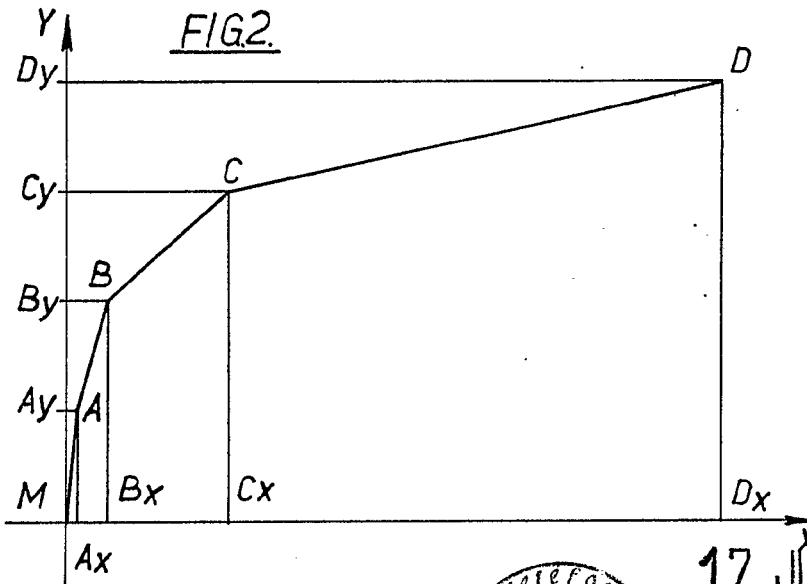
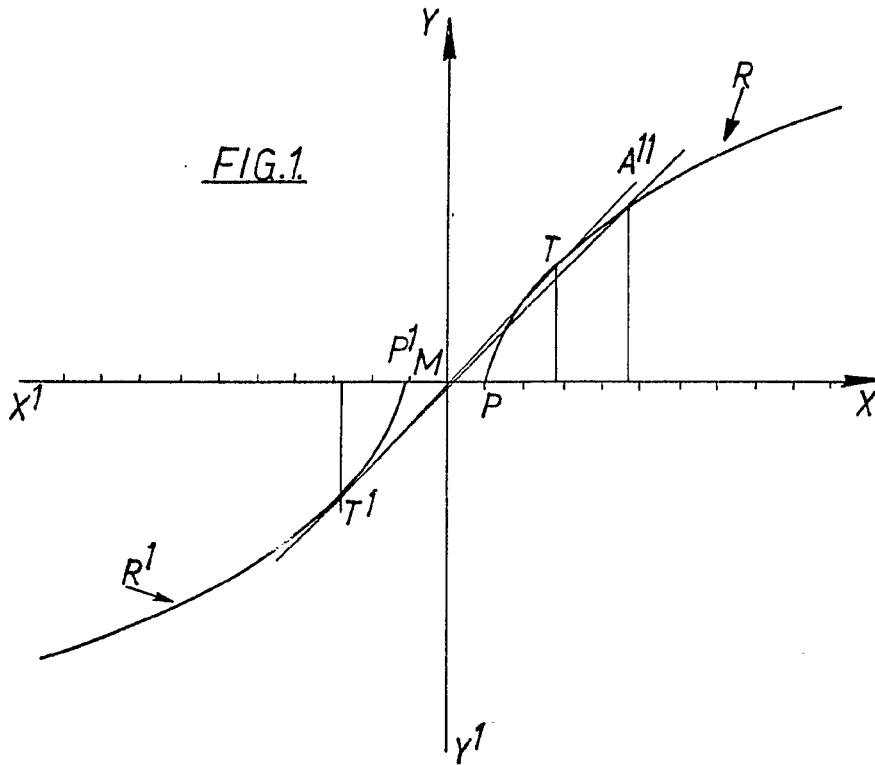
Esta Memoria consta de diecisiete hojas escritas por una sola cara.

Madrid, 17 JUN. 1967

EUGENIO BARROSO
Secretario General



341950



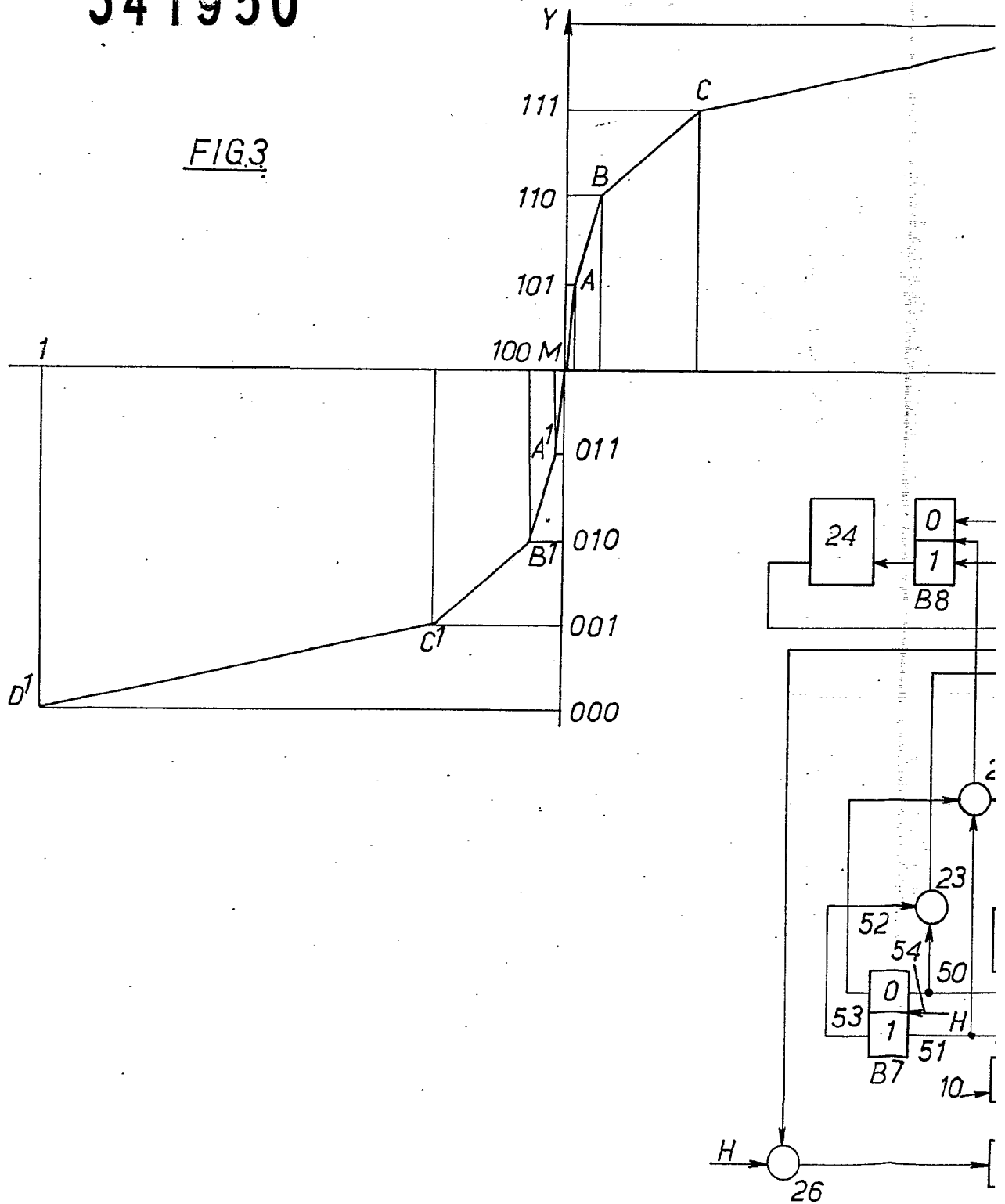
17 JUN. 1961

Eugenio Barroso

EUGENIO BARROSO
Secretario General

341950

FIG. 3



2/2

341950

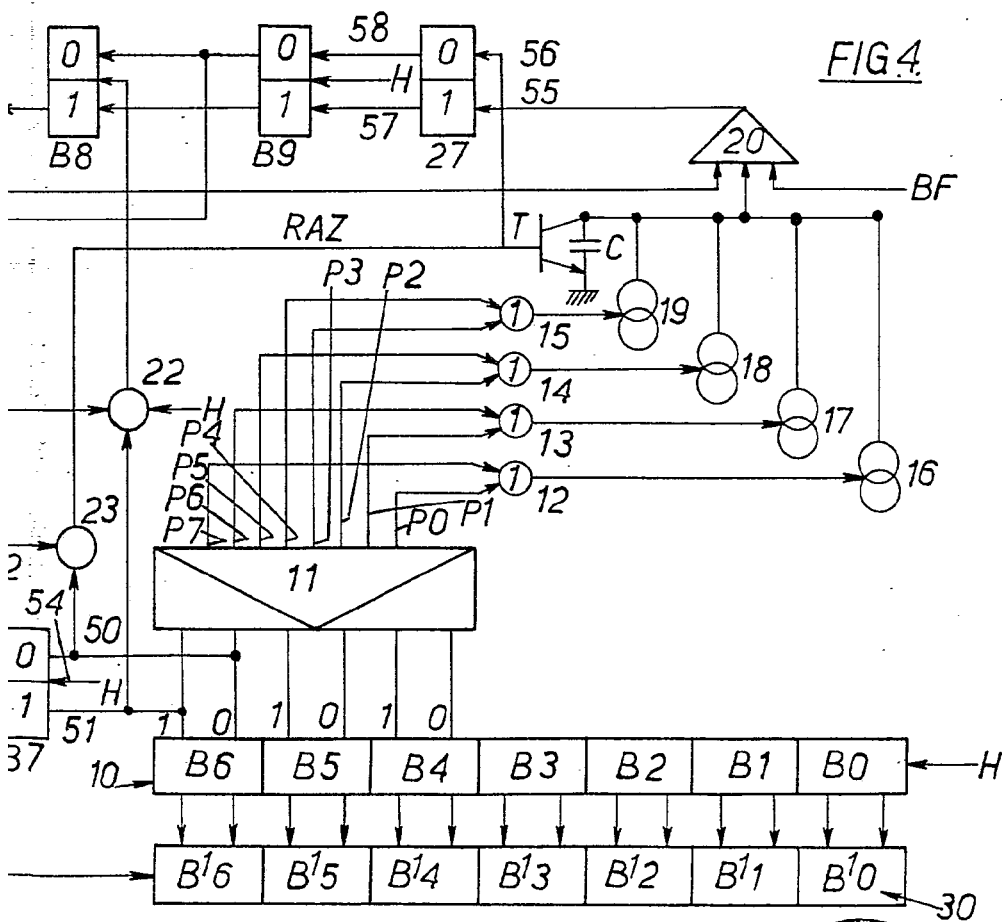
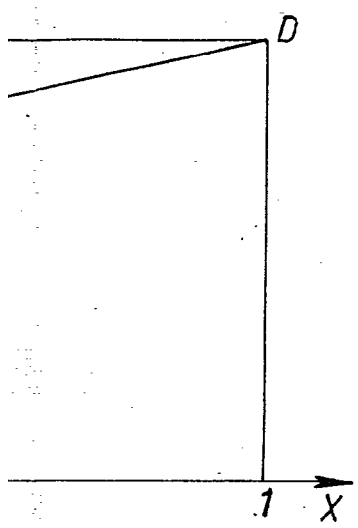
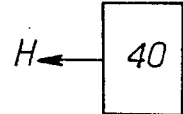


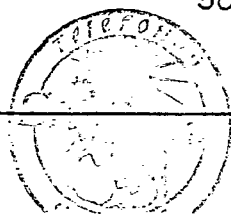
FIG. 4



17 JUN. 1967

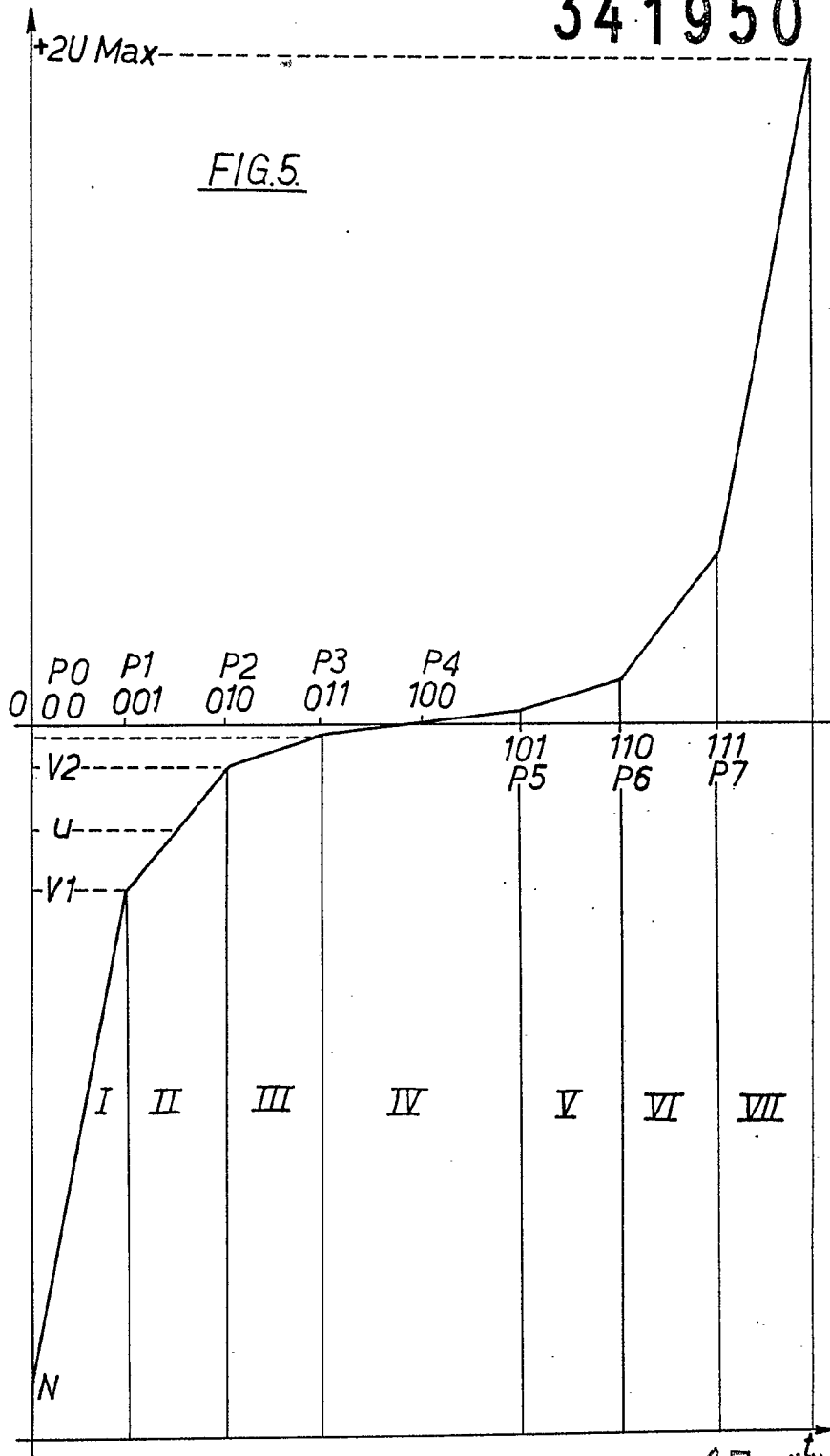
Eugenio Barroso

EUGENIO BARROSO
Secretario General





341950



17 JUN. 1967

Eugenio Barroso
EUGENIO BARROSO
Secretario General