

P:- 35.191

PHN 1617



340625

Memoria descriptiva

para solicitar PATENTE DE INVENCION

por 20 años

a nombre de N. V. PHILIPS' GLOEILAMPENFABRIEKEN

entidad / de nacionalidad Holandesa

con domicilio en Emmasingel 29, Eindhoven, Holanda

por: " UN DISPOSITIVO SEMICONDUCTOR", (Clase Internacional
H011



La invención se refiere a un semiconductor que comprende un cuerpo semiconductor provisto al menos sobre un lado con una capa aislante, por ejemplo de sílice, estando provistos sobre este lado dos grupos cruzados cada uno de los cuales consiste en un gran número de conexiones tiriformes substancialmente paralelas, consistiendo un grupo en capas metálicas continuas aplicadas a la capa aislante, mientras que en un cruce, una conexión del segundo grupo consiste en una zona superficial conductora y preferiblemente difundida de un tipo de conductividad, que está ubicada debajo de la capa aislante y está rodeada en el cuerpo semiconductor por una región de otro tipo de conductividad, incluyendo el cuerpo también sobre este lado un número de elementos de circuito que están conectados al menos en un número de los cruces, a ambas conexiones cruzadas.

Los dispositivos semiconductores de la clase antes mencionada son conocidos comunmente como circuitos integrados en la tecnología de semiconductores y constituyen entre otros memorias estacionarias o instalaciones de barras cruzadas.

En el mismo deben incluirse no solamente elementos de circuito constituidos por elementos separados tales como transistores, diodos, etc., sino también por ejemplo elementos biestables que individualmente están formados por un número de elementos separados tales como circuitos flip-flop etc.,

En la práctica se ha intentado hasta ahora usar para ambas conexiones cruzadas capas metálicas que tienen la ventaja de una resistencia eléctrica extremadamente baja entre los puntos de cruce. Se ha tratado de evitar los cortocircui-

340625



tos separando estas capas metálicas cruzadas unas de otras en los puntos de cruce por medio de capas aislantes, pero se ha encontrado que esto involucra grandes dificultades en la práctica.

5 Por lo tanto, en la práctica los cruces han sido construidos invariablemente de modo que un grupo consiste de capas metálicas continuas aplicadas a la capa aislante. Una conexión del segundo grupo consiste entonces, también en una capa metálica que, sin embargo, está interrumpida en un cruce
10 y se une a una zona superficial difundida ubicada por debajo de la capa aislante y está aislada de la parte restante del cuerpo semiconductor por medio de una o más juntas p-n. Consecuentemente el segundo grupo de conexiones, consiste principalmente de capas metálicas con la única diferencia que
15 ellas están interrumpidas solamente en la proximidad de los cruces y pasan a través de zonas difundidas en el cuerpo semiconductor aplicadas solamente en estas áreas.

La invención tiene por objeto proveer un dispositivo semiconductor de la clase descrita en el exordio que puede
20 ser fabricado de una manera más simple y puede tener propiedades eléctricas ventajosas.

De acuerdo con la invención un dispositivo semiconductor de la clase descrita en el exordio se caracteriza porque las conexiones del segundo grupo incluyen también entre
25 los cruces una zona superficial preferiblemente difundida de un tipo de conductividad rodeada en el cuerpo semiconductor por una región de otro tipo de conductividad, como resultado de lo cual cada conexión del segundo grupo incluye una zona superficial continua que es cruzada por las conexiones del
30 primer grupo. También en realizaciones en que una conexión

340625



del segundo grupo comprende una capa metálica que es interrumpida en los cruces y se une en estos cruces a una zona superficial conductora y preferiblemente difundida de un tipo de conductividad, que está ubicada debajo de la capa aislante y pasa debajo de la conexión que cruza del primer grupo y que está rodeada en el cuerpo semiconductor por una región del otro tipo de conductividad, de acuerdo con la invención, las zonas preferiblemente difundidas pasan también en los cruces por debajo de la capa metálica interrumpida y constituyen así una zona difundida preferiblemente continua, aunque esta medida parecería superflua debido a la presencia de la capa metálica más satisfactoriamente conductora, estando ubicada la capa metálica interrumpida en la mayor parte del largo de una zona difundida entre dos cruces y en la mayor parte del ancho de esta zona, sobre dicha zona. El proceso de fabricación tiene la ventaja que la máscara por medio de la cual son obtenidas las zonas superficiales difundidas pueden ser producidas más fácilmente, dado que en este caso, en lugar de islas, es difundida una zona continua, mientras que además, la aplicación al área correcta de la capa metálica asociada con la conexión correspondiente con la cual debe ser evitado un corto-circuito con la conexión cruzada, se vuelve menos crítica. Además, en aquellos casos en que los grupos de conexiones conductoras y los elementos de circuitos son aplicados por medio de máscaras separadas, se obtiene la ventaja que es permisible una tolerancia mayor en la aplicación de la máscara correspondiente en la dirección de las tiras difundidas.

La invención es particularmente importante en aquellos casos en que la distancia entre conexiones adyacentes

340625



del primer grupo no es excesivamente grande. En estos casos de acuerdo con la invención la circunferencia total de las zonas superficiales puede ser considerablemente reducida en comparación con las construcciones conocidas. Dado que la corriente de fuga superficial a través de las juntas p-n no conductoras constituidas por las zonas superficiales con el cuerpo semiconductor subyacente, es substancialmente proporcional a dicha circunferencia total esta corriente de fuga puede así ser considerablemente reducida. Esto se vuelve más importante cuanto mayor sea el número de cruces.

En las construcciones conocidas, las usuales islas difundidas generalmente se extienden sobre una distancia ubicada entre aproximadamente una y dos veces su ancho más allá del conductor cruzado aplicado a la capa aislante. En la práctica esto es deseable a fin de evitar un corto-circuito entre las conexiones cruzadas y para asegurar que exista suficiente espacio para establecer un contacto con la capa metálica adyacente aplicada a la capa aislante.

Por lo tanto, una realización preferida importante de la invención se caracteriza porque la distancia entre conexiones adyacentes del primer grupo es como máximo cinco veces, y preferiblemente como máximo tres veces, el ancho de la zona superficial conductora. En este caso, la circunferencia total de las zonas difundidas y por lo tanto la corriente de fuga superficial son efectivamente reducidas en la práctica.

Como ya se ha establecido, la zona superficial difundida está rodeada en el cuerpo semiconductor por una región del otro tipo de conductividad, y durante el funcionamiento la junta p-n así formada es polarizada en la dirección de



corte a fin de obtener una aislación satisfactoria. A fin de asegurar que bajo cualesquier condiciones las zonas superficiales sean aisladas en relación al cuerpo semiconductor subyacente, sin embargo, a menudo resulta ventajoso en la practica que en la zona superficial esté rodeada en el cuerpo semiconductor por una segunda zona preferiblemente difundida del otro tipo de conductividad provista en una parte del cuerpo semiconductor de dicho un tipo de conductividad. En este caso, la zona superficial, la segunda zona y el cuerpo semiconductor subyacente constituyen una estructura pnp o npn, y durante el funcionamiento invariablemente, una de las dos junturas p-n conectadas en serie, es bloqueada para cualesquier corriente de fuga.

Las zonas superficiales difundidas asociadas con el segundo grupo de conexiones puede ser aplicada mediante un proceso de difusión separado. La concentración de la impureza que se difunde será elegida en la práctica para ser un máximo, a fin de tener una conexión conductora óptima. Si el dispositivo semiconductor incluye elementos de circuito de una configuración de transistor, resulta ventajoso aplicar la zona superficial simultáneamente con la zona emisora de una configuración de transistor que generalmente tiene una elevada concentración de donores o aceptores.

Otra realización preferida de la invención se caracteriza porque el dispositivo incluye elementos de circuito de una configuración de transistor y porque el espesor, tipo de conductividad y conducción de la zona superficial corresponden a los de la zona emisora de al menos una de las configuraciones de transistor.

El caso antes mencionado, en que la superficie difun-

340625



dida en el cuerpo está rodeada por una segunda zona difundida del otro tipo de conductividad, es particularmente importante. De acuerdo con otra realización preferida, el espesor, tipo de conductividad y conducción de la zona superficial y de la segunda zona corresponden a los de la zona emisora y la zona de base, respectivamente de al menos una de las configuraciones de transistor.

Si en las realizaciones del dispositivo semiconductor en que la zona superficial está rodeada por una segunda zona difundida, durante el funcionamiento de la disposición de circuito, una de las dos junturas p-n constituidas por la zona superficial, la segunda zona y el cuerpo semiconductor está constantemente polarizada en la dirección de bloqueo, es deseable que la otra juntura p-n esté cortocircuitada a fin de contrarrestar las corrientes de fuga que pueden ser amplificadas por el efecto de transistor de la configuración constituida por la zona superficial, la segunda zona y el cuerpo semiconductor.

De acuerdo con una realización preferida, la juntura p-n entre la segunda zona y la parte subyacente del cuerpo semiconductor de al menos una conexión del segundo grupo está prácticamente cortocircuitada, y de acuerdo con otra realización preferida, la juntura p-n entre la zona superficial y la segunda zona de al menos una conexión del segundo grupo está prácticamente cortocircuitada.

Aunque, como se ha establecido, las conexiones del segundo grupo generalmente tienen capas metálicas que se unen a las zonas difundidas en ciertas condiciones, estas capas metálicas también pueden ser omitidas, por ejemplo en aquellos casos en que las conexiones del segundo grupo trans-

340625



portan solamente corrientes pequeñas tales como la corriente de base de un transistor, siendo permisible la ocurrencia de una resistividad ligeramente más alta de las conexiones conductoras, por ejemplo, en las tiras difundidas.

5 Aunque la descripción se refiere substancialmente solo a una zona superficial difundida, se apreciará que en configuraciones que tienen ya zonas superficiales locales buenas conductoras no obtenidas por difusión, por ejemplo en la forma de una capa aplicada epitaxialmente, esta capa puede ser usada también como una zona superficial de acuerdo con la invención.

10 La invención será descrita a continuación más detalladamente con referencia a un ejemplo y al dibujo, en que

La figura 1 muestra el diagrama de circuito de un circuito de memoria integrado fabricado usando la invención.

15 La figura 2 muestra una configuración de transistor en un punto de cruce de la disposición de circuito de la figura 1.

20 Las figuras 3, 4 y 5 son vistas en corte de la configuración de transistor de la figura 2 tomadas sobre las líneas I-I, II-II y III-III, respectivamente.-

25 La figura 1 muestra el diagrama de circuito de una matriz de memoria que incluye dos grupos de conductores $V_1 - V_4$ y $H_1 - H_4$. En determinados puntos de cruce, los conductores de los diferentes grupos están acoplados entre sí por transistores T_{11} , T_{12} , etc., estando conectados los electrodos de base a los conductores $V_1 - V_4$ y los emisores a los conductores $H_1 - H_4$ mientras que los colectores están conectados entre sí y a una fuente de tensión +V. Por ejemplo, el conductor V_1 está acoplado con los conductores H_1, H_2 y

340625



H_3 a través de los transistores T_{11} , T_{21} , y T_{31} ; el conductor V_2 a los conductores H_1 , H_3 y H_4 a través de los transistores T_{12} , T_{32} y T_{42} , etc.,.

5 Esta matriz funciona de la manera siguiente. Cuando un pulso positivo es aplicado a uno de los conductores V_1 - V_4 que funcionan como conductores de entrada, por ejemplo el conductor V_2 , los transistores conectados a dichos conductores, en este caso T_{12} , T_{32} , T_{42} , se volverán conductores, siendo pasado un pulso a los conductores de salida H_1 , H_3 y H_4 . Debido a la amplificación de corriente de los transistores, las corrientes de colector suministradas a los conductores H_1 - H_4 serán mayores que las corrientes de base de modo que es suficiente una cantidad comparativamente pequeña de energía de control en los conductores V_1 - V_4 .

10 15 Dependiendo del trazado de acoplamiento elegido, las combinaciones de código determinadas de los pulsos de salida se producirán cuando es aplicado un pulso a un conductor de entrada.

20 En la práctica, el número de conductores de los dos grupos será mayor, por ejemplo 10 para cada grupo, no siendo necesario, naturalmente, que el número de conductores de entrada sea igual al número de conductores de salida.

25 30 Las figuras 2 a 5 ilustran la forma en que tal disposición de circuito puede ser integrada cuando se usa la invención, solamente se muestra la parte que incluye el transistor T_{21} y los conductores H_1 , H_2 , V_1 y V_2 . Los límites de las regiones difundidas y de las ventanas en la capa aislante están indicados por líneas llenas y los límites de las capas metálicas aplicadas a las mismas están indicados por líneas punteadas.

340625



La figura 2 muestra parte de un cuerpo semiconductor que consiste en una placa de silicio 1 de conductividad tipo n (ver figura 3) cuyo lado superior está recubierto con una capa aislante 2 de sílice. Además dos grupos cruzados cada uno de los cuales consiste de un gran número de conexiones electricamente conductoras, tiriformes, substancialmente paralelas H_1, H_2 etc, y V_1, V_2 etc., respectivamente son aplicados al lado superior de la placa. Solamente se muestran dos conexiones de cada grupo. Un grupo (H_1, H_2 etc.) consiste en capas metálicas continuas 3 (ver figura 3 a 5) aplicadas a la capa aislante 2, mientras que en un cruce (por ejemplo H_2, V_1) la conexión V_1 del segundo grupo se establece (ver figura 5) por medio de una zona superficial 4 de conductividad tipo n difundida, que está ubicada por debajo de la capa aislante 2 y está rodeada en el cuerpo semiconductor por una región 5 del otro tipo de conductividad (p). Las conexiones V_1, V_2 etc. incluyen también una capa metálica 11 que está interrumpida en los cruces y que está ubicada en la mayor parte del largo de una zona difundida 4 entre dos cruces y en la mayor parte del ancho de esta zona, sobre la zona 4. Además, se prevee por difusión en el cuerpo un número de transistores (por ejemplo T_{21}) sobre el mismo lado de la placa semiconductor. En el cruce mostrado (ver figura 2) el contacto de base 9 (ver figura 4) del transistor T_{21} está conectado al conductor V_1 y el contacto emisor 10 está conectado al conductor H_2 . El conductor V_1 del segundo grupo tiene también entre los cruces H_1V_1 y H_2V_2 una zona superficial 4 de conductividad tipo n difundida continua, rodeada por una región 5 de conductividad tipo p.

Las conexiones difundidas V y los transistores son

340625



5 aplicados por las técnicas de resist y difusión comúnmente
usadas en la tecnología de semiconductores. Primero se apli-
ca una capa de sílice, por oxidación, a la placa semicon-
ductora 1, capa de sílice que es luego provista con abertu-
ras usando las técnicas de fotoresist conocidas. Cuando la
10 placa subsecuentemente sometida a un tratamiento de difu-
sión de tipo p, por ejemplo de boro, como se muestra en las
figuras 2 a 5 se difunde una capa 5 de conductividad tipo p
que tiene una resistencia de capa de aproximadamente 180
15 Ohm/cuadrado hasta una profundidad de aproximadamente 3 mi-
cronos. Esta capa constituye no solamente las regiones 5 a-
sociadas con las conexiones V, sino también la zona de base
del transistor T_{21} .

15 Subsecuentemente se mordican nuevamente ventanas en
la capa de óxido que se ha vuelto nuevamente ininterrumpida
durante esta difusión de tipo p, en las áreas en que debe
ser aplicada la capa 4 de conductividad tipo n. Esta capa
es aplicada difundiendo, por ejemplo, fósforo, y al igual
20 que en la precedente difusión de la capa 5, el sílice sir-
ve como una máscara. Esta capa 4 tiene una resistencia de
capa de aproximadamente 1,5 Ohm/cuadrado y una profundidad
de aproximadamente 2 micrones y constituye tanto las zonas
superficiales 4 asociadas con las conexiones V como el emi-
sor del transistor T_{21} .

25 Finalmente se mordican en la capa de óxido las ven-
tajas 6, 7 y 8.

Una capa metálica 3 es aplicada ahora a la configura-
ción así obtenida, por ejemplo, por deposición desde vapor
de una capa de aluminio que tiene un espesor de 5000 Å. En
30 las ventanas 6, 7 y 8, esta capa establece un contacto óh-
mico con las regiones semiconductoras subyacentes. La capa 3

340625



es luego localmente eliminada por mordicación, de modo que quedan solamente los conductores H, los contactos de base 9, los contactos de emisor 10 y las tiras 11.

5 Las máscaras o partes de máscara usadas en esta técnica para la aplicación de las zonas difundidas V_1 , V_2 , etc. pueden ser fabricadas fácilmente y solamente incluyen las regiones tiriformes, lo que es contrario a la técnica usual que, como se ha descrito precedentemente, se basa en el uso de islas difundidas. Además la aplicación de la capa
10 metálica 11 (figuras 2 y 5) que es coherente con el contacto de base 9 y a través de la cual dicho contacto de base está conectado al conductor V_1 , es menos crítica que si la capa metálica mencionada debiera ser conectada entre islas que tienen dimensiones limitadas en la dirección de V_1 .

15 En el presente ejemplo, la distancia entre las conexiones adyacentes H_1 y H_2 del primer grupo es aproximadamente cuatro veces el ancho de las zonas superficiales conductoras 4 asociadas con los conductores V_1 y V_2 del segundo grupo. Como se ha establecido, la circunferencia de las
20 zonas superficiales es reducida en comparación con la configuración en islas conocida. En disposiciones de circuito en que la distancia entre los conductores H es aún menor y preferiblemente menor que tres veces el ancho de las zonas superficiales, este efecto es mejorado.

25 De la figura tres resulta evidente que, como se ha establecido precedentemente la juntura p-n entre la zona superficial conductora 4 y la segunda zona 5 está prácticamente cortocircuitada en los cruces a fin de reducir las corrientes de fuga. En otras disposiciones de circuito, po-
30 dría ser ventajoso que, en dependencia de la polaridad y el

340625



valor de las tensiones operativas en las juntas p-n, la junta p-n entre la capa 5 y el cuerpo subyacente l esté localmente cortocircuitada.

5 Aunque en este ejemplo, las zonas difundidas que constituyen las conexiones V_1 , V_2 etc., son aplicadas simultáneamente con las zonas de base y emisor de los transistores, bajo ciertas condiciones, estas zonas, como alternativa pueden ser aplicadas mediante tratamientos de difusión separados. Si fuera deseable, cuando son aplicados los conductores V, la capa 4 puede ser omitida pero en este caso 10 el dopado de la capa 5 de conductividad tipo p debe ser considerablemente más intenso que el de la base del transistor a fin de asegurar una conductividad suficiente.

15 Además, se apreciará que la invención no está limitada al ejemplo descrito, sino que son posibles muchas modificaciones sin alejarse del alcance de la invención. Por ejemplo, pueden variarse dentro de límites amplios, especialmente, los materiales semiconductores, capas aislantes y metales mencionados. Además aparte de transistores, los elementos de circuito unidos pueden ser diodos, resistores y elementos individualmente compuestos de un número de configuraciones de transistor separadas, diodos, resistores, etc., 20 Bajo ciertas condiciones en lugar de zonas difundidas, pueden usarse otras zonas buenas conductoras del cuerpo semiconductor, que pueden ser aplicadas epitaxialmente, mientras 25 que como se ha mencionado, en casos determinados, cuando los conductores V transportan solamente corrientes pequeñas, pueden omitirse las capas metálicas ininterrumpidas ll.

30

340625



La presente solicitud que corresponde a la presentada en Holanda, con fecha, 19 de Mayo de 1.966, bajo el Nº 66-06912, se acoge a los beneficios del, Artículo 51 del vigente Estatuto sobre la Propiedad Industrial.

5

N O T A

10

Los puntos de invención, propia y nueva, que se presentan para que sean objeto de esta solicitud de Patente de Invención en España, por VEINTE años, son los siguientes:

15

1.- Un dispositivo semiconductor que comprende un cuerpo semiconductor que está recubierto al menos sobre un lado con una capa aislante, por ejemplo de sílice, estándole provistos sobre dicho lado dos grupos cruzados, cada uno de los cuales consiste de un gran número de conexiones eléctricamente conductoras, tiriformes, substancialmente paralelas, consistiendo un grupo en capas metálicas continuas aplicadas a la capa aislante, mientras que en un cruce, una conexión del segundo grupo está constituida, por una zona superficial conductora, preferiblemente difundida, de un tipo de conductividad, que está ubicada debajo de la capa aislante y está rodeada en el cuerpo semiconductor por una región del otro tipo de conductividad, incluyendo el cuerpo sobre este lado, además, un número de elementos de circuito que al menos en un número de cruces están conectados a ambas conexiones cruzadas. CARACTERIZADO porque las conexiones del segundo grupo incluyen también entre los cruces una zona superficial preferiblemente difundida de dicho

20

25

30

340625



un tipo de conductividad rodeada en el cuerpo semiconductor por una región del otro tipo de conductividad de modo que cada conexión del segundo grupo tiene una zona superficial ininterrumpida que es cruzada por las conexiones del primer grupo.

5

2.- Un dispositivo semiconductor de acuerdo con la reivindicación 1, en que una conexión del segundo grupo incluye una capa metálica que está interrumpida en los cruces y se une en estos cruces a una zona superficial conductora y preferiblemente difundida de un tipo de conductividad que está ubicada por debajo de la capa aislante y pasa por debajo de la conexión que cruza del primer grupo y que está rodeada en el cuerpo semiconductor por una región del otro tipo de conductividad. Caracterizado porque las zonas superficiales preferiblemente difundidas entre los cruces pasan también por debajo de la capa metálica interrumpida y constituyen así una zona continua, preferiblemente difundida, estando ubicada la capa metálica interrumpida en la mayor parte del largo de una zona difundida entre dos cruces y en la mayor parte del ancho de esta zona, sobre dicha zona.

10

15

20

3.- Un dispositivo semiconductor de acuerdo con la reivindicación 1 ó 2, CARACTERIZADO porque la distancia entre conexiones adyacentes del primer grupo es como máximo cinco veces, y preferiblemente como máximo tres veces el ancho de la zona superficial conductora asociada con el segundo grupo.

25

4.- Un dispositivo semiconductor de acuerdo con cualquiera de las reivindicaciones precedentes. CARACTERIZADO porque la zona superficial está rodeada en el cuerpo semiconductor por una segunda zona preferiblemente difundida

30

340625



del otro tipo de conductividad que está provista en una parte de dicho un tipo de conductividad en el cuerpo semiconductor.

5 5.- Un dispositivo semiconductor de acuerdo con cualquiera de las reivindicaciones precedentes, CARACTERIZADO porque el dispositivo incluye elementos de circuito de una configuración de transistor y porque el espesor, tipo de conductividad y conducción de la zona superficial corresponden a los de la zona de emisor de al menos una de las
10 configuraciones de transistor.

 6.- Un dispositivo semiconductor de acuerdo con las reivindicaciones 1, 4 y 5, CARACTERIZADO porque el espesor tipo de conductividad y conducción de la zona superficial y la segunda zona corresponden a los de la zona de emisor y la zona de base, respectivamente, de al menos una de las
15 configuraciones de transistor.

 7.- Un dispositivo semiconductor de acuerdo con cualquiera de las reivindicaciones 4 a 6, CARACTERIZADO, porque la juntura p-n entre la segunda zona y la parte subyacente del cuerpo semiconductor en al menos una conexión
20 del segundo grupo, está prácticamente cortocircuitada.

 8.- Un dispositivo semiconductor de acuerdo con cualquiera de las reivindicaciones 4 a 6, CARACTERIZADO porque la juntura p-n entre la zona superficial y la segunda zona en al menos una conexión del segundo grupo está prácticamente cortocircuitada.
25

9.- Un dispositivo semiconductor.

340625



Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan y para los fines que se han especificado.

La presente Memoria consta de 17 hojas escritas a máquina por una sola de sus caras.

Madrid,

8 JUN 1967

P. O. Alberto de Ezabera
Por todo

340625



340625

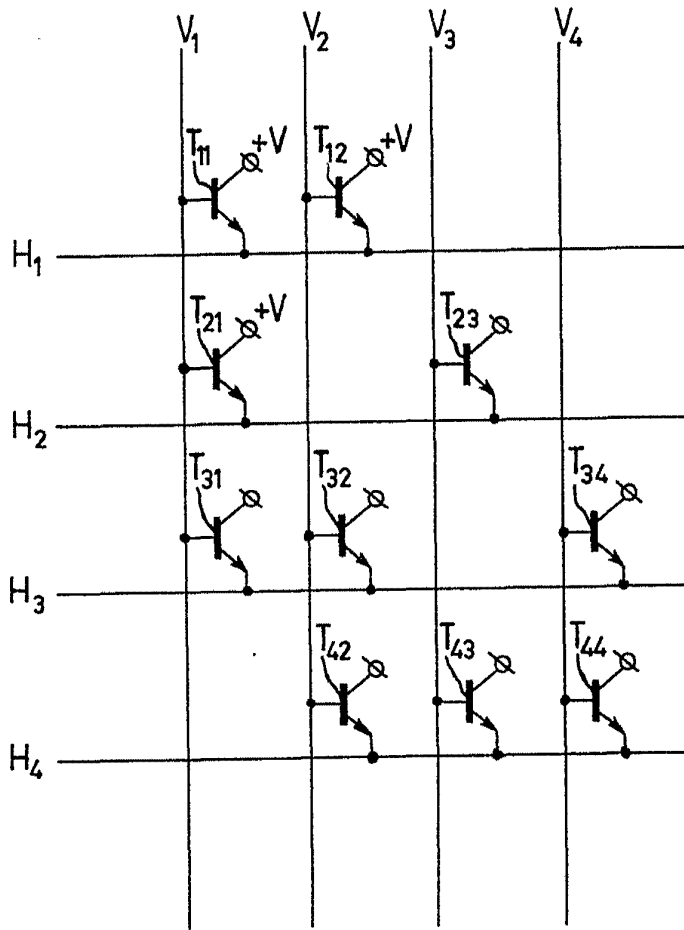


FIG.1

Albert de Groot
Albert de Groot

340625

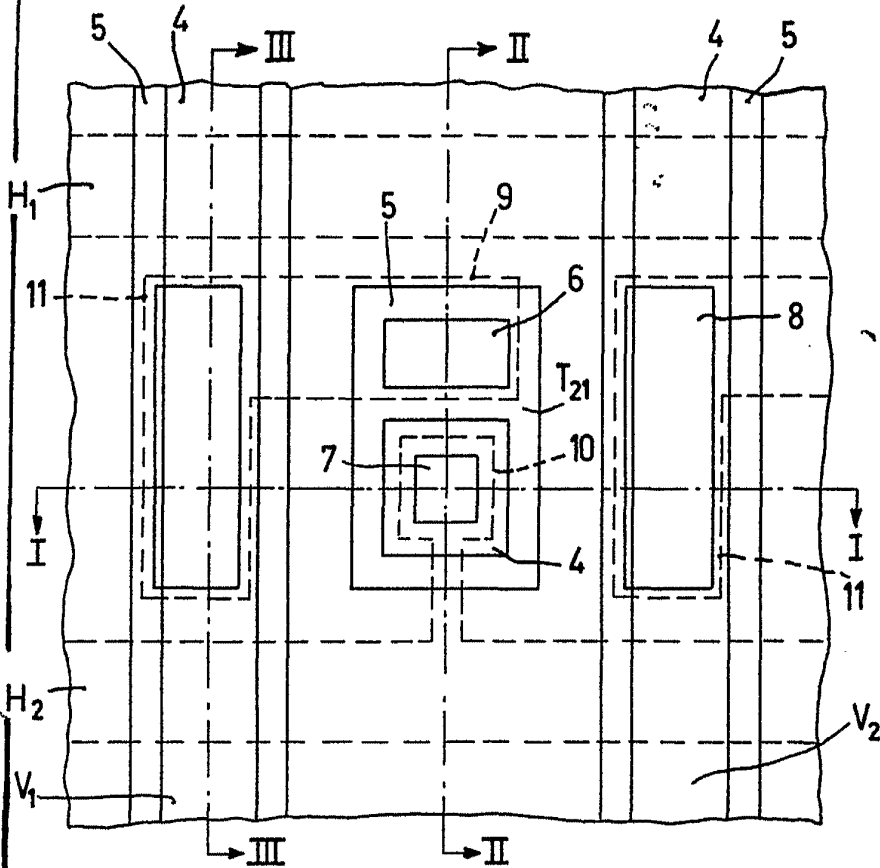


FIG. 2

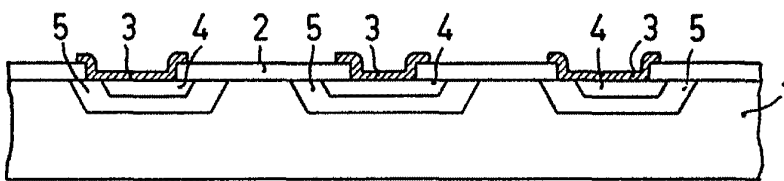


FIG. 3

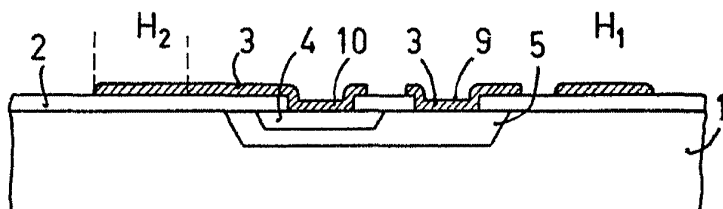


FIG. 4

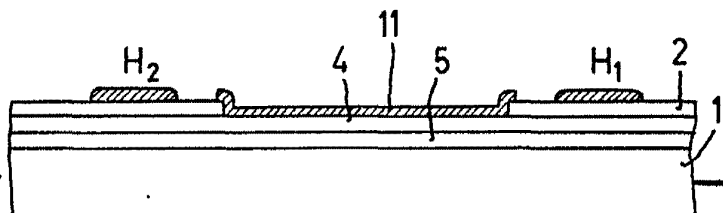


FIG. 5

Handwritten signature or text at the bottom right of the page.