

339145

P. + 34.755

RCA 56.375



1963

MEMORIA DESCRIPTIVA

para solicitar

P A T E N T E D E I N V E N C I O N

e n

E S P A Ñ A

por VEINTE años

a nombre de RADIO CORPORATION OF AMERICA, entidad norteamericana, establecida en 30 Rockefeller Plaza, Nueva York, N.Y., Estados Unidos de América, por:

"UN METODO PARA HACER UNA RESISTENCIA ELECTRICA"

Este invento se refiere a la fabricación de resistencias o resistores mejorados para circuitos integrados y, más en particular, de resistores del tipo hecho por difusión de impurezas de un tipo de conductividad hacia dentro de un cuerpo semiconductor de conductividad del tipo opuesto.

5

Los circuitos integrados que comprenden un número de elementos de circuitos activos y pasivos construidos dentro y sobre una oblea semiconductor de un solo cristal, tienen en la actualidad resisteras de cualquiera uno de dos tipos principales. Uno de estos tipos es hecho por evaporación de una capa configurada de metal sobre una parte del

10

31 APR 1954

cuerpo semiconductor cubierto con una película aislante. El segundo tipo es hecho por difusión de una impureza que sea capaz de producir conductividad de un tipo dentro de un cuerpo semiconductor con conductividad de un segundo tipo. Para hacer el resistor del segundo tipo, se hace una abertura con la longitud y anchura deseadas en una capa protectora que cubre el cuerpo semiconductor. La impureza puede ser evaporada de una fuente al vacío, u obtenerse por descomposición de una mezcla gaseosa, depositándose sobre la superficie del cuerpo dentro de la abertura y después es difundida hacia dentro del cuerpo a una temperatura y durante un tiempo determinados. El valor de resistencia así obtenido es una función de la concentración inicial de impureza en la superficie del cuerpo, de las dimensiones de longitud y anchura de la región difundida y del tiempo y temperatura de la difusión. El valor de la resistencia también depende de la clase particular de impureza utilizada.

A pesar de que el resistor de tipo de difusión ha demostrado ser satisfactorio para usos comerciales, el mismo tiene ciertas limitaciones y desventajas indeseables.

Los valores de resistencia no pueden ser reproducidos según se desea. Valores altos de resistencia ocupan demasiada extensión sobre la oblea semiconductor donde el espacio es de gran importancia. Y, como los resistores son usualmente hechos al mismo tiempo que la base de difusión de los transistores bipolares, en los casos en que éstos últimos también se encuentran presente, en el circuito, se hace necesario transigir en cuanto a los parámetros más deseables de cada uno. Si la concentración superficial de impurezas del resistor es baja, el coeficiente de temperatura de

339145



resistencia de este elemento puede ser indeseablemente alto. De modo que el paso de difusión que forma las regiones de base de los transistores y los resistores es ajustado para mantener la resistencia de la capa a un valor suficientemente bajo para obtener resistores que tengan buenas características de temperatura, aunque las regiones de base de los transistores no tengan entonces la resistividad óptima para su propio propósito.

Brevemente, el resistor de la presente invención incluye una primera región de difusión de un primer tipo de conductividad y teniendo un espesor (profundidad) predeterminado, en un cuerpo de material semiconductor de un segundo tipo de conductividad. Los contactos óhmicos son hechos a porciones separadas espaciadas de esta primera región. Una segunda región del segundo tipo de conductividad es difundida hacia dentro de la primera región entre los contactos pero separada de los mismos. La segunda región es flotante y se extiende sólo parcialmente a través de la dimensión de espesor de la primera región. Como no hay contactos a la segunda región, no hay afluencia de corriente a través de la misma y la corriente no pasa desde la primera región a la segunda región porque una unión P-N entre las regiones evita dicho paso. Las dimensiones de la segunda región son seleccionadas para ajustar el espesor efectivo o profundidad de la primera región y esto ayuda al ajuste preciso de su valor de resistencia a alguna cantidad deseada.

En los dibujos:

La figura 1 es una vista del plano superior de una parte de un típico circuito monolítico integrado y muestra un resistor de la presente invención en una etapa inicial -



de fabricación;

La figura 2 es una vista a sección tomada sobre la línea 2-2 de la figura 1;

5 La figura 3 es un gráfico que muestra variación en la concentración de impureza determinante del tipo de conductividad con profundidad, en una fase típica de difusión que muestra en las figuras 1 y 2;

10 La figura 4 es una vista de plano, parecida a la de la figura 1, que muestra un resistor completo de este invento.

La figura 5 es una vista a sección tomada sobre la línea 5-5 de la figura 4, y

15 La figura 6 es un gráfico como el de la figura 3 -- que muestra el perfil de concentración de impureza después de completarse difusión de una segunda impureza al hacerse el resistor del presente invento.

Refiriéndonos ahora al dibujo en el que partes iguales son señaladas con los mismos números, un resistor de la presente invención es usualmente hecho como parte de un circuito integrado. El circuito puede ser hecho en substrato -
20 que comprende, (figura 2) por ejemplo, un substrato 2 de tipo P de silicón de un solo cristal sobre el cual se forman por crecimiento capas sucesivas epitaxiales 4 y 6 de silicón de tipo N+ y N, respectivamente.

25 Al objeto de proveer una porción de isla 8 de la capa superior 6 de tipo N, que es aislada de otros componentes del circuito, se provee una región P+ de difusión 10 la cual cubre completamente la periferia lateral de la región 8 aislada de tipo N.

30 Según se muestra en las figuras 1 y 2, el primer pa



so para hacer un resistor comprende la formación en la re--
gión aislada 8 de tipo N, de una región 12 de difusión P+,
la cual puede ser de una configuración alargada, y tiene ex
tremos 14 agrandados. Al objeto de reducir el costo, es de--
5 seable que este paso de difusión sea realizado al mismo ---
tiempo de estarse formando la región base P+ de cualquier -
transistor N-P-N (que no se muestra) que puede encontrarse
en otro lugar del circuito.

Conforme se indica en la figura 3 la concentración
10 de impureza de tipo P, representada por el área 15 debajo -
de la curva B, en la región 12 de difusión, es más alta en
su proximidad a la superficie de la región aislada 8 y dis-
minuye de manera regular según aumenta su profundidad den-
tro de la capa semiconductor. A una profundidad de 2,4 mi-
15 crones, aproximadamente, la concentración de impureza de --
tipo P cae por debajo del nivel de la base de impregnación
de tipo N, representada por el área 17 debajo de la línea A.
En consecuencia, la región P+ 12 termina efectivamente a --
una profundidad de 2,4 micrones aunque impurezas de tipo P
20 sean difundidas por debajo de ese nivel.

Este paso único de difusión es representativo de la
manera en que resistores de difusión en circuitos integra--
dos han sido hechos. El valor de resistencia puede ser va--
riado al variarse la longitud y anchura de las dimensiones
25 de la región, al variarse la concentración de impureza ini-
cial cuando se deposita la impureza en la superficie del cuer-
po, y al variarse el tiempo y la temperatura de la difusión.
Sin embargo, estas variaciones tienen ciertas limitaciones
prácticas.

30 Aunque valores de resistencia más altos pueden obte

770465



nerse aumentando la longitud del área de difusión, esto puede ocupar un espacio muy valioso de la superficie que se necesita para otros componentes y aumenta el costo del circuito.

5 Y, aunque valores de resistencia más altos pueden también ser obtenidos al reducirse la anchura de la región 12, esto es también de valor limitado porque, según la anchura de la región se reduce, las irregularidades en dimensión debido a imperfecciones inevitables de las cubiertas y las variaciones, tienen un efecto relativo mayor en la resistencia que realmente se logra. Por ello las tolerancias aceptables en la resistencia son sobrepasadas en un mayor porcentaje de circuitos y un mayor número de circuitos tienen que ser desechados.

10 Esto deja las concentraciones de impurezas superficiales y el tiempo y temperatura de la difusión como variaciones posibles que pueden utilizarse. Sin embargo, estas variaciones también son de utilidad y flexibilidad limitadas. Si la concentración de impurezas se mantiene baja para obtener valores altos de resistencia (digamos 1.000-2.000 ohmios por cuadrado), el nivel real de impregnación obtenido es muy difícil de controlar. Variaciones pequeñas en la cantidad de impureza depositada causan variaciones amplias en la resistencia de la región impregnada. Por lo tanto, --
15 usando solamente una difusión única ha sido difícil construir resistores de valor relativamente altos sin sacrificar alguna ventaja deseable, tal como espacio reducido. Otro aspecto del problema de difusión única es que por razones económicas es deseable difundir regiones en el resistor al mismo tiempo en que se hace algún otro componente del cir--
20
25
30



cuito. Desde el punto de vista del costo es conveniente difundir un resistor de tipo P al mismo tiempo que la base tipo P de un transistor N-P-N. Sin embargo, con frecuencia se ha comprobado que es difícil transigir entre el valor de resistencia deseado en el resistor y el valor de resistencia deseado en la base del transistor, resultando en consecuencia que uno o dos valores sufren.

El próximo paso de construcción de un resistor mejorado se indica en las figuras 4 y 5. Una segunda región de difusión N⁺ 16 se forma entre los puntos finales 14 de la región de difusión P⁺ 12 mediante la difusión de impurezas tipo N hacia dentro de una parte de la superficie de la región 12 a través de, pero sin establecer contacto con, las porciones extremas alargadas 14. La región N⁺ 16 puede sobrepasar los límites entre las regiones 8 y 12. La profundidad a que se extiende la segunda región difundida 16 siempre -- será menor que la profundidad de la primera región difundida 12, de modo que se deje una capa parcial controlada 12' en su tipo de conductividad original. Ahora el resistor comprende efectivamente las porciones de terminal 14 y la porción central 12' que ha sido adelgazada. Contactos de metal 18 son hechos en las porciones de terminal 14.

La segunda región de difusión 16 es hecha preferentemente al mismo tiempo que las regiones de emisión N⁺, y es posible hacer también los contactos colectores N⁺. La corriente no fluye a través de la región N⁺ 16 ya que se encuentra flotando y está separada por una unión P-N del resto del resistor, el cual está conectado en circuito a través de los contactos 18.

La profundidad de la región 16 puede ser utilizada



para controlar la resistencia residual de la capa 12' ya --
que el espesor de la capa 12' puede ser variado.

El resistor mejorado tiene un número de ventajas so
bre los de tipo de difusión única. Una de ellas es que los
valores de resistencia alta pueden lograrse utilizando sola
5 mente los pasos de concentración alta. La concentración de
la impureza disminuye rápidamente con la profundidad debajo
de la superficie del semiconductor y, mediante la utiliza--
ción mayormente de las partes más profundas de la región di
fundida, la resistencia del resistor terminado es relativa-
10 mente alta.

También es posible realizar el paso de difusión P+
al hacer los resistores al mismo tiempo que se fabrican las
partes P+ de las bases de tipo P de los transistores N-P-N.
15 Muchos transistores N-P-N tienen porciones de base P+ para
reducir la resistencia base, al objeto de hacer mejor con--
tacto ohmico con la base.

Los valores de resistencia de los resistores tam--
bién pueden ser controlados con precisión a tolerancias re-
20 ducidas. Con concentraciones de impureza más elevadas, las
profundidades de penetración y los perfiles de concentración
de impureza pueden ser anticipados con precisión. Por lo tan
to, no solamente es posible obtener variaciones amplias en
las resistencias sino también valores precisos y pronostica
25 bles.

Ejemplo 1

Empleándose un cuerpo de silicón de un solo cristal
que tenga la construcción de capas según la figura 5, la --
cubierta N de la capa 6 tiene una resistividad de 0,45 ohmio-



-centímetro. La superficie superior del ensamblaje ha sido cubierta con una capa protectora de bióxido de silicón (que no se muestra en el dibujo). Mediante técnicas convencionales de fotoresistor y de grabado se han hecho aberturas en la capa de óxido donde se desea tener los resistores y las porciones P+ de las regiones base de un transistor, y se ha depositado boro en la superficie expuesta del silicón al pasarse BBr_3 sobre la superficie durante 60 minutos a 9752 C. Esto provee una concentración superficial de boro que tiene una resistencia de capa, R_s , de 25 ohmios, cuadrado.

La capa de óxido ha sido entonces quitada con ácido hidrófluórico y una capa fresca de óxido se ha hecho crecer al vapor durante 30 minutos a 10002 C.

Una abertura (que no se muestra) fue después hecha en esta segunda capa de óxido para depositar más impureza de tipo P y así hacer una porción de la región base de tipo P de un transistor. BBr_3 ha sido pasado sobre la abertura, ésta vez fue durante 60 minutos a 9152 C.

Una difusión adicional ha sido después realizada mediante calentamiento del ensamblaje a una temperatura de 11002 C. durante 150 minutos. Esto tiene como resultado un recrecimiento de óxido en aberturas hechas previamente y este paso, conjuntamente con los pasos anteriores de calentamiento, formaron una región P+ 12 con porciones terminales agrandadas 14, según se indica en las figuras 1 y 2.

Una nueva abertura ha sido hecha a través de la capa de óxido donde se quería tener la segunda región difundida del resistor y donde se deseaban tener los emisores (que no se muestran) de cualesquier transistores N-P-N.

Fosforoso ha sido depositado en las nuevas abertu--

11 ABR. 1967

ras al pasarse $POCl_3$ sobre las mismas durante 17 minutos a $1050^\circ C$. Esto es después seguido de un paso de reoxidación a $940^\circ C$. durante 45 minutos, lo que también ha causado -- más penetración de la capa N^+ 16.

5 Finalmente, se han hecho aberturas en la capa de óxido sobre las porciones de terminal 14 y rellenos de metal 18 se han depositado por evaporación. El exceso de metal se ha quitado al removerse el fotoresistor que había -- sido previamente colocado para definir las aberturas.

10 El perfil de concentración de impureza doble que resultó es mostrado gráficamente en la figura 6. La capa original N 6 tenía una concentración de impureza de tipo N uniforme de 10^{16} átomos/ cm^3 , aproximadamente, según se indica por la línea 8 del gráfico. El perfil de la difusión

15 P^+ se indica con la curva B, teniendo una concentración superficial de 10^{19} átomos/ cm^3 y que va menguándose 10^{16} átomos/ cm^3 a una profundidad de 2,4 micrones. Debe entenderse que la penetración de impureza de tipo P continúa por debajo de esa profundidad pero esto no tiene efecto en el re--

20 sistos por debajo de 2,4 micrones, aproximadamente, donde la concentración de tipo P cae por debajo de la concentración de tipo N de la base. El perfil de la difusión N^+ se muestra con la curva C y tiene una concentración superficial de 10^{21} átomos/ cm^3 y que va menguándose a 7×10^{18} átomos/ cm^3 , aproximadamente, a 1,5 micrones de profundidad --

25 donde cae por debajo de la concentración de la impureza de tipo P. Al igual que la difusión P^+ , las impurezas de tipo N continúan penetrando por debajo de 1,5 micrones pero son cubiertas por las impurezas de tipo P por debajo de esa --

30 profundidad. El área D en la figura 6, que es el área deba

339145



jo de la Curva B no sobrepasada por la Curva C, es la parte que es de interés con respecto al resistor representado por la región 12' de las figuras 4 y 5. La línea punteada E dentro del área D representa el perfil de las impurezas de tipo P en la región 12'. En este ejemplo la resistividad del resistor era de 1030 ohmios/cuadrado.

Ejemplo 2

En este ejemplo el proceso ha sido el mismo que en el ejemplo 1, excepto que después del primer depósito P+, el paso de oxidación al vapor se continúa por 45 minutos en lugar de 30 minutos. El transistor terminado tiene una resistencia de 1.260 ohmios/cuadrados.

Ejemplo 3

En este ejemplo el proceso ha sido también el mismo que en el Ejemplo 1 excepto que, después del primer depósito de P+, la oxidación al vapor se continúa por 90 minutos en vez de 30 minutos. El resistor terminado tiene una resistencia de 2.120 ohmios/cuadrado.

Ejemplo 4

El proceso ha sido el mismo que en el Ejemplo 1 excepto que el depósito inicial P+ se ha hecho durante 60 minutos y a 1.0252 C. y la oxidación al vapor se hace seguidamente durante 120 minutos y a 1.0002 C. La penetración de P+ es de 3,0 micrones y la penetración de N+ es de 1,8 micrones. El resistor terminado tiene entonces una resistencia de 1.400 ohmios/cuadrados.

Ejemplo 5

El proceso ha sido el mismo que en el Ejemplo 1 ex-

339145



cepto que el depósito inicial P+ se hace durante 60 minutos a 1050°C. y la siguiente oxidación al vapor se hace durante 120 minutos a 1000°C. La resistencia del resistor terminado es de 320 ohmios/cuadrado. La penetración P+ es de 3,7 -
5 micrones y la penetración N+ es de 1,8 micrones.

Ejemplo 6

En este Ejemplo todo el proceso fue como en el Ejemplo 1 excepto que el depósito inicial de P+ se hace durante 60 minutos y a 1.075°C. y la subsiguiente oxidación a vapor se hace durante 120 minutos a 1.000°C. La resistencia del resistor terminado es entonces de 80 ohmios/cuadrado, la penetración P+ es de 3,9 micrones y la penetración N+ es de -
10 1,2 micrones.

Mediante variaciones en las condiciones del depósito P+ y en la difusión, se puede obtener casi cualquier valor de resistencia dentro de límites amplios. Un alto grado de precisión es posible si todos los pasos relacionados con el calentamiento de la unidad pueden mantenerse constantes de un grupo de operaciones hasta la siguiente, excepto algunos determinados que se dejan flexibles al objeto de obtener
15 variaciones en la resistencia.
20

Esta solicitud, que corresponde a la presentada en los Estados Unidos de América, con fecha 13 de abril 1966, bajo el número 542.311, se acoge a los beneficios del artículo 51 del vigente Estatuto sobre Propiedad Industrial.
25

N O T A

339145

Los puntos de invención, propia y nueva, que se pre



sentan para que sean objeto de esta solicitud de Patente de Invención en España, por VEINTE años, son los siguientes:

5 1º. - Un método para hacer una resistencia ---
eléctrica, caracterizado por comprender la formación de
una región de un tipo de conductividad en una porción de
dicho cuerpo de conductividad de tipo opuesto, teniendo
dicha región una longitud, anchura y espesor predetermina
dos, y teniendo dicha región un valor específico de re--
10 sistencia entre dos puntos que habrán de ser los contac
tos de dicha resistencia, y reduciendo efectivamente di
cho espesor por sobre una parte por lo menos de dicha --
longitud entre dichos puntos, de modo que dicho valor de
resistencia es aumentado.

15 2º. - Un método según la reivindicación 1, ca
racterizado además por obtenerse dicha reducción de espe
sor mediante la difusión de una impureza hacia dentro de
dicha región, de modo que una porción de la misma es con
vertida a dicho tipo opuesto de conductividad.

20 3º. - Un método según la reivindicación 1, ca
racterizado además por comprender la difusión de una pri
mera impureza hacia dentro de dicho cuerpo desde una su
perficie del mismo para formar una primera región de con
ductividad de tipo opuesto en el cuerpo, teniendo dicha
25 región una profundidad determinada, y difundiendo una se
gunda impureza hacia dentro de dicho cuerpo para formar
una segunda región de dicho mismo tipo de conductividad,
estando una parte por lo menos de dicha segunda región -
colocada dentro de la primera región pero teniendo menor
30 profundidad que la de la primera región.

339145



4º. - Un método según la reivindicación 1, caracterizado porque se combina para formar un microcircuito, con el cuerpo de una resistencia eléctrica un cuerpo de un solo cristal de material semiconductor y una pluralidad de componentes de circuito interconectados y dispuestos dentro de dicho cuerpo.

5º. - Un método para hacer una resistencia eléctrica.

Tal y como se ha descrito en la Memoria que antecede, representado en el dibujo que se acompaña y con los fines que se han especificado.

Esta Memoria consta de catorce hojas escritas a máquina por una sola de sus caras.

Madrid,

P.A.

Alberto de Elizalde
Por escrito

339145

339 145



339 145

Fig. 1.

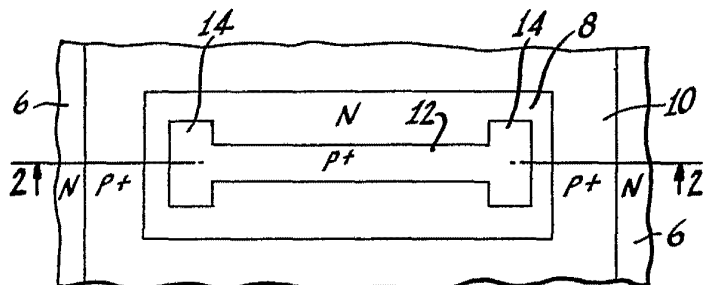


Fig. 2.

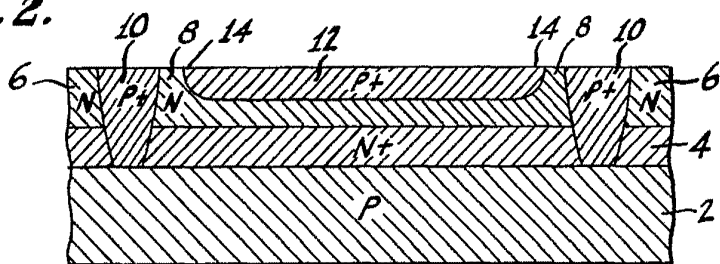


Fig. 4.

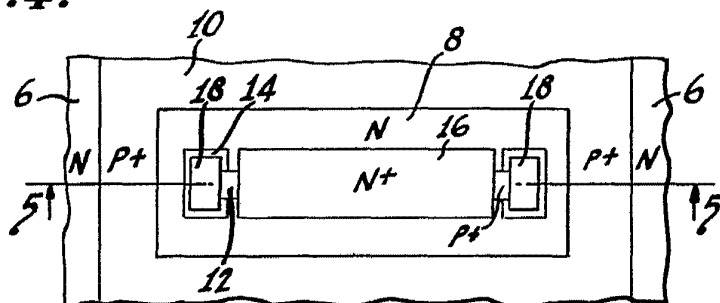
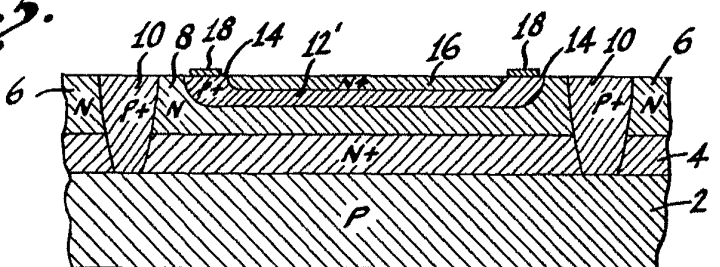


Fig. 5.



Wirk

339 145



339 145

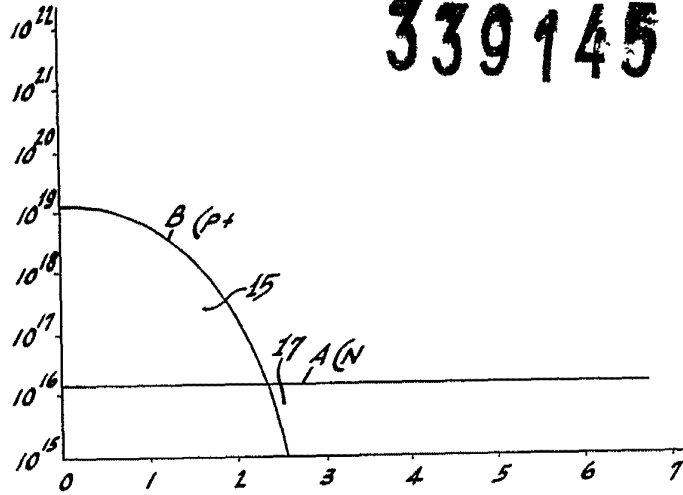


Fig. 5.

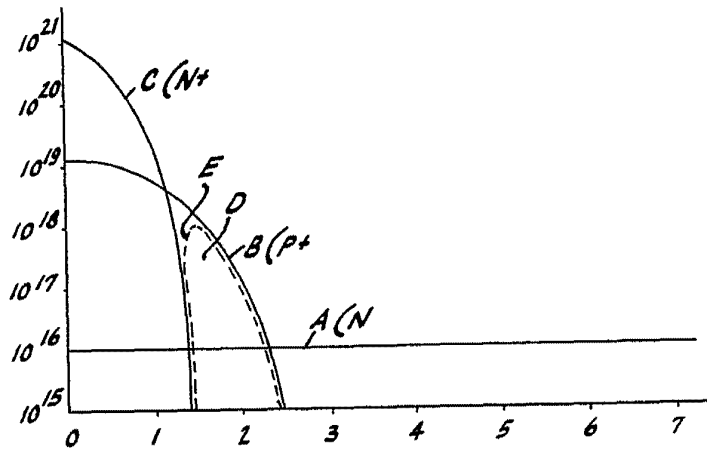


Fig. 6.

Guru