

338077



A.E.J. Chatelon - 19

338077

MEMORIA DESCRIPTIVA PARA SOLICITAR PATENTE DE INVENCION
EN ESPAÑA POR: "CIRCUITO TRASLATOR DE CODIGO" A NOMBRE
DE STANDARD ELECTRICA, S.A. CON DOMICILIO EN MADRID,
CALLE DE RAMIREZ DE PRADO Nº. 5

Resumen de la descripción:

Los circuitos lógicos que funcionan bajo el control de señales de tiempo aumentan el número medio de "1" de un grupo de código que representa amplitudes analógicas iguales o mayores que 2^{n-1} ,
5 siendo n el número de dígitos de un grupo de código, para mejorar la sincronización derivada de los "1" de los grupos de código recibidos. Se detecta la condición del dígito más significativo; y si es "1" se complementan el resto de los dígitos, mientras que si es "0", el resto de los dígitos no sufre cambio. En ambos casos, no se cambia la
10 condición del dígito mas significativo para que se pueda usar en el circuito presente para recuperar los grupos de código originales.

Antecedentes del invento

El invento se refiere a los sistemas de transmisión de modulación en código de impulsos (PCM) y más particularmente a un
15 traslator de código que se utilice en ellos.

./..



2.

En la transmisión PCM, los elementos de información se transmiten en secuencia de tiempo, en forma de números expresados en código binario. Un intervalo de tiempo, o espacio de tiempo de dígito, se reserva para la transmisión de cada uno de los dígitos del número binario. Generalmente, la condición binaria "1" tiene la forma de un impulso de energía y la condición binaria "0" generalmente, consiste en la no emisión de energía.

Para conseguir la transmisión, los espacios de tiempo de dígito de un grupo de código se generan con un reloj de alta estabilidad. En la propagación a través de un medio de transmisión, los impulsos binarios "1" están sometidos a atenuación de amplitud y perturbaciones de fase. Tanto en la central receptora como en los repetidores regenerativos del sistema de transmisión, es deseable emplear una unidad de reloj local que esté sincronizada por el número de condiciones binarias "1" presentes en la señal recibida.

Así, en un repetidor regenerativo y un terminal receptor, los impulsos binarios "1" se regeneran en forma y fase en las posiciones correctas de tiempo de acuerdo con lo indicado por las señales de sincronización recuperadas. Uno de los métodos para obtener estas señales de sincronización consiste en aplicar las señales regeneradas a un circuito oscilante sintonizado a la frecuencia de repetición de los espacios de tiempo de dígito que suministra, por filtraje, una oscilación a la frecuencia media de repetición de la operación del sistema de transmisión y más particularmente a la frecuencia media de repetición de la ocurrencia del binario "1" que aparece en la señal recibida.

Inmediatamente se reconocerá que la amplitud y la fase de las señales de sincronización variarán con el número y separación de las señales binarias "1". Supongamos un mensaje recibido en el que cada grupo de código comprende n dígitos binarios igual a 7. La transmisión

./..

338077



del número o código llllllll repetido indefinidamente no suministra la misma señal de sincronización que la transmisión repetida del código 1000000. En particular se sabe que la amplitud de la señal de sincronización es aproximadamente proporcional al número medio de impulsos binarios "1".

En una forma de sistema PCM, en que n = 7 dígitos para codificar las pruebas de una señal de conversación que tiene que transmitirse, el nivel binario correspondiente a la ausencia de señal de conversación es $2^{n-1} = 2^6 = 64$ que está representado por un código que comprende un "1" como dígito mas significativo seguido de seis ceros. El nivel binario correspondiente a la amplitud máxima negativa está representado por un código que comprende siete "0" mientras que el nivel binario correspondiente a la amplitud máxima positiva está representado por un código que comprende siete "1".

Se ha probado estadísticamente que las pruebas correspondientes a la ausencia de señal de conversación o a pequeñas amplitudes de esta señal de conversación son las más frecuentes, de forma que el número medio de dígitos "1" será mayor cuando las muestras de señal correspondan a niveles inferiores a 64 mientras que el número medio de dígitos "1" será menor cuando las muestras correspondan a niveles iguales o superiores a 64.

Resumen del invento

Un objeto del presente invento consiste en proporcionar un traslator de código para mejorar la estabilidad de la señal de sincronización cuando esta señal sea generada por los dígitos "1" de la señal recibida.

Otro objeto del presente invento es proporcionar un traslator que permita aumentar el número medio de dígitos "1" para las pruebas de la señal analógica correspondiente a niveles iguales a o mayores que 2^{n-1} .

./.. 338077



4.

Una característica de este invento consiste en proporcionar un traslator de grupo de código binario que comprende una fuente de grupos de código binario; un medio de salida; primeros medios acoplados al generador para detectar la condición binaria del dígito más significativo de cada grupo de código; segundos medios acoplados al generador, a los primeros medios y a los medios de salida para dar en los medios de salida el complemento de todos los dígitos del grupo de código excepto el dígito más significativo cuando los primeros medios detectan una condición binaria "1" para el dígito más significativo; y terceros medios acoplados al generador a los segundos medios, y a los medios de salida para dar el dígito más significativo que tiene la condición binaria "1" invariable en los medios de salida y para dar todos los dígitos de un grupo de código invariables en los medios de salida cuando los primeros medios detectan una condición binaria "0" para el dígito más significativo.

Breve descripción del dibujo

Las antes mencionadas y otras características y objetos de este invento quedarán más claros con relación a la descripción siguiente hecha de acuerdo con los dibujos que se acompañan en los que:

La figura 1 es un diagrama de bloque de un traslator de código de acuerdo con los principios de este invento; y

La figura 2 es un diagrama de tiempo, útil para la explicación del funcionamiento del traslator de la figura 1.

Descripción de la realización preferida

Refiriéndonos a las figuras 1 y 2, las señales de reloj de la curva A, figura 2, son suministradas por un reloj de muy alta estabilidad 20 situado en el terminal de transmisión, que funciona para definir los espacios de tiempo básicos reservados a los dígitos de un grupo de código y una señal adicional que define un tiempo de guar-

./..

338077



105 da entre grupos de código adyacentes. La salida del reloj 20 se acopla al generador de tiempos 21 para producir, a partir de los impulsos de la curva A de la figura 2, las señales cíclicas de tiempo t_0 a t_7 que aparecen durante una de las ocho señales de reloj. Las señales de tiempo t_0 , t_1 , t_2 y t_7 están representadas en las curvas B, 110 C, D, E de la figura 2. Los grupos de código C_0 del generador 22 comprenden por ejemplo $n = 7$ dígitos, que se transmiten en sincronismo con las señales de tiempo t_1 y t_7 . El dígito más significativo de los grupos de código, se transmite en el tiempo t_1 .

La señal de tiempo t_0 coloca los circuitos biestables o 115 flip-flop 2 y 3 en su estado "0". En el momento t_1 , aparece el primer dígito del código que tiene que transmitirse en la salida del generador 22, que como se ha indicado en lo que precede es el dígito más representativo. Para la explicación se supone que el código que tiene que transmitirse es el código X (Curva F, figura 2) correspondiente 120 al nivel 64 en el que el primer dígito es un "1" y los restantes son "0". En el momento t_1 , se hace conductor el circuito AND 4 y produce una salida que se acopla a la entrada "1" del flip flop 2 haciendo que el flip flop 2 se conmute a su estado "1" y produzca un "1" en la salida "1" del flip flop 2. Esta salida del flip flop 2 se aplica, como 125 una entrada, al circuito AND 5.

Todavía en el momento t_1 , la condición "1" del dígito más significativo se acopla a un circuito AND 6 que se hace conductor puesto que el flip flop 3 produce una salida "1" en su conductor de salida "0", 52. Así, el dígito más significativo que está en condición binaria "1" se acopla al circuito OR 8 y se suministra a su salida. 130

En el momento t_2 , se hace conductor el circuito AND 5 produciendo un "1" en el conductor 51 que se aplica a la entrada "1" del flip flop 3. Esta salida de circuito 5 actúa para conmutar el flip flop 3 a su condición "1". Esta conmutación del flip flop 3 proporciona

./.. 338077



135 una condición "0" en el conductor 52 y hace, así, el circuito AND 6
no conductor. Por esta conmutación del flip flop 3, aparece una condi-
ción "1" en el conductor 53 que ceba la puerta AND 7. El inversor 9
acoplado a la salida del generador 22 da también una salida "1" para
cebar más el circuito AND 7. Los impulsos de tiempo t_2-t_7 del gene-
140 rador 21 se aplican a través del circuito OR 10 para hacer conductor
el circuito AND 7 durante las señales de tiempo adecuadas. De esta
forma el resto de los dígitos, después del dígito más significativo
de código X, que son "0", se transforman en "1" resultando en el gru-
po de código complementado X' (Curva G, figura 2) en la salida de la
145 puerta OR 8.

En el funcionamiento del circuito antes mencionado, el
tiempo de conmutación de los flip-flops 2 y 3 ha sido despreciado.
Además las señales en la salida del circuito OR 8 no se aplican di-
rectamente a la línea de transmisión u otro medio de transmisión si-
150 no que se regeneran o transforman en impulsos bipolares en un circuito
en el que se ajustan de nuevo una vez en posición y duración.

Otro grupo de código que tiene que transmitirse correspon-
de a un nivel inferior a 64, por ejemplo 63, que tiene un código
0111111 como se ha indicado por el grupo de código Y de la curva F,
155 figura 2. Como antes, los flip flops 2 y 3 se colocan en su condición
"0" por la señal adicional t_0 . En el momento t_1 , puesto que el dígito
más significativo del grupo de código Y es "0", el circuito AND 4 per-
manecerá en su condición no conductora en tanto que la puerta AND 6
estará en condición conductora por la salida "1" del flip flop 3 sobre
160 el conductor 52. Así, la condición "0" del grupo de código Y aparecerá
en la salida de la puerta OR 8.

Puesto que la puerta AND 4 se mantenía en estado no conduc-
tor en el momento t_1 , no había aplicada entrada al flip flop 2 que se
mantiene así en su condición "0". De esto resulta que no hay salida en



165 el momento t_2 del flip flop 2 al circuito AND 5 y así no habrá salida
en el conductor 51 manteniendo así el flip flop 3 en su condición
"0". Del tiempo t_2 al t_7 el conductor 53 tendrá una condición "0"
que mantendrá el circuito AND 7 no conductor mientras el conductor 52
tendrá una condición "1" en él que mantendrá el circuito AND 6 conduc-
170 tor permitiendo el paso del resto de los dígitos a la salida del tras-
lator a través de la puerta OR 8. Se verá en la curva G, figura 2 que
el grupo de código Y' en la salida del circuito OR 8 es idéntico a la
entrada de grupo de código del generador 22 y, así el traslator ha
dejado el grupo de código de entrada incambiado puesto que el dígito
175 más significativo se detectó en la condición "0".

En resumen, cuando el dígito más significativo de un gru-
po de código es "1", éste es cuando el nivel de codificación al que
corresponde el grupo de código es igual o mayor que 2^{n-1} , se invier-
ten todos los otros dígitos del grupo de código o se complementan
180 transmitiéndose el dígito más significativo sin cambio. Por otra parte,
cuando el dígito más significativo es "0", éste es cuando el nivel de
codificación al que corresponde el grupo de código es inferior a 2^{n-1}
todos los dígitos del grupo de código se transmiten sin cambio. Por
esta traslación de grupos de código es posible obtener para los códi-
gos más frecuentes estadísticamente, es decir los códigos próximos a
185 2^{n-1} , un gran número de dígitos de código en la condición "1". Esto
aumenta el número medio de "1" de lo que resulta una mejor señal de
sincronización en los repetidores regenerativos y terminal receptor.

El circuito del presente invento es también adecuado para
190 funcionamiento en una central receptora para restaurar el grupo de có-
digo original. En efecto, puesto que el dígito más significativo de
todos los grupos de código se transmite sin cambio, este dígito más
significativo puede usarse para controlar la inversión o no inversión
del grupo de código recibido de acuerdo con el código establecido



8.

195 en lo que antecede, usado durante la transmisión. Así, solamente los
códigos que tienen un "1" en el dígito más significativo se inverti-
rán. Puesto que estos grupos de código han sido invertidos dos veces.
durante la transmisión y recepción, volverán a su forma original.

Aunque los principios del invento se han descrito en rela-
200 ción con un aparato específico se sobreentiende que esta descripción
se ha hecho únicamente a título de ejemplo y no como una limitación
del alcance del invento según se establece en las características pre-
cedentes y reivindicaciones que se acompañan.

Este invento corresponde a una solicitud de patente for-
205 mulada en Francia el 15 de Marzo de 1966 señalada con el nº. FV 53.391
y se acoge por lo tanto a los beneficios que otorgan los convenios
internacionales vigentes.

----- N O T A -----

Los puntos de invención propia y nueva que se presentan
para que sean objeto de esta patente de veinte años son los siguientes:

210 1. Un circuito traslator de código para grupos de código
binarios que comprende:

Una primera fuente de grupos de código binario;

Un medio de salida;

215 Primeros medios acoplados a dicha primera fuente para de-
tectar la condición binaria del dígito más significativo de cada grupo
de código;

Segundos medios acoplados a dicha primera fuente, dichos
primeros medios, y dichos medios de salida para dar en dichos medios
de salida el complemento de todos los dígitos de un grupo de código,
220 excepto de dicho dígito más significativo cuando dichos primeros me-
dios detectan una condición binaria "1" para dicho dígito más signi-
ficativo; y

./.. 338077



225 Terceros medios acoplados a dicha primera fuente, dichos segundos medios y dichos medios de salida para dar dicho dígito más significativo que tiene dicha condición binaria "1" sin cambio en dichos medios de salida y para dar todos los dígitos de un grupo de código incambiado en dichos medios de salida cuando dichos medios detectan una condición binaria "0" para dicho dígito más significativo.

230 2. Un circuito traslator como el del punto 1 en el que dichos primeros medios comprenden:

Una segunda fuente que da una pluralidad de señales de tiempo, coincidiendo cada tiempo con un dígito de código diferente, de un grupo de código y una señal adicional entre grupos de código adyacentes;

235

Primeros medios de coincidencia acoplados a dicha primera fuente y dicha segunda fuente que responden a la señal de tiempo correspondiente a dicho dígito más significativo; y

240 Primeros medios biestables acoplados a la salida de dichos primeros medios de coincidencia y a dicha segunda fuente que responde a dicha señal adicional.

3. Un circuito traslator como el del punto 2 en el que dichos segundos medios comprenden:

245 Segundos medios de coincidencia acoplados a la salida de dibujos medios biestables y dicha segunda fuente, que responde a las señales de tiempo correspondientes al dígito de código que sigue inmediatamente a dicho dígito más significativo;

250 Segundos medios biestables que tienen dos salidas acopladas a la salida de dichos segundos medios de coincidencia y dicha segunda fuente que responde a dicha señal adicional;

Un medio inversor acoplado a dicha primera fuente; y

./.. **338077**



Terceros medios de coincidencia acoplados a dichos medios inversores, una de dichas salidas de dichos segundos medios bies-
tables y dicha segunda fuente que responden a dichas señales de tiempo
255 po distintas de dicha señal de tiempo que corresponde a dicho dígito
más significativo.

4. Un circuito traslator de código de acuerdo con el punto 3, en el que dichos terceros medios comprenden:

260 Cuartos medios de coincidencia acoplados a dicha primera
fuente y las otras de dichas salidas de dichos segundos medios bies-
tables.

5. Un circuito traslator de código como el del punto 4 en el que dichos medios de salida están acoplados a dichos medios de coincidencia tercero y cuarto.

265 6. Un circuito traslator de código como el del punto 1 en el que dicha primera fuente de 2^n grupos de código cada uno de los cuales representa una amplitud diferente de señales analógicas y los 2^{n-1} grupos de código representa amplitud cero de señales analógicas, en el que n es igual al número de dígitos de código por grupo de código.
270

7. Un circuito traslator de código como el del punto 6 en el que dichos primeros medios comprenden:

Una segunda fuente que da n señales de tiempo coincidentes cada una de ellas con uno diferente de los n dígitos de código
275 y una señal adicional en el intermedio entre grupos de código adyacentes;

Un primer circuito AND acoplado a dicha primera fuente y dicha segunda fuente que responde a la señal de tiempo correspondiente a dicho dígito más significativo; y

280 Un primer flip flop que tiene su entrada "0" acoplada a dicha segunda fuente que responde a dicha señal adicional y su entrada



"1" acoplada a la salida de dicho primer circuito AND.

8. Un circuito traslator como el del punto 7 en el que dichos segundos medios comprenden:

285 Un segundo circuito AND acoplado a la salida "1" de dicho primer flip flop y dicha segunda fuente que responde a la señal de tiempo correspondiente al dígito de código que sigue inmediatamente a dicho dígito más significativo;

290 Un segundo flip flop que tiene su entrada "0" acoplada a dicha segunda fuente que responde a dicha señal adicional y su entrada "1" acoplada a la salida de dicho segundo circuito AND;

Un medio inversor que está acoplado a dicha primera fuente; y

295 Un tercer circuito AND acoplado a dicho medio inversor, la salida "1" de dicho segundo flip flop y dicha segunda fuente que responde a dichas señales de tiempo distintas de dicha señal de tiempo que corresponde a dicho dígito más significativo.

9. Un circuito traslator como el del punto 8 en el que dichos terceros medios comprenden:

300 Un cuarto circuito AND acoplado a dicha primera fuente y la salida "0" de dicho segundo flip flop.

10. Un circuito traslator como el del punto 9 en el que dichos medios de salida comprenden:

305 Un circuito OR acoplado a dichos circuitos AND tercero y cuarto.

11. Un circuito traslator de código,

Tal y como se describe en la memoria que antecede, representado en los dibujos que se acompañan y a los fines especificados

338077

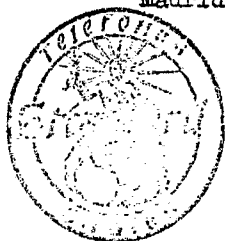


12.

Esta memoria consta de doce hojas escritas por una sola

310 cara.

Madrid, 15 MAR. 1967



EUGENIO BARROSO
Secretario General

338077



338077

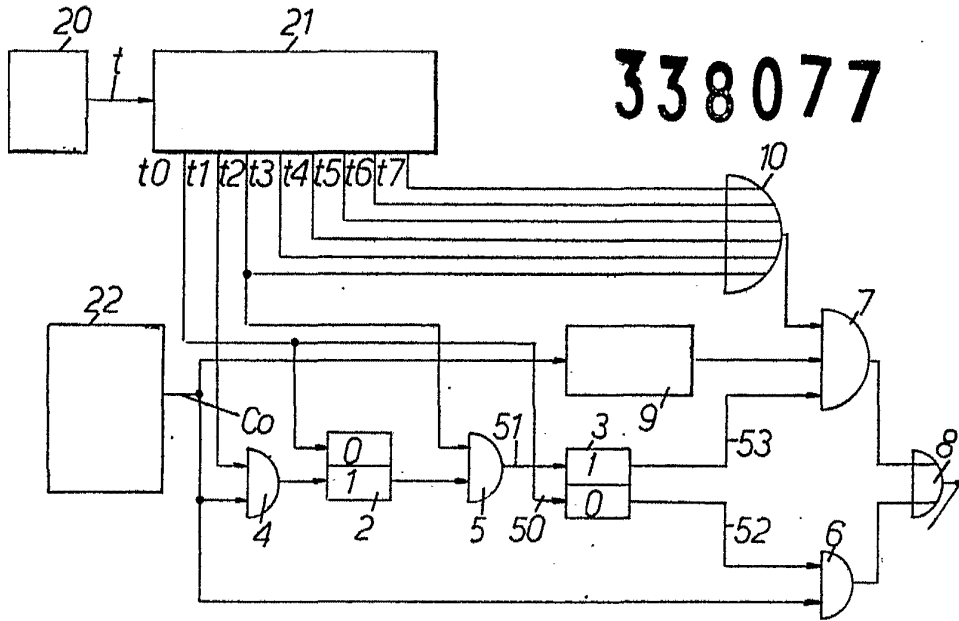


FIG. 1.

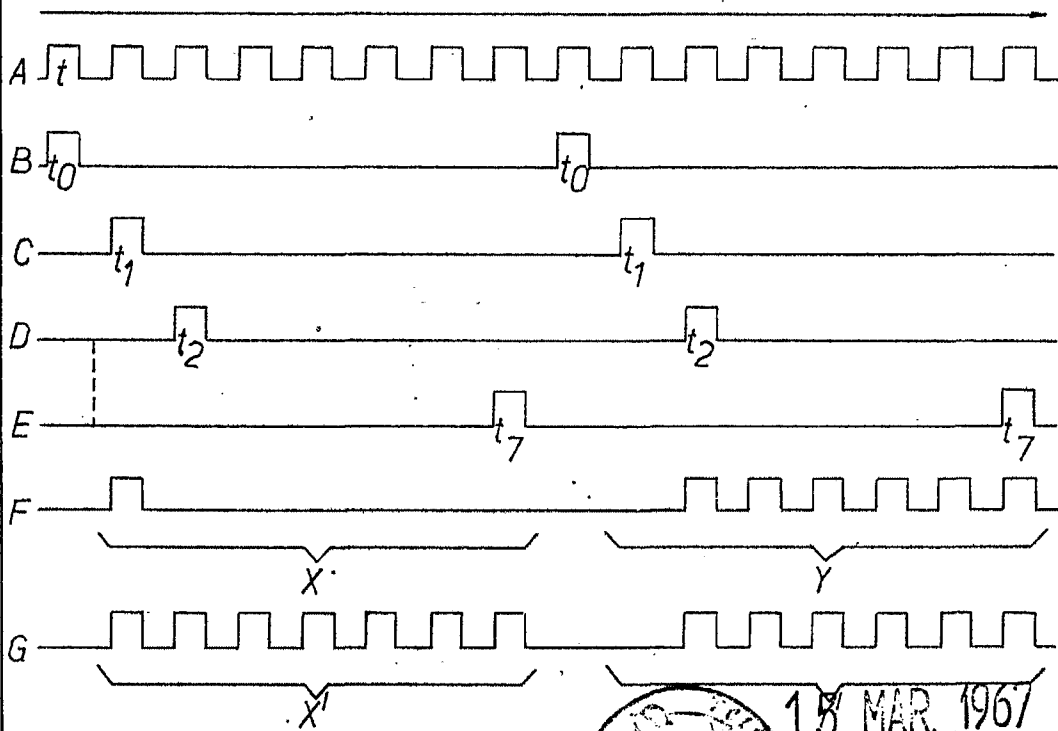


FIG. 2.



18 MAR. 1967

EUGENIO BARRÒ
 Secretario General