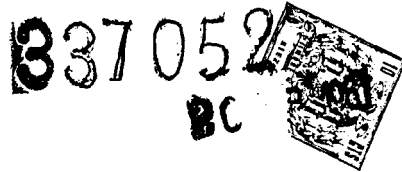


PATENTE DE INVENCION

=====
File JWB/W/B 5091.



Memoria Descriptiva

sobre

"PERFECCIONAMIENTOS EN SISTEMAS DE CONTROL PARA LA REGULACION DEL TRAFICO"

=====

Solicitante: GENERAL SIGNAL CORPORATION, entidad norteamericana,
residente en: Rochester, New York 14602, EE.UU. de A.

=====

Este invento se refiere a un sistema para el control de señales de tráfico, y se relaciona, mas especialmente, con un sistema de esta índole, en el que periódicamente se transmite un mensaje u orden codificada o en

5.



- clave, desde un regulador principal a cada regulador de señales del sistema, para regular dicho regulador, a fin de exponer una combinación especial de indicaciones de señal durante un tiempo predeterminado hasta recibirse otra orden posterior. La misma orden en clave se transmite repetidamente a cualquier regulador de señales mientras la misma combinación de indicaciones de señales ha de exponerse, pero se transmite un orden diferente para llevar a cabo la exposición de una combinación distinta de indicaciones de señales.

- 5.
- 10.
- Con anterioridad, los reguladores de señales han contenido, generalmente, dispositivos mecánicos con un reloj o "indicador" eléctricamente accionado que, a intervalos periódicos, hace avanzar una leva de interrupción desde una etapa a la siguiente, con la leva en cada etapa regulando la excitación de una combinación distinta de lámparas de señales para el tráfico,
- 15.
- 20.
- aunque muy comunmente dichos reguladores actúan independientemente, unos de otros indicando cada uno intervalos sucesivos de acuerdo con una secuencia predeterminada, y constituye también práctica corriente coordinar los distintos reguladores de un sistema total, para facilitar el control de la operación de los distintos reguladores de señales de un sistema, desde un punto central.

- 25.
- 30.
- En un sistema coordinado, pueden disponerse modalidades distintas de control en diferentes

337052



- momento del dia, para adaptarse a las variadas condiciones de tráfico o, como se hace corrientemente el sistema de control puede hacerse dependiente de las indicaciones de tráfico acusadas por detectores de vehículos en distintas posiciones en el sistema. En este último caso, la información referente a la congestión del tráfico, se transmite constantemente al regulador principal que luego activa cualquiera
5. de varios programas de señales diferentes, según las condiciones del tráfico que se presenten en cualquier momento dado. Por ejemplo, la longitud del ciclo puede variarse fácilmente en respuesta a la densidad de tráfico instantáneo.
10. Es también práctica común el variar las condiciones aplicadas a reguladores sucesivos a lo largo de una arteria, para graduar así la progresión de cambios de señales, de tal modo que un vehículo que se desplace en una dirección preferida y a una velocidad predeterminada, encuentre corrientemente indicaciones sucesivas de señal VERDE. Frecuentemente, el regulador, principal puede ejercer también la inspección sobre la división del ciclo de reguladores de distintas situaciones, favoreciendo así selectivamente uno de los distintos derechos de paso en pugna en una intersección o cruce, con respecto a otra, de acuerdo con densidades relativas de tráfico en dichos derechos de paso antagónicos.
15. 20. 25. 30. En la solicitud anterior de patente nortea

337052

20

1967

- americana, pendiente de resolución, de John H. Auer, Jr., nº de serie 239.714 presentada el 22 de noviembre de 1.962, y cedida a este solicitante, se describe un sistema para el control coordinado de una serie de reguladores de señales de tráfico, por medio de un sistema de comunicación digital o numérico, en dicha solicitud anterior de patente, se transmiten ciclos repetidos, cada uno de ellos con un número predeterminado de impulsos discretos de clave, desde un regulador principal a cada regulador de cruces. Cada uno de estos reguladores comprende aparatos contadores que cuentan los impulsos discretos de clave. Al llegar varias cuentas preseleccionadas, cada una separadamente ajustable para cada regulador, el contador controla las señales de tráfico asociadas, para exponer una combinación distinta de indicaciones de señales. La regulación de la velocidad de transmisión de impulsos en el regulador principal, hace posible el control de la longitud del ciclo. Es también posible, en un sistema de esta naturaleza, enviar una orden a cada regulador para hacer que éste seleccione una condición de un número predeterminado de ellas previamente ajustadas y además, también, una de un número predeterminado de divisiones de ciclos, disponibles. Cada regulador de cruce delimita ciclos de señales sucesivos que pueden asumir selectivamente varias
- 5.
 - 10.
 - 15.
 - 20.
 - 25.
 - 30.

-5-
337052



relaciones de fases distintas con respecto a un ciclo de base delimitado para el sistema por el regulador principal. La selección de una relación de fases determinada, se presenta en respues

5. ta a la orden condicionada, y de este modo es posible para los reguladores locales sucesivos, funcionar con cualquier número de condiciones predeterminadas.

- Aunque el sistema de la citada solicitud de patente norteamericana nº 239.714, actua por tanto en respuesta a un código o clave numérico, es evidente de la breve descripción anterior de dicho sistema, que cada regulador de cruce funcionar solamente de acuerdo con un programa previsto, establecido para dicho regulador. En tal sistema, la función primordial del regulador principal, es proporcionar impulsos repetidos de actuación para que cada regulador de cruce haga funcionar los medios contadores de cada uno de dichos reguladores a través de ciclos sucesivos de accionamiento, y son funciones adicionales del regulador principal el transmitir datos condicionados y de división de ciclos a cada uno de los reguladores del sistema. Esto no solamente requiere aparatos relativamente complicados en cada una de las posiciones de regulación, sino que además se consigue una flexibilidad limitada en el sistema, dado que cada regulador ha de programarse necesariamente con anticipación para funcionar a través
- 10.
- 15.
- 20.
- 25.
- 30.

337052



- de una sucesión predeterminada de intervalos distintos, en cada uno de los cuales se ilumina una combinación prescrita de lámparas de señal. Además, a los peritos en la materia
5. les resultará evidente que cuando un regulador individual ha de funcionar como regulador de fases múltiples, del modo accionado por los vehículos, se precisan complicaciones adicionales en el equipo para ^{que} el regulador
10. actúe selectivamente desde una fase a otra en sucesiones distintas de la predeterminada. Por ejemplo, en un regulador adaptado para proporcionar el control de señales para tres o mas fases, alguna de las señales a todas
15. ellas están accionadas por los vehículos, resulta necesario suministrar equipo complicado adicional con objeto de actuar desde una fase a cualquier otra indicada, en la que se ha recibido una llamada de vehículo o peatón, mientras,
20. al mismo tiempo, se pasa por alto cualquier otra fase de las que no se haya recibido llamada alguna.

- Para vencer estos inconvenientes de los sistemas de la técnica anterior, este invento, en una forma preferida, utiliza los
25. datos no corrientes, manejando y computando funciones que las computadoras modernas numéricas ofrecen.

- De acuerdo con este invento, se proporciona un sistema para el control del trá-
- 30.

337052



- fico, que comprende un regulador de señales de cruce, un regulador principal y un circuito de comunicación que se prolonga entre dichos reguladores; el regulador de cruce está preparado para controlar una serie de señales de tráfico en cada uno de los intervalos de señales sucesivas, para exponer una combinación respectiva de señales indicadoras; el regulador principal incluye medios para transmitir el regulador de cruce, por el circuito de comunicación, avisos repetidos, en clave de cifras múltiples, a una velocidad determinada, y cada uno de ellos representativo de un intervalo de señales deseado, y el regulador de cruce incluye medios dependientes de cada uno de dichos avisos en clave, para regular la iluminación selectiva de dichas señales de tráfico, de acuerdo con las características de dicho aviso.
5. Así, mas que proporcionar lo que, en realidad, es una computadora pequeña para fines especiales, para cada regulador individual, este invento en su forma preferida hace que, en su lugar, todas las funciones de manejo y computación de datos se lleven a cabo en el regulador principal y éste proporciona luego, periódicamente, un mensaje u orden en clave, para cada regulador individual, a fin de designar el intervalo de señales especiales (combinación de indicaciones de se
- 10.
- 15.
- 20.
- 25.
- 30.

-8-
337052

20 FEB.



- ñales) que ha de admitirse por cada regulador durante el intervalo sucesivo predeterminado. Al final del intervalo siguiente, se transmite a cada regulador una orden o aviso ulterior, que puede ser igual al últimamente transmitido, o puede ser distinto para alguno de los reguladores o todos ellos, con el resultado de que en cada intervalo sucesivo, cualquier regulador de señales puede accionarse para cualquiera de una serie de condiciones distintas, en cada una de las cuales se excita una combinación diferente de lámparas de señales.
5. Dado que cualquier orden o aviso en clave puede transmitirse a cualquier regulador en cualquiera de los intervalos sucesivos, sin necesidad de transmitir los avisos sucesivos en un orden o secuencia predeterminado, se hace posible que cualquier regulador funcione desde cualquier intervalo designado, para cualquier otro, sin tener que actuar a través de todos los intervalos intermedios. Además, dado que la función principal del regulador se reduce entonces a descifrar un aviso numérico en clave, recibido del regulador principal, y a controlar selectivamente la aparición de lámparas de señales de acuerdo con el aviso recibido, se hace posible proporcionar un sistema completo coordinado, en el que
- 10.
- 15.
- 20.
- 25.
- 30.

337052



cada regulador de cruce sea de construcción relativamente sencilla, y por tanto de coste relativamente bajo y precise gastos de conservación muy pequeños.

5. En una forma preferida, este invento descrito en resúmen, comprende por tanto un sistema para el control de una serie de reguladores de cruce, desde el regulador principal que contiene aparatos computadores digitales o numéricos conectados con circuitos de comunicación, a cada regulador local. Desde los circuitos de comunicación, se proporcionan datos para las computadoras del regulador, principal, representativos de las condiciones de tráfico en puntos de detección elegidos en el sistema. En respuesta a estos datos de tráfico, la computadora a intervalos periódicos regulados, produce para cada regulador individual del sistema, una orden en clave que se destina únicamente para ese regulador, con dicha orden, en realidad, designando el intervalo particular a que el regulador correspondiente ha de funcionar al recibir esa orden, Las órdenes en clave sucesivas pueden prepararse por la computadora del regulador principal en intervalos de un segundo, por ejemplo, de tal modo que, en efecto, la computadora informe a cada regulador, una vez cada segundo, de la combinación especial de lámparas de señales que han de aparecer
- 10.
- 15.
- 20.
- 25.
- 30.

337052

20



para el próximo intervalo del segundo o hasta que se reciba otra orden en clave.

El sistema proporciona también la transmisión de los datos del tráfico de vehículos por los mismos circuitos de comunicación

5. de los distintos reguladores con el regulador principal. Además, el sistema incluye, en cada regulador, aparatos para el funcionamiento de reserva o en emergencia, que comprenden un
10. indicador mecánicamente accionado que se pone en funcionamiento cualquier regulador, automáticamente, cuando existe un fallo en la recepción de un intervalo de código fidedigno, desde un regulador principal, y el indicador
15. funciona, en realidad, para suministrar órdenes sucesivas en claves distintas, al aparato de regulación, a intervalos predeterminados correspondientes al tiempo deseado de cambio de indicaciones de señal y estas órdenes substituyen a las órdenes repetidas, en clave,
20. que corrientemente se reciben desde el regulador principal.

Constituye por tanto un objeto de este invento, en una forma preferida, el proporcionar un sistema de control para las señales del tráfico de vehículos, en el que una computadora numérica recibe información del tráfico de vehículos desde una serie de detectores de estos, y periódicamente formula un aviso en clave para cada regulador del sistema,

- 25.
- 30.

337052

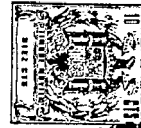
20 FEB 1950



- designando el intervalo particular, en el ci
clo de señales, que el regulador ha de asu-
mir luego para un intervalo predeterminado,
y hasta recibirse del regulador principal
5. un nuevo aviso periódico en clave.

- Otro objeto de este invento, en una
forma preferida es proporcionar un sistema
de claves numéricas para un sistema múlti-
ple de control de tráfico de vehículos, en
10. el que un regulador principal transmite a
cada regulador, a intervalos periódicos, un
aviso u orden en clave, representativo del
intervalo particular en el ciclo de la se-
ñal de código, que luego es efectivo, con
15. sucesivos avisos a órdenes en clave trans
mitidos a una velocidad tal que por lo me-
nos una serie de dichos avisos u órdenes se
transmitan también durante el intervalo mas
corto esperado.

20. Constituye otro objeto de este in-
vento, en una forma preferida, el proporci-
onar un sistema de control para una serie
de reguladores de señales de tráfico en el
que se transmite un código binario de cifras
25. múltiples, desde un regulador principal, a
cada uno de los reguladores de cruce, a in-
tervalos periódicos y en el que cada regu-
lador de cruce comprende aparatos para se-
leccionar en respuesta a cada orden recibi
30. da, un intervalo de ciclo seleccionado de



-12-

337052 20 FEB 1971

acuerdo con la clave binaria especial recibida.

- Otro objeto de este invento, en un modelo preferido, es proporcionar un sistema numérico de control para una serie de reguladores de señales de tráfico en el que cada regulador contiene un registro de almacenamiento del código de cifras múltiples, un dispositivo de emergencia o reserva, un indicador mecánicamente accionado, con la esfera activada en condiciones prescritas para accionar dicho registro como contador binario que selecciona un intervalo distinto de ciclo de señales, para cada uno de una serie de códigos o cuentas binarias diferentes, registradas por el mismo.

- Este invento se describe a continuación por vía de ejemplo, haciendo referencia a los dibujos adjuntos en los que las cifras de referencia iguales indican elementos correspondientes en las distintas figuras y en los que,

- la figura 1 es un esquema de conjuntos de un sistema preferido con este invento acoplado,

- la figura 2 representa esquemáticamente los avisos u órdenes cíclicos en clave, que se transmiten desde el regulador a cada regulador de cruce del sistema de la figura 1,



las figuras 3A y 3B son esquemas de conjuntos del criptografo múltiplex del sistema de la figura 1;

5. La figura 3C es una tabla de códigos o claves e indica los asignados a los respectivos intervalos en el sistema de la figura 1,

10. las figuras 4A y 4B son esquemas de circuitos del aparato descifrador del sistema de la figura 1,

la figura 4C representa la significación de las señales esquemáticas representadas en las figuras 4A y 4B,

15. la figura 5 es una vista en perspectiva de un conjunto de indicador de reserva típico del sistema de la figura 1,

la figura 6 es un esquema de circuitos de un grupo contador de almacenamiento, empleado en el criptografo múltiplex,

20. la figura 7 es un esquema de circuitos de una parte del sistema indicador de código de transmisión, y

la figura 8 es un esquema de un circuito variante que proporciona la transmisión de un impulso de código de indicación, dependiente de la magnitud de la corriente que circula a una lámpara determinada de señales.

25. DESCRIPCION GENERAL - Fig. 1.- La figura 1, representa el sistema preferido con este invento acoplado, en forma de esquema de conjun
- 30.

-14-
337052



- tos. Un regulador principal 10 incluye una computadora o calculadora 11 de señales de control, un generador de impulsos de código o clave 12, registros de clave 13, transmisor de código 14 y receptor de código 15. El transmisor de clave 14 y el receptor de clave 15, proporcionan una serie de salidas y entradas respectivamente, cada una conectada a un circuito individual de comunicación que se prolonga hasta un regulador numérico respectivo de cruce, tal como el regulador 16. Se comprenderá que se acoplan reguladores numéricos adicionales tales como 16a, etc., y que cada uno tiene un receptor de clave tal como el 17 incluido en el regulador 16, que se conecta a un circuito de comunicación respectivo, tal como 18, para permitir que el regulador de cruce reciba órdenes en clave del transmisor de clave 14 del regulador principal 10. Cada regulador de cruce incluye también un transmisor de clave 19 conectado al mismo circuito de comunicación, que el receptor asociado 17, permitiendo así la transmisión de una indicación en clave desde cada regulador numérico 16, 16A, etc. al regulador principal por cuyo medio la información en cuanto a las condiciones de tráfico proporcionada por los detectores de vehículos, y la información referente a las condiciones existentes en el regulador del cruce, pueden hacerse disponibles para la calculadora 11 de control de señales. Esta clave de
- 5.
- 10.
- 15.
- 20.
- 25.
- 30.

-15-
337052



indicación, se recibe por el receptor de clave 15 incluido en el regulador principal 10 que luego suministra una señal de indicación en clave desde cada regulador numérico de cruce separado, a la calculadora de señales de control 11.

5. El regulador principal 10 incluye una serie de registros de clave 13 cada uno de los cuales almacena una orden en clave recibida periódicamente de la calculadora 11 de señales de control, y representa el intervalo de señales a que ha de funcionar uno de los reguladores numéricos respectivos de cruce 16, 16A, etc. Cada orden de clave "se substituye" periódicamente, una vez cada segundo, por ejemplo, por la calculadora 11 de señales de control.. El generador de impulsos de clave, una vez en cada intervalo de substitución, hace que la clave en aquel momento almacenada en cada uno de los registros 13 de clave, es transfiera del registro respecto al interior de una entrada de una serie de ellas del transmisor de clave 14, que luego transmite la orden en clave, por uno de los circuitos respectivos de comunicación, tal como 18, a un regulador numérico correspondiente 16, 16A etc.

20. La orden en clave recibida de un regulador numérico, cíclico tal como 16 se aplica por el receptor de clave 17 a un elemento múltiplo.



337052

- tiplez 20 cuya función es recibir la orden, comprobarla por medio de un comprobador de paridad y luego transferirla a una matriz de clave 21 cuando se ha determinado la recepción de toda la orden completa. La matriz de clave 21, controla selectivamente la excitación de uno de varios conductores de salida de acuerdo con el número binario especial de la orden de muescas múltiples recibida del dispositivo múltiplez 20. Por ejemplo, suponiendo que la orden comprenda cuatro muescas, la matriz de clave 21 excitará selectivamente uno de los 2^4 , o 16 conductores de salida. Esta excitación selectiva de uno de los conductores de salida de la matriz de clave 21, controla la matriz de señales 23 a través de los amplificadores inversores 22 para excitar selectivamente una combinación determinada de lámparas de señales, por la acción de las unidades triac 24 y las lámparas asociadas de señales 25.
- Se acopla una unidad 26 con esfera, de reserva o emergencia, normalmente inactivo, a condición de que las órdenes sucesivas, completas y comprobadas en paridad, se reciban por el dispositivo múltiplez 20. Sin embargo, en el caso de que esto no ocurra, esta condición se acusa en el dispositivo múltiplez, y proporciona un control que pone en fun
- 5.
 - 10.
 - 15.
 - 20.
 - 25.
 - 30.

33705220



- cionamiento el dispositivo 26 de esfera, de emergencia, que a continuación proporciona al dispositivo múltiplex 20 impulsos sucesivos que substituyen al código de cifras múltiples recibido normalmente del transmisor de código 14. Igual que antes, la clave resultante aplicada al dispositivo múltiplex 20, desde el dispositivo de esfera 26, hace posible el control selectivo de la matriz de clave 21, haciendo así posible el control de las lámparas de señales 25 a través de la matriz de señales 23 y de las unidades triac 24.
5. CLAVE TRANSMITIDA - Fig. 2 - La figura 2 re
10. presenta un código o clave de impulsos típico que se transmite desde el regulador principal a cada regulador de cruce, a intervalos periódicos. Como se indica, la clave comprende un ciclo de repetición de seis
15. dígitos, con ciclos sucesivos separados por un período de sincronización durante el cual no se transmite impulso distintivo alguno de clave y cuyo período es apreciablemente
20. más prolongado que cualquier impulso de clave individual, permitiendo así que el período de sincronización se reconozca como tal, por cualquier regulador de cruce.

Como se indica en la figura 2, los impulsos sucesivos pueden ser de polaridad positiva o negativa, y están separados por

30.

-18-
337052 20



intervalos durante los cuales no se transmite señal. El primer dígito que se transmite, es una muesca "en línea" y la recepción de la misma en la posición del regulador, y su almacenamiento en él, proporciona una indicación de que el regulador funciona en respuesta a claves de control recibidas desde el regulador principal.

5. Después de la primera muesca "en línea", que es siempre de prioridad positiva y por tanto se designa, por conveniencia, como un impulso "uno", por lo cual cada impulso negativo se considera ser un impulso "cero" se transmite una serie de
10. cuatro impulsos, cualquiera de los cuales puede ser "uno" o "cero", y que juntos comprenden el código de intervalo. Dado que se usan cuatro muescas para esta clave de intervalo, es evidente que pueden designarse 2^4
15. o 16 intervalos distintos. Inmediatamente después de la clave de intervalo se emplea una muesca de "paridad", cuya polaridad depende, de que en los primeros cinco dígitos de la clave exista un número impar o par de
20. impulsos positivos. Si existe un número impar de impulsos positivos, entonces la muesca de paridad es positiva y si existe un número
25. par de impulsos positivos, la muesca de paridad es negativa. Si es conveniente enviar
30. mas información desde la oficina al campo,

337052 20



o desde el campo a la oficina, puede aumentarse la longitud de la orden. Por ejemplo, la clave de intervalo, puede aumentarse hasta cinco dígitos, y permitir la selección de 5. 2^5 o 32 intervalos distintos.

DISPOSITIVO MULTIPLEX - Fig. 3A y 3B - Las

10. figuras 3A y 3B representan un esquema de conjuntos del dispositivo múltiplex 20 de la figura 1. Como se representa en la figura 3A, los terminales de entrada al dispositivo múltiplex, se conectan a terminales de salida correspondientes del receptor de código 17, y éste se halla dispuesto de tal modo que proporciona un impulso en el conductor 27 para cada "cero" en el código recibido, y un impulso análogo en el conductor 28 para cada (1) en el código recibido. Los impulsos en los conductores 27 y 28, se aplican a un circuito discriminador OR 29 que luego proporciona un impulso de salida al cronógrafo sincronizado 30 y, a la vez, al impulsor escalonado 31 para todos y cada uno de los impulsos de clave recibidos por el regulador de cruce, o sea, recibe un impulso para cada uno de los "cero" y cada uno de los "uno" de la clave recibida. El impulso de salida del circuito discriminador OR 29, se presenta al final de los impulsos en los conductores 27 y 28.

30. Cada impulso de entrada aplicado al impulsor escalonado o gradual 31 produce un



337052

- impulso de salida que aparece en la barra colectora 32 que a su vez se conecta a cada una de las etapas 1 a 7 de un circuito graduado 32a, que comprende una serie de siete etapas biestables, cada una de ellas dotada, por ejemplo, de un interruptor controlado por silicio, accionable desde su condición normal o no-conductora, a una condición activa o conductora, a una condición activa o conductora, cuando recibe un impulso de entrada de la barra colectora 32, al mismo tiempo que recibe un voltaje permisivo discriminador de cualquier etapa inmediatamente a la izquierda. Como en el caso de la etapa nº 1, se hace conductor con una salida del retardo 33. Así, cuando cualquier etapa tal como la nº 2, se ha accionado a su condición conductora, se proporciona una salida de la misma a la etapa inmediatamente superior nº 3, por el conductor 33a, proporcionando así a esta etapa inmediata, un voltaje permisivo. De este modo, la aparición de una serie de impulsos graduados en la barra colectora 32 hace que la graduación que comprende las etapas 1 a 7, avance una etapa cada vez sucesivamente, hasta el ciclo completo.

Asociada con cada una de las etapas 1-5 del gradual 32a, existe un circuito discriminador "Y" que recibe una entrada de la etapa correspondiente y otra del circuito 34

337052

20 FEB 1952



- de impulsos de lectura. Este último circuito 34 tiene una entrada conectada al conductor 28 que, como antes se dijo, recibe un impulso de señal para cada impulso "uno" que se presenta en la clave. Para cada aparición de un impulso "uno", el circuito de impulsos 34 produce un impulso de salida en la barra colectora 35, que se conecta a cada uno de los circuitos discriminadores "Y" 36-40. Dado que el graduador 32a, en realidad, cuenta el número de impulsos de clave de una orden y secuencialmente proporciona una entrada discriminadora para cada uno de los circuitos discriminadores Y, 36-40 sucesivamente, mientras que el circuito 34 de impulsos de lectura proporciona selectivamente un segundo circuito discriminador para cada uno de los circuitos discriminadores Y 36-40 después de presentarse un "uno" en la clave recibida, resulta evidente que al final de la recepción de una orden o aviso, solamente los "unos" seleccionados de los circuitos discriminadores Y habrán realizado sus entradas y éstas corresponderán a los periodos de impulsos en los que apareció un "uno" en la clave recibida. Como anteriormente se indicó, el graduador de clave 32a avanza al final de cada impulso de línea. El circuito 34 de impulsos de lectura se excita a través de la duración de un "uno" en el conductor 28. De este modo, puede verse que el graduador de
- 5.
 - 10.
 - 15.
 - 20.
 - 25.
 - 30.



337052

- clave 32a se coloca en su sitio adecuado esperando la llegada de un "uno" en el conductor 28, iniciando luego una salida desde el circuito de impulsos 34. Por ejemplo, suponiendo que
5. la muesca "en línea" se halla presente y que el tercer impulso de clave es también un "uno", mientras que el resto de la clave consiste en todo el en "ceros". Como se describirá mas adelante, el graduador de código 32a se restablece en la etapa 1 por los retardadores 42 y 33 durante cada periodo sincro. Así pues, un impulso discriminador del circuito Y 36 se realiza esperando la llegada de una muesca "en línea", Cuando aparece ésta en el conductor 28, existe
10. una salida en el circuito de impulsos 34 de la línea 36, que lleva a cabo la segunda entrada al circuito discriminador Y 38, dando origen a una entrada en la memoria M1 de la memoria de clave 42a. Al final de la muesca "en línea"
15. el graduador de clave 32a avanza desde la etapa 1 a la 2 para esperar la segunda muesca de información. Dado que la segunda muesca de información no es un "uno", no existe salida del circuito de impulsos 34 y por tanto, no
20. existe salida del circuito discriminador Y para establecer la memoria M2. Al final del segundo impulso de línea, el graduador de clave 32a avanza a la etapa 3 para esperar la
25. llegada de la tercera muesca de información.
30. Dado que esta tercera muesca de información



337052

- es un "uno" las dos entradas al circuito discriminador Y 38 se realizan haciendo que se establezca la memoria M3. Dado que los dos impulsos de línea siguientes son ambos "ceros", no se establecerán las memorias M4 y M5.
5. No existen memorias para la muesca 6, dado que es una muesca de "paridad" y no parte del código de intervalos. Así pues, durante la llegada de la orden en clave, las memorias
10. M1 y M3 habrán recibido entradas de los circuitos discriminadores Y 36 y 38 respectivamente, mientras que las memorias M2, M4 y M5 no habrán recibido entradas de sus correspondientes circuitos discriminadores Y. Cada etapa
15. de memoria, comprende un dispositivo bi-estable tal como un interruptor controlado por silicio, que se acciona en respuesta a una señal de entrada recibida del circuito discriminador Y asociado 36 a 40 y, cuando así
20. se acciona, suministra una salida a uno de los circuitos discriminadores Y 56, 59-62. Cada etapa de memoria puede restablecerse a su estado primitivo en respuesta a una entrada recibida desde el circuito de despeje
25. del código o clave 63a. Esta señal de restablecimiento o despeje, se produce cuando el circuito discriminador OR, 63b recibe una entrada del circuito de retardo 42 durante el periodo de sincronización, y se
30. presenta también cuando el circuito lector

337052



de memoria 46 proporciona un impulso de salida para una entrada del circuito discriminador OR, 63b.

- Cada una de las etapas números 2 a
5. 7, recibe una entrada permisible de la etapa inmediata a la izquierda, como ya se ha dicho. La etapa 1, por otra parte, se establece o ajusta por una entrada del retardo 33 que, a su vez, recibe una entrada del circuito de retardo 42 y éste recibe una entrada del cronómetro sinc 30. Durante el tiempo de recepción de una orden que comprende una serie sucesiva de impulsos, "ceros" o "unos" el cronómetro sinc 30 se restablece continuamente por cada impulso sucesivo, de tal modo que no tiene oportunidad para retrasarse. Sin embargo, durante el periodo de sincronización, al final de una orden, no se aplica impulso de restablecimiento al cronómetro sinc 30, en el transcurso de un intervalo bastante superior al periodo de medido por el cronómetro sincro 30. Como resultado, cuando el cronómetro sincro 30 se retrasa, se suministra un impulso al circuito de retardo 42 que, después de un intervalo de retardo predeterminado, suministra un impulso de salida al retardo 33 y al impulsor 31, del graduador. La salida del retardo 42 hace que aparezca un impulso largo en la barra 32, que despeja todas las etapas del
 - 10.
 - 15.
 - 20.
 - 25.
 - 30.



graduador 32a, del código. Cuando el retardo 33 se ha retrasado, la etapa del graduador de código se "ajusta" y por tanto en la condición adecuada para esperar la llegada de la orden inmediata.

5.

Cuando el código o clave se coloca por completo en la memoria 42a del mismo, se realiza una revisión de la orden recibida, para indicar que está completa y en forma adecuada, y si estas condiciones se cum-

10.

plen, la orden se transfiere luego a un dispositivo 43 a de almacenamiento del código, que comprende las etapas de almacenamiento

15.

Sl-S5. Una comprobación de la orden se lleva a cabo aplicando varias entradas a un circuito selectivo Y 43 que, de este modo, suministrará un impulso de salida al conductor 44, hacia el circuito 45 de despeje del almacenamiento, y subsiguientemente,

20.

al circuito de lectura de la memoria 46, solamente a condición de que todas las tres entradas estén presentes a la vez, en la entrada del circuito selector Y 43.

25.

Al circuito selector Y 43 se le suministra una entrada por la salida del cronómetro sincro 30. Como antes se dijo, este último produce un impulso de salida solamente al final de una orden, cuando reconoce el periodo distintivo de sincronización, Una segunda entrada al circuito Y

30.



5. , 43, se obtiene del circuito 47 de revisión de la paridad, que recibe la entrada del conductor 28 al que se aplican los dígitos "uno" del código o clave. Los circuitos de revisión de la paridad son bien conocidos en la técnica y no precisan describirse detalladamente.

10. En resumen, un circuito de revisión de la paridad, de esta naturaleza, puede responder a todos los dígitos "uno" del código y determinar que se hallen presentes un número impar o par deseado de dichos dígitos. Si están presentes todos los dígitos "uno", precisos, se suministra una salida desde el circuito de revisión a la entrada selectiva Y

15. 43. La tercera entrada a esta última, se obtiene de la etapa nº 7 del graduador. De esta etapa se obtiene una salida, solamente cuando se ha recibido una orden que tenga el número adecuado de etapas, dado que solamente en estas condiciones la etapa nº 7 funcionará desde su condición normal.

25. Consiguientemente, al recibirse una orden del número adecuado de dígitos, que satisfaga la paridad del circuito de revisión 47, y al presentarse el impulso sincro al final de dicha orden, se obtiene una salida del circuito selector Y 43 que se aplica al conductor 44 y desde éste a la entrada del circuito 45 de despeje del almacenamiento.

30. El circuito 45 de despeje del almace-

337052 20 FEB. 1967

- namiento, produce un impulso de salida en el conductor 48, para cada entrada del conductor 44, y dicha salida se aplica como entrada en el circuito selectivo Y 49. Se obtiene
5. una segunda entrada a esta última del circuito de retardo 51 que recibe una entrada del conductor 50 desde la etapa S1 del dispositivo 43a de almacenamiento del código, que comprende las etapas S1-S5. Suponiendo que
10. la orden anterior era tal que contenía un dígito "uno" en la muesca "en línea", la etapa S1 del dispositivo de almacenamiento habrá funcionado a su condición "uno" de tal modo que el circuito de retardo 51 reci
15. birá una entrada en este momento y suministrará también, por tanto, una entrada al terminal inferior del circuito selector Y 49. Consiguientemente, la aparición de un impulso en el conductor 48 desde el circui
20. to 45 de despeje de almacenamiento, hará que ambas entradas al circuito selector Y 49 se realicen, de tal modo que aparecerá un impulso de salida en la barra 52, en respuesta al impulso en el conductor 48,
25. y este impulso en la barra 52 restablece cada una de las etapas S2-S5 del dispositivo de almacenamiento 43a, borrando así el código que se ha almacenado en aquel durante el mensaje anterior. El impulso de resta-
30. blecimiento del conductor 48 se aplica tam



bién a la etapa S₁ para su restablecimiento
asimismo. Aunque esto elimina la señal de
entrada que el circuito de retardo 51 ha re-
cibido del almacenamiento S₁, el retardo
5. proporcionado por el retardador 51 asegura
que el circuito Y 49 recibirá todavía una
entrada en su terminal de entrada inferior,
al aparecer el impulso de restablecimiento
en el conductor 48 permitiendo así que la
10. entrada selectora Y 49 produzca el impulso
de restablecimiento o reajuste en la barra
52.

El circuito 45 de despeje del alma-
cenamiento, proporciona también una salida
15. al circuito de retardo 54 que, a su vez,
proporciona un impulso a la entrada del cir-
cuito 46 de lectura de la memoria. En res-
puesta a este último, se produce un impulso
en el conductor 55 que conecta a un termi-
20. nal de entrada del circuito selector Y 57,
y además a una entrada del circuito selec-
tor Y 56. Suponiendo que la orden en estas
condiciones presentes en la memoria 42a
del código incluya un "uno" para la muesca
25. "en línea" el circuito selector Y 56 propor-
cionará un impulso a la etapa de almacena-
miento S₁ para accionarla a la condición de
"uno". Como resultado, el circuito de retar-
do 51 se controlará para suministrar un im-
30. pulso selector a la segunda entrada del cir

337052

- cuito selector Y 57, permitiendo con ello que produzca un impulso en la barra 58. El impulso proporcionado por el circuito de lectura de la memoria, es suficientemente amplio para
5. asegurar que continuará proporcionando una entrada al circuito selector Y 57 a través del corto espacio necesario para que el circuito selector Y 56 accione la etapa S1 y produzca una segunda entrada selectora en el
10. circuito selector Y 57.

- Según el código especial de la orden recibida, algunas de las etapas de memoria M2-M5 pueden, en estas condiciones, hacerse funcionar a su condición de "uno" de tal modo que suministren una entrada al circuito selector Y 50-62 respectivo. Consiguientemente, al aparecer un impulso en la barra 58, las entradas selectoras asociadas con las etapas de memoria M2-M5 que se encuentran
15. luego en el estado "uno" tendrán sus dos entradas en condiciones, y por tanto producirán una señal de salida para las etapas de almacenamiento asociadas S2-S5. Esta entrada a cualquier etapa de almacenamiento, es
20. suficiente para desplazarla desde su estado normal "cero" a un estado accionado o de "uno", indicador de la presencia de un dígito "uno" en la clave recibida.

- De la descripción anterior resulta
30. evidente que en el periodo de sincronización

30
337 052 20 FEB 1961



- entre órdenes sucesivas, se almacena una orden en las etapas de almacenamiento S1-S5 que corresponden al estado "cero" y "uno" de la clave recibida inmediatamente antes de la recepción del periodo de sincronización, y además la aparición de esta clave en las etapas de almacenamiento S1-S5 se presenta solo a condición de que los dígitos de la orden se hayan recibido y recibido y revisado en cuanto a la paridad, como antes se describió.
- 5.
- 10.

- Cada una de las etapas S2-S5 de almacenamiento, que se encuentra en la condición de "uno" proporciona una salida a un conductor asociado 64-67 hacia un terminal respectivo. Estos terminales se han designado por A-D respectivamente, y se conectan a terminales correspondientes A'-D' representados en la figura 4A.
- 15.

20. Cuando el regulador ha de funcionar en respuesta al indicador mas que en respuesta a las órdenes en clave recibidas de la calculadora o computadora 11 en el regulador principal 10, se transmite una orden al regulador que incluya un cero mejor que un uno para la muesca "en línea". Al proceder así, la etapa M1 de la memoria permanece en su condición normal o de "cero" a causa de la presencia de un "cero" para el dígito primero o "en línea" de la clave. Sin embargo,
- 25.
- 30.

337052



- dado que la orden inmediatamente anterior incluye un "uno" para la muesca "en línea", la etapa S1 del dispositivo de almacenamiento 43a estará todavía en su estado "uno"
5. y por tanto proporcionará una salida al circuito de retardo 51, de tal modo que la entrada selectora Y 49 tendrá una entrada excitada. Al presentarse el final de la orden, el circuito 45 de despeje del almacenamiento producirá un impulso en el conductor 48, que restablecerá la etapa S1 del almacenamiento y proporcionará además un segundo suministro para dicha entrada selectora 49. El circuito de retardo 51, proporciona un periodo de retardo suficiente para asegurar que un suministro a la entrada selectora Y 49 se encontrará todavía presente al aparecer el impulso de restablecimiento en el conductor 48
10. aún cuando este impulso de restablecimiento sea eficaz para restablecer la etapa S1 y eliminar así el suministro del circuito de retardo 51. Por tanto, el circuito selector Y 49 producirá en estas condiciones un impulso de salida en la barra 52 que restablecerá cada una de las etapas S2-S5 accionadas en dichos momentos. Además, después de un intervalo de retardo dependiente del tiempo de retardo proporcionado por el circuito de retardo 54 apa
- 15.
- 20.
- 25.
- 30.



337052 30

- recerá un impulso en el conductor 55, que se aplica a la vez a las entradas selectoras Y 56 o Y 57. En las condiciones supuestas, la entrada selectora Y 56 no recibirá un segundo suministro de la etapa de memoria M1; por tanto, en este caso no se accionará la etapa S1 del almacenamiento. Además, dado que la etapa de almacenamiento S1 no se ha accionado, el circuito de retardo 51 no proporcionará ya segundo suministro a la entrada Y 57, así pues, no aparecerá señal en la barra 58 y no pueden transferirse "unos" a las etapas de almacenamiento S2-S5.
5. Con la etapa de almacenamiento S1 en el estado de "cero", indicador de la ausencia de un "uno" para la muesca "en líneas" de la clave, no se hallará presente suministro de inhibición en el conductor 50 prolongado al circuito de control 162 del indicador. Normalmente, cuando la etapa S1 funciona, la salida proporcionada por esta etapa actúa como salida de inhibición para el circuito 162 del control del indicador, que luego actúa para mantener inactivo el dispositivo de esfera 26 accionado por motor. Además, la salida de la etapa S1 inhibe a la vez el circuito de pulsación del contador 163 y el circuito sincro de pulsación 164, por razones que luego se indicarán.
10. En las condiciones en la actualidad supues
- 25.
- 20.
- 25.
- 30.

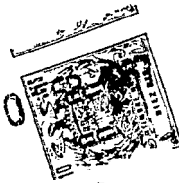
337052



- tas, sin embargo, el circuito 162 de control del indicador, no recibe esta entrada de inhibición de tal modo que el indicador 26 mecánicamente accionado se hace activo.
5. El efecto del indicador y su circuito asociado 163 de pulsación del contador, lo mismo que el circuito 164 sinc de impulsión, se describirán detalladamente a continuación.
10. Asociada con cada una de las etapas 1-6 del impulsor 32a de clave, se dispone una etapa de indicación I1-I6. Cada uno de éstas comprende un dispositivo que se acciona desde su condición normal o
15. "cero", a una condición accionada o "uno" en respuesta a la presencia de una entrada o suministro en el conductor que penetra en el bloque correspondiente del dibujo, en la parte superior. Como se representa, la etapa de indicación I1 recibe normalmente un suministro o entrada y por tanto está continuamente en condiciones para producir un dígito "uno" como primer dígito de la clave de indicación.
20. Así, independientemente de la clave de indicación proporcionada en las etapas I2-I6, aparece siempre un "uno" en la primera etapa, para proporcionar una indicación, en el regulador principal, de que el regulador de cruce recibe la clave de control ob
- 25.
- 30.

337052

20



tenida del regulador principal y responde a

esta clave y puede además enviar una clave de indicación en dirección contraria al regulador principal. La etapa I2 recibe un

5. suministro que hace que se registre un "uno" en la clave de indicación, siempre que el regulador se encuentra en un intervalo determinado, desisgnado, Así, la etapa I2 se representa recibiendo una entrada
10. en el terminal E desde la matriz de señales 23 de la figura 4B. En ésta, el terminal correspondiente E se representa conectado a la barra colectora horizontal determinada en la matriz de señales 23, que se excita para hacer que aparezca expuesta la
15. fase 2 de señal verde. Así, pues se transmite un "uno" en este dígito de la clave de indicación, siempre que el regulador de cruce se encuentra en el intervalo verde de de la fase 2. Desde luego, puede usarse
20. cualquier otro intervalo de señal para este objeto, así como el intervalo verde de la fase 2.

- La etapas restantes I3-I6 están
25. asociadas, cada una de ellas, con un relevador respectivo, detector de vehículos. Cada uno de dichos relevadores se halla normalmente excitado, pero se desengancha momentáneamente cada vez que el relevador de vehículos correspondiente detecta uno de éstos.
 - 30.

-35 357052



- Al ocurrir esto, el conductor que se prolonga a la etapa respectiva de indicación, está unido a tierra a través del contacto posterior del relevador detector de vehículos. Suponiendo, por ejemplo, que el relevador de indicación VRL está desenganchado en respuesta a un vehículo detectado, el cierre de su contacto posterior 68, da por resultado la unión a tierra del conductor que se prolonga a la etapa 13.
- 5.
- 10.
- Cada una de las etapas de almacenamiento de indicación I1-I6 suministra una señal de salida, selectivamente, a una entrada de un paso selector Y 69-74 de dos entradas, respectivamente. El segundo suministro a cada uno de éstos, se obtiene de una etapa respectiva 1-6 incluida en el impulsor escalonado de código 32a así, al recibirse la clave de "ceros" y "unos" con el resultado de que los impulsos de escalonamiento aparezcan secuencialmente en la barra 32 para llevar a cabo la operación del impulsor escalonado 32a desde una etapa a la siguiente, se aplican secuencialmente entradas de selección a los pasos selectores Y 69-74 de tal modo que cada paso o entrada selectora Y, a su vez, producirá una salida en la barra 75, a condición de que reciba en ese momento una segunda entrada de una de las etapas de indicación asociadas I-I6. La lectura de los "unos" de
- 15.
- 20.
- 25.
- 30.

337052

la etapa I-I6 es una lectura destructiva como se describirá detalladamente mas adelante, de tal modo que no es preciso restablecer las distintas etapas I-I6 cada ciclo, antes de insertar una nueva clave de indicación.

5. Las señales de entrada en la barra 75 se suministran a un circuito de
10. relajación 76 ajustado por cada señal de la barra 75 y establecido por cada impulso escalonado que aparece en la barra 32. Cuando las entradas selectoras sucesivas de los pasos Y 69-74 reciben a la
15. vez impulsos selectores, el circuito de relajación 76, para todos los fines prácticos, permanece en la condición establecida dado que aún cuando puede reajustarse momentáneamente por un impulso gradua-
20. dor 32a avancedesde una etapa a la inmediata, toda vez que esto dará inmediatamente por resultado la aparición de una nueva señal en la barra 75 del circuito
25. selector Y inmediato al grupo de circuitos Y 69-73. Sin embargo si una entrada selectora Y tal como la 70 proporciona una salida, pero no la proporciona la
30. entrada selectora Y 71 inmediata, enton



337052

- ces la señal de salida producida en la barra 75 del circuito selector Y 70, restablecerá el circuito, establecerá el circuito de relajación 76 y el impulso graduador que se presente inmediatamente en la barra 32 restablecerá el circuito de relajación, mientras que al mismo tiempo hará avanzar el graduador desde la etapa nº 2 a la etapa nº 3. Como resultado, el circuito de relación 76 permanecerá en la condición ajustada solamente durante el tiempo que el graduador escalonado se encuentre en la etapa nº 2 y sea eficaz para proporcionar una salida del circuito selector 70.
- 5.
- 10.
- 15.

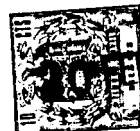
- El circuito de relajación 76 tiene su salida conectada a la entrada del transmisor
- 20.
19. Este puede incluir un generador de energía de corriente alterna o puede recibir energía de un generador comercial de la misma. En cualquiera de los casos, se dispone todo ello para proporcionar una onda continua de señales de
- 25.
- corriente alterna durante cualquier tiempo que se reciba una entrada o suministro del circuito de relajación 76 mientras éste se halla en la condición ajustada. A través de cada periodo de impulso en el que el circuito de relajación se encuentre en la condición normal o rea
- 30.



337052

- justada, no se proporciona señal de salida de corriente alterna por el transmisor 19. La clave resultante que se recibe en el regulador principal 10 y se aplica a la calculadora 11 de señales de control, desde el receptor 15 es fácilmente identificable en la calculadora de control 11 sobre la dígitos-por-dígitos dado que el regulador principal incluye necesariamente medios para delimitar los periodos de impulsos sucesivos de las claves de control, y este mismo medio puede utilizarse para limitar los periodos de impulsos sucesivos de la clave de indicación.
- MATRIZ DE CLAVE Y MATRIZ DE SEÑALES Figs. 4A y 4B - La matriz de clave 21 de la figura 4, se representa provista de una serie de terminales A'-D' que, como antes se describió se conectan respectivamente a los terminales A-D de la figura 3. Cada uno de estos terminales A'-D' se conectan a un dispositivo de control de matriz que excita selectivamente cualquiera de las dos barras colectoras asociadas con la unidad de control dependiente de que la energía esté presente o ausente en el terminal correspondiente. Por ejemplo, suponiendo que se halla presente una tensión en el terminal B', la energía aparecerá en una barra colectora de salida 80 asociada con la unidad de control de matriz nº 4. Por otra parte, si no existe energía presente en el terminal B', la barra 81

337052



será la que se excite en lugar de la anterior, y dicha barra 80 se hallará desexcitada.

- Cada una de las unidades de control de matriz es semejante a las demás, y por esta razón, solo se ha representado detalladamente la unidad de control de matriz nº 4. Así, cuando el transistor Q1, que tiene su base conectada, a través del resistor 82, al terminal B' se interrumpe normalmente en ausencia de cualquier tensión en el terminal B', su colector se halla prácticamente al nivel de voltaje proporcionado por el terminal (+), y este voltaje aparece en la barra 81. Al mismo tiempo, con la barra 81 a potencial elevado, y a causa de la conexión formada desde la barra 81 a través del resistor 83 y de el diodo 84, a la base del transistor Q2, éste es conductor de tal modo que el potencial de su colector es próximo al del emisor unido a tierra. La barra 80 por tanto se encuentra en el potencial de tierra, en las condiciones supuestas.
- Si, por el contrario, el terminal B' está a un potencial elevado, el transistor Q1 se hará conductor, haciendo descender así el potencial en la barra 81 prácticamente al nivel del emisor unido a tierra del transistor Q1. Al mismo tiempo, el bajo potencial en la barra 81 hará que el transistor Q2 se desconecte o interrumpa de tal modo que prácticamente no existe caída de tensión a través del resistor
- 5.
 - 10.
 - 15.
 - 20.
 - 25.
 - 30.



e40-

337052²⁰

FEB 19 1967

85 en el circuito colector. A causa de esto, la barra 80 en estas condiciones se halla prácticamente a la tensión del generador (+).

La matriz de clave comprende dos

5. barras colectoras horizontales asociadas con cada uno de los terminales A'-D', y 16 barras colectoras verticales, cada una de las cuales puede conectarse selectivamente a una de las horizontales, a través de un resistor. La fi-
10. gura 4C representa los símbolos utilizados para indicar la conexión de una barra horizontal a través del resistor, con una barra vertical. Por razones que resultarán evidentes cuando se presenten los detalles del dispositivo de almacenamiento de código 43a,
15. la presencia de energía en cualquier terminal A'-Dl representa la presencia de un "cero" en el dígito de clave correspondiente. De acuerdo con la combinación binaria de condiciones de excitación y desexcitación de los terminales A'-D', una barra colectora vertical elegida de las 16 de la matriz de clave 21, se conecta a través de resistores correspondientes, solamente a barras horizontales, todas las cuales están prácticamente al potencial de tierra; cada una de las barras alternadas de las 16 barras colectoras verticales, se conectan a través de un resistor, a por lo menos una barra colectora que esté a un potencial superior al de tierra. Así suponiendo
- 20.
- 25.
- 30.

337052²⁰



- do que la clave binaria es tal que los terminales A', B', y D' están a potenciales elevados y que solamente la barra C' está al nivel de tierra, entonces las barras de salida 90, 88, 87, y 81 son las únicas de las ocho barras colectoras de salida que están al potencial de tierra. Puede verse que en estas circunstancias, la única barra vertical conectada a través de los resistores de matriz a barras colectoras horizontales, todas las cuales están al potencial de tierra, es la barra 4 toda vez que se halla conectada a través del resistor 92, a la barra 90, a través del resistor 93 a la barra 88, a través del resistor 94 a la barra 87 y a través del resistor 95 a la barra 81.
- 5.
 - 10.
 - 15.

Se observará que el número de la barra colectora vertical elegida, corresponde al equivalente binario de la clave de entrada aplicada a las barras A'-D'. Así, si las barras A'-D' representan los cuatro dígitos de un código binario de cuatro muescas en el orden 1-2-4-8, puede observarse que el equivalente decimal de la desexcitación de solamente la barra C', es 4. Resultará evidente que las distintas barras verticales se unen a tierra selectivamente de acuerdo con distintas combinaciones de condiciones de excitación de los terminales A'-D'.

- 20.
 - 25.
 - 30.
- Con cada una de las barras vertica-

337052



- les de la matriz de clave, se asocia un inversor amplificador, cuya función es amplificar el nivel del voltaje de salida de la barra colectora vertical asociada de la matriz de clave, así como invertirlo de tal modo que se produzca un voltaje de salida amplificado por dicho amplificador inversor especial, que está conectado a la barra colectora vertical que se encuentra al potencial de tierra, mientras todos los demás inversores amplificadores asociados con las barras colectoras verticales restantes, que se encuentran a un potencial elevado, superior al de tierra, producirán una salida de una tensión prácticamente nula. De esto se deduce que solamente un inversor amplificador, elegido de acuerdo con el equivalente decimal de la entrada en clave binaria aplicada a los terminales A'-D', se halla a una tensión superior a la de tierra.
- 5.
 - 10.
 - 15.

- Cada uno de los inversores amplificadores representados, proporciona su salida o suministro a una de las barras verticales colectoras asociadas, incluidas en la matriz de señales 23, que incluye, además de las 16 barras verticales, una serie de barras horizontales cada una asociada con el control de una lámpara de señales respectiva. Pueden realizarse conexiones diódicas desde cada barra vertical a cuantas barras horizontales pueda desearse. Como se representa en la figura 4C, cada conexión diódica está indicada por un círculo que rodea la intersección de una
- 20.
 - 25.
 - 30.

337052



- barra vertical con una horizontal. Para cada intervalo de señales representado por la excitación de una barra vertical distinta en la matriz de señales, puede excitarse cualquier combinación deseada de lámparas de señales, según
5. las conexiones diódicas realizadas entre cualquier barra vertical y la serie de barras horizontales. Además, es evidente que es posible cualquier sucesión deseada de intervalos, solamente transmitiendo desde los reguladores principales a cualquier regulador individual de cruce, el código o clave preciso representativo de este intervalo.
- 10.
- Suponiendo que el código de la calculadora comprenda todos los "unos" de tal modo que esté excitada cada una de las barras A'-D' en la figura 4a, correspondientes a la cifra decimal 0, puede verse de la matriz de clave
15. 21 que la barra nº 0 es la única de las 16
20. barras verticales que se encuentra entonces al potencial de tierra y por tanto la barra nº 0 correspondiente en la matriz de señales 23 es la única que se halla a un potencial superior al de tierra. A causa de las conexiones realizadas por diodos entre esta barra
25. vertical y las barras horizontales 97-102 a través de diodos 103-108, respectivamente, cada una de estas barras 97-102 se excitará y, como consecuencia, se excitarán las lámparas de las señales NO PASAR y de la señal
- 30.

337052



- ROJA, para cada una de las tres fases designadas en el dibujo. Esto representa el intervalo TODO-ROJO que se utiliza frecuentemente al final del intervalo de despeje de vehículos
5. para cada fase e inmediatamente antes del intervalo verde para la fase siguiente.

- Suponiendo que la matriz de señales tiene conexiones diódicas establecidas para un sistema de tres fases, dotado de señales para peatones e intervalos TODO-ROJO entre cada par de fases sucesivas, se describe a continuación de que modo se expone una combinación deseada de lámparas de señales de acuerdo con la recepción de señales de clave distintas que designen intervalos de señales respectivamente diferentes.
- 10.
- 15.

- La figura 3C representa una tabulación de los distintos intervalos de señales que pueden emplearse en un sistema de tres fases. Empezando con el intervalo TODO-ROJO, se proporciona inmediatamente un intervalo para peatones para cada una de las tres fases y éste va seguido por una exposición relámpago de la señal NO PASAR, para cada una de las tres fases.
- 20.
25. Inmediatamente después de esto se exhibe una señal VERDE para la fase 1, y ésta va seguida por una señal de despeje o AMARILLA, para la fase 1, con una exposición TODO ROJO a continuación. En cada una de las fases restantes,
30. la indicación VERDE o Pase, se exhibe primero,

337052



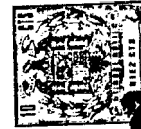
y luego aparece una señal de despeje de vehículos o amarilla, seguida por un intervalo TODO-ROJO, como se indica en la figura 3C.

- Como ya se ha descrito, el intervalo
5. TODO-ROJO puede obtenerse por la transmisión de claves sucesivas de todo "unos" dado que esto da por resultado la excitación de la barra colectora nº 0 de la matriz de señales 23. Al final de un intervalo adecuado, determinado por la calculadora de señales de control del regulador principal 10, se transmite una nueva clave, que de acuerdo con la tabla de códigos de la figura 3C, debe de ser el código 0111 con objeto de proporcionar una
 10. señal de PASAR en cada una de las tres fases. La recepción de esta clave hace que solamente el terminal A' se desexcite en la figura 4A, mientras que los terminales D'-D' permanecen excitados. La matriz de señal está dispuesta
 15. de tal modo que, en respuesta a esta señal, solamente la barra vertical nº 1 de la matriz de señal 21 se encuentra a la tensión de tierra, y solamente la barra nº 1 de la matriz de señal 23 está a un potencial superior al
 20. de tierra. A causa de las conexiones diódicas proporcionadas desde la barra vertical nº 1 de la matriz de señales, a barras horizontales elegidas, puede verse que aparece energía en la barra horizontal 109 a través
 25. del diódo 110, y en la barra horizontal 98
 - 30.



a través del diodo 111. Así, por lo que a las señales de la fase 1 se refiere, se expondrá una señal de PASAR para los peatones, mientras que los vehículos recibirán todavía una señal ROJA. En las dos fases 2 y 3, las conexiones diódicas son tales que solo se excitan las señales PASAR y ROJA.

- 5. El intervalo siguiente es una señal de despeje o paro para los peatones, representada, por una señal rápida NO PASAR, para cada una de las tres fases. Con objeto de proporcionar una señal rápida, algunas de las barras horizontales tienen conexiones diódicas con un generador de energía de ondas cuadradas, y dichas barras horizontales están luego acopladas, a través de conexiones diódicas adecuadas, con la barra colectora principal que corriente-mente proporciona la excitación enérgica de la misma señal de tráfico. Así, la aparición de energía en la barra nº 2 hace que aparezca energía en la barra horizontal 114 a través del diodo 125, para permitir de este modo la excitación de la señal NO PASAR, 112, a través de la triac 113. La barra horizontal 114 está conectada, a través del resistor 115 y del diodo 116, a la barra 119, y se halla conectada también, a través del diodo 117, a la barra 118 que está conectada a su vez a un generador de corriente continua de ondas cuadradas. En ausencia de energía en la barra 114, la corriente continua
- 10.
- 15.
- 20.
- 25.
- 30.



20 FEB 1967

337052

- de onda cuadrada de la barra 118 no aparece en la barra horizontal 119; sin embargo, cuando la barra 114 está a un potencial positivo, la energía de onda cuadrada de la barra 118 puede aparecer en la barra 119 y proporcionar una entrada o suministro intermitente al triac 113, dando esto por resultado la iluminación rápida de la señal NO PASAR, 112. Así pues, en el intervalo 2, cuando la barra vertical 2 de la matriz de señales está excitada, la señal NO PASAR para cada fase se excita con energía de fulguración, mientras que la señal ROJA para cada fase permanece excitada para proporcionar una indicación de parada para el tráfico de vehículos.
- En el intervalo nº 3, el código de cuatro dígitos transmitido, comprende el 0011, y esto da por resultado la excitación de, solamente, la barra nº 3 en la matriz de señales 23. Con respecto a las señales de la fase 1, la excitación de la barra vertical nº 3 hace que se aplique nuevamente energía a la barra 97 a través del diodo 120, de tal modo que se excita de nuevo, enérgicamente, la señal NO PASAR 112. Al mismo tiempo, la barra horizontal 121 se excita en este caso a través del diodo 122 con lo cual se ilumina la señal VERDE de la fase 1. En la fase 2, la barra
- 5.
 - 10.
 - 15.
 - 20.
 - 25.
 - 30.



- horizontal 99 se excita de nuevo a causa de la conexión proporcionada desde la barra vertical nº 3 a la colectora horizontal 99 a través del diodo 123, con lo cual se excita la señal Ø2
5. no pasar. La señal ROJO de la fase 2 se excita en este caso a causa de la excitación de la barra horizontal 100 a través del diodo 124. En la fase 3 las señales NO PASAR y ROJA, se excitan también enérgicamente.
10. Puede determinarse fácilmente partiendo de la organización de circuitos de la matriz 23 de control de señales, de que modo pueden excitarse las distintas combinaciones de señales representadas en la figura 3C, de
15. acuerdo con la recepción en cualquier regulador de una clave binaria predeterminada de cuatro dígitos. En el ejemplo específico dado, la clave transmitida progresa en orden binario partiendo de la clave llll y progresando en sentido ascendente es un dígito cada vez para proporcionar los intervalos sucesivos. Sin embargo, es fácilmente evidente que la calculadora de control de señales del regulador principal no se limita a proporcionar
20. una progresión enérgica de números binarios, y puede proporcionar cualquier intervalo en cualquier momento, solamente formulando el código binario deseado, designado para este intervalo especial deseado. Esta caracteristica de este invento, se representa clara-
- 25.
- 30.



20 FEB 1952

- mente en la figura 3C que muestra, que, con objeto de proporcionar la exhibición de una señal TODO ROJO después del intervalo de la señal cuarta y antes de la quinta, o sea
5. entre la fase 1 AMARILLA y la fase 2 VERDE, solo es necesario que el regulador principal repita la clave llll que se transmitió para el intervalo nº 0. La recepción de esta clave en cualquier regulador, a condición
10. de que la matriz esté dispuesta como en la figura 4B, puede hacer que la señal NO PASAR, y la ROJA para vehículos se exhiben para cada fase. Después del intervalo 8, cuando se desea exhibir de nuevo la señal TODO-ROJO,
15. el regulador principal puede transmitir nuevamente una clave llll, y esto hará que aparezca ^{de}nuevo las señales NO PASAR y ROJA para cada una de las fases, de acuerdo con el modo ya descrito.
20. Con objeto de colocar el regulador en funcionamiento de emergencia, o reserva, el regulador principal transmite una clave cuya primera muesca "en línea" comprende un cero. Considerando el efecto producido por la primera de estas órdenes transmitidas,
25. ha de comprenderse que la clave transmitida inmediatamente antes de esta orden tenía un "uno" para la muesca "en línea", y esto significa que la etapa S1 de almacenamiento se halla en la condición "uno".
30. Sin embargo, como ya se describió, el ter-

337052



- terminal inferior del circuito selectivo de Y recibe una entrada o suministro del circuito de retardo 51, de tal modo que el impulso que aparece en el conductor 48 y proporcionado por el circuito 45 despeje del almacenamiento, puede restablecer cada una de las etapas S2-S5 de almacenamiento a la condición "cero", mientras que al mismo tiempo se restablece la etapa S1 directamente desde el conductor 48.
- 5.
10. Como previamente se describió, la eliminación de energía de salida del conductor 50 de la etapa S1 de almacenamiento, elimina en estas condiciones una entrada de inhibición para el circuito 162 de control del indicador,
15. de tal modo que el dispositivo de esfera 26 puede empezar ya a funcionar. Otro efecto de la transmisión de un "cero" para la muesca "en línea" es que el inversor 130 no recibe ya suministro o entrada de la etapa de almacenamiento S1 por
20. el conductor 50 y, por tanto, el inversor 130 producirá una tensión de salida positiva en su barra de salida 131, proporcionando así una entrada para cada uno de los circuitos selectores Y 132-134. La función de estos circuitos Y se describirá a continuación mas detalladamente.
25. Con referencia nuevamente a la figura 3A, el cronómetro 189 de tres segundos, y el cronómetro asociado de 13 segundos 190, funcionan en paralelo en el sentido de que ambos reciben una
30. entrada o suministro del circuito selector Y, 43.

337052



20 FEB 1967

- En circunstancias normales, el circuito selector Y 43, proporciona un suministro una vez cada ciclo y, suponiendo que los dígitos de código se transmiten a intervalos de 1 segundo, esto significa que los dos cronómetros 189 y 190 recibirán un impulso de entrada del circuito selector Y 43, una vez cada segundo. Dado que cada impulso de entrada para estos cronómetros tiene el efecto de reajustarlos, ninguno de ellos tendrá una oportunidad para el retraso en condiciones normales de trabajo.
- Suponiendo que exista algún fallo en la calculadora o en el circuito de comunicación, de tal modo que no se reciba una orden o aviso adecuado durante tres ciclos sucesivos, entonces los cronómetros 189 y 190 no recibirán entrada o suministro durante tres segundos y esto, dará ocasión al cronómetro 189 para una oportunidad de retraso y proporcionará un impulso por el conductor 188 al circuito selector reajustará cada una de las etapas S2-S5 al estado "uno" colocando así, inmediatamente en efecto el intervalo de señal TODO ROJO. Al final de diez segundos adicionales el cronómetro de trece segundos 190 se retrasará y suministrará una salida por el conductor 191 a la etapa S1, y este impulso a esta etapa accionará ésta al estado "cero" iniciando el funcionamiento del indicador 26 y colocando el regulador en funcionamiento de emergencia. Puede verse
- 5.
 - 10.
 - 15.
 - 20.
 - 25.
 - 30.



- por tanto que la secuencia de operaciones en el caso de un fallo inesperado en el sistema es para que el regulador funcione primero a la condición de TODO ROJO y para proporcionar esta
5. indicación durante un intervalo de diez segundos antes de hacer que el regulador funcione en respuesta al indicador. El propósito de proceder de este modo es proporcionar una transición tan ordenada como sea posible en vista del
10. hecho de que puede presentarse en fallo cuando el regulador local esté en cualquiera de sus numerosos intervalos posibles, y es preferible no ir directamente al funcionamiento del indicador dado que esto podría producir un cambio
15. muy drástico en las indicaciones de señales. En lugar de esto, se da el aviso a todos los conductores que se aproximan al cruce, por medio de la aparición de un intervalo de señales TODO ROJO, deteniendo con ello el tráfico durante un corto intervalo antes de iniciar la
20. operación del regulador en respuesta a la sucesión programada de intervalos proporcionados por el dispositivo indicador.

DISPOSITIVO INDICADOR - Fig. 5 - El dispositivo

25. 26 y su lógica asociada, se representa en la figura 5 y se indica que comprende un indicador circular 136 montado en un árbol 137 y adaptado para hacerse girar por el motor 138. Alrededor de la circunferencia del disco 136 se disponen
30. una serie de aberturas 139, cada una de las cua

337052



20 FEB 1957

- les está preparada para recibir un pasador tal como 140-142. Estos pueden insertarse en el tambor siempre que se desee y dado que se disponen un número considerable de aberturas 139 alrededor de la circunferencia del tambor 136, es posible colocar uno de los pasadores en, prácticamente, cualquier posición angular deseada alrededor de la periferia del tambor. Montados junto al tambor y sujetos a un bloque aislante 143, se disponen
5. tres pares de contactos eléctricos, el primero de los cuales comprende un par de contactos normalmente cerrador 144, 144a, el segundo está constituido por un par de contactos normalmente abiertos 145 y 145a y el tercero lo forman un
10. par de contactos normalmente abiertos 146 y 146a. En el dibujo se observa que el pasador 140, dotado de un saliente central 147, está dispuesto de tal modo que una vez en cada revolución del tambor 136, el contacto 145a se actua para colo-
15. carlo en conexión eléctrica con el contaco asociado 145. Además, con respecto al pasador 141, está asociado con él un saliente o lengüeta 148, que, una vez para cada revolución del tambor 136, acciona el contacto 144 abriendo momentáneamente los contactos normalmente cerrados 144, 144a. De modo análogo, el pasador 142
20. tiene un saliente o lengüeta prolongada 149 que momentáneamente cierra los contactos normalmente abierto 146, 146a, una vez para cada revolución del tambor 136.
- 25.
- 30.



El motor 138 se controla por la excitación selectiva de un conductor de entrada 150 que se excita bien desde un amplificador inversor 162, que recibe una salida o suministro de la etapa de almacenamiento S1, de la figura 3A, o mediante energía aplicada a la barra colectora 150 a través de los contactos 144, 144a, que normalmente proporcionan un circuito cerrado para el terminal (+). Como ya se describió, la etapa S1 de almacenamiento proporciona un impulso de inhibición al amplificador 162 de tal modo que no se aplica energía de salida al motor 138 desde el amplificador 162, mientras la etapa de almacenamiento S1 está en su condición accionada, representativa de la aparición de un "uno" para la muesca "en línea" del código. Sin embargo se aplica energía al conductor 150, a través de los contactos 144, 144a, hasta que el indicador 136 gira a la posición en la que la lengüeta 148 abre los contactos 144, 144a. Al ocurrir esto, el motor 138 se desexcita en ausencia de toda salida del amplificador 162, de tal modo que el indicador 137 permanecerá entonces en reposo en la condición en la que la lengüeta 148 mantiene abiertos los contactos 144, 144a.

Después de la transmisión de un "cero" para la muesca "en línea" que da por re

357052



- sultado la eliminación de energía en la entrada del inversor amplificador 162, se proporcionará energía de salida por este amplificador al conductor 150 y el motor 138, haciendo así que el
5. indicador 136 empiece a girar. Una vez empezada la rotación, los contactos 144, 144a se cierran de tal modo que se asegura que por lo menos se realizará una revolución del indicador. Al final de esta revolución, la rotación se
10. interrumpirá como se ha descrito antes, excepto que si la etapa de almacenamiento S1 está todavía en su estado "cero" se aplicará todavía energía desde la salida del amplificador 162, de tal modo que continuará el funciona-
15. miento del indicador 136. Así, puede verse que este indicador girará continuamente mientras aparezca un "cero" en la muesca "en línea" del código, pero que si por el contrario se transmite un "uno" para la muesca "en línea", el tambor dejará de girar aunque solamente cuando haya vuelto a su posición de reposo en la que los contactos 144 y 144a se abren por la lengüeta 148.
20. Cada pasador 140 cierra momentáneamente los contactos 145, 145a para cada revolución del tambor 136, y esta acción da por resultado la aplicación de un impulso intermitente de energía desde el terminal (+) y por el conductor 152, al circuito 163 pulsador del
25. contador. Con referencia, brevemente, a la fi-
- 30.

337052



- gura 3B nuevamente puede verse el circuito pul
sador del contador proporciona su salida por
el conductor 153 a una entrada de la etapa
de almacenamiento S2 de la etapa de la figu-
5. ra 3A. La etapa de almacenamiento S2 que
comprende un elemento de estado biestable,
se acciona a su condición opuesta cada vez
que recibe un impulso de entrada por el con
ductor 153. Cada vez que se acciona a su
10. condición "cero", la etapa S2 de almacena-
miento proporciona una entrada por el con
ductor 64 a un terminal de entrada del cir-
cuito selector Y 132. Así, esta entrada al cir
cuito selector Y 132 se proporciona para ca-
15. da operación alternada de la etapa S2 de alma-
cenamiento. De la descripción anteriormente
dada, se recordará que en estas condiciones
aparece energía fija en la barra colectora
131 dado que el inversor 130 no recibe en
20. este caso, entrada del conductor 50, proceden
te de la etapa S1 de almacenamiento. Consigui
entemente, cada vez que se presente una señal
de la etapa de almacenamiento S2, en el conduc
tor 64, el circuito selector Y 132 proporciona
25. una señal de entrada en el conductor 155, a
la etapa S3 de almacenamiento para accionar-
la a la condición opuesta. Las etapas de
almacenamiento S2 y S3 funcionan por tanto
como etapas sucesivas de un contador bina-
30. rio, dado que la etapa de almacenamiento
S3 funcionará en estas condiciones, una vez



para cada segunda operación de la etapa de almacenamiento S2.

- De modo análogo, cada operación alternada de la etapa S3 de almacenamiento
5. proporciona una entrada en el conductor 165 al circuito seleccionador Y 133 que en estas condiciones recibe continuamente una segunda entrada permisiva por la barra 131 del inversor 130. Consiguientemente,
10. el circuito selector Y 133 produce un impulso en el conductor 157, que se aplica a la etapa S4 de almacenamiento para cada operación alternada de la etapa de almacenamiento S3.
15. Así pues, en la condición en que la muesca "en línea" es un "cero", de tal modo que la etapa de almacenamiento S2 se encuentra en su estado "cero", las etapas de almacenamiento S2-S5 restantes funcionan
20. como contador binario contando efectivamente los impulsos de salida que se proporcionan por el circuito 163 de contra-impulsos. Resulta así evidente que cada cierre momentáneo de los contactos 145 y 145a de la figura 5
25. hará avanzar una etapa del contador binario. Proporcionando una serie de pasadores 140 (fig. 5) dotados de lengüetas centrales 147 cada una preparada para accionar los contactos normalmente abiertos
30. 145, 145a, el contador binario que compren-



- de las etapas S2-S5, puede avanzarse un paso de cuenta para cada cierre momentáneo de los contactos 145-145a, La colocación adecuada de estos pasadores alrededor de la circunferencia del indicador 136 producirá por tanto una regulación predeterminada de la duración de cada intervalo de señales, dando que cada actuación de los contactos 145, 145a, al avanzar otra etapa el contador binario, adelantará el regulador desde un intervalo al inmediato siguiente.
- 5.
 - 10.

- Quando las etapas de almacenamiento S2-S5 funcionan como contador binario, la operación ha de ser necesariamente dólido dado que el contador, en circunstancias normales, retornará al estado "todo ceros" solo después de haber recibido un número de impulsos de entrada correspondiente a $: 2^n$ representando n el número de etapas del contador. Por otra parte la table de la figura 30 indica que solamente una parte de la capacidad de cuenta del contador puede utilizarse para delimitar los distintos intervalos de señales en cuentas respectivas del contador. Además, puede ser conveniente en el funcionamiento de emergencia, utilizar menos de la totalidad de intervalos de señales provistos por la operación "en línea". Por esta razón, es necesario que el indicador, durante la operación en emergencia, res
- 15.
 - 20.
 - 25.
 - 30.

337052⁰

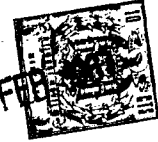


- tablezca el contador al estado "todo ceros" despues de haberse proporcionado al contador el número deseado de impulsos de entrada precisos para limitar el número deseado de intervalos de señales. Esto puede llevarse a cabo proporcionando un pasador adicional 142, en la periferia del indicador 136, do-
tado de una lengüeta 149 que forma contacto con los elementos de contacto 146, 146a, nor-
malmente abiertos, cerrando así momentánea-
mente estos contactos para proporcionar un impulso del terminal (+) a través de dichos contactos momentáneamente cerrados y por el conductor 160, y a través del circuito 67 de impulsos sincro (ver fig. 3B) a una entrada del circuito selector OR 161. El impulso de salida resultante del circuito selector OR 161 se aplica a cada una de las etapas de almacenamiento S2-S5 restableciendo así cada una de ellas a la condición "uno", obteniéndose de este modo la aparición del intervalo de señal TODO ROJO. El pasador 142 puede disponerse de tal modo alrededor de la periferia del indicador 136, que se ajusta con los contactos 146/^{146a} inmediatamente antes del momento en que la lengüeta 148 del pasador 141 abre los contactos normalmente cerrados 144, 144a. Esto acciona cada una de las etapas S2-S5 al estado "uno" y asegura que el indicador 136 al detenerse
- 5.
 - 10.
 - 15.
 - 20.
 - 25.
 - 30.

337052



- eventualmente a fin de retornar a la operación "en línea" permanecerá en una condición correspondiente al intervalo TODO ROJO. Como antes se explicó, la operación "fuera de línea" se inicia por el funcionamiento del regulador de cruce al intervalo TODO ROJO. Cuando la transición es ordenada realizada a propósito por el regulador principal, la transición se realiza con preferencia en un momento en que el regulador de cruce está todavía en el intervalo TODO ROJO, dado que esto proporciona la menor dislocación en el ciclo de señales. Cuando la transición a la operación "fuera de línea" es accidental, resultante de un fallo en la línea, o similar, la transición puede presentarse en cualquier momento en el ciclo de señales, pero en cualquier caso, el regulador se ajusta luego forzosamente al intervalo TODO ROJO, como ya se describió, En todo caso, la aparición de la operación "fuera de línea", está siempre asociada con el intervalo TODO ROJO y, por esta razón, es conveniente que el indicador 136 esté en reposo en una posición correspondiente a este mismo intervalo, de tal modo que el indicador y el contador binario formado por las etapas S2-S5 funcionen en fase cuando empiecen su operación conjunta.
5. de línea" se inicia por el funcionamiento del regulador de cruce al intervalo TODO ROJO. Cuando la transición es ordenada realizada a propósito por el regulador principal, la transición se realiza con preferencia en un momento en que el regulador de cruce está todavía en el intervalo TODO ROJO, dado que esto proporciona la menor dislocación en el ciclo de señales. Cuando la transición a la operación "fuera de línea" es accidental, resultante de un fallo en la línea, o similar, la transición puede presentarse en cualquier momento en el ciclo de señales, pero en cualquier caso, el regulador se ajusta luego forzosamente al intervalo TODO ROJO, como ya se describió, En todo caso, la aparición de la operación "fuera de línea", está siempre asociada con el intervalo TODO ROJO y, por esta razón, es conveniente que el indicador 136 esté en reposo en una posición correspondiente a este mismo intervalo, de tal modo que el indicador y el contador binario formado por las etapas S2-S5 funcionen en fase cuando empiecen su operación conjunta.
10. Cuando la transición es ordenada realizada a propósito por el regulador principal, la transición se realiza con preferencia en un momento en que el regulador de cruce está todavía en el intervalo TODO ROJO, dado que esto proporciona la menor dislocación en el ciclo de señales. Cuando la transición a la operación "fuera de línea" es accidental, resultante de un fallo en la línea, o similar, la transición puede presentarse en cualquier momento en el ciclo de señales, pero en cualquier caso, el regulador se ajusta luego forzosamente al intervalo TODO ROJO, como ya se describió, En todo caso, la aparición de la operación "fuera de línea", está siempre asociada con el intervalo TODO ROJO y, por esta razón, es conveniente que el indicador 136 esté en reposo en una posición correspondiente a este mismo intervalo, de tal modo que el indicador y el contador binario formado por las etapas S2-S5 funcionen en fase cuando empiecen su operación conjunta.
15. Cuando la transición es ordenada realizada a propósito por el regulador principal, la transición se realiza con preferencia en un momento en que el regulador de cruce está todavía en el intervalo TODO ROJO, dado que esto proporciona la menor dislocación en el ciclo de señales. Cuando la transición a la operación "fuera de línea" es accidental, resultante de un fallo en la línea, o similar, la transición puede presentarse en cualquier momento en el ciclo de señales, pero en cualquier caso, el regulador se ajusta luego forzosamente al intervalo TODO ROJO, como ya se describió, En todo caso, la aparición de la operación "fuera de línea", está siempre asociada con el intervalo TODO ROJO y, por esta razón, es conveniente que el indicador 136 esté en reposo en una posición correspondiente a este mismo intervalo, de tal modo que el indicador y el contador binario formado por las etapas S2-S5 funcionen en fase cuando empiecen su operación conjunta.
20. Cuando la transición es ordenada realizada a propósito por el regulador principal, la transición se realiza con preferencia en un momento en que el regulador de cruce está todavía en el intervalo TODO ROJO, dado que esto proporciona la menor dislocación en el ciclo de señales. Cuando la transición a la operación "fuera de línea" es accidental, resultante de un fallo en la línea, o similar, la transición puede presentarse en cualquier momento en el ciclo de señales, pero en cualquier caso, el regulador se ajusta luego forzosamente al intervalo TODO ROJO, como ya se describió, En todo caso, la aparición de la operación "fuera de línea", está siempre asociada con el intervalo TODO ROJO y, por esta razón, es conveniente que el indicador 136 esté en reposo en una posición correspondiente a este mismo intervalo, de tal modo que el indicador y el contador binario formado por las etapas S2-S5 funcionen en fase cuando empiecen su operación conjunta.
25. Cuando la transición es ordenada realizada a propósito por el regulador principal, la transición se realiza con preferencia en un momento en que el regulador de cruce está todavía en el intervalo TODO ROJO, dado que esto proporciona la menor dislocación en el ciclo de señales. Cuando la transición a la operación "fuera de línea" es accidental, resultante de un fallo en la línea, o similar, la transición puede presentarse en cualquier momento en el ciclo de señales, pero en cualquier caso, el regulador se ajusta luego forzosamente al intervalo TODO ROJO, como ya se describió, En todo caso, la aparición de la operación "fuera de línea", está siempre asociada con el intervalo TODO ROJO y, por esta razón, es conveniente que el indicador 136 esté en reposo en una posición correspondiente a este mismo intervalo, de tal modo que el indicador y el contador binario formado por las etapas S2-S5 funcionen en fase cuando empiecen su operación conjunta.
30. El restablecimiento de cualquier



- regulador de cruce a la operación "en línea" en respuesta a la transmisión de un "uno" en la muesca "en línea" del código, ha de realizarse solamente a condición de que el regulador principal "sepa" que intervalo determinado se delimita entonces en respuesta al funcionamiento del indicador. Esto es conveniente para que la reversión a la operación "en línea" se realice sin discontinuidad brusca en el ciclo de señales. El regulador principal, desde luego, "sabe" que intervalo se delimita en algún instante por un regulador de cruce, dado que uno de los impulsos de indicación que recibe de cada regulador de cruce proporciona esta información; así, la figura 3B muestra que el segundo impulso de indicación que se presenta en la etapa I2, puede ser un "uno" para indicar que el regulador se halla en el intervalo verde para una fase determinada. Resulta por tanto práctico que el regulador principal haga que cualquier regulador de cruce retorne a la operación "en línea" durante el intervalo verde de la fase designada. Si esto se hace (transmitiendo un "uno" para la muesca "en línea") y recordando que el indicador I36 continuará girando hasta que llegue a la posición de reposo deseada, es evidente que los impulsos destinados a accionar el dispositivo
- 5.
 - 10.
 - 15.
 - 20.
 - 25.
 - 30.

337052



- 43a de almacenamiento de código, en forma de contador binario, podrán seguir presentándose continuamente después de que el regulador de cruce se halle de nuevo en un funcionamiento "en línea". Aunque el funcionamiento de las etapas S3-S5 se impide en este periodo por la ausencia de salida del inversor 130, la etapa S2 puede accionarse por estos impulsos. Para impedir esto, la salida de la etapa S1, proporcionada solamente durante el funcionamiento "en línea", se aplica no solo al dispositivo 26 del indicador para inhibir su operación, sino también el circuito 163 de impulsión del contador, y al circuito 164 de impulsos sincro, para inhibir el funcionamiento de ambos. Consiguientemente, la rotación continuada del indicador 136 que se presenta después de la recepción de un "uno" para la muestra "en línea" no puede dar lugar al funcionamiento indeseado del dispositivo 43a de almacenamiento del código.

CIRCUITO DETALLADO DEL DISPOSITIVO DE ALMACENAMIENTO DE CODIGO

Fig. 6 - La figura 6 es

- un esquema de circuitos de dos fases típicas del dispositivo 43a de almacenamiento de código, que comprende las etapas S2-S5, y representa especialmente su funcionamiento como contador binario. Así, considerando primero la fase que contiene el interruptor 170 contro-



- lado por silicio, este dispositivo tiene su ánodo conectado a una barra colectora 192, y el ánodo de cualquiera de las demas fases está también conectado a esta misma barra
5. 192. La entrada selectora anódica está conectada, a través de un resistor 171, a un generador de tensión positiva, y también, a través del diodo 172 al conductor 173 que se conecta a la salida del circuito
10. Y 60 de la figura 3A de tal modo que aparece una tensión negativa en este conductor 173 solamente cuando funciona el circuito citado Y 60 de la figura 3. El cátodo se conecta a la unión de los resistores 174 y 175.
15. El terminal de salida de la etapa, puede considerarse que se encuentra en el terminal 176. Desde este punto, se acopla una señal de entrada a la etapa o fase, a través del capacitor 177, cuyo terminal derecho se conecta a tierra a través del resistor 178. El terminal derecho del capacitor 177 se conecta también a través de un diodo 179 al terminal inferior del resistor 175 y, a través del capacitor 180, al cátodo del
20. circuito, que a través del resistor 181 está conectado a un generador de potencial negativo y, a través del diodo 183, a la barra colectora 182 de entrada reestablecida. El terminal derecho del capacitor 177
25. está conectado también, a través de un ca-
- 30.

337 05 220 FEB. 1967

- pacitor 184, a l terminal superior del resis
tor 174. El terminal superior de este mismo
resistor se conecta, a través de un diodo
185, al ánodo del circuito. La salida del
5. interruptor 170 regulador mediante silicio,
se obtiene a través del resistor catódico
186.

- En funcionamiento, la aparición
de una tensión de tendencia positiva en el
10. terminal 176 se diferencia o compensa por
la combinación R-C del capacitor 177 y el
resistor 178, de tal modo que aparecerá una
"punta" de tensión de tendencia positiva
en la unión de estos elementos del circui-
15. to. Suponiendo que el interruptor 170 con-
trolado por silicio, no es conductor, el
cátodo se hallará prácticamente al poten-
cial cero; sin embargo, el voltaje en la
unión de los resistores 174 y 175 se en-
20. contrará también al potencial cero. El ter-
minal derecho o catódico del diodo 185 es
apreciablemente superior al de tierra, a
causa de la conexión a través del resis-
tor 171 al terminal (+). Así pues, el im-
25. pulso positivo que aparece en el terminal
derecho del capacitor 184, no puede hacer
conductor al diodo 185, de tal modo que no
aparecerá impulso de voltaje en el circui-
to selector anódico. Con respecto al cir-
30. cuito selector catódico, el terminal dere

3370520



- cho o catódico del diodo 179 se encuentra en estas condiciones, prácticamente al potencial de tierra, a causa de la conexión a través del resistor 175, al cátodo del interruptor 170 controlado por silicio. A causa de esto, el impulso de voltaje de tendencia positiva en el terminal superior del resistor 178, hará fácilmente conductor al diodo 179, dando así lugar a la aplicación de una tensión positiva al capacitor 180 y al circuito selector catódico del interruptor regulador por silicio 170, para convertir este dispositivo en conductor. Una vez conductor dicho dispositivo, el voltaje en el terminal superior del resistor 174 se eleva notablemente a consecuencia de la caída de tensión a través del resistor catódico 186. Por tanto, la aparición de un impulso de tensión de tendencia positiva en el terminal superior del resistor 178 en estas condiciones, hará rápidamente conductor al diodo 185 y dará lugar a que aparezca un impulso de tensión en el circuito selector anódico, convirtiendo así el dispositivo en no-conductor dado que este impulso de voltaje elevará el potencial del circuito anódico por encima del a que se encuentra el ánodo.
- 5.
 - 10.
 - 15.
 - 20.
 - 25.

De la descripción anterior se deducirá que cada fase o etapa se acciona

- 30.



- en respuesta a un impulso de voltaje de tensión positiva, obtenido de la fase de etapa anterior. Dado que el impulso de salida de cada fase o etapa se obtiene a través de un resistor catódico, es evidente que cada fase acciona la siguiente a sus condiciones opuestas, solamente cuando se coloca en "on" o en estado conductor. Por esta razón, la condición normal de cada una de las etapas del conductor binario es el estado "on" y consiguientemente éste constituye el modo normal de funcionamiento para que la primera fase se accione a la condición de "off" en respuesta a un primer impulso de entrada, y luego retroceda a la condición "on" en respuesta al impulso inmediato siguiente, dando esta acción por resultado el funcionamiento de la segunda etapa al estado "off" cuando la primera etapa se restablece al estado "on", y proporciona un impulso de voltaje a causa de la conducción de corriente a través de su resistor catódico.
- 5.
 - 10.
 - 15.
 - 20.

- Se ha descrito previamente, en relación con la figura 3A que puede aplicarse una entrada reajustada para accionar el contador a la condición "todo unos" y esto se consigue aplicando un impulso de tensión positiva a la barra colectora 182, que se aplica directamente a través de un diodo de acoplamiento, a la entrada selectora de cada interruptor
- 25.
 - 30.

337052



20 FEB 1967

- controlado por silicio, que de este modo ocupa la posición activa. Por ejemplo, el impulso de voltaje positivo que aparece en la barra 182, se aplica por el diodo 183,
5. directamente a la entrada catódica selectora del interruptor controlado por silicio 170, para hacer que éste pase a su condición ON.
10. Se describió también, en relación con la figura 3A, que las etapas sucesivas S2-S5 funcionarían como contador binario, solamente en ausencia de un impulso de inhibición en el dispositivo indicador. Esto se representa en la figura 6 por la barra 131 a
15. la que se aplica una tensión positiva cuando se desea que las etapas sucesivas no funcionen como contador binario sino que, en cambio, accionen un impulsor escalonado. Así, suponiendo que aparece un voltaje positivo en la
20. barra 131, resultará evidente que el capacitor 177 se cargará por completo a través del resistor 178 y que la aparición de una tensión de tendencia positiva en el terminal superior del resistor catódico 187 no podrá ya
25. cargar el capacitor 177, de tal modo que no aparecerá impulso de voltaje de tendencia positiva en la unión del capacitor 177 y del resistor 178. Por el contrario, en ausencia de esta entrada de inhibición en la
30. barra 131, el capacitor 177 no se cargará conti

337052



- nuamente, sino que únicamente se cargará cuando aparezca una tensión de tendencia positiva en el terminal superior del resistor catódico 187, y esta señal de tensión de tendencia positiva dará lugar a una carga del capacitor 177 de tal modo que aparecerá una variación de tensión de tendencia positiva en la unión del capacitor 177 y el resistor 178. El impulso positivo resultante, acciona el dispositivo 170 a su estado opuesto.
- 5.
- 10.

FUNCIONAMIENTO DE LAS ETAPAS DE INDICACION DE ALMACENAMIENTO IL-I6 - Fig. 7 - Dos de las etapas de almacenamiento de indicación, I2 e I3,

- se representan detalladamente en la figura 7.
15. La etapa nº 3, por ejemplo, comprende en serie entre el terminal F y la barra 75, un diódo 200, un resistor 201, un capacitor 202 y el diódo 203. El resistor 204 está conectado entre la unión del capacitor 202 y de la diódo 203. El terminal F recibe una tensión positiva, solamente cuando la etapa nº 3 del graduador de código 32a se acciona y la barra 75 se conecta al circuito de relajación 76, como se indica en la figura 3B. Se aplica una entrada de control, comunicando selectivamente a tierra la unión del resistor 201 y del capacitor 202; si el terminal G se une a tierra, aparecerá un potencial positivo en la barra 75, en respuesta a la presencia de un potencial positivo en el terminal F.
- 20.
- 25.
- 30.



337052

20 FEB. 1967

- Suponiendo que el terminal G esté unido a tierra, el capacitor 202 se descargará totalmente a través de los resistores 205 y 204, a tierra. La aparición de una
5. tensión positiva en el terminal F, puede cargar an estas condiciones el capacitor 202 a través de las diódos 200 y 203, para colocar una tensión positiva en la barra 75. Si el terminal G no está unido a tierra, la primera aparición de un impulso
10. positivo en el terminal F, cargará el capacitor 202 y producirá un impulso en la barra 75. El capacitor 202 no puede descargarse en estas condiciones, sin embargo,
15. de tal modo que la presentación inmediata de un impulso positivo en el terminal F, en contrará este capacitor todavía cargado y no aparecerá impulso en la barra 75. Incluso una comunicación momentánea a tierra del
20. terminal G, tal como por una actuación momentánea de un detector de un vehículo asociado, descargará el capacitor 202 y permitirá la transmisión de un impulso "uno" la próxima vez que el terminal F se haga
25. positivo.

- En cuanto a la etapa de indicación I2, la puesta a tierra selectiva del terminal de entrada H se controla por el transistor Q3 cuya base está conectada a través
30. del resistor 207, al terminal E que, a su



- vez, está conectado al terminal E' de la figura 4B o, como variante, al terminal E'' de la figura 8. Cuando el terminal E de la figura 7 eleva su potencial, el transistor Q3 se hace conductor, y su potencial colector pasa prácticamente a tierra dado que éste es el potencial de su emisor. Como resultado, un potencial positivo en el terminal I produce un impulso de voltaje positivo en la barra 75. Cuando el terminal E no está unido a tierra, el transistor Q3 se convierte en no-conductor, y no puede aparecer impulso alguno en la barra 75, para la etapa nº 2.
- 5.
- 10.
15. LAMPARAS DE SEÑALES PARA SEÑALES DE ADVERTENCIA - Fig. 8 - I2 de la figura 7 representa un circuito para controlar la transmisión de un impulso de código de indicación dependiente de la presencia de tensión en la entrada de un triac que controle la excitación de una lámpara determinada de señales. Aunque una disposición de esta naturaleza haga posible que el regulador principal "sepa" cuando cada regulador de cruce se encuentra en un intervalo de señales preseleccionado, no existe la seguridad de que aparezca la indicación de la señal conveniente, toda vez que la lámpara de señal, por ejemplo, puede haberse fundido.
- 20.
- 25.
30. El circuito de la figura 8 representa

337052



- una disposición alternativa en la que el impulso de indicación depende del nivel de la corriente que circula en el circuito de lámparas. Así, el triac 210 tiene un circuito
5. de corriente alterna de potencia, en el que la corriente circula en respuesta a la aplicación selectiva de energía de corriente continua a un circuito de señales de corriente continua, y el circuito de corriente alterna
 10. no solo incluye el filamento de lámpara 211, sino también el arrollamiento primario 212 de un transformador de corriente 213. El arrollamiento secundario 214, está conectado a terminales opuestos de un rectificador 215
 15. de onda completa, cuyos terminales restantes 216 y 217 se conectan, respectivamente, a un circuito transistor y a un generador de corriente continua de voltaje de referencia. El nivel del potencial de referencia aplicado al
 20. terminal 217, se ajusta a una nivel adecuado tal que por lo menos el nivel normal de corriente de lámpara ha de circular en el arrollamiento primario 212, para que el terminal 216 se haga suficientemente negativo para
 25. desconectar el transistor Q4 y permitir que su voltaje de salida del colector ascienda prácticamente al nivel del terminal (+). Cuando la corriente de lámparas es inferior a este valor, el transistor Q4 se hace conductor,
 30. y el voltaje de salida de su colector descien

337052



de hasta cerca del nivel de tierra.

5. De la descripción anterior con respecto a la figura 7, resulta evidente de que modo la salida de doble nivel del transistor Q4 puede utilizarse para controlar la transmisión selectiva de un "uno" o "cero" en un periodo seleccionado de impulso de indicación de código.

10. Ya descrito un sistema para el control de señales por medio de una calculadora digital o numérica, debe tenerse presente que en la forma específica descrita pueden introducirse distintas modificaciones y alteraciones, sin separarse en modo alguno del espíritu o alcance de este invento.

-N O T A-

15. Descrita suficientemente la naturaleza del invento, así como la manera de realizarlo en la práctica, debe hacerse constar que las disposiciones anteriormente indicadas son susceptibles de modificaciones de detalle en cuanto no alteren su principio fundamental. También se hace constar que el invento corresponde a un-a solicitud de patente presentada en Norteamérica Ser. No. 529.156 de 21 de febrero de 1.966 acogiéndose, por lo tanto, a los beneficios que conceden los Convenios Internacionales en vigor, siendo lo que constituye la esencia del referido invento y por lo que se solicita Patente de Invención por 20 años en España, sobre: "PERFECCIONAMIENTOS EN SISTEMAS DE CONTROL PARA LA REGULACION DEL TRAFICO", caracterizándose por lo siguiente:

30. 1ª.- Perfeccionamientos en sistemas de con-

-73- 337052



- trol para la regulación del tráfico, del tipo que comprenden un regulador de señales, de intersección, un regulador principal y un circuito de comunicación prolongado entre
5. los dos reguladores; incluyendo el regulador principal un medio para transmitir órdenes al de intersección, a través del circuito de comunicación, siendo cada una de ellas representativa de un intervalo deseado de
10. señal, combinación de indicaciones de señal e incluyendo el regulador de intersección un medio dependiente de cada una de las órdenes codificadas, para regular la iluminación selectiva de las señales de tráfico de acuerdo con la orden, caracterizados porque el medio de transmisión de orden del regulador principal se adapta para transmitir órdenes sucesivas a una cadencia predeterminada, en forma de un código de dígitos múltiples, y el medio
15. dependiente de las señales del regulador de intersección, depende de las órdenes, en forma de un código de dígitos múltiples, para controlar la iluminación de las señales de tráfico, selectivamente.
- 20.
25. 2ª.- Perfeccionamientos según la reivindicación 1, caracterizados porque el regulador de intersección se constituye con un aparato de reserva selectivamente accionable, con un medio de almacenamiento de un código de elementos múltiples, para almacenar el código transmitido por
- 30.



dicho regulador principal, colocando sucesivamente el mencionado aparato de reserva, cuando se activa, distintas órdenes de código, cada una de ellas correspondiente a un intervalo de señales diferentes, en el medio de almacenamiento a intervalos previamente cronometrados, y con un medio de control para regular selectivamente dicho aparato de reserva, en condiciones de funcionamiento.

5.

10.

15.

3ª.- Perfeccionamientos según la reivindicación 2ª, caracterizados porque el medio de control depende de una orden de código distintiva del regulador principal y alternativamente depende de la no-recepción de cualquier orden de código desde dicho regulador principal, para por lo menos un intervalo predeterminado a fin de controlar dicho aparato de reserva para la mencionada condición de funcionamiento.

20.

25.

4ª.- Perfeccionamientos según la reivindicación 2 y 3, caracterizados porque en el regulador de intersección se dispone un medio contador, y en el aparato de reserva medios para aplicar impulsos de cuenta a dicho medio contador a intervalos de tiempo sucesivos correspondientes, en duración, a intervalos de señales sucesivas, y medios distintamente dependientes de cada una de las sucesiones de cuenta en dicho medio contador, para controlar la aparición de combinaciones respectivamente distintas, de indicaciones de señales.

30.

5ª.- Perfeccionamientos según la reivindicación 4, caracterizados porque el medio transmi-

20 FEB. 1957



sor se dispone para transmitir el mensaje codificado, en forma de una serie de digitos binarios, y en el medio de almacenamiento del código se dispone una serie de etapas bi-estables, una para cada uno de dichos digitos binarios, y medios dependientes de los medios de control, para interconectar funcionalmente etapas sucesivas de las mencionadas, y regular cada etapa sucesiva para funcionar en un estado opuesto en respuesta a cada segunda operación de la etapa inmediatamente anterior, aplicando el medio de aplicación de las cuentas, éstas a la primera de dichas etapas interconectadas.

5.
10.
15.
20.

6ª.- Perfeccionamientos según las reivindicaciones anteriores, caracterizados porque en el regulador de intersección se disponen medios dependientes de la recepción de cada uno de los digitos de una serie del código de digitos múltiples mencionado, para transmitir un impulso de código de orden distintivo, al mencionado regulador principal.

25.

7ª.- Perfeccionamientos según la reivindicación 6, caracterizados porque en el regulador de intersección se dispone por lo menos un medio dependiente de los vehículos, y medios controlados por el anterior, para regular la naturaleza del impulso de código de orden, transmitido al regulador principal.

30.

8ª.- Perfeccionamientos según las reivindicaciones anteriores, caracterizados porque en el

337052

20 FEB.



regulador de intersección, se disponen medios dependientes de los vehículos y medios dependientes de los anteriores medios, para transmitir órdenes de código de indicación al regulador principal, indicadores de la dirección de un vehículo, por dicho medio dependiente de los vehículos.

5. 9ª.- Perfeccionamientos según la reivindicación 8ª, caracterizados porque en el regulador de intersección se dispone un medio de almacenamiento para almacenar el código últimamente recibido del regulador principal, y medios de control del almacenamiento, dependientes de la recepción de una orden completa para retirar de los medios de almacenamiento la orden en ellos almacenada y sustituirla por la orden últimamente recibida, dependiendo dichos medios dependientes, en todo momento, de la orden almacenada en los medios de almacenamiento, para controlar la excitación de las lámparas de señales mencionadas.

10. 10ª.- Perfeccionamientos según la reivindicación 8 y 9, caracterizados porque se dispone un aparato de reserva eficaz, al ponerse en funcionamiento, para la colocación de códigos sucesivos distintos en los medios de almacenamiento a intervalos predeterminados, medios dependientes de los medios de almacenamiento, para oportunamente, hacer eficaz el aparato de reserva, y medios dependientes de la recepción repetida de órdenes de código completas, por el regulador de intersección, para mantener inactivo el mencionado aparato de reserva.

15. 20. 25. 30.

33705220



proporcionar de este modo, control selectivo para la transmisión del impulso de código distinto citado, al regulador principal.

- 13ª.- "Perfeccionamientos en sistemas de control para la regulación del tráfico", tal y como queda sustancialmente descrito en la presente memoria e ilustrado en los dibujos adjuntos.
- 5.

- Esta memoria consta de 78 hojas escritas a máquina por una sola cara.
- 10.

Madrid, 20 FEB. 1967

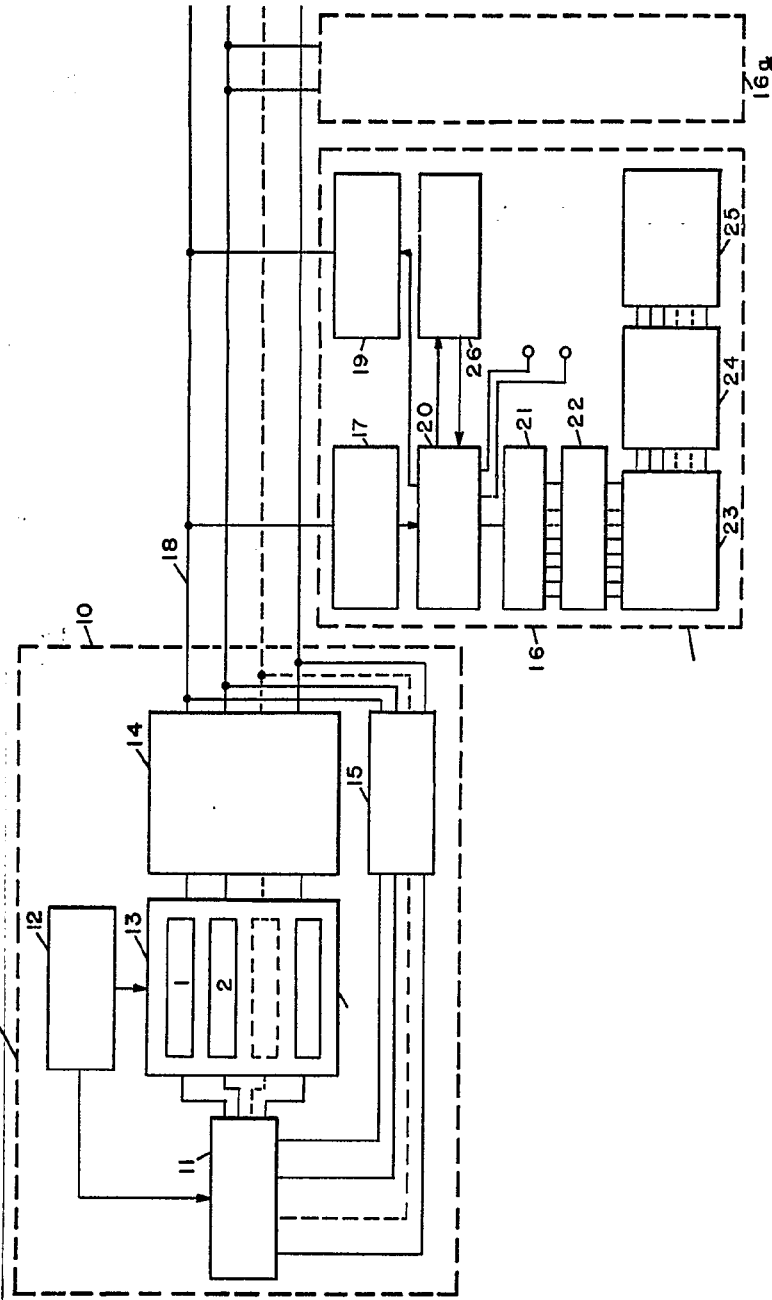
GENERAL SIGNAL CORPORATION

L. GOMEZ ACEBO Y MONEV
P.P. Firmado: F. Hernández Rota

337052

337052

FIG. 1



ESCALA VARIABLE

Madrid, 20 FEB 1967
 GONZALEZ ACEVO Y HOJEA
 S. de Ingenieros y Arquitectos

FIG. 3C

	1	2	4	8	1	2	4	8	
#1, #2, #3,	1	1	1	1	1	1	1	1	0
#1, #2, #3, F1,	0	1	1	1	0	1	1	1	1
#1	1	0	1	1	0	1	1	1	2
#1	0	0	1	1	0	0	1	1	3
#2	1	1	0	1	1	0	1	1	4
#2	1	1	1	1	-	-	-	-	0
#2	0	1	0	1	0	1	0	1	5
#2	1	0	0	1	1	0	0	1	6
#3	1	1	1	1	-	-	-	-	0
#3	0	0	0	1	0	0	0	1	7
#3	1	1	1	0	1	1	1	0	8

FIG. 2

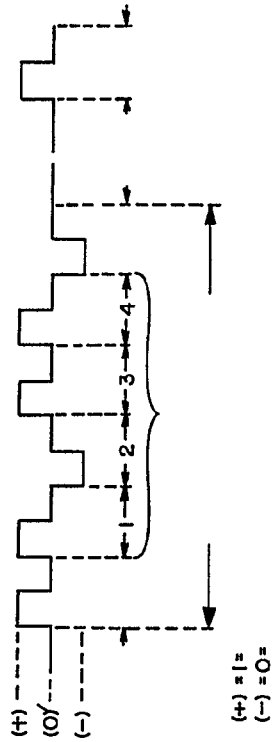


FIG. 1

337052

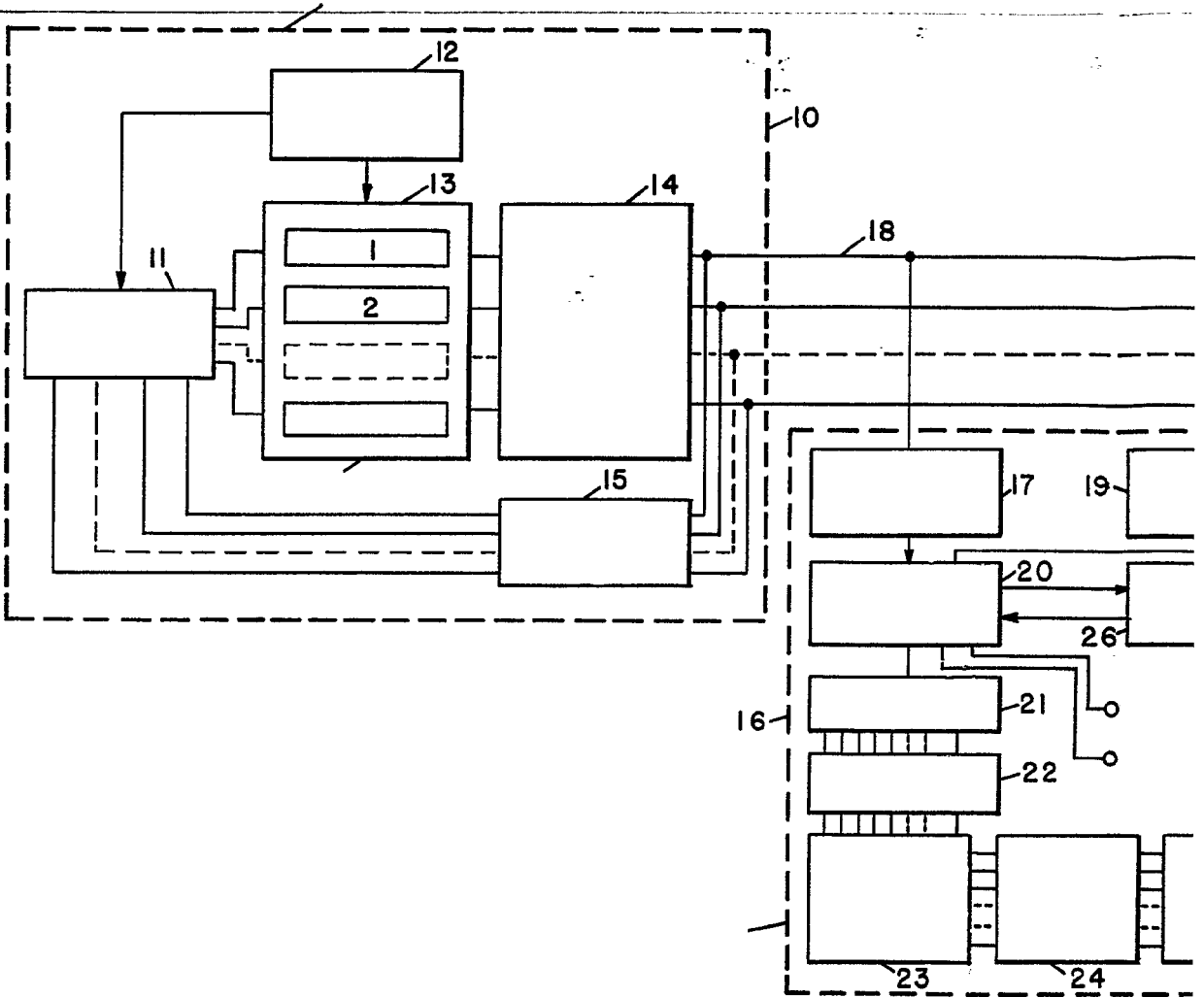
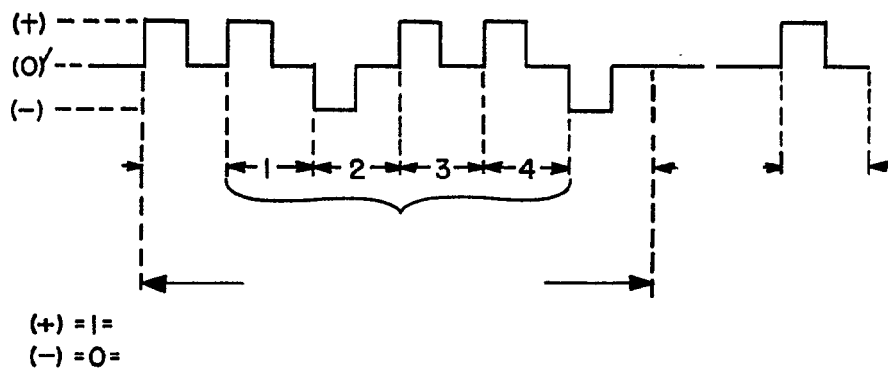
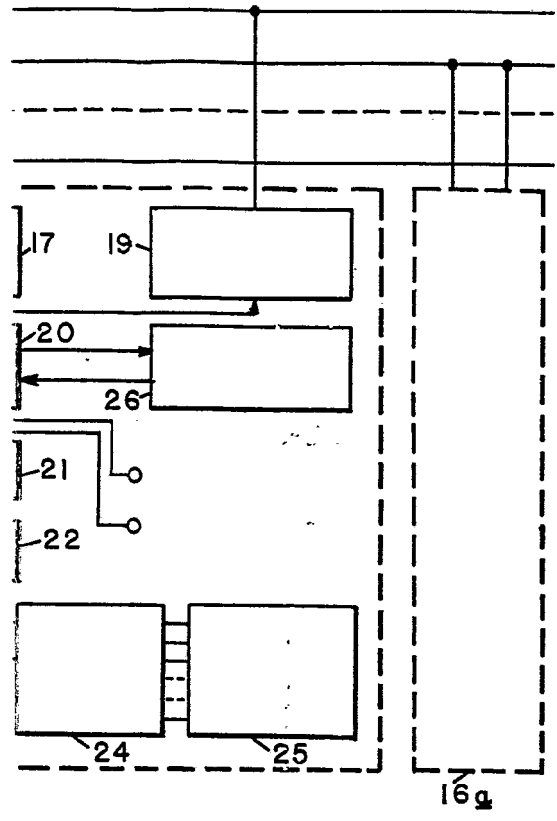


FIG. 2



337052



ESCALA VARIABLE

Madrid

20 FEB. 1967
GOMEZ ACEBO Y MOJER
p. p. Firmador E. Hernández Ruiz

FIG. 3C

	1	2	4	8	1	2	4	8	
	1	1	1	1	1	1	1	1	0
Ø1, Ø2, Ø3,	0	1	1	1	0	1	1	1	1
Ø1, Ø2, Ø3, Fl,	1	0	1	1	1	0	1	1	2
Ø1	0	0	1	1	0	0	1	1	3
Ø1	1	1	0	1	1	1	0	1	4
	1	1	1	1	-	-	-	-	0
Ø2	0	1	0	1	0	1	0	1	5
Ø2	1	0	0	1	1	0	0	1	6
	1	1	1	1	-	-	-	-	0
Ø3	0	0	0	1	0	0	0	1	7
Ø3	1	1	1	0	1	1	1	0	8

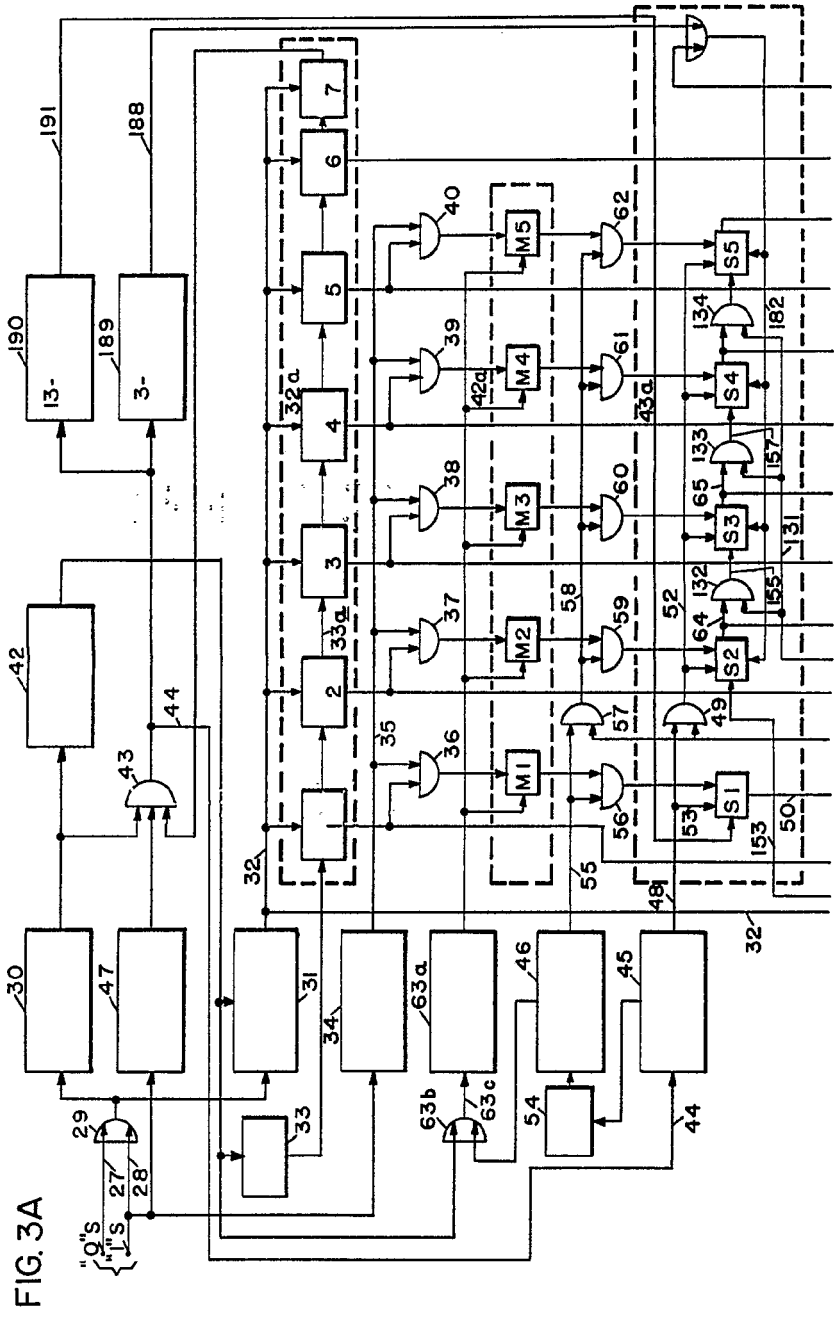
337052

337052

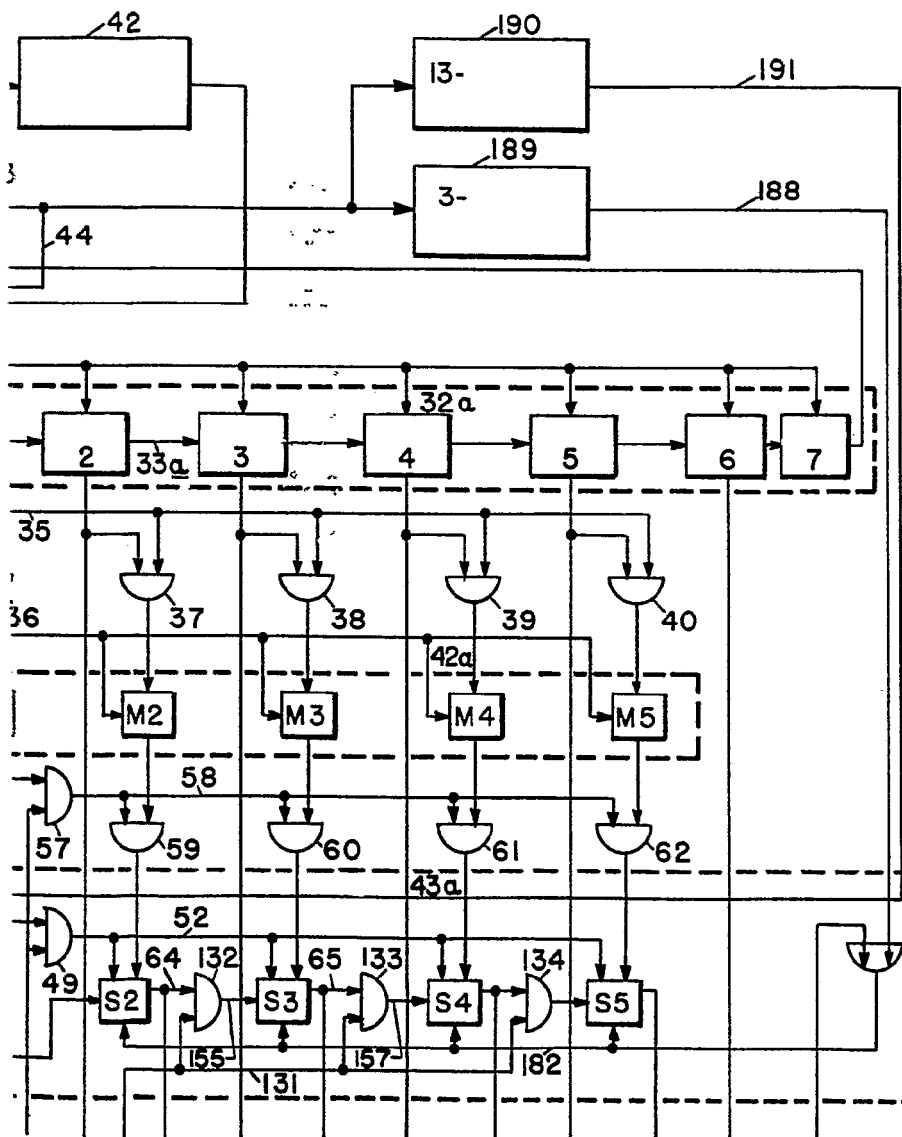


ESCALA
VARIABLE

Madrid 20 FEB. 1957
 A. GOMEZ ACESO Y MODESTO
 P. E. Fernández Hernández Buj



337052



ESCALA
VARIABLE

Madrid 30 FEB. 1967

GOMEZ ACEBO Y MODET
p. Firmados F. Hernández Ruiz

337 052

6 10 68
337 052

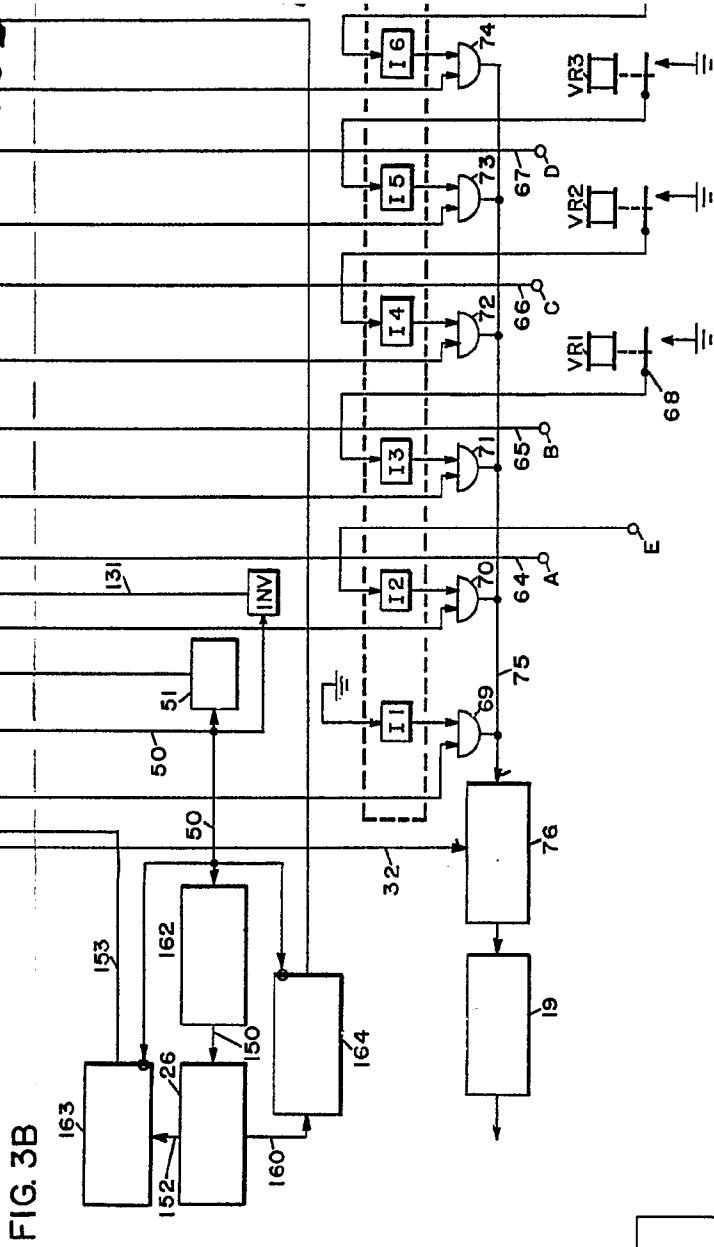


FIG. 3B

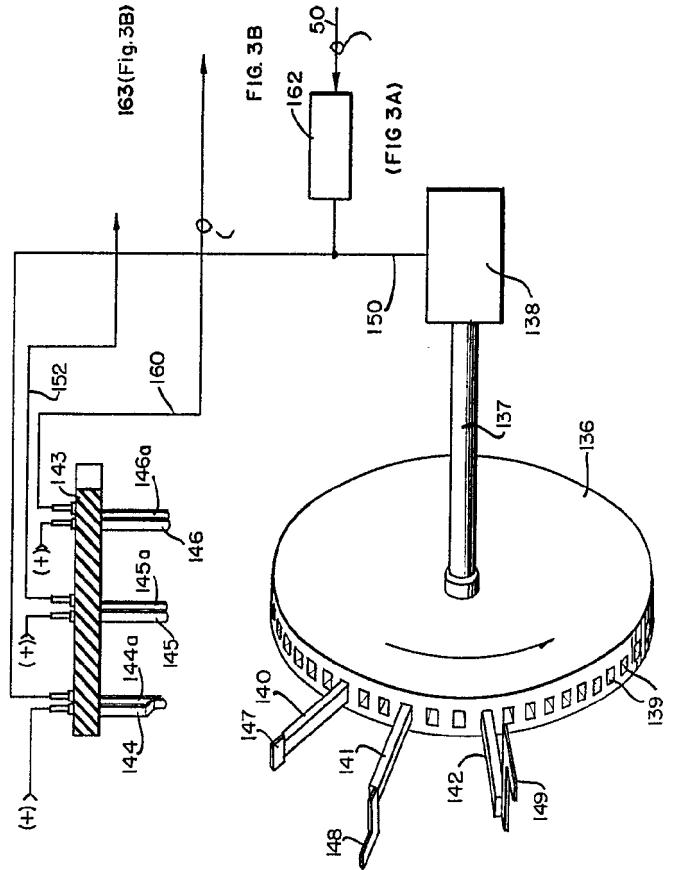


FIG. 3A

18
17

BOFF
 Madrid
 L. GONZALEZ ARCEBO Y
 C^{IA} S^{CA} S^{IA} S^{IA}
 Ingenieros de Electricidad

337052

FIG. 3B

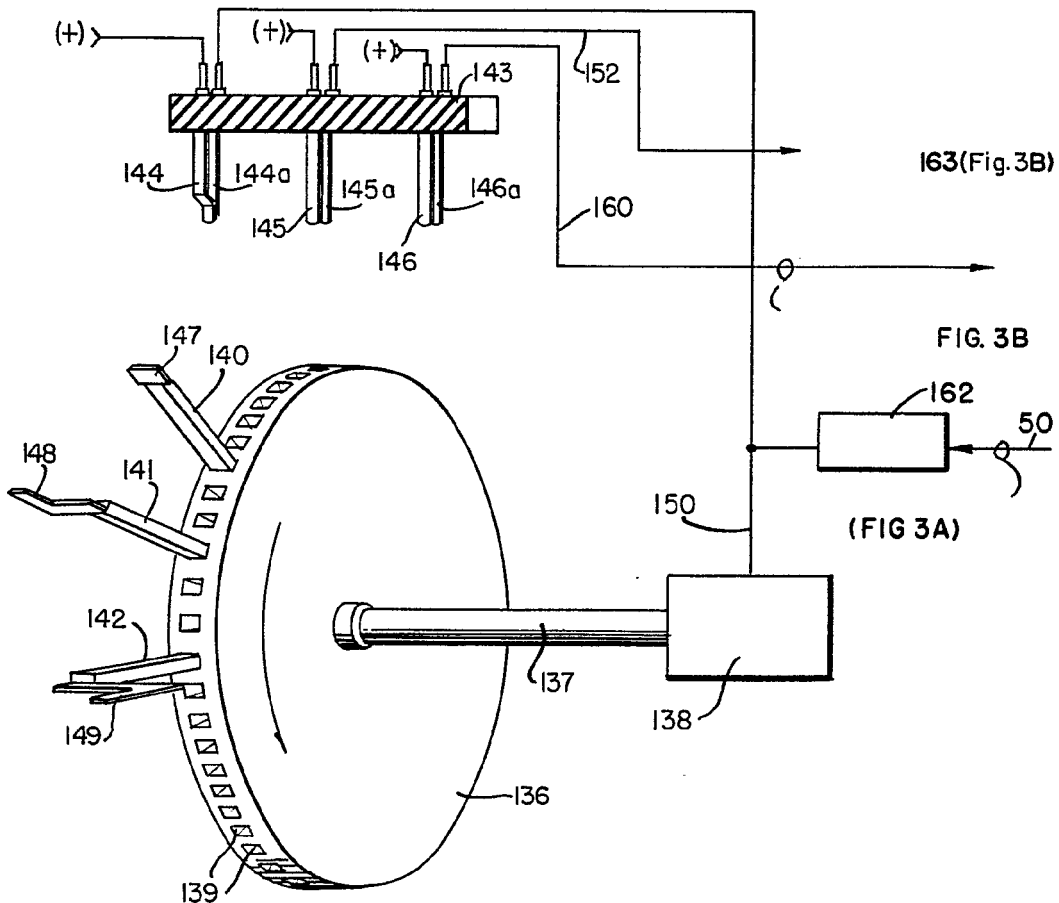
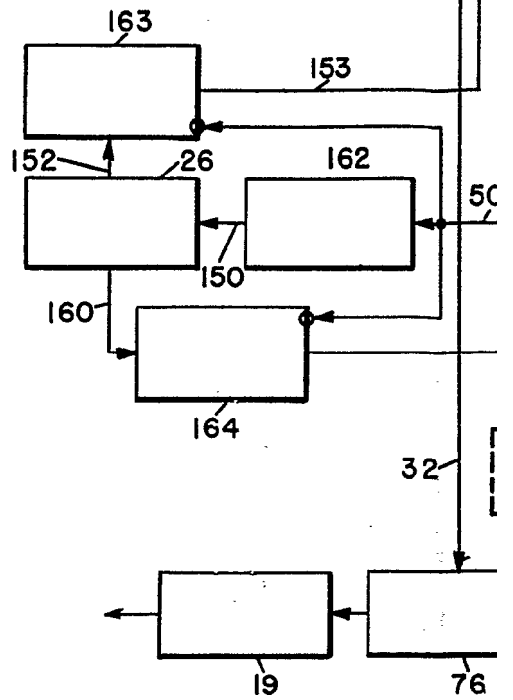
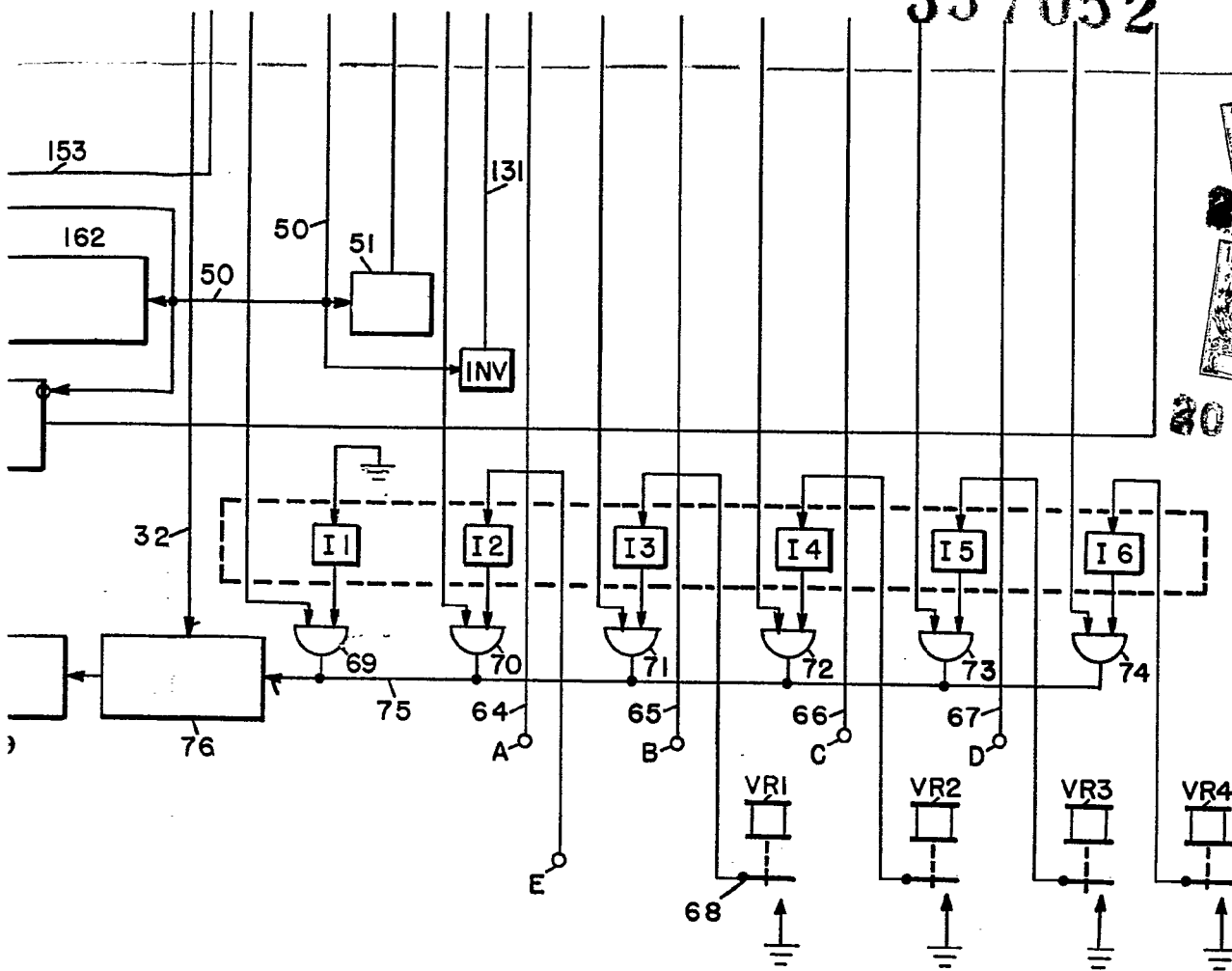


FIG. 5.

337052



20 FEB. 1967

20 FEB. 1967

3B)

3

50

ASCAL/VA

20 FEB 1967

Madrid

J. GONZÁLEZ ACEBO Y MODER

por el Encargado F. Hernández Ruiz

GENERAL SIGNAL CORPORATION

6 Hojas Hoja 4

337052

337052

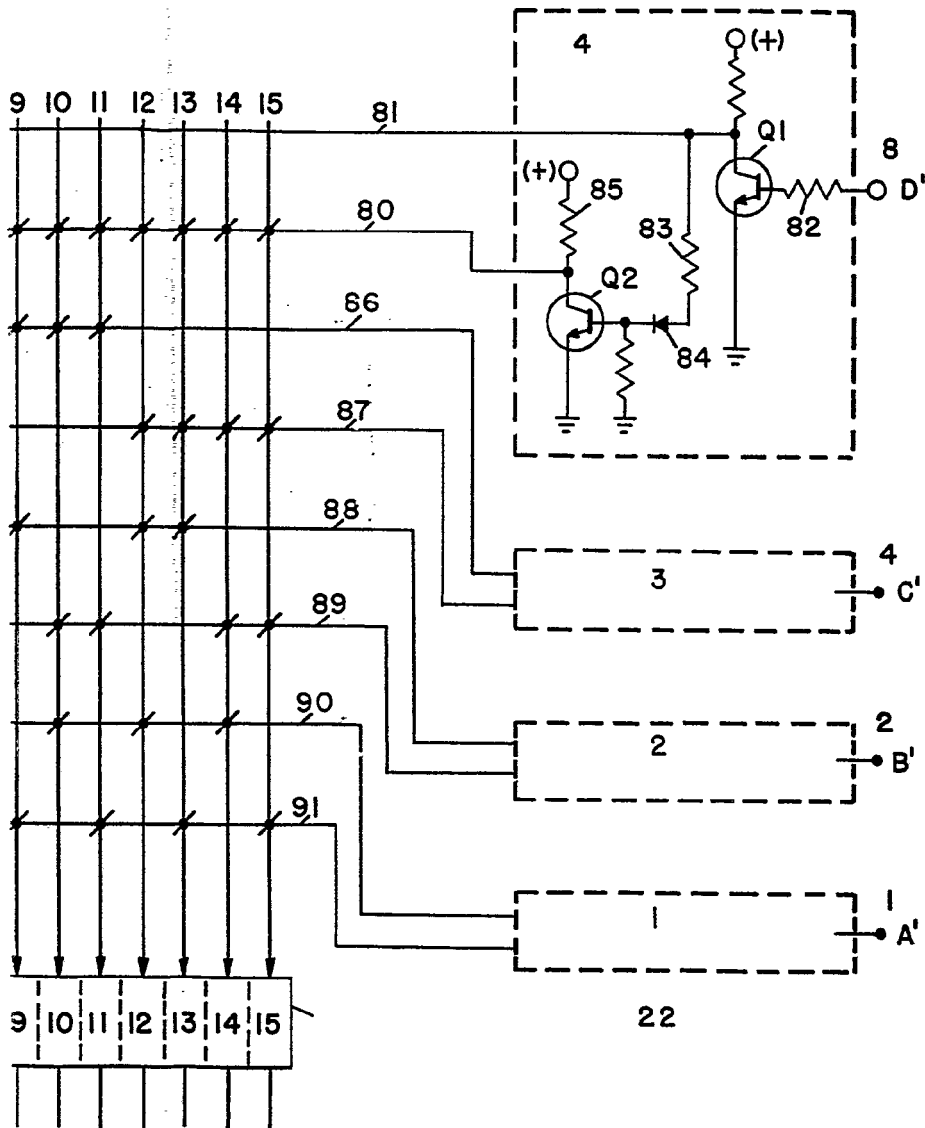
FIG. 4A

OSCILLATOR

30 FEB 1967

J. GONZALEZ ACEVEDO Y MODESTO
 S. R. L. INGENIEROS, Hernandez Rufo

337052



ESCALA
VARIABLE

~~30 FEB 1967~~

J. GÓMEZ ACEBO Y MODESTO
p. E. Espinosa, F. Hernández, Rullé

337052

337052

FIG. 4B

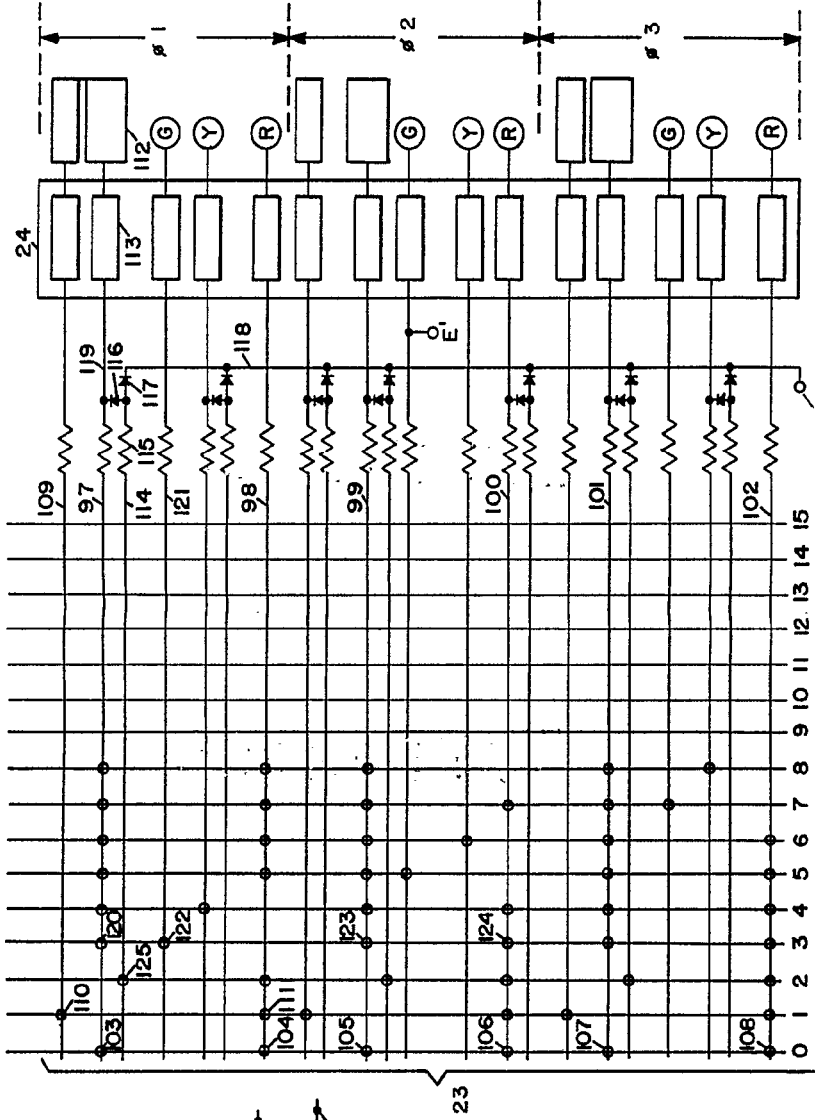
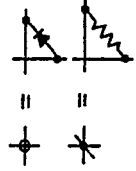


FIG. 4C



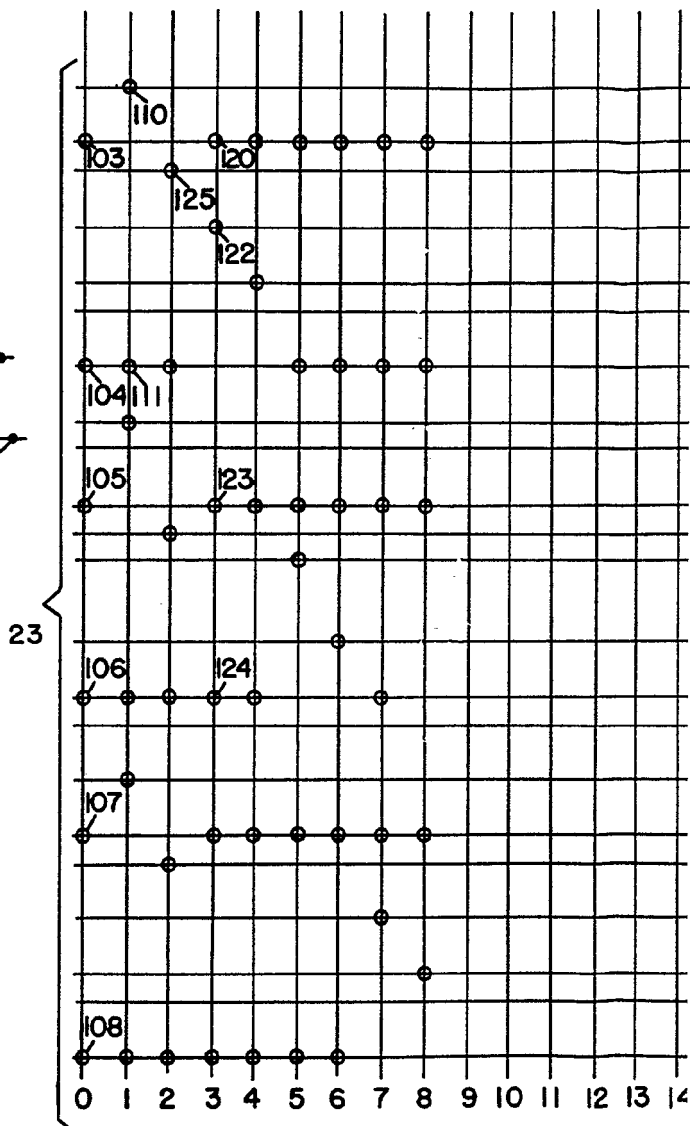
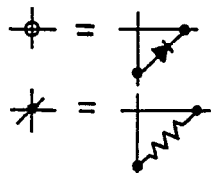
100-100-000

100-100-000

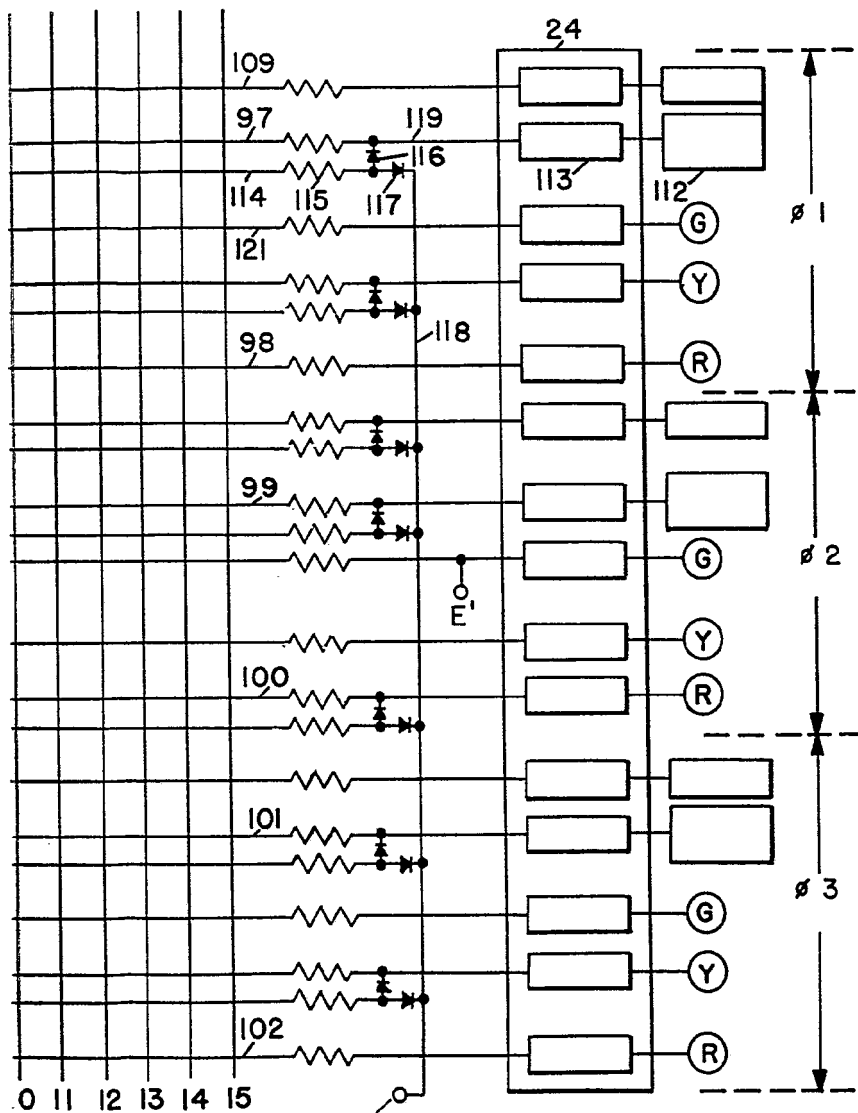
337052

FIG. 4B

FIG. 4C



337052



Madrid 20 FEB 1957

FIG. 6

337052

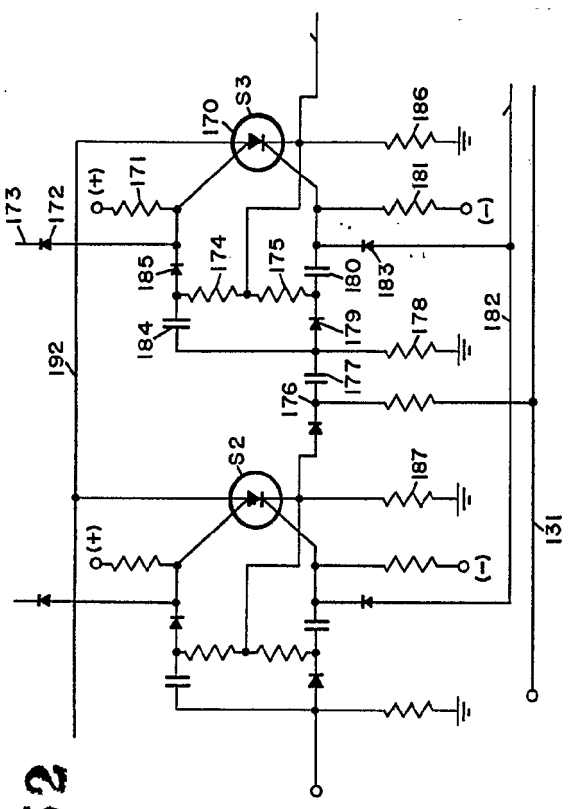


FIG. 7

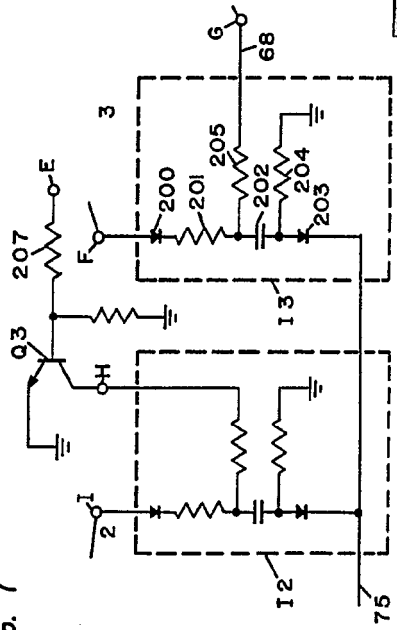
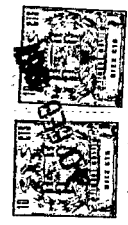
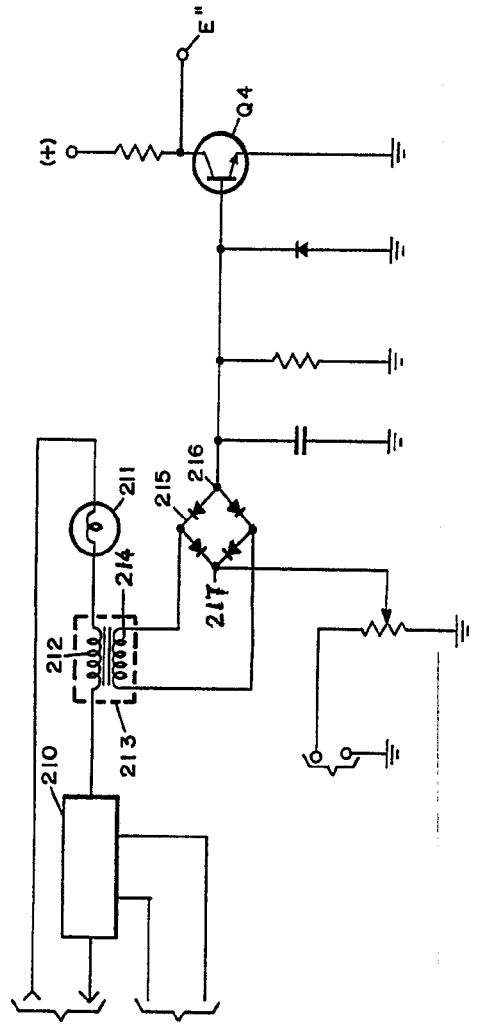


FIG. 8



20 FEB. 1967

INSTITUTO VENEZOLANO DE INVESTIGACIONES CIENTÍFICAS Y MATEMÁTICAS

FIG. 6

337052

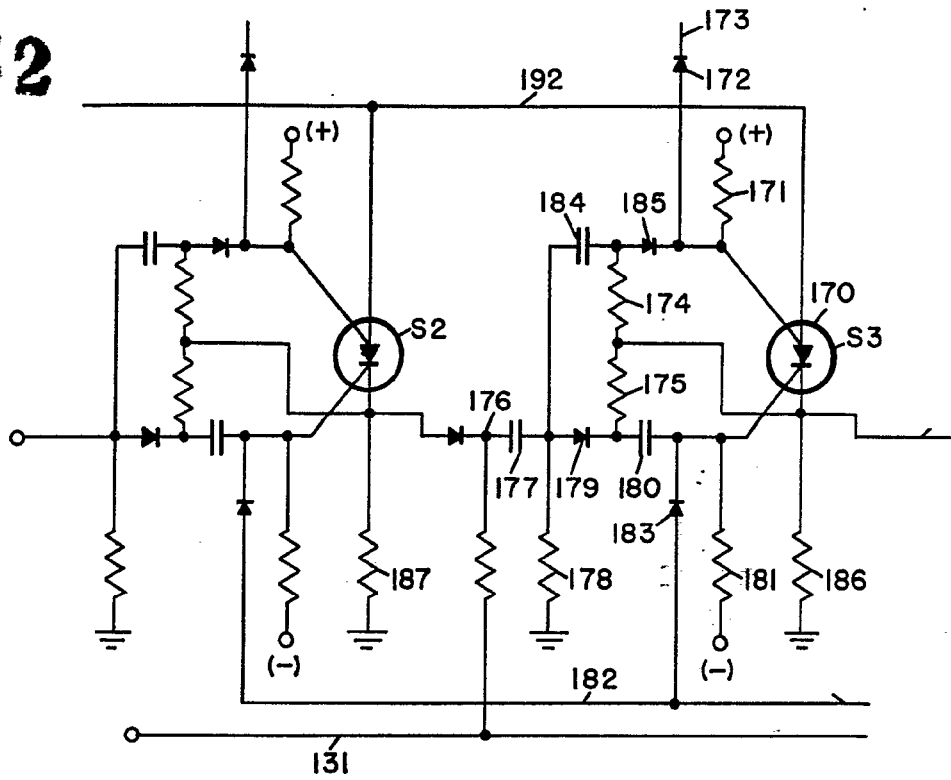


FIG. 8

