



15 FEB

RCA 56.758

336361

MEMORIA DESCRIPTIVA

que se presenta para unir a la solicitud

de

PATENTE DE INVENCION

formulada el 2 de Febrero de 1.967, con el nº 336.361

en

E S P A Ñ A

por VEINTE años

a nombre de RADIO CORPORATION OF AMERICA, entidad norteamericana, establecida en 30 Rockefeller Plaza, Nueva York, N. Y., Estados Unidos de América, por:

"UN DISPOSITIVO DE CIRCUITO INTEGRADO DE SEMICONDUCTOR DE TIPO MONOLITICO".

=====

Este invento se refiere a circuitos integrados mejorados del tipo de semiconductor monolítico y, más específicamente, a circuitos que incluyen pares de transistores MOS complementarios.

5 El transistor MOS es un tipo de dispositivo que opera por corriente de transportadores de carga de mayoría, el cual comprende una fuente y electrodos de drenaje situados a corta distancia entre sí en una capa de substrato de material semiconductor de un solo cristal y un canal de con-

10 ducción entre la fuente y los electrodos de drenaje. El dis



positivo también incluye un control, o puerta de electrodo, para controlar la corriente de transportador de carga a través del canal, comprendiendo una capa delgada de aislación adyacente al canal y una capa metálica sobre la ca
5 pa aislante. Las conexiones del circuito son hechas con la fuente y con los electrodos de drenaje y de puerta.

Debido a su relativa simplicidad de fabricación y a sus características de circuito, los transistores MOS son de interés en circuitos integrados del tipo de semicon
10 ductor monolítico, en particular para ser aplicadc en computadores. Los circuitos inversores de computador digital del tipo de puerta Nand pueden incluir parejas de transistores MOS de tipos opuestos (complementarios). Esto es, en cada par de transistores uno tiene un canal de tipo N y el
15 otro tiene un canal de tipo P. Se ha comprobado que la fabricación simultánea de transistores que tengan las ca - racterísticas deseadas de dos tipos es un problema difícil. Se ha sugerido previamente que se fabrique cada tipo de transistor en una isla separada de material semiconductor
20 del tipo de conductividad apropiada y encajar estas islas en un substrato aislante. Sin embargo, este procedimiento puede ser de un costo indeseablemente elevado y aumenta la complejidad de la unidad completa.

En el dibujo la FIGURA 1 es una vista en perspectiva de una parte de un circuito integrado, que incluye
25 dos transistores MOS complementarios de acuerdo con la presente invención;

Las FIGURAS 2 a la 10 muestran los pasos sucesivos de la fabricación de la porción mejorada del circuito de la FIGURA I; y
30

336361



La FIGURA 11 es un diagrama de un circuito inversor en el cual se puede utilizar este invento.

5 En resumen, un aspecto de la presente invención es proveer un circuito integrado del tipo de semiconductor monolítico comprendiendo un par de transistores MOS complementarios en un solo cuerpo de substrato semiconductor, los transistores siendo fabricados en partes del substrato semiconductor que son de tipos opuestos de conductividad. Otros aspectos de la invención están relacionados con las técnicas de fabricación del circuito mejorado, en particular el método de enfriamiento de la unidad en una corriente de oxígeno puro después de haberse realizado la formación del electrodo de puerta en las capas aislantes sobre los canales de los transistores, y bombardeando iones en la superficie del semiconductor con anterioridad al depósito de la capa metálica donde se deberá efectuar el contacto óhmico con la fuente y los electrodos de drenaje.

10

15

Con relación a la FIGURA 1, un circuito mejorado de acuerdo con el presente invento comprende un substrato 2 semiconductor monocristalino de conductividad tipo N, teniendo un par de transistores complementarios MOS, uno de los cuales, 4, incluye una fuente 6 de tipo P y un drenaje 8 de tipo P conectado a través de un canal 10 tipo P de capa de acumulación delgada, el cual canal se encuentra en la superficie superior del cuerpo semiconductor. Un electrodo metálico 12 hace el contacto óhmico con el electrodo de fuente 6 y un electrodo metálico 14 hace contacto óhmico con el drenaje 8. El

20

25

336361

1572

transistor incluye un electrodo de puerta que comprende una capa 16 de óxido aislante que cubre la superficie del cuerpo semiconductor 2 sobre el canal 10 de capa de acumulación inducida y una capa metálica 18 superpuesta sobre la capa aislante 16. La capa de acumulación en realidad no se encuentra presente hasta que un medio de paso negativo es colocado en el electrodo de puerta 18 ya que dicha capa es solamente una acumulación de un exceso de agujeros debido a la repulsión de electrones que son expelidos de la superficie.

El otro transistor de la pareja comprende un segundo transistor MOS 20 que tiene una fuente 22 de tipo N y un drenaje 24 de tipo N conectado a un canal 26 de capa delgada de inversión tipo N, el cual canal se encuentra en la superficie superior del cuerpo semiconductor. Un electrodo metálico 28 hace contacto óhmico con la fuente 22 y un electrodo metálico 30 hace contacto óhmico con el electrodo de drenaje 24. Este transistor tiene también un electrodo de puerta que comprende una capa aislante de óxido 32 que cubre el canal 26 y una capa metálica 34 sobre la capa aislante 32. El canal 26 se extiende en realidad hacia adentro de la capa de óxido 32. El segundo transistor 20 se encuentra dentro de una región 36 de tipo P que se extiende parcialmente a través del substrato semiconductor. El resto de la porción del circuito integrado que se muestra está protegido con una capa de óxido 38. El circuito integrado completo puede comprender otros componentes (que no se muestran) a los cuales se conectan los electrodos de los transistores 4 y 20, preferentemente por medio de bandas delgadas de metal (que no se muestran) las cuales se extienden sobre la cubierta del óxido 38. Se deberá enten-

336361



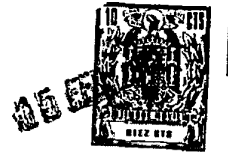
der que la fuente y los electrodos de drenaje de uno de los transistores pueden ser invertidos para facilitar la conexión de los pares de electrodos en un circuito.

5 Seguidamente se ofrece un ejemplo de técnica para fabricar el dispositivo de la Figura I. Se presume que los transistores que se describirán son de tipo de aumento. Los transistores MOS de aumento son dispositivos que substancialmente no tienen conducción de canal entre la fuente y el drenaje cuando el medio de puerta está a
10 cero.

Refiriéndonos ahora a la FIGURA 2, el material inicial que se utiliza es una oblea 2, de 5-7mils de espesor, del tipo N, químicamente pulida y de cristal silicón único. Un material con 5 ohm-centímetro de resistividad se utiliza ventajosamente. Primero se hace una capa de
15 silicón bióxido 38, mediante crecimiento térmico, sobre toda la superficie superior del substrato de silicón de la oblea 2 y una abertura 40 es entonces hecha por grabado a través del óxido donde deberá ocurrir la subsiguiente
20 difusión de tipo P. La capa de óxido puede tener, por ejemplo, un espesor aproximado de 500 Å. La abertura 40 puede ser grabada en la capa de óxido utilizando una fórmula para grabar tal como la fórmula suavizada compuesta de fluoruro de amonio, fluoruro de hidrógeno y agua. Un
25 fotoresistor y técnicas de exposición convencionales son utilizados para definir el área de la abertura. Debajo de la abertura 40 se forma una región de tipo P 36 mediante la difusión de boro hacia adentro del substrato de tipo N de la oblea 2.

30 El boro se difunde hacia adentro de la oblea

336361



5 por un proceso de dos etapas o pasos. Primero el boro se deposita en el silicón a 800°C. durante treinta minutos desde una fuente de nitruro de boro y utilizando gas ní - trógeno para conducirlo. Se incluye una corriente de oxí -
10 geno para proteger la superficie de silicón y para ayudar a la formación de tri-óxido de boro. El tri-óxido de bo - ro es reducido a boro básico o elemental el cual entonces se difunde hacia adentro del substrato de la oblea 2. Des -
15 pués de treinta minutos se interrumpe la difusión y una porción de la capa de óxido 38 es quitada para poder sa - car el boro que se ha difundido hacia adentro de la capa de óxido y que posteriormente puede difundirse completa - mente a través de la capa y ocasionar la formación de áreas de difusión de boro no deseadas en el substrato de la -
20 oblea. Es suficiente con que se quite 1000 Å aproximada - mente de la capa de óxido con la misma fórmula suavizada para grabar que se usó para abrir el agujero 40 con ante - rioridad a la difusión de boro.

25 El segundo paso en la difusión del boro se realiza entonces a 1200°C. en una atmósfera de oxígeno seco durante 16 horas. Esto hace que el boro penetre más en el silicón y provee una región de tipo P con una con - centración superficial de boro de 4.6×10^{16} átomos por cm^3 . Una unión P-N es formada a 6 micrones aproximadamen -
30 te debajo de la superficie del substrato de la oblea 2 y ésta unión tiene una ruptura de inversión en el orden de 150 voltios y a menos de 10 microamperes. La resistividad de la región tipo P es de 1 ohmio-cm., aproximadamente, dentro de la profundidad en la que deberán formarse las regiones de fuente y de drenaje.

336361

15 FEB 1967

En relación con la Figura 3, la porción de capa de óxido 38 que se quitó para formar la región de tipo P 36 es ahora sustituida por una capa de silicón bióxido 38 que se hace mediante crecimiento térmico con un espesor aproximado de 7000-7500 Å y nuevas aberturas 44 y 46 son grabadas a través de la capa de óxido 38 empleando un fotoresistor y técnicas de grabado convencionales. Las aberturas 44 y 46 habrán de ser utilizadas para difundir impurezas hacia adentro y formar las regiones de fuente y de electrodos de drenaje, respectivamente, de un transistor MOS 4 según se muestra en la FIGURA 1, La región de fuente 6 y la región de drenaje 8 son formadas mediante depósito de nitruro de boro a través de las aberturas 44 y 46 y difundiendo boro hacia adentro de la oblea substrato 2 a 1100° C. durante 20 minutos. Bajo estas condiciones la concentración superficial del boro es de 2×10^{20} átomos por cm^3 aproximadamente. Los bordes adyacentes de las regiones de fuente y de drenaje en este ejemplo se encuentran a 0,39 a 0,41 mil de separación.

Refiriéndonos a la FIGURA 4, las aberturas 44 y 46 en la capa 38 de óxido de silicón, se cierran de nuevo con óxido y nuevas aberturas 48 y 50 son grabadas en la porción 38 de la capa de óxido y dentro del área de la región 36 de tipo P. Oxidocloruro fosforoso es entonces empleado para depositar fosforoso en las aberturas 48 y 50, y el fosforoso es difundido hacia adentro de la región 36 de tipo P para formar una fuente de tipo N y regiones de drenaje 22 y 24, respectivamente.

La difusión es realizada a 1050°C. Los bordes adyacentes de la fuente y de las regiones de drenaje se

336361

8.2.67



encuentran a 0,39 a 0,41 mil de separacion entre sí.

El próximo paso, que se indica en la FIGURA 5, en el proceso de fabricación es la construcción de una capa aislante de óxido sobre la región del canal de cada transistor. Este proceso tiene que ser cuidadosamente controlado ya que del mismo depende primordialmente el grado de pasividad de los dispositivos, la capacitancia de las puertas, las características de la modulación del canal, la resistencia de entrada y la efectividad general de los dispositivos. Una de las maneras que se ha preferido para construir el óxido de canal, de acuerdo con la presente invención, es comenzar formando el bióxido de silicón mediante crecimiento térmico hasta un espesor de 500 Å aproximadamente. Esto se hace cubriendo primeramente con el fotoresistor 52 todo el óxido que había sido previamente depositado, y, mediante métodos convencionales, se abren los agujeros 54 y 56 en el fotoresistor 52 y en la capa de óxido 38 donde habrá de ser fabricado el óxido de canal. De este modo el óxido previamente depositado es quitado de sobre las áreas del canal. Después se hace pasar oxígeno seco sobre la unidad a 1000°C. hasta que se forma una capa gruesa de óxido. En el transistor 4 la capa completa de óxido se indica con el número 16 y en el transistor 20 se indica con el número 32. Entonces se deposita una segunda capa de óxido de 200 Å de espesor. Esto se hace pasando una mezcla gaseosa sobre la unidad a una temperatura de 745°C. El bióxido de silicón se suministra por descomposición de silano ortoetraetílico. La capa de bióxido de silicón que se deposita se le impregna con fosforo so por descomposición de vapor de fosfato trimetílico el cual también forma parte de la mezcla. Se utiliza argón



como gas transportador. Antes de que la totalidad de la capa de 200 Å de espesor se haya depositado se interrumpe la corriente de fosfato trimetálico y, de este modo, se deposita solamente el bióxido de silicón.

5 Se ha comprobado que sin la capa de óxido impregnada la movilidad iónica de la primera capa es demasiado alta a temperatura elevada y esto hace que se forme una capa de canal de inversión no controlada en el transistor 20 de tipo N.

10 Se ha comprobado que una capa superior de bióxido de silicón no impregnada evita socavaciones cuando la unidad es subsiguientemente cubierta con el fotoreistor y grabada.

15 Finalmente se forma una capa adicional de bióxido de silicón, mediante crecimiento térmico a 1000°C., y esta capa no se impregna. Esta capa es de un espesor de 100 Å aproximadamente. Esta capa final no solamente aumenta el espesor total de la capa de óxido y reduce la probabilidad de la presencia de puntos penetrantes que se
20 extienden totalmente a través de las capas, sino que además parece que aumenta la densidad de las capas previamente depositadas, probablemente por aumentar el número de lazos de inter-conexión entre los átomos.

25 Mediante la presente invención se ha logrado un control de las características del dispositivo al someterse las superficies con óxido a un tipo especial de tratamiento de enfriamiento, después de haberse efectuado el primer paso de formación de óxido y, de nuevo, después del último paso de formación de óxido. El enfriamiento a
30 la temperatura ambiente se hace a un promedio de 100° C/mm

336361

15 FEB 1967



5 y totalmente en una corriente de oxígeno puro seco (deba-
jo de -65°C y sobre -100°C). Este tratamiento reduce a
un mínimo la introducción de iones del vapor de agua de la
atmósfera y así se reduce grandemente la tendencia de estos
iones a afectar adversamente las características del dis-
positivo.

10 Refiriéndonos ahora a la FIGURA 6, la superficie
total de la unidad es cubierta con un fotoresistor 52 adi-
cional y, por técnicas convencionales, se graban las aber-
turas 58 y 60 a través del fotoresistor 52 y del óxido 38
, para dejar expuestas las superficies de las regiones
6 y 8 de fuente y de drenaje, respectivamente. De la mis-
ma manera se hacen las aberturas 62 y 64 para dejar ex -
puestas las regiones 22 y 24 de fuente y de drenaje, res-
15 pectivamente. Las superficies expuestas de la fuentes y
de drenaje de los dos transistores son entonces sometidas
al bombardeo de iones en gas argón durante 10 minu -
tos aproximadamente. La oblea es colocada en una cámara
de vacío que está provista de electrodos de descarga. La
20 presión de la cámara es reducida por bombeo a 10^{-2} mm. de
mercurio aproximadamente y después rellenada con gas ar-
gón a una presión de 50 micrones. Esta presión puede ser
por ejemplo, de 20 a 50 micrones. Una diferencia poten -
cial de 800 voltios DC es entonces colocada a través de
25 los electrodos de descarga y las superficies expuestas de
la oblea son sometidas a una descarga de incandescencia
durante uno a treinta minutos a la temperatura ambiente.
Esto modifica las superficies expuestas de la fuente y
drenaje de tal modo que se logra una mejor adhesividad
30 del aluminio que será utilizado como metal de contacto.



Esta descarga se interrumpe, el gas argón es sacado de la cámara y la cámara es bombardeada hasta obtener vacío de alto grado sin romper el vacío. Metal de aluminio es entonces vaporizado sobre toda la superficie de la unidad, formando una capa de contacto óhmico 66 sobre la región de fuente 6, una capa de contacto 68 sobre la región de drenaje 8, una capa de contacto 70 sobre la región de fuente 22 y una capa de contacto 72 sobre la región de drenaje 24. Una capa de aluminio 74 también cubre el resto del área del circuito.

El paso siguiente es quitar todo el exceso de aluminio, que comprende la capa 74 y todo el exceso del fotoresistor 52 de modo que solamente quede, según se muestra en la FIGURA 7, aquella parte del aluminio que comprende las capas de contacto de aluminio sobre las fuentes y drenajes de los dos transistores.

El transistor 20, incluyendo las capas de contacto de aluminio 70 y 72, es cubierto con una capa de fotoresistor 76. El ensamblaje es entonces sometido a un bombardeo iónico semejante al primer bombardeo para aumentar la adhesividad de aluminio adicional que habrá de ser depositado en la fuente 66 y en el drenaje 68 del transistor 4. Una capa de aluminio 78 entonces se vaporiza sobre la totalidad para cubrir completamente la superficie de la unidad. Esto se muestra en la FIGURA 8. Con fotoresistor adicional y grabado, según se muestra en la FIGURA 9, se define la tira metálica de puerta 18 sobre la capa de óxido de canal 16 del transistor 4. Después de quitarse el exceso de fotoresistor, las unidades son sometidas entonces a una temperatura de 550° C. en una atmósfera de

336361



nitrogeno durante 3 minutos para producir la aleación del aluminio con el silicón en la fuente y en los electrodos de drenaje. Se ha comprobado que éste paso mejora los contactos óhmicos con las capas de aluminio 70 y 72 de la unidad 20 de tipo N, y de las capas de aluminio 66 y 68 de la unidad de tipo P, y también ayuda a establecer las características eléctricas del transistor 4 del tipo P. Después del paso de aleación el transistor 4 de tipo P tiene una G_m típica de 600-800 micro-homios de un miliamp de corriente de drenaje y un voltaje de entrada V_{th} de $-4-1/2$ a $-6-1/2$ voltios. Cuando se omite el paso de calentamiento las unidades han tenido una G_m típica de 100 a 0,5 ma y un V_{th} de -9 a -11 .

La unidad es entonces sometida a un tercer bombardeo iónico semejante a los dos primeros bombardeos. Este tratamiento ayuda a establecer las características del dispositivo de tipo N. Los iones que caen en el canal de óxido 32 del transistor 20 de tipo N crean lugares de aceptación en el óxido. Los lugares de aceptación en las caras de unión entre el óxido y el cuerpo de silicón atraen electrones del cuerpo hacia las caras de unión, formando así una capa 26 de inversión de tipo N sobre la región de tipo P.

Seguidamente se vaporiza una capa de aluminio (que no se muestra) sobre toda la oblea y, por medio de técnicas convencionales de fotoresistor, se quita el aluminio con excepción de las tiras de contacto 12 y 14 (según se muestra en la FIGURA 10) sobre las regiones de fuente y drenaje del transistor 4 de tipo P, la tira de contacto de puerta 18 sobre la capa de óxido 17 de la

336361



unidad de tipo P, las tiras de contacto 28 y 31 sobre las regiones de fuente y de drenaje de la unidad 20 de tipo N, y la tira de contacto de puerta 34 de la unidad de tipo N. Las características típicas del dispositivo son una G_m de 600-800 micro-ohmios y un voltaje de entrada V_{th} de $+1/2$ a $+2-1/2$ voltios.

Una pareja de transistores, según se muestran en la FIGURA 1, pueden ser utilizados en un circuito inversor de computador indicado en la FIGURA 11. Este circuito incluye un transistor 3 de canal de tipo P y un transistor 5 de canal de tipo N. El transistor 3 tiene un electrodo de puerta 80, un electrodo de fuente 82 y un electrodo de drenaje 84. El transistor 5 tiene un electrodo de puerta 86, un electrodo de fuente 88 y un electrodo de drenaje 90. Los dos electrodos de puerta 80 y 86 están conectados con un guía 92 que a su vez está conectada a una guía de señal de entrada 94. Los dos electrodos de drenaje 84 y 90 están también conectados entre sí a través de una guía 96 que a su vez está conectada a una guía de salida 98. El electrodo de fuente 88 está conectado con tierra. El electrodo de fuente 82 está conectado a $+V_b$. El substrato N es devuelto al punto más positivo $+V_b$ y el substrato P está conectado con tierra.

En una operación de estado estable, con $+V_b$ conectado a la fuente de la unidad de canal P, y la fuente de la unidad de canal N conectada a tierra, si el nivel de la señal de entrada tiene un valor de $+V_b$ voltios, la capacitancia de entrada C_{in} se carga a $+V_b$ voltios. El voltaje de puerta - a - fuente del transistor 3 del

336361



5 tipo de canal P es de 0 voltio substancialmente, y por
ello se produce la interrupción de este transistor. El
voltaje de puerta - a- fuente del transistor 5 de tipo
N tiene un valor de $+V_b$ voltios y por ello tiende a na
cer que el transistor de tipo N tenga una condición con
ductiva plena. En consecuencia, la salida 98 ocurre a
un nivel digital de 0 voltio substancialmente.

10 En cambio cuando el voltaje de entrada se en
cuentra a 0 voltio, la capacitancia de entrada C_{in} se
carga a 0 voltio. El voltaje de puerta -a- fuente del
transistor 3 de canal tipo P es substancialmente de -
 V_b voltios y el voltaje de puerta-a- fuente del tran-
sistor 5 de canal tipo N se encuentra substancialmente
a 0 voltio. De este modo el transistor 3 de canal tipo P
15 es predispuesto a tener una condición de conductividad
plena y el transistor 5 de canal tipo N es predispuesto
a estar interrumpido. Para esta condición la salida 98
se encuentra a un nivel digital de V_b voltios aproxima-
damente. En consecuencia, este circuito proporciona en
20 su salida 98 una inversión de los niveles digitales $+V_b$
voltios o 0 voltio que son aplicados a la entrada 94.

25 En el Ejemplo que se ha descrito hay varian-
tes posibles. La resistividad de la oblea de substrato
debe ser con precisión lo suficientemente alta que evi-
te saltos entre la fuente y drenaje. Por ejemplo, resis-
tidades entre 1-20 ohmios son adecuadas. En vez de co-
menzar con una oblea de tipo N, se puede usar una oblea
de tipo P y la región 36 será entonces de tipo N y los
tipos de conductividad de la fuente y de las regiones de
30 drenaje de dos transistores serán inversas a las ilustra

336361



das. Además, se puede utilizar otro material semiconductor en lugar de silicón: como por ejemplo germanio o arseniuro de galio.

5 Las impurezas utilizadas para formar las regiones de difusión también pueden ser diferentes a las que se han indicado en el Ejemplo. Cualquier otro tipo de impureza de tipo P convencional puede emplearse para las regiones de tipo P y cualquier otro tipo de impureza de tipo N convencional puede emplearse para las regiones de tipo N.

10

El tratamiento de descarga iónica puede ser realizado mediante cualquier gas inerte tal como el argón, helio o neón. La descarga puede ser lo mismo AC como DC.

15 Para hacer los contactos óhmicos después del tratamiento de descarga, se pueden utilizar otros metales en lugar de aluminio.

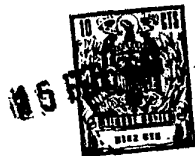
La porción de circuito que se ha mostrado también puede ser fabricada en una cinta delgada de material semiconductor depositado como una capa de un solo cristal en un sustrato aislante apropiado. Esto reduciría el tiempo de conmutación y también puede reducir la disipación de energía.

20

Esta solicitud que corresponde a la presentada en Estados Unidos de América el 24 de Febrero de 1966, Nº 529.825, se acoge a los beneficios del artº 51 del vigente Estatuto sobre Propiedad Industrial.

25

336361



N O T A

Los puntos de invención propia y nueva que se pre
sentan para que sean objeto de esta Patente de Invención
en España, por VEINTE años, son los siguientes:

5 1º.-Un dispositivo de circuito integrado de semi
conductor de tipo monolítico, caracterizado por un cuer-
po de substrato semiconductor con una conductividad de
un primer tipo que tiene una superficie, un primer transis
tor MOS dispuesto adyacentemente a una porción de dicha
superficie, dicho primer transistor teniendo regiones de
10 fuente y de drenaje de un segundo tipo de conductividad
que es opuesta a dicho primer tipo de conductividad, una
región de dicho segundo tipo de conductividad dispuesta
adyacentemente a otra porción de dicho cuerpo de super -
ficie, un segundo transistor MOS dispuesto en dicha últi
15 ma mencionada región; dicho segundo transistor teniendo
regiones de fuente y de drenaje de dicho primer tipo de
conductividad, e interconexiones de circuito entre di-
chos primero y segundo transistores.

20 2º.-Un dispositivo de circuito de acuerdo con
la reivindicación 1, caracterizado además en que dicho
cuerpo de substrato es de silicón.

3º.-Un dispositivo de circuito de acuerdo con
la reivindicación 1, caracterizado además en que ambos
transistores son de tipo de aumento.

25 4º.-Un dispositivo de circuito de acuerdo con
la reivindicación 1, caracterizado además en que dichos
transistores están incluidos en un circuito inversor en
el cual los electrodos de drenaje de ambos transistores

336361



están conectados eléctricamente entre sí y los electrodos de puerta de dichos dos transistores también están conectados eléctricamente entre sí.

5

5.- Un dispositivo de circuito integrado de semiconductor de tipo monolítico.

Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan y con los fines que se han especificado.

10

Esta Memoria consta de diez y siete hojas escritas a máquina por una sola cara.

15 DIC. 1967

Madrid,

P. A.

Alfonso...

336361

29.11.67

JMS/.

-17-

330361



Fig. 1.

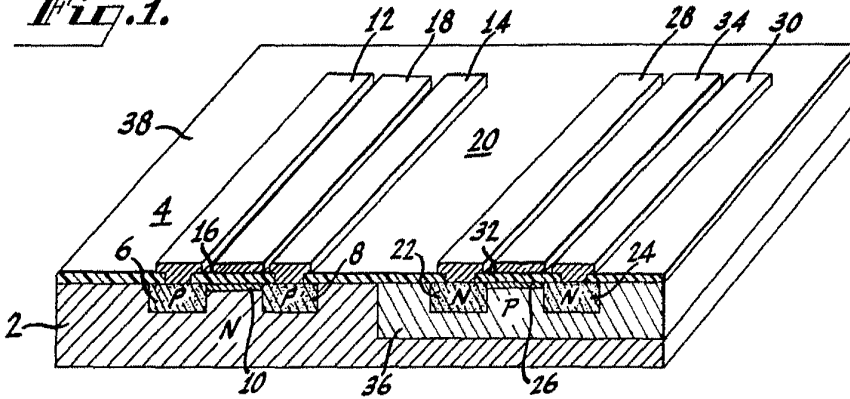


Fig. 2.

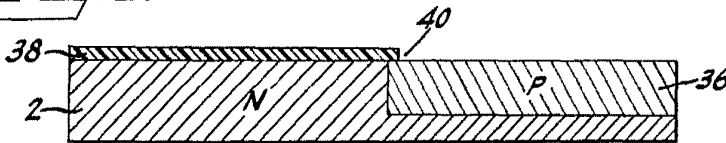


Fig. 3.

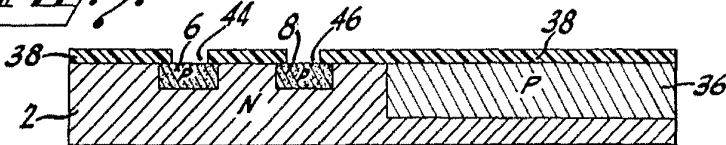


Fig. 4.

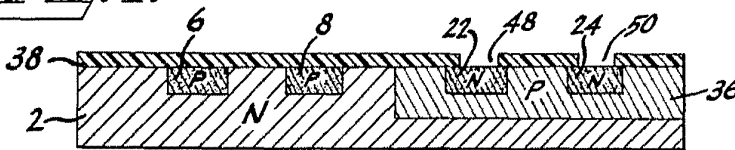
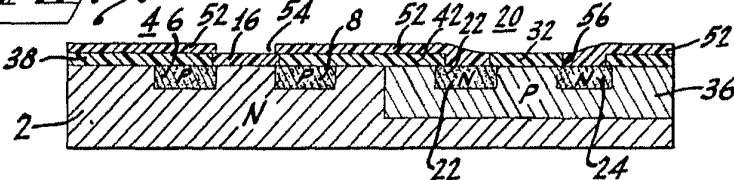
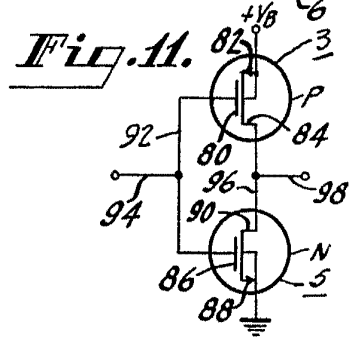
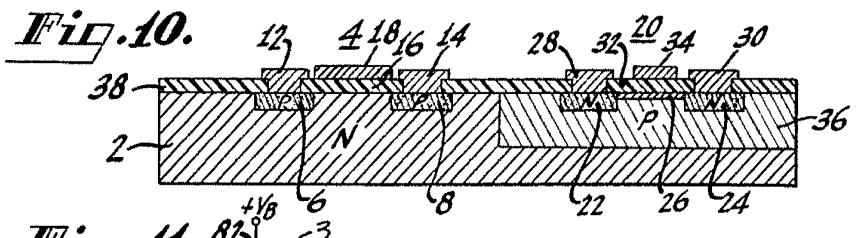
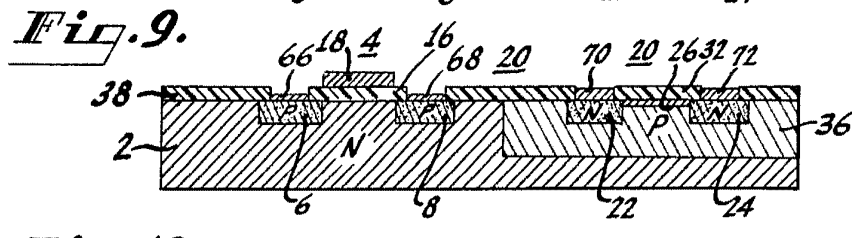
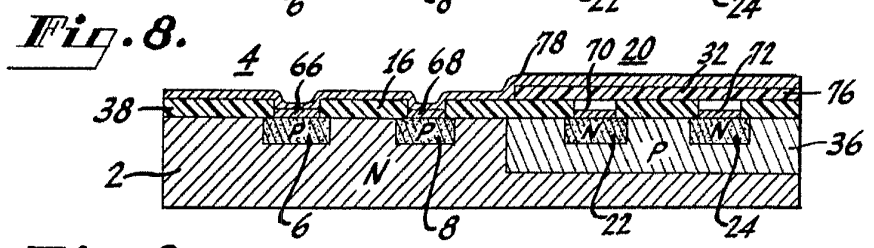
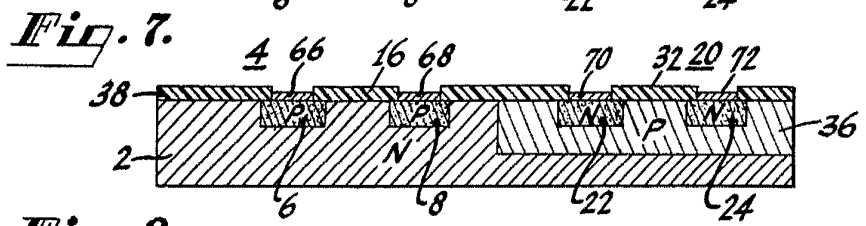
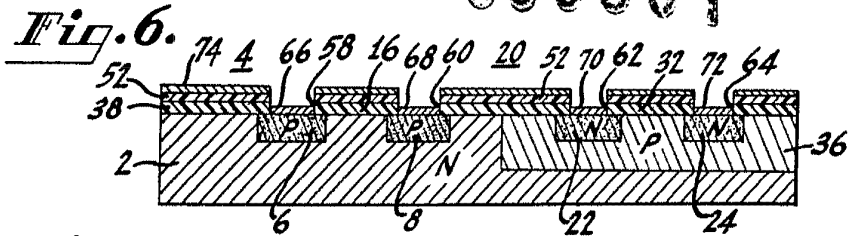


Fig. 5.



Alford

336361



Handwritten signature or initials.