



335 189

MEMORIA DESCRIPTIVA

que se presenta para unir a la solicitud

de

P A T E N T E D E I N V E N C I O N

formulada el 3 de enero de 1967, con el núm. 335.189

en

E S P A Ñ A

por VEINTE años

a nombre de INTERNATIONAL BUSINESS MACHINES CORPORATION,  
entidad norteamericana, establecida en Armonk, Nueva York,  
Estados Unidos de América, por:

"PROCEDIMIENTO DE BUSCA DE CAMINO LIBRE EN UNA RED DE  
COMMUTACION"

-----  
El presente invento se refiere a un procedi-  
miento de busca de camino libre, en una red de conmutación  
de la clase que comprende varios pasos de matrices, tales co  
mo los encontrados corrientemente en telefonía.

5

Se sabe que es clásico, en conmutación te-  
lefónica, tener que unir un conductor elegido entre un pri-  
mer grupo de conductores (conductores telefónicos de abona-  
dos por ejemplo), a un conductor elegido entre un segundo  
grupo (conductores de conexiones intermedias, por ejemplo)  
siendo el número de los conductores del segundo grupo sen-

10



siblemente inferior al de los conductores del primero: esto se realiza generalmente por medio de una red de conductores y de interruptores, cuyos elementos de base son matrices de conmutación, así denominadas por que están constituidas por interruptores dispuestos en los puntos de cruce de las líneas y columnas de una matriz. En cada una de estas matrices, todos los interruptores de una misma línea tienen su primer borne conectado a un conductor llamado "de línea", y los de una misma columna tienen su segundo borne conectado a un conductor llamado "de columna"; de esta manera, en una matriz dada, cada conductor de línea puede ser conectado a uno cualquiera de los conductores de columna por el cierre de un solo interruptor.

La estructura de tal red es generalmente la siguiente: una primera serie de matrices, en la cual "entran" conductores de abonado, constituye un primer paso de conmutación; los conductores de columna de las matrices de este primer paso se conectan por conductores llamados "de enlace", según una ley conveniente, a los conductores de línea de otra serie de matrices que constituyen un segundo paso de conmutación, y así sucesivamente, hasta el último paso en que el número de conductores de columna es igual al número de conductores de conexiones intermedias deseados; la ley de las conexiones es generalmente tal que un conductor de abonado puede tener acceso por el juego de los conductores de enlace y de los interruptores a todos los conductores de conexiones intermedias.

Naturalmente, el número de pasos, de matrices por paso, de interruptores por matrices, la configuración de la red y la Ley de las conexiones, dependen del



número de abonados y de uniones intermedias, así como de las condiciones de tráfico requeridas; la determinación de los valores óptimos para estos parámetros ha sido objeto, por lo demás, de estudios anteriores bien conocidos de los especialistas que muestran que es generalmente posible, para un número dado de abonados y de uniones intermedias, concebir una red que no incluye más que un número aceptable de interruptores, a la vez que se conserva una pequeña probabilidad de bloqueo.

En tales redes, el establecimiento de un enlace entre un abonado y una unión intermedia, que precede generalmente al enlace con otro abonado a partir de esta unión intermedia, requiere el cierre de un cierto número de interruptores (uno por paso de conmutación) y, por consiguiente, originar la puesta en servicio de un cierto número de conductores de enlace. Cuando ha de ser efectuado un nuevo enlace, por ejemplo cuando un nuevo abonado llama, es, pues, necesario, encontrar un camino que no debe incluir ninguna parte común (interruptor o conductor de enlace) con los caminos que corresponde a los enlaces ya establecidos.

Casi siempre, esta operación estaba basada hasta ahora en una exploración reiterativa del estado de los conductores intermedios, ya sea probándolos directamente en la red misma, ya sea probando una "red de imagen" que representa en todo momento el estado de todos los elementos de la red; el proceso era generalmente complicado, frecuentemente largo, y los circuitos e instalaciones correspondientes complejos y susceptibles en ciertos casos de introducir perturbaciones en el circuito de palabra.

335 189



Uno de los objetos del invento es concebir un procedimiento de busca de camino libre entre un conductor llamado "de entrada", y un conductor llamado "de salida" dados, en una red de conmutación, esencialmente basado en consideraciones y operaciones lógicas que se deducen simplemente de la configuración de la red.

Otro objeto del invento es conducir a realizaciones seguras y poco costosas.

Otro objeto del invento es simplificar los procesos de busca habituales y, con la misma ocasión, los circuitos y aparatos necesarios para su puesta en práctica.

Otro objeto del invento es reducir el tiempo necesario para una busca de camino y, por consiguiente, el tiempo necesario para la utilización de una conexión, entre dos conductores considerados.

Otro objeto del invento es hacer totalmente inútiles los sistemas de protección que, en ciertas realizaciones anteriores, impedían que se marcara un interruptor ya en funcionamiento (circuitos llamados "de inhibición").

Otro objeto del invento es permitir un mando descentralizado para el establecimiento de los caminos en una gran red telefónica, de manera independiente de la unidad central de control.

Otro objeto del invento es elegir, para identificar los diversos elementos de la red, un sistema de coordenadas basado en la configuración de la red, y que define para cada uno de estos elementos una dirección estrechamente relacionada con el emplazamiento del elemen-



to considerado en la red.

Otro objeto del invento es aprovechar la estructura de la red para deducir instantáneamente de la dirección de dos conductores dados a conectar las direcciones de los conductores de enlace que intervienen en los diversos caminos posibles que existen entre estos dos conductores.

Otro objeto del invento es permitir la utilización de una memoria en que cada célula está acoplada sobre el conductor cuyo estado representa (libre u ocupado), de manera que la puesta al día de esta memoria se efectúa automáticamente sin que sea necesario mandar la dirección de las células correspondientes.

Conforme a un modo de realización particular del invento, que se describirá más adelante en detalle, se considera una red de conmutación perteneciente a una central telefónica privada que comprende tres series de matrices de interruptores que constituyen tres pasos de conmutación, un cierto número de conductores diagonales unidos a los conductores de línea de las matrices del primer paso dos series de conductores de enlace que se extienden entre los pasos de matrices primero, segundo y tercero, y, finalmente, una serie de conductores de unión intermedia que unen de dos en dos, por medio de interruptores o "conectores" algunos de los conductores de columnas de las matrices del tercer paso. En esta red particular, los pasos segundo y tercero están divididos en un mismo número de grupos de matrices, comprendiendo los diferentes grupos de un mismo paso un número idéntico de matrices; cada conductor de unión une dos matrices de



igual rango pertenecientes a dos grupos consecutivos  
(se consideran también como consecutivos los dos grupos  
extremos) de tal manera que haya tantos grupos de conduc-  
tores de unión como grupos de matrices hay en el tercer  
5 paso, pero que a cada grupo de conductores de unión es-  
tén asociados dos grupos de matrices del tercer paso;  
además, cada matriz del primer paso incluye tantos con-  
ductores de columnas como grupos de matrices hay en el  
segundo paso, y los conductores de enlace de la primera  
10 serie asociados a una misma matriz del primer paso están  
unidos a matrices del segundo paso pertenecientes a gru-  
pos distintos; además, cada matriz del segundo paso in-  
cluye tantos conductores de columna como matrices hay  
en cada grupo del tercer paso, y los conductores de en-  
15 lace de la segunda serie asociados a una misma matriz  
del segundo paso están unidos, respectivamente, a las  
matrices de un mismo grupo del tercer paso.

En tal red, para determinar conforme al  
invento un camino libre entre dos conductores de abona-  
20 dos  $C_1$  y  $C_2$ , se opera conforme al proceso siguiente:

Primera fase: se elige arbitrariamente el  
primer grupo de conductores de unión, que se supondrá  
asociado al primer y segundo grupos de matrices del ter-  
cer paso; se considera entonces los dos conductores de  
25 enlace de la primera serie que corresponden, el primero,  
al único conductor posible de tomar para ir del conduc-  
tor  $C_1$  hacia una cualquiera de las matrices del primer  
grupo, y el segundo, al único conductor posible de to-  
mar para ir del conductor  $C_2$  hacia una cualquiera de las  
30 matrices del segundo grupo; si uno por lo menos de estos



dos conductores no está libre, se elige entonces el segundo grupo de conductores de unión, que define un nuevo par de conductores de enlace de la primera serie, y así sucesivamente hasta que se haya encontrado un par cuyos conductores estén ambos libres; si no se encuentra ninguno después de haber considerado todos los grupos de conductores de unión, se deduce de esto que no existe camino libre entre  $C_1$  y  $C_2$  ;

5  
10  
15  
20  
25  
30

Segunda fase: cuando un par de conductores libres de la primera serie ha sido encontrado, define necesariamente dos matrices del segundo paso, unidas por conductores de enlace de la segunda serie a dos grupos consecutivos de matrices del tercer paso; estos dos grupos de matrices definen, pues, necesariamente, un grupo de conductores de unión ; se elige entonces arbitrariamente el primer conductor de unión de este grupo que define dos matrices del tercer paso; se consideran los dos conductores de enlace de la segunda serie que corresponde, el primero, al único camino posible entre el conductor  $C_1$  y la primera de las dos matrices así definidas, y el segundo, al único camino posible entre el conductor  $C_2$  y la segunda de las dos matrices en cuestión; si uno por lo menos de estos dos conductores de enlace no está libre, se elige entonces el segundo conductor de unión que pertenece al mismo grupo que anteriormente, que define un nuevo par de conductores de enlace de la segunda serie, y así sucesivamente hasta que se haya encontrado un par cuyos conductores estén ambos libres; si no se encuentra ninguno después de haber examinado todos los conductores de unión que pertenecen al grupo definido en el curso de



la primera fase, se vuelve a empezar esta primera fase a partir del grupo de conductores de unión que sigue inmediatamente a aquél en el cual nos habíamos parado entonces.

5

Tercera fase: cuando un par de conductores libres de la segunda serie ha sido encontrado, define necesariamente un conductor de unión; se examina entonces si este conductor de unión está libre; en caso afirmativo, se ha determinado así un camino libre entre los conductores  $C_1$  y  $C_2$ ; en caso negativo, se volverá a empezar entonces la segunda fase a partir del conductor de unión que sigue inmediatamente a aquél en el cual nos habíamos parado entonces.

10

Haciendo referencia a las figuras 1 a 9 adjuntas, se describirán ahora a título no limitativo, diversos ejemplos de puesta en práctica del procedimiento y del dispositivo del invento. Los dispositivos de realización que serán descritos a propósito de estos ejemplos forman parte integrante del invento, pero pueden constituir el objeto de diversas variantes sin salir del marco de éste.

15

20

25

Cuando un elemento ha sido representado en diferentes figuras, lleva siempre el mismo número de referencia.

En los dibujos esquemáticos anejos:  
La figura 1 representa una red de conmutación con varios pasos de matrices de interruptores;

- la figura 2 representa el cableado de una matriz de conmutación;

30

- la figura 3 representa las leyes de co-



nexión entre los diversos elementos de la red de la figura 1;

- la figura 4 muestra los principales circuitos lógicos de un dispositivo conforme al invento;

5 - la figura 5 representa el detalle de los circuitos lógicos de selección de dirección representados globalmente bajo la referencia 28 en la figura 4;

- la figura 6 representa un dispositivo de mando de circuitos cronológicos;

10 - la figura 7 da una representación multifilar de las conexiones de entrada del registro 29 de las figuras 4 y 5;

- la figura 8 representa una organización de memoria particular para un dispositivo conforme al invento.

15 - la figura 9 muestra un detalle del decodificador 146 de la figura 8.

Descripción de la red de conmutación:

20 Se ha representado esquemáticamente en la figura 1 una red de conmutación que se supone pertenecer a una central telefónica privada. Esta red comprende esencialmente cinco pasos  $ST_1$ ,  $ST_2$ ,  $ST_3$ ,  $ST_4$  y  $ST_5$  de matrices de conmutación, cuatro series de conductores de enlace  $CL_{12}$ ,  $CL_{23}$ ,  $CL_{34}$  y  $CL_{45}$ , que se extienden, respectivamente, entre las matrices de los pasos sucesivos, conductores "interiores" CI, así denominados por que corresponden a las líneas telefónicas interiores a la central o "puestos telefónicos", y conductores "exteriores" CE, así denominados por que corresponden a las

25

30 líneas de partida hacia la red exterior. En la figura 1,



solo han sido esbozados los conductores interiores asociados a la primera matriz del primer paso, y los conductores exteriores asociados a la primera matriz del último paso. En esta misma figura, las matrices han sido esquematizadas por simples cuadrados, pero su constitución interna es clásica, tal como se puede ver en la figura 2, donde se ha representado una matriz con tres conductores de líneas ( $X_0, X_1, X_2$ ), y dos conductores de columnas ( $Y_0, Y_1$ ). Los interruptores  $Q_{00}, Q_{01}, Q_{10}, Q_{11}, Q_{20}$  y  $Q_{21}$ , de esta matriz permiten conectar uno cualquiera de los conductores de líneas con uno cualquiera de los conductores de columnas; así, por ejemplo, el cierre del interruptor  $Q_{10}$  permite realizar el enlace eléctrico entre el conductor de línea  $X_1$  y el conductor de columna  $Y_0$ . Naturalmente, el número de conductores de líneas y de columnas pueden variar según el paso en el cual se encuentra la matriz, como se verá más adelante.

Es fácil ver que el cierre de un interruptor convenientemente elegido en cada paso permite realizar el enlace eléctrico entre un conductor interior y un conductor exterior dados.

Para permitir realizar enlaces entre dos conductores interiores, la red incluye además circuitos especiales, tales como JR, denominados conectadores, que unen, por medio de interruptores (no representados), ciertas salidas de las matrices del tercer paso entre sí.

Aparte de estas disposiciones generales, se puede ver en la figura 1 que el primer paso  $ST_1$  de



la red, o "paso de entrada", incluye 32 matrices repartidas en cuatro grupos de 8 matrices cada uno, incluyendo cada matriz 16 conductores de líneas (es decir, 16 conductores interiores por matriz, o sea en total 512 líneas telefónicas interiores), y doce conductores de columnas. Cada una de estas matrices es identificada con ayuda de dos coordenadas:

- La primera (partiendo de la izquierda) designa el rango del grupo de matrices: 0, 1, 2 ó 3;
- la segunda designa el rango de la matriz en el grupo : 0, 1, 2 ... 7.

Se atribuye igualmente a cada conductor de línea de estas matrices una coordenada que corresponde a su rango que puede tomar los valores 0, 1, 2... 15, y a cada conductor de columna, una coordenada que corresponde a su rango que puede tomar los valores 0, 1, 2... 11.

De acuerdo con este sistema de numeración, es fácil ver que cada conductor, ya sea de línea o de columna, puede ser perfectamente definido por una dirección con tres coordenadas de las cuales las dos primeras son las de la matriz a la que pertenece, y la tercera su propia coordenada en esta matriz.

El segundo paso  $ST_2$  incluye 48 matrices repartidas en doce grupos de cuatro matrices cada uno, incluyendo cada matriz ocho conductores de línea y cuatro conductores de columnas.

Las coordenadas de estas matrices y conductores están atribuidos según el mismo principio de numeración que anteriormente; estas coordenadas pueden tomar, pues, los valores:

**335189**



- 0, 1, 2 ... 11 para el rango del grupo  
de matrices;

- 0, 1, 2 ó 3 para el rango de la matriz en  
el grupo;

5 - 0, 1, 2 ... 7 para el rango de conductor  
de línea;

- 0, 1, 2 ó 3 para el rango del conductor  
de columna.

10 El tercer paso  $ST_3$ , o paso central de la red,  
incluye 48 matrices, como el segundo, repartidas igualmen-  
te en doce grupos de cuatro matrices cada uno y, compren-  
diendo cada matriz cuatro conductores de líneas y tres  
conductores de columnas. Utilizando siempre el mismo sis-  
tema de numeración, las diversas coordenadas pueden tomar  
15 los valores:

- 0, 1, 2 ... 11 para el rango del grupo  
de matrices;

- 0, 1, 2 ó 3 para el rango de la matriz  
en el grupo;

20 - 0, 1, 2 ó 3 para el rango del conductor  
de línea.

Por las razones que se expondrán más adelan-  
te, no se atribuye coordenada a los conductores de co-  
lumnas.

25 El cuarto paso  $ST_4$  de la red incluye doce  
matrices cuyas direcciones no suponen más que una coor-  
denada que puede tomar los valores 0, 1, 2 ... 11. Cada  
una de estas matrices incluye cuatro conductores de lí-  
nea y cuatro conductores de columnas que pueden tomar  
30 los valores 0, 1, 2 ó 3.



El quinto paso  $ST_5$  incluye solamente cuatro matrices cuyas disposiciones no incluyen más que una sola coordenada que puede tomar, pues, los valores 0, 1, 2 ó 3. Cada una de estas matrices incluye doce conductores de líneas y doce conductores de columnas que pueden tomar los valores 0, 1, 2 ... 11.

Con el fin de definir sencillamente las diferentes leyes según las cuales se extienden los conductores de enlace entre las matrices de los diversos pasos se supondrá que I y J representan las coordenadas respectivas de una matriz cualquiera del primer paso A y B las de una matriz del paso central, y L la de una matriz del quinto y último paso; las leyes de conexión que han sido representadas esquemáticamente en la figura 3 pueden enunciarse entonces:

- el conductor de columna de coordenada A que sale de la matriz IJ del primer paso está unido al conductor de línea de coordenada J que entra en la matriz AI del segundo paso;

- el conductor de columna de coordenada B que sale de la matriz AI del segundo paso está unido al conductor de línea de coordenada I que entra en la matriz AB del tercer paso;

- uno de los conductores de columna que sale de la matriz AB del tercer paso (que se denominará primer conductor de columna de esta matriz para fijar las ideas) está unido al conductor de línea de coordenada B que entra en la matriz A del cuarto paso; como este conductor está solo, a partir de la matriz AB, que está unida al paso siguiente, se comprenderá que no es

10 FEB



necesario atribuirle coordenada;

5 - el conductor de línea de coordenada L que sale de la matriz del cuarto paso está unido al conductor de línea de coordenada A que entra en la matriz L del quinto paso.

10 Si se denominada además K la coordenada del conductor de línea que entra en la matriz IJ del primer paso, y M la coordenada del conductor de columna que sale de la matriz L, se observará que este sistema de coordenadas permite definir:

- la dirección de un conductor interior por el juego de coordenadas IJK;

- La dirección de un conductor exterior por el juego de coordenadas LM;

15 - la dirección de un conductor de enlace de la primera serie (CL<sub>12</sub>) por el juego de coordenadas IJA;

- la dirección de un conductor de enlace de la segunda serie (CL<sub>23</sub>) por el juego de coordenadas AIB;

20 - la dirección de un conductor de enlace de la tercera serie (CL<sub>34</sub>) por el juego de coordenadas AB;

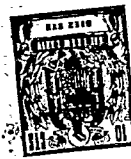
- la dirección de un conductor de enlace de la cuarta serie (CL<sub>45</sub>) por el juego de coordenadas AL.

25 Es fácil ver, de acuerdo con lo que precede, que no existe en tal red más que un solo camino entre un conductor interior y una matriz central dados, así como el de una matriz central y un conductor exterior dados: en efecto, está claro que las dos direcciones  
30 IJK y AB de un conductor interior y de una matriz central



definen todos los parámetros del único camino que los une. Lo mismo sucede para las dos direcciones AB y LM. De esto resulta que, para encontrar un camino libre entre un conductor interior dado IJK y un conductor exterior LM, es preciso y basta que se encuentre una matriz central AB tal, que el camino único definido por el juego de coordenadas IJK, AB, LM, esté libre.

Otra característica de esta red es que, entre los paso segundo y cuarto, los enlaces entre pasos no intervienen más que entre matrices que pertenecen al mismo grupo (se denominan así las matrices que tienen la misma primera coordenada A). Existen, sin embargo, enlaces entre grupos que están destinados esencialmente a realizar las conexiones de dos conductores interiores entre sí; estos enlaces se efectúan con ayuda de los "segundo" y "tercero" conductores de columna de las matrices centrales, según la ley siguiente: el "segundo" conductor de columna de una matriz central dada de dirección AB está unido, por medio de un conector interior al cual se atribuye igualmente la disposición AB, al "tercer" conductor de columna de la matriz central de disposición  $(A + 1) B$ , entendiéndose que para  $A = 11$  (valor máximo de A en el ejemplo descrito), se identifica la suma  $A + 1$  a cero. Se considerará que estos enlaces son unidireccionales en el sentido creciente de los valores de A (sentido de las flechas en las figuras 1 y 3) debido al carácter unidireccional de los conectores; estos serán considerados solamente en lo que sigue de la exposición como interruptores unidireccionales, no interviniendo sus otras funciones habituales (mando



de timbre, retorno de timbre, tonalidad, etc.) de ninguna manera en la comprensión del invento.

5                   Se ha representado en la figura 3 cómo es posible, por medio del conector de dirección AB, realizar la conexión entre dos líneas telefónicas interiores de direcciones respectivas IJK e I' J' K'. El camino sigue sucesivamente las matrices IJ en el primer paso, AI en el segundo paso, AB en el tercer paso, el conector AB, y las matrices (A + 1) B en el tercer paso (A + 1) I' en el segundo paso y , finalmente, I' J' en el primer pa-  
10 so.

                  Es fácil ver, con ayuda de la figura 3 y de todo lo que precede, que para realizar la conexión entre dos conductores interiores de direcciones respec-  
15 tivas IJK e I' J' K', es necesario y basta que se encuentre un conector de dirección AB tal que los caminos entre el conductor IJK y la matriz central AB, por una parte, y los conductores I' J' K' y la matriz (A + 1) B, por otra parte, estén libres.

20                   En lo que sigue de la presente exposición, no se tratará mas que el caso de una conexión entre conductores interiores, dado que las buscas de camino libre entre conductor interior y conductor exterior podrán ser efectuadas con ayuda de un procedimiento y de un dispositivo análogos a los que van a ser descritos, pero mas  
25 sencillos y que se deducen de una manera evidente.

Definición del proceso de busca:

30                   Para determinar un camino en la red de conmutación que acaba de ser descrita entre los conduc-



tores interiores de direcciones respectivas IJK e I' J' K', el procedimiento conforme al invento puede ser definido como la sucesión de las fases siguientes:

5 - Primera fase: se consideran sucesivamente todos los pares de conductores de enlace de la serie  $CL_{12}$  que corresponde, cada uno, a dos conductores de direcciones respectivas IJA e I' J' (A + 1), comenzando por A = 0 y tomando sucesivamente los valores crecientes de A hasta que se encuentra un par cuyos conductores están ambos libres. Si, cuando se llega al mayor valor de A (A = 11 en el presente ejemplo), no se ha encontrado ningún par libre, es que no hay camino posible. Si, por el contrario, se ha encontrado un par, define entonces un cierto valor para A, o sea  $A_n$ ;

15 - segunda fase: se consideran entonces todos los pares de conductores de enlace de la serie  $CL_{23}$  que corresponde, cada uno, a dos conductores de direcciones respectivas  $A_n IB$  y  $(A_n + 1) I' B$ , comenzando por B = 0 y tomando sucesivamente los valores crecientes de B hasta que se encuentra un par cuyos conductores están ambos libres. Si, cuando se llega al mayor valor de B (B = 3 en el presente ejemplo) no se ha encontrado ningún par, se vuelve a empezar la primera fase tomando como primer valor de A el valor  $A_n + 1$ , y para B el valor 0. Si, por el contrario, se ha encontrado un par, define entonces un cierto valor para B, o sea  $B_p$ ;  $A_n$  y  $B_p$  definen un conector.

25 - Tercera fase: se considera el conector de indicación  $A_n B_p$ . Si esta libre se ha determinado un camino entre los conductores IJK e I' J' K'; si no está

30

10 FEB



libre, se vuelve a empezar la segunda fase a partir del  
valor  $B_p + 1$ , y así sucesivamente. Si, en un momento  
dado de la busca, se ha llegado a considerar el último  
conectador ( $AB = 11.3$  en el presente ejemplo) y que  
5 este no está libre, es que no hay camino posible.

Descripción del dispositivo de busca:

Haciendo referencia principalmente a las  
figuras 4 y 5, se describirá ahora un dispositivo prefe-  
10 rido que permite emplear el procedimiento definido ante-  
riormente. La mayoría de los circuitos lógicos represen-  
tados en estas figuras están dados en forma unifilar con  
un solo hilo, con el fin de no recargar los dibujos: de  
todos modos, los esquemas reales con varios hilos se  
15 deducen de aquí de una manera evidente para el técnico en  
la materia.

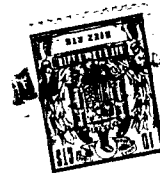
En todas las figuras se han utilizado los  
símbolos lógicos siguientes:

- Los inversores lógicos están representados  
20 por cuadrados provistos de sus diagonales;

- las puertas lógicas que desempeñan la  
función "Y" están representadas por triángulos isósce-  
les;

- las puertas lógicas que desempeñan la  
25 función "O" están representadas por arcos de círculo li-  
mitados por su cuerda.

La figura 4 muestra los elementos esencia-  
les del dispositivo, especialmente siete registros de  
coordenadas identificados con los números 21 a 27, cir-  
30 cuitos lógicos de selección de direcciones representados



globalmente por el rectángulo 28, un registro de dirección  
de memoria 29, una memoria de los conductores de enlace  
30, un registro de lectura (eventualmente de escritura)  
31, y , finalmente, circuitos lógicos de tratamiento de  
5 las informaciones que han sido representados en detalle  
en esta figura. La figura 5 completa la figura 4 en el  
sentido de que representa el detalle de los circuitos  
lógicos de selección de direcciones representados glo-  
balmente en 22 en la figura 4.

10 Los registros 21 y 22 están destinados a  
recibir, respectivamente, las coordenadas I y J que  
corresponden a la dirección IJK de una línea telefónica,  
interior que llama; los registros 23 y 24 están destina-  
dos a recibir, respectivamente, las coordenadas I' y J'  
15 que corresponden a la dirección I' J' K' de la línea  
telefónica interior llamada por IJK.

El registro 25 es, de hecho, un contador  
binario que, al comienzo de toda busca, está a cero; su  
contenido aumenta una unidad cada vez que recibe un  
20 impulso de un circuito previsto a este efecto. El re-  
gistro 26 está unido al registro 25 de manera que con-  
tiene con permanencia una unidad más que el contenido  
de este último.

El registro 27 es igualmente un contador  
binario, inicialmente en cero, y cuyo contenido aumenta  
25 una unidad cada vez que recibe un impulso de un circuito  
apropiado.

Todos estos registros incluyen, naturalmen-  
te, varios rangos binarios puesto que las coordenadas  
30 que tienen que registrar pueden tomar cada una más de



dos valores. Así:

- Los registros 21 y 23 incluyen dos rangos binarios (por que el valor decimal máximo de I es "3", o sea "11" en binario);

5 - los registros 22 y 24 incluyen tres rangos binarios ( el valor decimal máximo de J es "7", o sea "111" en binario);

- los registros 25 y 26 incluyen cuatro rangos binarios (el valor decimal máximo de B es "3").

10 Cada uno de estos siete registros incluye enlaces con los circuitos lógicos 28, estando destinados estos últimos a extraer secuencialmente las direcciones IJA e I' J' (A + 1) , y luego AIB y (A + 1) I'B y, finalmente AB, que corresponden a las tres fases del proceso citadas más arriba. Cronológicamente, esta selección se efectúa según el esquema siguiente:

15 - IJA en un primer tiempo  $T_1$  de la primera fase  $P_1$ .

20 - I' J' (A + 1) en un segundo tiempo  $T_2$  de la primera fase  $P_1$ .

- AIB en un primer tiempo  $T_1$  de la segunda fase  $P_2$  .

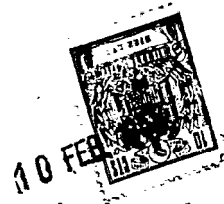
- (A + 1) I'B en un segundo tiempo  $T_2$  de la segunda fase  $P_2$ .

25 - AB durante la fase  $P_3$ .

Los circuitos que mandan estas selecciones están constituidos principalmente de puertas "Y" cuya apertura es controlada por cinco circuitos de distribución cronológicos: tres de estos circuitos, designados  $P_1$ ,  $P_2$ , y  $P_3$  , mandan, respectivamente, la puesta en marcha

30





5 - la primera entrada de cada una de las puertas es atacada por el circuito de salida y de una puerta "0" 36 cuyas dos entradas están conectadas a los circuitos  $P_1$  y  $P_2$ : la puerta 36 es alimentada, pues, durante las fases  $P_1$  y  $P_2$  solamente;

10 - la segunda entrada de cada una de las puertas es atacada por un circuito  $t$  que suministra impulsos de reloj que determinan el tiempo que ha de transcurrir entre los instantes de excitación sucesivos de los circuitos  $E_1$  y  $E_2$ , es decir,  $T_1$  y  $T_2$ ;

15 - la tercera entrada de la puerta 34 es atacada por una derivación del circuito  $T_2$ , mientras que la tercera entrada de la puerta 35 es atacada por una derivación del circuito  $T_1$ .

La salida de la puerta 34 ataca la entrada  $E_1$  de la báscula 33, por medio de una puerta "0" 37, en que una segunda entrada es atacada por el circuito S que manda la puesta en marcha de una busca así como la puesta en marcha del reloj.

20 El funcionamiento del conjunto es el siguiente: después que el dispositivo ha sido puesto en marcha por el circuito S, a cada top o impulso de reloj, las puertas 34 y 35 se abrirán sucesivamente, en tanto que los circuitos  $P_1$  ó  $P_2$  serán alimentados, de manera  
25 que los circuitos  $T_1$  y  $T_2$  serán alimentados a su vez, cada uno durante un tiempo correspondiente al intervalo entre dos tops o impulsos de reloj sucesivos.

Se describirá ahora, haciendo referencia a la figura 5, el detalle de los circuitos lógicos 28.

30 Con el fin de hacer resaltar las diferentes clases de informaciones contenidas en el registro 29 du-



rante cada una de las tres fases  $P_1$ ,  $P_2$  y  $P_3$ , se ha juzgado útil representar este último en forma de tres registros 29a, 29b, 29c, y unir las salidas de los circuitos lógicos en estos registros según las fases durante las cuales estos circuitos son activos: se sobreentiende que no se trata aquí más que de una representación simbólica destinada solamente a facilitar la comprensión del conjunto.

La memoria 30, que puede ser de cualquier tipo conocido (no permanente) incluye por lo menos tantas células como direcciones posibles existen en total de los tipos IJA, IB, y AB, es decir, en el presente ejemplo "384 + 192 + 48 = 624". De hecho, la memoria 30 deberá contener un número de células superior a "624", especialmente por la razón siguiente: como cada una de las indicaciones precedentes puede ser asimilada a un número binario, puesto que está constituida por la yuxtaposición de varios números binarios (tres para IJA y A y B, y dos para AB), es lógico utilizarlas directamente en esta forma para dirigir la memoria, lo que evita así una codificación; pero, como por otra parte las direcciones del tipo IJA representan números binarios el más elevado de los cuales es "111111011", o sea "507" en el sistema decimal (esto debido a que la coordenada A no puede tomar más que doce valores distintos, mientras que los cuatro rangos binarios disponibles permitirían 16 combinaciones), la dirección directa de la memoria a partir de estas indicaciones conduce por lo menos hasta la posición "507" de esta memoria, aunque las posiciones inferiores no sean utilizadas todas. Además,



5 como las indicaciones de los tipos AIB y AB corresponden, respectivamente, en su forma binaria, a números de "0" a "191" para la primera, y de "0" a "47" para la segunda, será necesario añadir a todas las indicaciones de tipo AIB un número constante por lo menos igual a "508" y a las indicaciones de tipo AB un número superior en al menos 192 unidades al número elegido anteriormente.

10 Por razones de comodidad que aparecerán inmediatamente, se hace que el registro 29 incluya diez rangos binarios, y se decide añadir a las direcciones de tipo AIB el número "512" y a las de tipo AB el número "512 + 192 = 704"; en efecto, como las direcciones de tipo AIB no utilizan más que ocho rangos binarios, la adición del número "512" (o sea "1000000000") en el sistema binario puede efectuarse muy sencillamente introduciendo un "1" en el décimo rango del registro 29; en cuanto a las direcciones de tipo AB, que no utilizan más que los seis primeros rangos del registro, es fácil añadirles el número "704" que es el menor posible (512 + 192), por que este número se escribe en el sistema binario "1011000000": la adición se efectúa, pues, muy sencillamente introduciendo un "1" en el séptimo, octavo y décimo rangos del registro 29.

25 Estas modificaciones de direcciones pueden obtenerse de una manera muy sencilla con ayuda de los circuitos  $P_2$  y  $P_3$ , como se puede ver en la figura 5:

30 - El circuito  $P_2$  ataca el rango 10 del registro 29; este rango contendrá, pues, un "1" durante toda la fase  $P_2$ , y todas las direcciones que serán trans-



feridas a este registro durante esta fase (y que no utilizan más que los ocho primeros rangos) se encontrarán, pues, aumentadas en 512 unidades;

5                   - el circuito  $P_3$  ataca simultáneamente los rangos 7, 8 y 10 del registro 29; estos rangos contendrán, pues, "1" durante toda la fase  $P_3$  y todas las indicaciones que se transferirán a este registro durante esta fase (y que no utilizan más que los seis primeros rangos) se encontrarán, pues, aumentadas en 704 unidades.  
10

La transferencia secuencial de los diversos tipos de direcciones se efectúa con ayuda de los circuitos descritos respectivamente a continuación.

15                   Transferencia de la dirección IJA (fase  $P_1$ , tiempo  $T_1$ );

                  - El circuito de salida 38 del registro 21 (coordenada I) ataca sucesivamente una puerta "Y" 39, cuya segunda entrada está constituida por el circuito  $T_1$ , una puerta "O" 40, y luego una nueva puerta "Y" 41, cuya segunda entrada está constituida por el circuito  $P_1$ : es fácil ver así que el circuito de salida 42 de esta última puerta suministrará la información Y en el primer tiempo de la primera fase; esta información es introducida en los rangos 8 y 9 del registro 29a (se recuerda de nuevo que el esquema es con un solo hilo, pero que la información I está constituida en realidad por dos informaciones binarias elementales, y que el circuito representado en 42 corresponde en realidad a dos conductores),;  
20  
25

30                   - el circuito de salida 43 del registro



22 (coordinada J) ataca sucesivamente una puerta "Y" 44  
cuya segunda entrada está constituida por el circuito  
T<sub>1</sub>, una puerta "O" 45, y luego una nueva puerta "Y"  
46, cuya segunda entrada está constituida por el cir-  
5 cuito P<sub>1</sub>: el circuito de salida 47 de esta última  
puerta suministrará, pues, la información J en el pri-  
mer tiempo de la primera fase; esta información es in-  
troducida en los rangos 5, 6 y 7, del registro 29a;

10 - una primera derivación 48' del circuito  
de salida 48 del registro 25 (coordinada A) ataca suce-  
sivamente una puerta "Y" 49 cuya segunda entrada está  
constituida por el circuito T<sub>1</sub>, una puerta "O" 50, y  
luego una puerta "Y" 51 cuya segunda entrada está cons-  
tituida por el circuito P<sub>1</sub>: el circuito de salida 52  
15 de esta última puerta suministrará, pues, la informa-  
ción A en el primer tiempo de la primera fase; esta  
información es introducida en los rangos 1, 2, 3 y 4,  
del registro 29a.

20 Transferencia de la dirección I' J' (A +  
1) (fase P<sub>1</sub>, tiempo T<sub>2</sub>):

- El circuito de salida 53 del registro  
23 (coordinada I') ataca sucesivamente una puerta "Y"  
54 cuya segunda entrada está constituida por el cir-  
cuito T<sub>2</sub>, la puerta "O" 40 y la puerta "Y" 41: el  
25 circuito de salida 42 de esta última puerta suminis-  
trará, pues, la información I' en el segundo tiempo de  
la primera fase; esta información es introducida en  
los rangos 8 y 9 del registro 29a;

30 - el circuito de salida 55 del registro  
24 (coordinada J') ataca sucesivamente una puerta "Y"



56, cuya segunda entrada está constituida por el circuito  $T_2$ , la puerta "O" 45, y la puerta "Y" 46; el circuito de salida 47 de esta última suministrará, pues, la información J' en el segundo tiempo de la primera fase; esta información es introducida en los rangos 5, 6 y 7, del registro 29a.

- El circuito de salida 57 del registro 26 (coordinada A+ 1) ataca sucesivamente una puerta "Y" 58, cuya segunda entrada está constituida por el circuito  $T_2$ , la puerta "O" 50 y la puerta "Y" 51.; el circuito de salida 52 de esta última puerta suministrará, pues, la información A + 1 en el segundo tiempo de la primera fase; esta información es introducida en los rangos 1, 2, 3 y 4 del registro 29a.

15 Transferencia de la dirección AIB (fase  $P_2$ , tiempo  $T_1$ ):

- La derivación 48' del circuito de salida 48 del registro 25 (coordinada A) ataca, se ha visto más arriba, la puerta "Y" 49 cuya segunda entrada está constituida por el circuito  $T_1$ ; además de la puerta "O" 50, el circuito de salida de esta puerta 49 ataca sucesivamente una segunda puerta "O" 59 y luego una puerta "Y" 60 cuya segunda entrada está constituida por el circuito  $P_2$ ; el circuito de salida 61 de esta última puerta suministrará, pues, la información A en el primer tiempo de la segunda fase; esta información es introducida en los rangos 5, 6, 7 y 8, del registro 29b;

- el circuito de salida 38 del registro 21 (coordinada I) ataca sucesivamente, como se ha visto



más arriba, la puerta "Y" 39, luego la puerta "O"  
40; además de la puerta "Y" 41, el circuito de salida  
de esta puerta 40 ataca una segunda puerta "Y" 62 cuya  
segunda entrada está constituida por el circuito  $P_2$ ; el  
5 circuito de salida 63 de esta última puerta suministrará,  
pues, la información Y en el primer tiempo de la segunda  
fase; esta información es introducida en los rangos 3 y  
4 del registro 29b;

10 - una primera derivación 64' del circuito  
de salida 64 del registro 27 (coordenada B), ataca su-  
cesivamente una puerta "Y" 65 cuya segunda entrada está  
constituída por el circuito  $T_1$ , una puerta "O" 65 y  
luego una puerta "Y" 67 cuya segunda entrada está cons-  
tituida por el circuito  $P_2$ , el circuito de salida 68  
15 de esta última puerta, suministrará, pues, la información  
B en el primer tiempo de la segunda fase; esta informa-  
ción es introducida en los rangos 1 y 2 del registro 29b;

Transferencia de la dirección ( $A + 1$ ) I'B  
(fase  $P_2$ , tiempo  $T_2$ ):

20 - El circuito de salida 57 del registro 26  
(coordenada  $A + 1$ ) ataca, como se ha visto más arriba, la  
puerta "Y" 58, cuya segunda entrada está constituida  
por el circuito  $T_2$ ; además de la puerta "O" 50, el cir-  
cuito de salida de la puerta 58 ataca la puerta "O" 59,  
25 lo que lleva al circuito de salida 61 de la puerta "Y"  
60 a suministrar la información  $A + 1$  en el segundo  
tiempo de la segunda fase; esta información es intro-  
ducida en los rangos 5, 6, 7 y 8 del registro 29b;

30 - por el juego del circuito de salida 53  
del registro 23 (coordenada I'), de la puerta "Y" 54,



de la puerta "O" 40 y de la puerta "Y" 62, el circuito de salida 63 de esta última puerta suministrará la información I' en el segundo tiempo de la segunda fase; esta información es introducida en los rangos 3 y 4 del registro 29b;

5

- por el juego de una segunda derivación 64" del circuito de salida 64 del registro 27 (coordinada B) , atacando esta derivación una puerta "Y" 69 cuya segunda entrada está constituida por el circuito T<sub>2</sub> y cuya salida está conectada a una entrada de la puerta "O" 66, el circuito de salida 68 de la puerta "Y" 67 suministrará la información B en el segundo tiempo de la segunda fase; esta información es introducida en los rangos 1 y 2 del registro 29b.

10

15

Transferencia de la dirección AB (fase P<sub>3</sub>);

- una segunda derivación 48" del circuito de salida 48 del registro 25 (coordinada A) ataca una puerta "Y" 70 cuya segunda entrada está constituida por el circuito P<sub>3</sub>: el circuito de salida 71 de esta última puerta suministrará, pues, la información A durante la tercera fase; esta información es introducida en los rangos 3, 4 5 y 6 del registro 29c;

20

- una tercera derivación 64" del circuito de salida 64 del registro 27 (coordinada B), ataca una puerta "Y" 72 cuya segunda entrada está constituida por el circuito P<sub>3</sub>; el circuito de salida 73 de esta última puerta suministrará, pues, la información B durante la tercera fase; esta información es introducida en los rangos 1 y 2 del registro 29-c.

30



Con el fin de dar una idea más exacta de las conexiones de entrada del registro 29, se ha dado a la figura 7 una representación con varios hilos de todos los circuitos de selección que atacan este registro:  
5 puertas "0" han sido previstas cada vez que varios circuitos atacaban el mismo rango del registro.

Haciendo referencia principalmente a la figura 4, se describirán ahora los circuitos lógicos que permiten explotar las informaciones extraídas de la memoria 30.  
10

Cuando una dirección determinada ha sido enviada al registro 29 por los circuitos lógicos, 28, el registro de lectura 31 recibe entonces la información binaria elemental "1" ó "0" según que el elemento del  
15 circuito correspondiente a esta dirección esté, respectivamente, libre u ocupado. El circuito de salida 74 del registro 31 es alimentado entonces solamente si la información contenida es un "1".

El circuito 74 incluye una primera derivación 75 que ataca una puerta "Y" 76 cuya segunda entrada está constituida por el circuito  $T_1$ ; el circuito de salida 77 de la puerta 76 ataca un registro 78 con un solo rango binario; el circuito de salida 79 de este registro 78 ataca la primera entrada de una puerta "Y"  
25 80.

El circuito 74 incluye una segunda derivación 81 que ataca una puerta "Y" 82 cuya segunda entrada está constituida por el circuito  $T_2$ ; el circuito de salida 83 de la puerta 82 ataca un registro 84 con un solo rango binario; el circuito de salida 85 de este registro  
30



84 ataca la segunda entrada de la puerta "Y" 80.

5 El funcionamiento de los dos circuitos que terminan en la puerta 80 es el siguiente: en el tiempo  $T_1$  de la fase  $P_1$ , el estado del conductor de dirección IJA contenido en el registro 31 es transferido al registro 78 gracias a la puerta 76; en el tiempo  $T_2$  de la misma fase  $P_1$ ; el estado del conductor de dirección I'J' ( $A + 1$ ) contenido en el registro 31 es transferido al registro 84 gracias a la puerta 82; al final de la fase 10  $P_1$ , la salida 86 de la puerta "Y" 80, será, pues, alimentada si los conductores IJA e I'J' ( $A + 1$ ) están ambos libres. El mismo razonamiento se aplica para los tiempos  $T_1$  y  $T_2$  de la fase  $P_2$ , de modo que al final de esta fase  $P_2$  la salida de la puerta 80 es alimentada 15 si los conductores AIB y ( $A + 1$ ) I'B están, ambos, libres.

El circuito 86 incluye una primera derivación 87 que manda, cuando es alimentada, el avance del contador reversible 32. Esta derivación permite mandar, 20 una vez que los dos conductores considerados en el curso de una misma fase han sido reconocidos ambos como libres, el paso a la fase siguiente.

El circuito 86 incluye una segunda derivación 88 provista de un inversor 89; el circuito de salida 90 de este inversor es alimentado, pues, si uno 25 por lo menos de los dos conductores examinados durante una misma fase no ha sido reconocido como libre; en este caso, es necesario entonces añadir una unidad en la coordenada A o B, según la fase considerada.

30 Para esto, el circuito 90 incluye una pri-



5 mera derivación 91 que ataca una puerta "Y" 92 en que  
 una segunda entrada está constituida por el circuito ,  
 P<sub>1</sub>, y una tercera entrada por el circuito T<sub>2</sub>; el cir-  
 cuito de salida 93 de esta puerta 92 ataca, por medio  
 de una puerta "O" 94 y de un circuito 95, una puerta "Y"  
 96; la misión del circuito de salida 97 de la puerta 96  
 es mandar la adición de una unidad sobre el contenido  
 del registro 25, a condición de que este contenido sea  
 10 diferente del valor máximo de A, es decir "11" en deci-  
 mal; la segunda entrada de la puerta 96 es atacada, pues,  
 por un circuito 98 que dá la condición "A = 11"; este  
 último circuito se obtiene a partir de una derivación 99  
 del circuito de salida 48 del registro 25: esta derivación  
 incluye, en realidad, cuatro conductores (puesto que el  
 15 registro 25 es de cuatro rangos) que, convenientemente  
 combinados en una puerta "Y" 100 (basta prever un in-  
 versor en el conductor del tercer rango binario, con  
 objeto de formar la combinación binaria "1011" que co-  
 rresponde al número "11" del sistema decimal) permiten  
 20 descubrir en el circuito de salida 101 de esta puerta  
 100 la condición "A = 11"; un inversor lógico 102 per-  
 mite transformar esta condición en "A = 11" en el cir-  
 cuito 98.

25 Una derivación 103 del circuito 101 per-  
 mite mandar la puesta a cero del registro 26, puesto  
 que, como ya se ha visto más arriba, es necesario que  
 para el valor A = 11, se considere la suma A + 1 como  
 igual a cero.

30 Una segunda derivación 104 del circuito  
 101, así como una derivación 105 del circuito 95, atacan



una puerta "Y" 106 cuyo circuito de salida 107 da una indicación de desbordamiento: en efecto, en este caso, se tienen simultáneamente las dos condiciones "añadir 1 a A" y "A = 11", que son incompatibles.

5 El circuito 90 incluye igualmente una segunda derivación 108 que ataca una puerta "Y" 109 en que una segunda entrada está constituida por el circuito  $P_2$ , y una tercera entrada por el circuito  $T_2$ ; el circuito de salida 110 de esta puerta 109 manda, por medio de una puerta "O" 111 y de un circuito 112, la adición de una unidad al contenido del registro 27; en el caso en que este registro contiene un valor máximo "3" en decimal (es decir "11" en el sistema binario), la adición de un "1" lo llevará a 0, puesto que no incluye más que dos rangos binarios. En este último caso, es necesario, sin embargo, además, descubrir la presencia simultánea de las dos condiciones "añadir 1 a B" -y "B = 3", porque esto implica un retorno a la fase  $P_1$ , y la adición de una unidad a A. Para esto, se utiliza una derivación 116 del circuito de salida 64 del registro 27, derivación en que los dos conductores (puesto que el registro 27 incluye dos rangos) atacan una puerta "Y" 117: el circuito de salida 118 de esta puerta 117 es alimentado, pues, para la combinación binaria "11", es decir "3" en decimal; este circuito 118, así como una derivación 121 del circuito 112, atacan una puerta "Y" 122: el circuito de salida 123 de esta puerta 122 estará, pues, bien alimentado y se tienen simultáneamente las dos condiciones precedentes. La adición de una unidad en el registro 25 se consigue entonces con



ayuda de la derivación 124 del circuito 123 que ataca la  
puerta "O" 94; en cuanto al retorno a la fase  $P_1$ , está  
mandado con ayuda de la derivación 125 del circuito 123,  
por medio de la puerta "O" 126 y del circuito 127 que  
5 ataca la entrada "retroceso" del contador reversible 32.

El circuito de salida 74 del registro 31  
incluye, finalmente, una tercera derivación 128 que ataca  
una puerta "Y" 129 cuya segunda entrada está constituida  
por el circuito  $P_3$ ; el circuito de salida 130 de esta  
10 puerta 129 será alimentado, pues, durante la fase  $P_3$ ; si  
el registro 31 contiene un "1" durante esta misma fase,  
es decir, si el conector examinado AB está libre; en  
este último caso, la busca ha terminado y una primera de-  
rivación 131 del circuito 130 permite enviar una señal que  
15 indica el final de la busca, y que manda la señalización  
y el establecimiento del camino encontrado, la actualización  
de la memoria y la puesta a cero de los registros 25 y 27.  
Cuando el circuito de salida 130 de la puerta 129 no está  
alimentado, esto significa que el conector examinado AB  
20 no está libre: es necesario entonces volver a la fase  $P_2$   
y añadir una unidad a B. Esto se realiza con ayuda de los  
circuitos siguientes: una segunda derivación 132 del cir-  
cuito 130, provisto de un inversor 133, permite suminis-  
trar al circuito de salida 134 de este inversor una se-  
25 ñal que indica la condición "AB no libre"; por un lado,  
una primera derivación 135 del circuito 134 ataca una  
puerta "Y" 136 cuya segunda entrada está constituida por  
el circuito  $P_3$ , y el circuito de salida 137 de esta puer-  
ta 136 ataca la puerta "O" 126; por otro lado, una se-  
30 gunda derivación 138 del circuito 134 ataca la puerta



"0" 111.

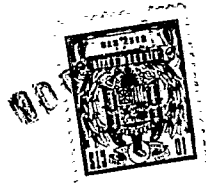
Descripción detallada de un proceso completo de busca:

5 Haciendo referencia a los circuitos que acaban de ser descritos, se dará ahora el desarrollo completo de una busca de un camino libre entre dos conductores interiores de direcciones respectivas IJK e I'J'K'.

10 Una vez que el sistema de exploración de las líneas telefónicas (que no se ha juzgado necesario describir, por que se sale del marco del presente invento) ha descubierto la dirección IJK del que llama, y la dirección I'J'K' del que es llamado, las coordenadas I, J, I' y J' de estas direcciones son introducidas, respectivamente, en los registros 21, 22, 23 y 24, y el circuito S de puesta en marcha de busca es alimentado. En  
15 este momento, los registros 25 y 27 contienen ambos el valor "0", y el registro 26 el valor "1".

20 El circuito  $P_1$  es alimentado entonces, y al primer top o impulso de reloj del circuito  $T_1$  lo es igualmente. La dirección IJO es transferida al registro 29, y los registros 31, luego 78, contienen entonces un "1" o un "0" según que el conductor IJO esté libre u ocupado.

25 Al top de reloj siguiente, estando el circuito  $P_1$  alimentado siempre debido a que el contador 32 no ha recibido ninguna orden de avance, el circuito  $T_1$  es cortado y  $T_2$  es alimentado. La dirección I'J' 1 es transferida al registro 29, y los registros 31 y  
30 luego 84 contienen entonces el estado binario del con-



ductor I'J' 1.

Si uno por lo menos de los conductores IJO  
ó I'J' 1 no está libre, la puerta 80 permanecerá cerrada  
durante toda la fase  $P_1$ , pero en el tiempo  $T_2$  de esta fase,  
5 la puerta 92 estará libre y una señal de avance será en-  
viada al circuito 97: en efecto, la puerta 96 está libre  
debido a que la condición "A = 11" no es cumplida; el  
registro 25 pasará, pues, a "1", y el registro 26 a "2"  
(número binario "10"). No habiendo recibido el contador  
10 32 orden de avance, el circuito  $P_1$  continuará, pues,  
siendo alimentado y una nueva fase  $P_1$  se desarrollará a  
partir del impulso de reloj siguiente, fase en el curso  
de la cual serán examinados los estados de los conductores  
IJ 1 e I'J'2.

15 Un cierto número de fases  $P_1$  sucesivas se  
desarrollarán así hasta que se llegue a un valor A, sea  
 $A_n$  por ejemplo, tal que los conductores IJA<sub>n</sub> e I'J' ( $A_n +$   
1) sean reconocidos ambos libres.

20 Si después de haber "probado" todos los  
valores sucesivos de A, los dos últimos conductores de  
la serie, o sea IJ 11 e I'J' 0, no están ambos libres,  
la detección por la puerta 106 de las condiciones si-  
multáneas "añadir 1 a A" y "A = 11" manda el envío de  
una señal de desbordamiento y de final de busca al cir-  
25 cuito 107.

Si, por el contrario, se ha encontrado un  
valor favorable  $A_n$ , la puerta 80 queda libre y es enviada  
entonces una señal de avance por los circuitos 86 y 87 al  
contador 32: el circuito  $P_2$  es alimentado entonces de  
30 manera que se inicia una primera fase  $P_2$ .



Al primer top o impulso de reloj que sigue a la alimentación de  $P_2$ , el circuito  $T_1$  es alimentado, de manera que la dirección  $A_n 10$  es transferida al registro 29; los registros 31, y luego 78, contienen entonces un "1" o un "0" según que el conductor  $A_n 10$  esté libre u ocupado.

Al siguiente top o impulso de reloj, estando alimentado siempre  $P_2$ , el circuito  $T_1$  es cortado y  $T_2$  es alimentado. La dirección  $(A_n + 1) 1'0$  es transferida al registro 29, y los registros 31 y luego 84 contienen entonces el estado binario del conductor  $(A_n + 1) 1'0$ .

Si uno por lo menos de los dos conductores  $A_n 10$  y  $(A_n + 1) 1'0$  no está libre, la puerta 80 permanecerá cerrada durante toda la fase  $P_2$ ; en el tiempo  $T_2$  de esta fase la puerta 109 estará libre, y una señal de avance será enviada, pues, por el circuito 112 al registro 27: este registro pasará, pues, a "1". No habiendo recibido el contador 32 ninguna orden de avance, el circuito  $P_2$  continuará, por consiguiente, siendo alimentado y empezará una nueva fase  $P_2$  a partir del impulso de reloj siguiente, fase en el curso de la cual serán examinados los estados de los conductores  $A_n 11$  y  $(A_n + 1) 1'1$ .

Un cierto número de fases  $P_2$  sucesivas se desarrollarán así hasta que se llegue a un valor de  $B$ , sea  $B_p$  por ejemplo, tal que los conductores  $A_n 1B_p$  y  $(A_n + 1) 1'B_p$  sean reconocidos ambos como libres.

Si, después de haber "probado" todos los valores de  $B$ , los dos últimos conductores de la serie,



sean  $A_n I_3$  y  $(A_n + 1) I_3$ , no están ambos libres, la detección por la puerta 122 de las condiciones simultáneas "añadir 1 a B" y " $B = 3$ " permitirá, por una parte, enviar al contador 32 (por los circuitos 123, 125 y 127) una señal que manda el retroceso de una unidad, es decir, el retorno a la fase  $P_1$  y, por otra parte, mandar (por los circuitos 123, 124, 95 y 97) la adición de una unidad en el registro 25. Hay que señalar que la puesta a cero del registro 27 se efectúa automáticamente por la ejecución de la orden dada por el circuito 112 de añadir una unidad a B. Una nueva fase  $P_1$  se pone entonces en marcha examinando los conductores de la primera serie, a partir del nuevo valor de A, sea  $A_n + 1$ .

Si por el contrario, se ha encontrado un valor favorable  $B_p$ , la puerta 80 queda libre en el tiempo  $T_2$  de la fase  $P_2$ , y es enviada entonces una señal de avance por los circuitos 86 y 87 al contador 32: el circuito  $P_3$  está entonces alimentado, de manera que se inicia una primera fase  $P_3$ .

Una vez que  $P_3$  es alimentado, la dirección  $A_n B_p$  contenida en los registros 25 y 27 es transferida al registro 29. El estado binario del conector  $A_n B_p$  aparecerá entonces en el registro 31:

- Si este estado corresponde a un "0", es decir, que el conector  $A_n B_p$  no está libre, la puerta 129 permanece cerrada, y de esto resulta que el circuito de salida 134 del inversor 133 es alimentado: es enviada entonces una señal, por una parte, al circuito 127 que manda el retroceso del contador 32, por medio de las puertas 136 y 126 y, por otra parte, al circuito 112, que



manda la adición de una unidad en el registro 27, por medio de la puerta 111. Se inicia entonces una nueva fase  $P_2$ , partiendo de los valores  $A_n I (B_p + 1)$  y  $(A_n + 1) I'$  ( $B_p + 1$ ), y así sucesivamente;

5 - si este estado corresponde a un "1", es decir, que el conector  $A_n B_p$  está libre, la puerta 129 está libre y es enviada entonces una señal de final de busca al circuito 131. El conector  $A_n B_p$  define entonces un camino libre entre los conductores IJK e I'J'K', camino  
10 que sigue sucesivamente los elementos siguientes:

- Conductor interior IJK
- Matriz IJ del primer paso
- Conductor de enlace  $IJA_n$  (serie  $CL_{12}$ )
- Matriz  $A_n I$  del segundo paso
- 15 - Conductor de enlace  $A_n IB$  (serie  $CL_{23}$ )
- Matriz  $A_n B_p$  del tercer paso
- Conector  $A_n B_p$
- Matriz  $(A_n + 1) B_p$  del tercer paso
- Conductor de enlace  $(A_n + 1) I' B_p$  (serie  $CL_{23}$ )
- 20 - Matriz  $(A_n + 1) I'$  del segundo paso
- Conductor de enlace I'J'  $(A_n + 1)$  (serie  $CL_{12}$ )
- Matriz I'J' del primer paso
- 25 - Conductor interior I'J'K'

Los interruptores a cerrar en las diferentes matrices precedentes para establecer este camino están determinados por la ley de las conexiones representada en la figura 3, o sea :

30 - Para la matriz IJ del primer paso, el



interruptor de coordenadas K (línea)  $A_n$  (columna):

- Para la matriz  $A_n I$  del segundo paso, el interruptor de coordenadas  $J B_p$ ;

5 - para la matriz  $A_n B_p$  del tercer paso, el interruptor correspondiente al conductor de línea que tiene por coordenada I, y al conductor de columna unido al conector  $A_n B_p$ ;

- el conector  $A_n B_p$  mismo;

10 - para la matriz  $(A_n + 1) B_p$  del tercer paso, el interruptor que corresponde al conductor de línea que tiene por coordenadas I', y al conductor de columna unido al conector  $A_n B_p$ ;

- para la matriz  $(A_n + 1)$  del segundo paso, el interruptor de coordenadas  $J' B_p$ ;

15 - para la matriz  $I' J'$  del primer paso, el interruptor de coordenadas  $K' (A_n + 1)$ .

Al final de una busca fructuosa, todas las coordenadas I', J', I, J,  $A_n$  y  $B_p$ , así como  $A_n + 1$ , se encuentran inscritas en los registros 21, 22, 23, 24, 25, 20 26 y 27: la dirección de los circuitos de señalización, así como, por lo demás, la puesta al día de la memoria, pueden efectuarse muy sencillamente a partir de los circuitos de salida de estos registros. Después que estas operaciones hayan sido efectuadas, los registros en cuestión son puestos a cero (salvo el registro 26 que contiene entonces, naturalmente, un "1").

25

Descripción de una organización de memoria particular:

30 Haciendo referencia a la figura 8, se describirá ahora un ejemplo de realización de la memoria



30 cuya concepción está adaptada más particularmente a las disposiciones generales del invento, y que presenta especialmente la ventaja de proporcionar una puesta al día automática de la memoria, y de simplificar la dirección de esta última.

5

Conforme a esta realización, sobre cada conductor de enlace y conductor de conector (se denomina así el conductor que une dos matrices del paso central por medio de un conector) está enfilado un anillo magnético biestable; cada anillo está sometido, pues, a las variaciones de campo que tienen lugar durante el establecimiento del corte de corriente en el conductor correspondiente, y es posible, a condición de elegir convenientemente los diferentes parámetros en juego (característica de los toros, valor de las corrientes en los conductores), proceder de manera que el estado magnético de un toro sea característico en todo momento del estado libre u ocupado del conductor al cual está asociado, y, "leer" el estado magnético de estos toros con ayuda de dos circuitos de dirección por coincidencia, y de un circuito de lectura, a la manera de las memorias clásicas.

10

15

20

25

El tratamiento de dirección de la memoria así constituida se efectúa a partir del registro 29 que, como en el caso precedente, recibe secuencialmente las direcciones de los conductores a examinar: sin embargo, este registro puede no incluir más que nueve rangos binarios, por que las direcciones transmitidas por los circuitos lógicos 28 pueden ser explotadas en esta ocasión sin ninguna transformación, siendo suficientes los nue-

30



ve rangos binarios para escribir la más elevada de todas, o sea "111111011" ("507" en el sistema decimal).

Se han representado esquemáticamente en la figura 8 los circuitos que permiten dirigir sucesivamente a partir del registro 29:

1.<sup>a</sup>.- un conductor de enlace de la primera serie  $CL_2$  de dirección dada  $i_j$ ,

2.<sup>a</sup>.- un conductor de enlace de la segunda serie  $CL_{23}$  de dirección dada  $a_{ib}$ , y

3.<sup>a</sup>.- un conductor de conector JR de dirección dada  $a_b$ ;

sean  $W_{i_j}$ ,  $W_{a_{ib}}$ , y  $W_{a_b}$  los toros asociados, respectivamente, a estos tres conductores.

Como en el caso precedente, el registro 29 ha sido representado simbólicamente en tres partes, 29a, 29b y 29c, que corresponden a las tres fases  $P_1$ ,  $P_2$  y  $P_3$  del proceso.

Los nueve circuitos de salida del registro 29 están repartidos en tres derivaciones 139, 140 y 141, que comprenden, respectivamente:

- Los nueve circuitos de salida para la primera;

- los ocho circuitos de salida que corresponden a los ocho primeros rangos binarios para la segunda;

- los seis circuitos de salida que corresponden a los seis primeros rangos binarios para la tercera.

Los nueve conductores de la derivación 139



atacan nueve puertas "Y" cuya segunda entrada está constituida por el circuito  $P_1$  : siendo el esquema con un solo hilo, se han representado estas nueve puertas por una sola, designada con 142. Los nueve circuitos de salida de las puertas 142, que han sido representados globalmente en 143, están divididos entonces en dos grupos 144 y 145 que comprenden, respectivamente: el primero, cinco conductores (que corresponden a los cinco primeros rangos del registro) y el segundo, cuatro conductores (que corresponden a los rangos sexto, séptimo, octavo y noveno del registro). El primer grupo 144 ataca un primer descodificador 146, y el segundo grupo un segundo descodificador 147.

El descodificador 146 incluye 24 conductores de salida cada uno de los cuales corresponde a uno de los 24 números binarios que pueden ser formados en los cinco primeros rangos del registro 29 (se recuerda que la coordenada A no puede tomar más que doce valores distintos de los 16 permitidos por los cuatro rangos binarios que ocupa), el descodificador 147 incluye 16 conductores de salida, cada uno de los cuales corresponde a uno de los 16 números binarios que pueden ser formados en los cuatro últimos rangos del registro 29. Cada uno de estos descodificadores puede estar constituido por una serie de puertas "Y" cuyos circuitos de entrada incluyen inversores lógicos repartidos según cada combinación deseada; se ha representado a título de ejemplo en la figura 9 una de las puertas del descodificador 146, en este caso la que da la combinación particular "10110".



Los conductores de salida de los descodificadores 146 y 147 que corresponden a la dirección ija, o sea 148 y 149, atacan respectivamente dos puertas "Y" 150 y 151, cuya segunda entrada está constituida por el circuito t que, como se ha visto más arriba (figura 6), suministra impulsos de reloj; estas puertas son hechas necesarias, especialmente a causa del hecho de que los impulsos de dirección de los toros deben ser sencillamente más breves que los transmitidos por los circuitos 148 y 149 que corresponden, de hecho, a los suministrados por los circuitos  $T_1$  y  $T_2$ . Los circuitos de salida respectivos 152 y 153 de las dos puertas 150 y 151, constituyen los conductores de dirección en el toro  $W_{ija}$ : así, suponiendo que la dirección ija sea por ejemplo "100110110", los dos conductores 148 y 149 corresponden, respectivamente, a las puertas "Y" de los descodificadores 146 y 147 que dan las combinaciones "10110" y "1001". Igualmente, a cada uno de los otros toros enfilados sobre los conductores de la serie  $CL_{12}$ , pueden ser asociados dos conductores de dirección que salen de los descodificadores respectivos 146 y 147, puesto que las salidas de estos descodificadores permiten  $24 \times 16 = 384$  combinaciones, y que existen efectivamente 384 conductores.

De hecho, el cableado es completamente análogo al de una matriz de toros con 24 líneas y 16 columnas: así, por ejemplo, el conductor 152 que representa la combinación "10110" será común a todos los toros de la serie de conductores  $CL_{12}$  de los cuales los cinco primeros rangos de la dirección contienen esta combinación ( o sea 24 toros), lo mismo que el conductor

335 189



153 que representa la combinación "1001" será común a todos los toros de la serie de conductores  $CL_{12}$  cuyos cuatro últimos rangos de la dirección contienen esta combinación (o sea 16 toros).

5                    Además del conductor de enlace de dirección  
ija, y de sus dos conductores de dirección, el toro  $W_{ija}$   
está atravesado igualmente por un conductor de lectura R  
que, como en las memorias clásicas, es común a todos los  
toros de la memoria, puesto que no se "lee" más que un  
10 solo toro a la vez. Este conductor R ataca el registro  
31 cuya misión es exactamente la misma que en el ejem-  
plo precedente .

                  Igualmente que para la derivación 139 de  
los circuitos de salida del registro 29, los conductores  
15 de la derivación 140 (que son en número de ocho) están  
repartidos, después del paso por puertas "Y" represen-  
tadas globalmente en 154 y mandadas por el circuito  $P_2$ ,  
en dos grupos 155 y 156 de cuatro conductores cada uno  
que corresponden, el primero, a los rangos 1, 2, 3 y 4,  
20 y el segundo, a los rangos 5, 6, 7 y 8, del registro 29.  
Estos dos grupos atacan, respectivamente, dos descodi-  
ficadores 157 y 158 que comprenden 16 conductores de  
salida para el primero, y 12 para el segundo: tomados  
en combinación de dos en dos, estos conductores de sa-  
25 lida proporcionan los 192 pares de conductores que per-  
miten dirigir los toros de la serie de conductores de  
enlace  $CL_{23}$ ; naturalmente, estos conductores de direc-  
ción atraviesan puertas "Y" tales como 159 y 160, man-  
dadas por el circuito t, por las mismas razones que  
30 las indicadas anteriormente; en la figura se han

335189



presentado más que los circuitos de dirección del toro

$W_{iab}$  .

5 Siempre según el mismo principio, los conduc-  
tores de la derivación 141 (que son en número de seis) es-  
tan repartidos, después del paso por puertas "Y" repre-  
sentadas globalmente en 159 y mandadas por el circuito  
 $P_3$ , en dos grupos, 160 y 161, de tres conductores cada  
uno que corresponden, el primero, a los rangos 1, 2, y 3,  
y el segundo, a los rangos 4, 5 y 6, del registro 29. Es-  
10 tos dos grupos atacan, respectivamente, dos descodificado-  
res 162 y 163 que comprenden ocho conductores de salida  
para el primero, y seis para el segundo: tomados en com-  
binaciones de dos en dos, estos conductores de salida  
proporcionan los 48 pares de conductores que permiten  
15 dirigir los toros de la serie de conductores desconecta-  
dores; estos conductores de dirección atraviesan puertas  
tales como 164 y 165 mandadas por el circuito t; no se  
ha representado en la figura más que los circuitos de  
dirección del toro  $W_{ab}$ .

20 El funcionamiento del conjunto es el si-  
guiente:

- Cuando , en el tiempo  $T_1$  de la fase  $P_1$ ,  
aparece una dirección IJA en el registro 29, el toro  
 $W_{IJA}$  es dirigido por medio de los descodificadores 146  
25 y 147, y

el conductor de lectura R envía al registro  
31 el estado del conductor IJA que es tratado luego por  
los circuitos de la figura 4, de la misma manera que en  
el primer ejemplo;

30 - en el tiempo  $T_2$  de la fase  $P_1$ , el re-



gistro 29 contiene la dirección I'J' (A + 1), y es entonces el toro  $W_{I,J}$  (A + 1) el que es dirigido por los descodificadores 146 y 147: el conductor R envía entonces al registro 31 el estado del conductor I'J' (A + 1) para tratamiento;

- en el tiempo  $T_1$  de la fase  $P_2$ , el registro 29 contiene la dirección AIB, y el toro  $W_{AIB}$  es dirigido por los descodificadores 157 y 158; el estado del conductor AIB es transmitido al registro 31 por el conductor R para tratamiento;

- en el tiempo  $T_2$  de la fase  $P_2$ , el registro 29 contiene la dirección (A + 1) I'B, y es el toro  $W(A + 1) I'B$  el que es dirigido por los descodificadores 157 y 158; el estado del conductor (A + 1) I'B es transmitido al registro 31 por el conductor R para tratamiento;

- en la fase  $P_3$ , el registro 29 contiene la dirección AB, y el toro  $W_{AB}$  es dirigido por los descodificadores 162 y 163; el estado del conductor de conector AB es transmitido al registro 31 por el conductor R para tratamiento.

Naturalmente, el invento no está limitado a los ejemplos de realización que acaban de ser descritos y que no han sido dados más que a título no limitativo: abarca, por el contrario, todas las variantes. Además de en las centrales telefónicas privadas, el invento encuentra especialmente una aplicación ventajosa en los concentradores y en las grandes centrales telefónicas.

335 189



Esta solicitud que corresponde a la presentada en Francia el día 4 de enero de 1.966 bajo el núm. P.V. 7716 se acoge a los beneficios del artículo 51 del vigente Estatuto sobre Propiedad Industrial.

5

- N O T A -

Los puntos de invención propia y nueva que se presentan para que sean objeto de esta solicitud de Patente de Invención, en España por VEINTE años, son los siguientes:

10  
15  
20  
25

1.- Procedimiento de busca de camino en una red de conmutación, red de la clase que comprende n escalones de matrices de interruptores dispuestos en cascada, permitiendo un cierto número de conductores denominados "de entrada", un cierto número de conductores llamados "de salida" y conductores de unión repartidos en (n-1) series entre las matrices de los diferentes escalones, que permiten realizar por el juego de los interruptores, una continuidad eléctrica entre dos conductores extremos cualesquiera, red que incluye además por lo menos una serie de elementos de unión central que corresponden cada uno al elemento central procedimiento que se caracteriza por que, para determinar un camino libre entre dos conductores extremos  $C_1$  y  $C_2$ , se opera conforme al proceso siguiente:

30

- Primera fase: se elige arbitrariamente el primer grupo de elementos centrales y se determina así uno o varios pares de conductores primarios constituidos cada uno por un conductor primario que define un camino



posible (libre o no) entre el conductor  $C_1$  y el primer borne de uno cualquiera de los elementos central del primer grupo, y un conductor primario que define un camino posible (libre o no) entre el conductor  $C_2$  y el  
5 segundo borne de este mismo elemento central; para el primero de los pares de conductores primarios así determinados se consideran los dos conductores que los constituyen; si uno por lo menos de estos dos conductores no está libre, se pasa al segundo par, y así sucesivamente, hasta que se ha encontrado un par de conductores primarios libres; en el caso en que no se encuentre ninguno, se pasa al grupo de elementos centrales siguiente, y así sucesivamente hasta que se encuentra un par libre; sino se encuentra ninguno después de  
10 haber examinado todos los grupos de elementos centrales, no deduce de ello que no existe camino libre);

- Segunda fase: cuando un par de conductores primarios libres ha sido encontrado, define necesariamente dos matrices y un grupo de elementos centrales particulares; se elige entonces arbitrariamente el primer  
20 subgrupo del grupo de elementos así definido; las dos matrices precedentes y el subgrupo así elegido definen uno o varios pares de conductores secundarios constituidos cada uno por un conductor secundario que define un camino posible (libre o no) entre la primera de estas  
25 matrices y el primer borne de uno cualquiera de los elementos centrales del subgrupo considerado, y un conductor secundario que define un camino posible (libre o no) entre la segunda de estas matrices y el segundo borne de este mismo elemento central; para el primero de los pares  
30



de conductores secundarios así determinados se consideran los dos conductores que lo constituyen; se consideran así todos los pares posibles cambiando eventualmente de subgrupo de elementos centrales hasta que se haya encontrado un par cuyos dos conductores estén libres; sino se encuentra ninguno después de haber examinado todos los subgrupos de elementos centrales pertenecientes al grupo definido anteriormente, se vuelve a empezar la fase precedente a partir del grupo de elementos centrales que sigue inmediatamente a aquel en el cual se había parado entonces;

- tercera a penúltima fase: se continúa operando como en la segunda fase citada hasta que se hayan determinado dos caminos libres completos entre los dos conductores  $C_1$  y  $C_2$ , y un elemento central particular D;

- última fase: se examina ési el elemento central D está libre; en caso afirmativo, se ha determinado así un camino entre el conductor  $C_1$  y el conductor  $C_2$ ; en el negativo, se vuelve a empezar entonces la penúltima fase a partir del elemento central que sigue inmediatamente al elemento D, y así sucesivamente.

2.- Procedimiento de busca de camino libre en una red de conmutación.

Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan y con los fines que se han especificado.



Esta Memoria consta de cincuenta y una hojas escritas a máquina por una sola cara.

Madrid,

P.A.

10 FEB. 1961

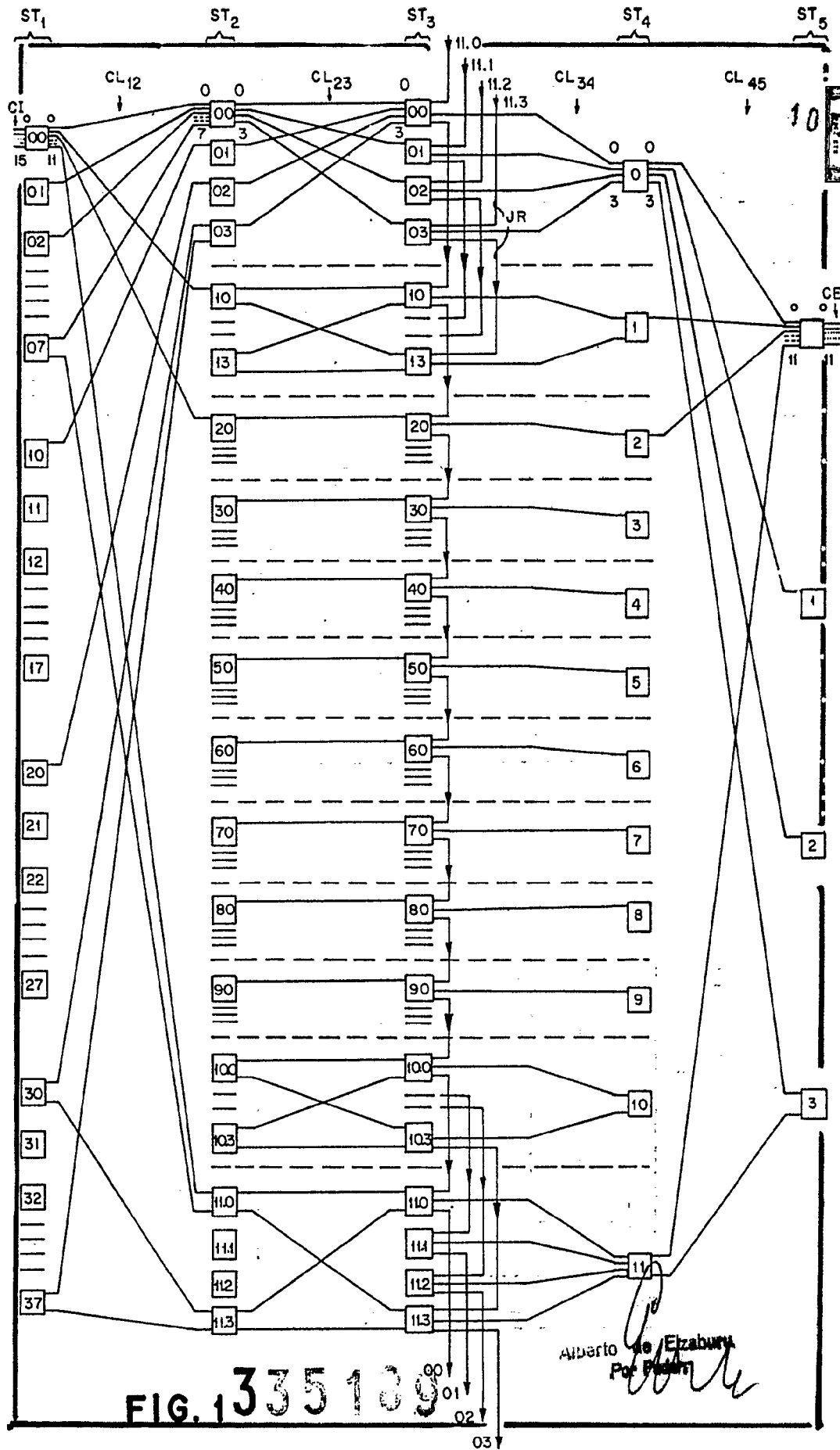
Alberto de Elizaburu  
Por Poder

A handwritten signature in dark ink is written over the typed name "Alberto de Elizaburu". The signature is cursive and appears to be "A. de Elizaburu".

fb.

335 189

INTERNATIONAL CROSSBAR MULTIPLEXER I/VI



Alberto de Elzabury  
Por Paderm

FIG. 1 335 109

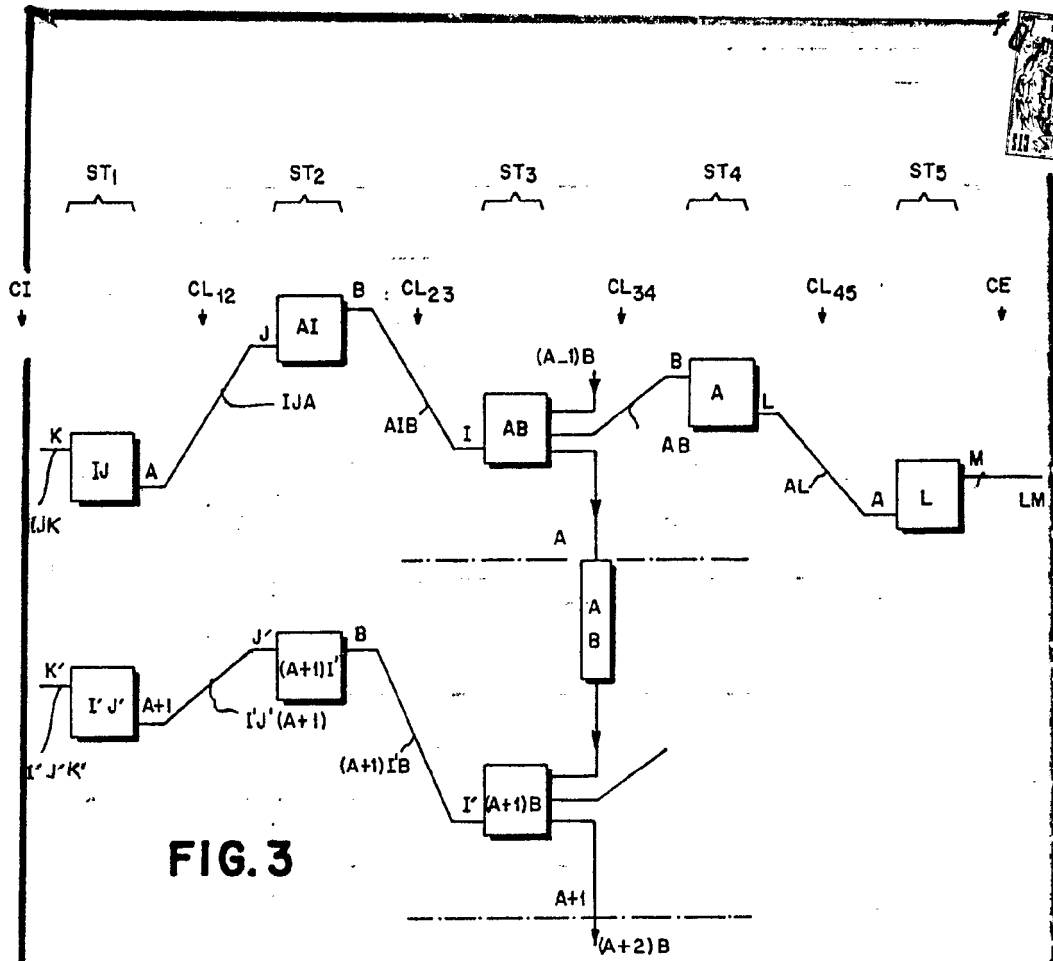


FIG. 3

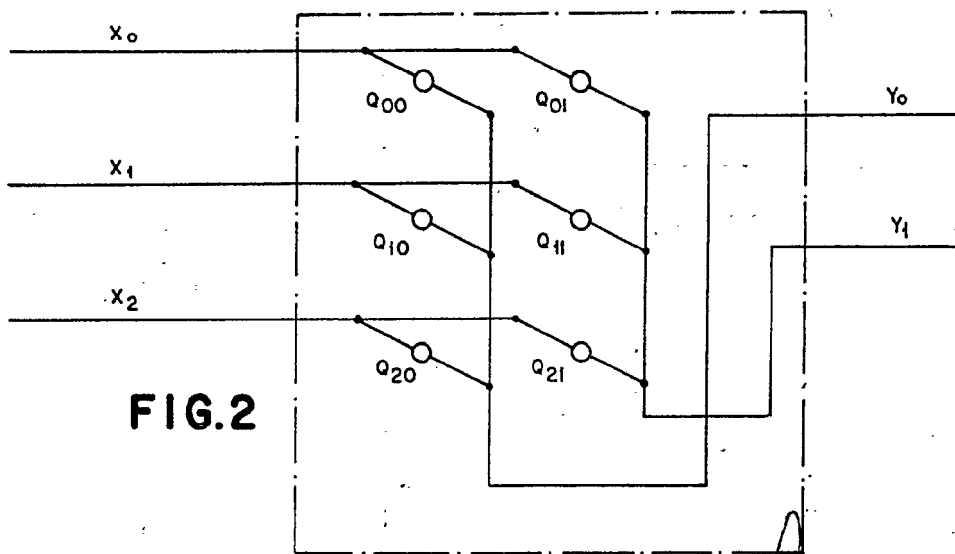


FIG. 2

335139

Parto de Elizabeth  
Por Bala

*[Handwritten signature]*

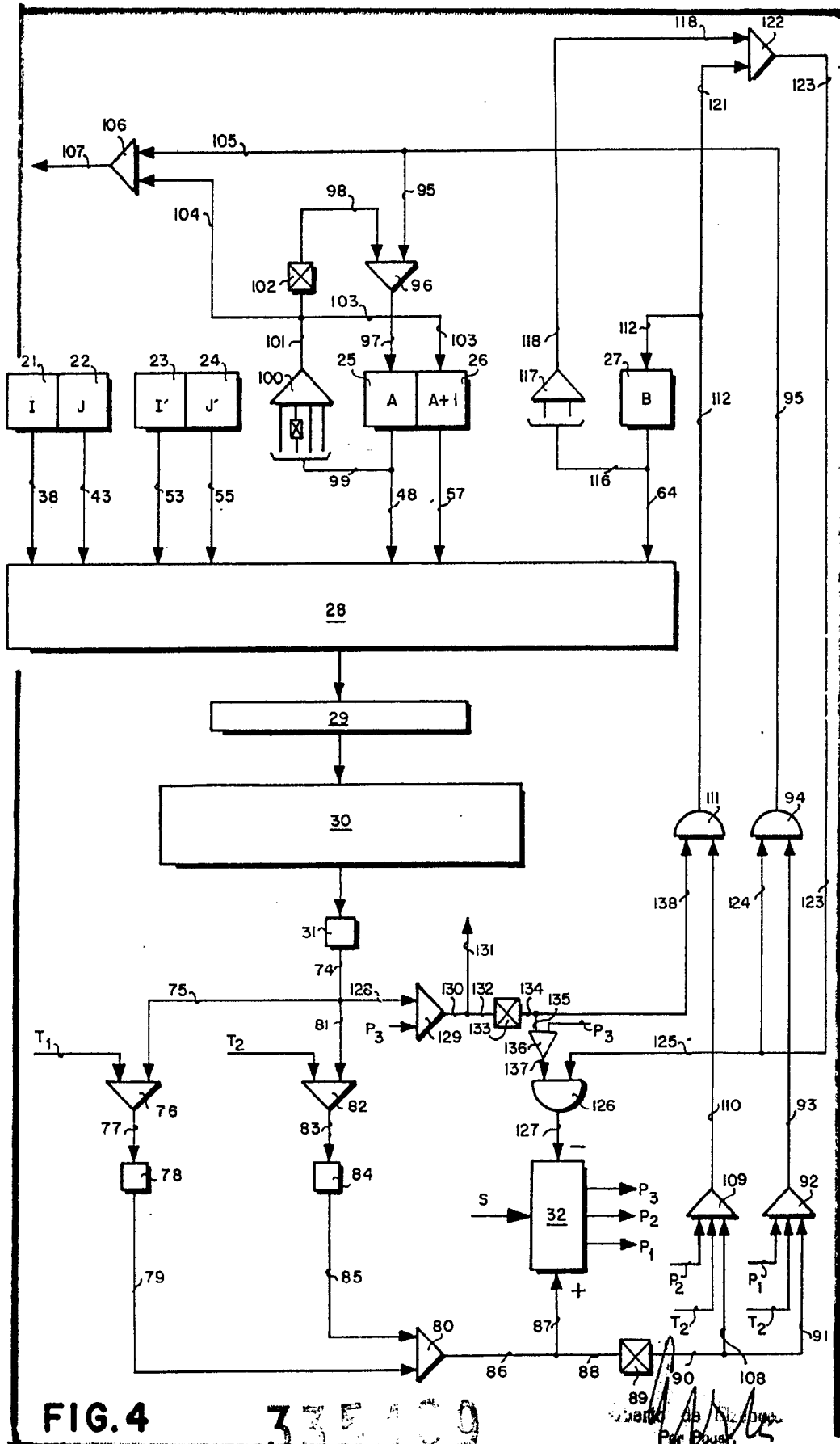


FIG. 4

335 109

89 90 108

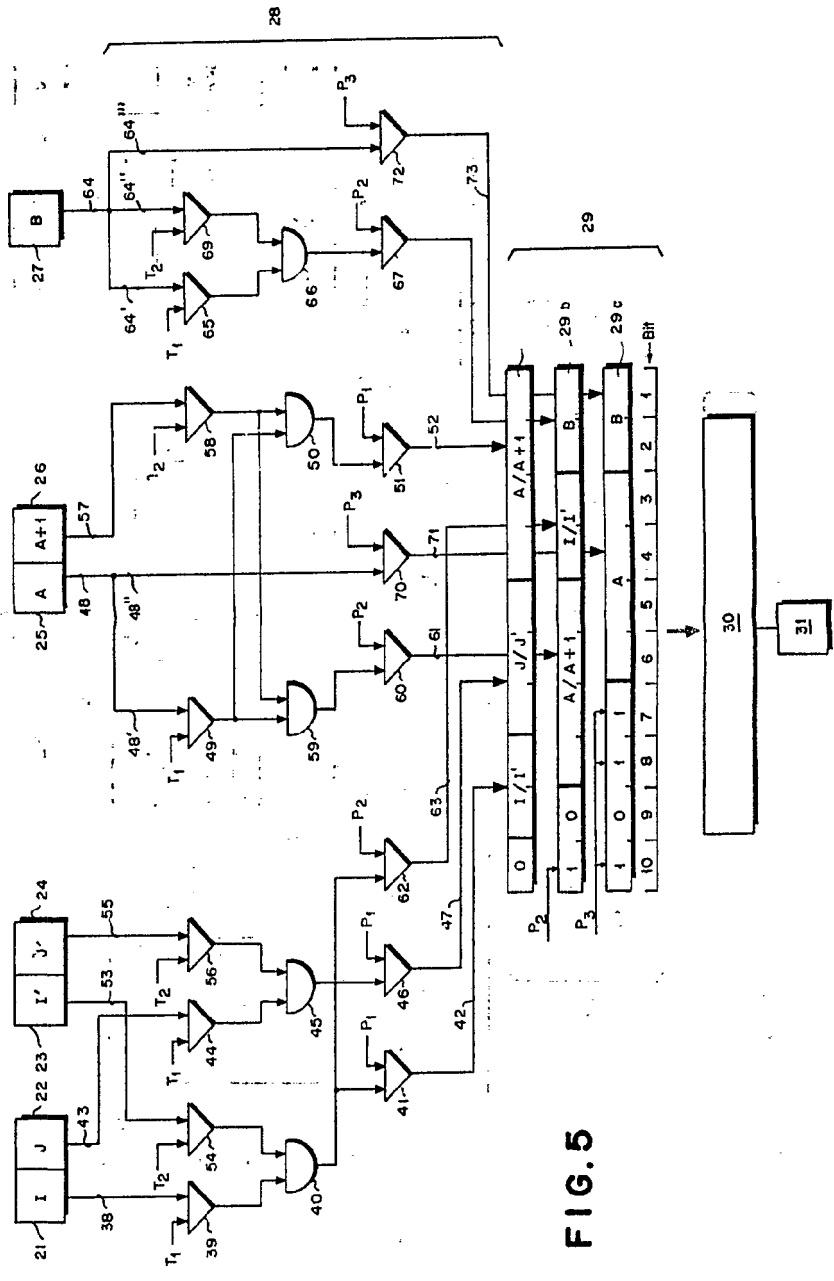
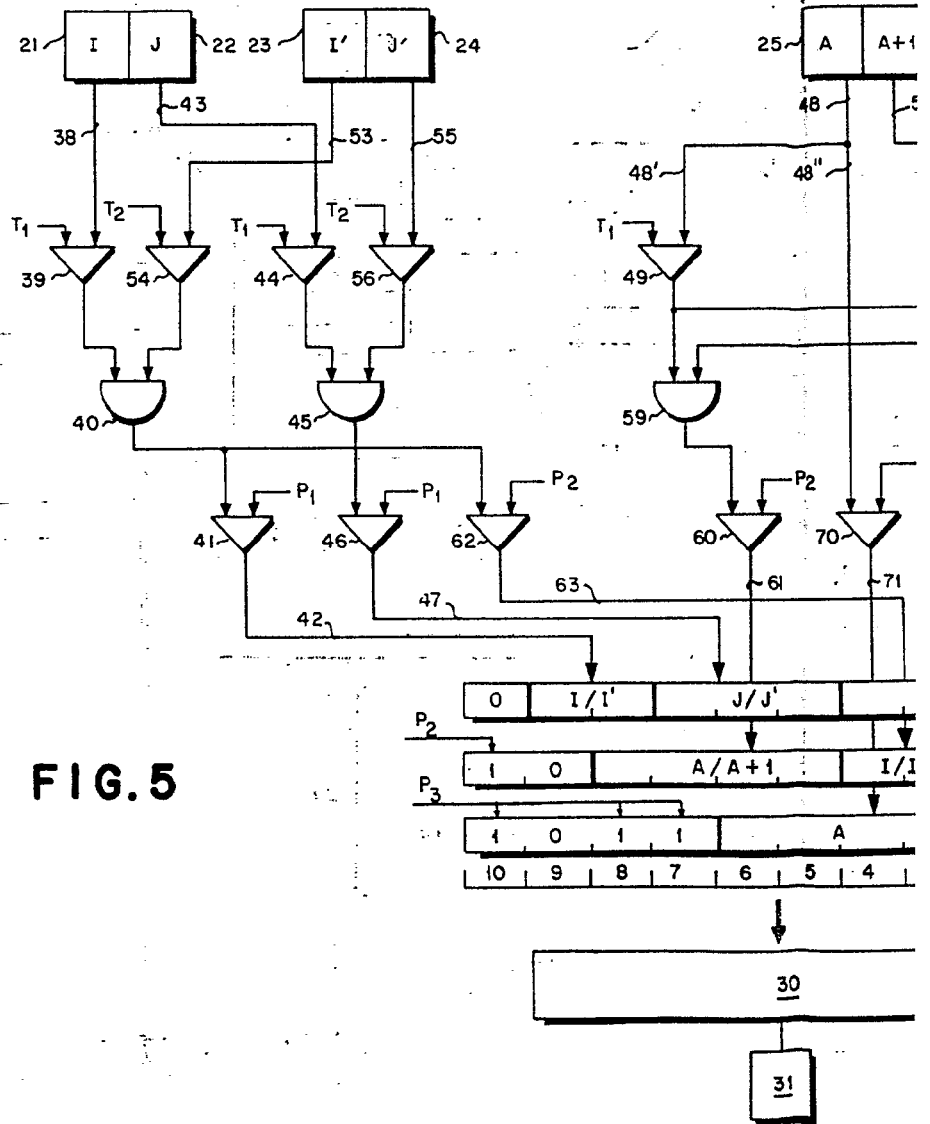


FIG. 5

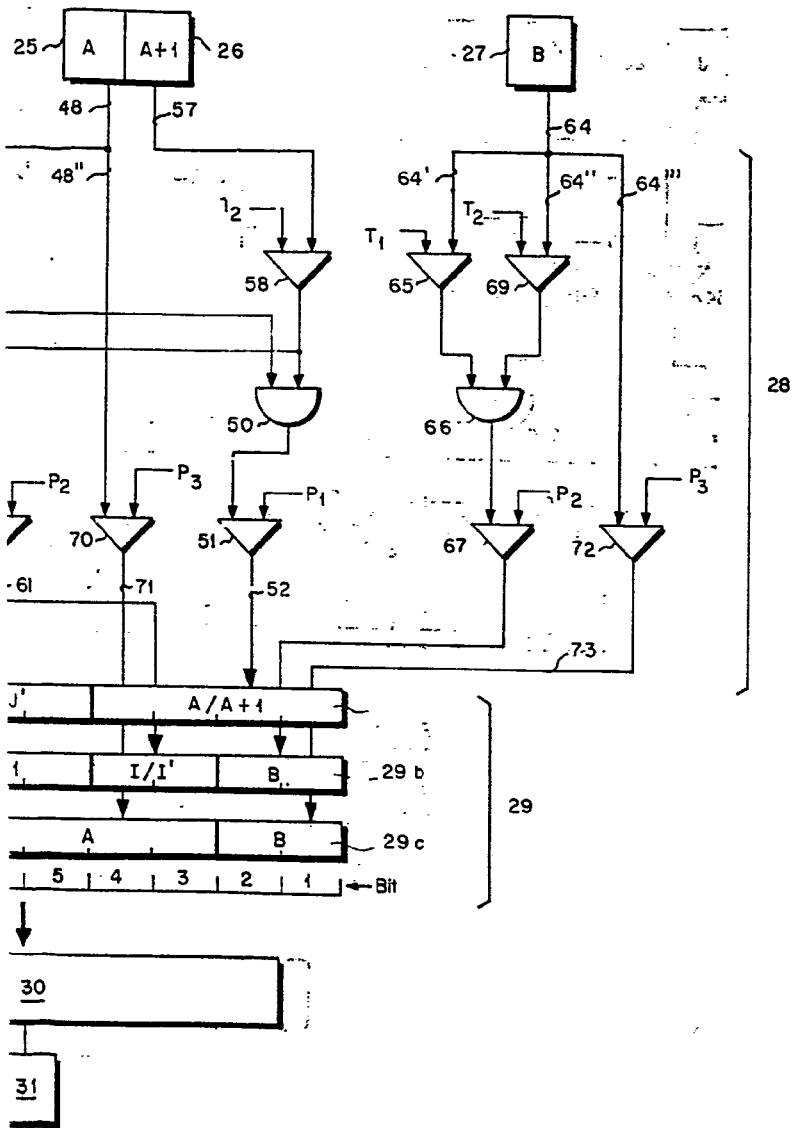
335109

*[Handwritten signature]*

335109



355100



335 189

*[Handwritten signature]*



10

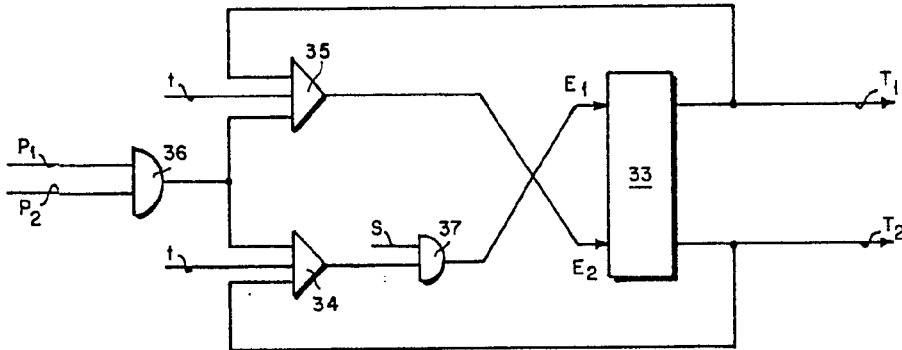


FIG. 6

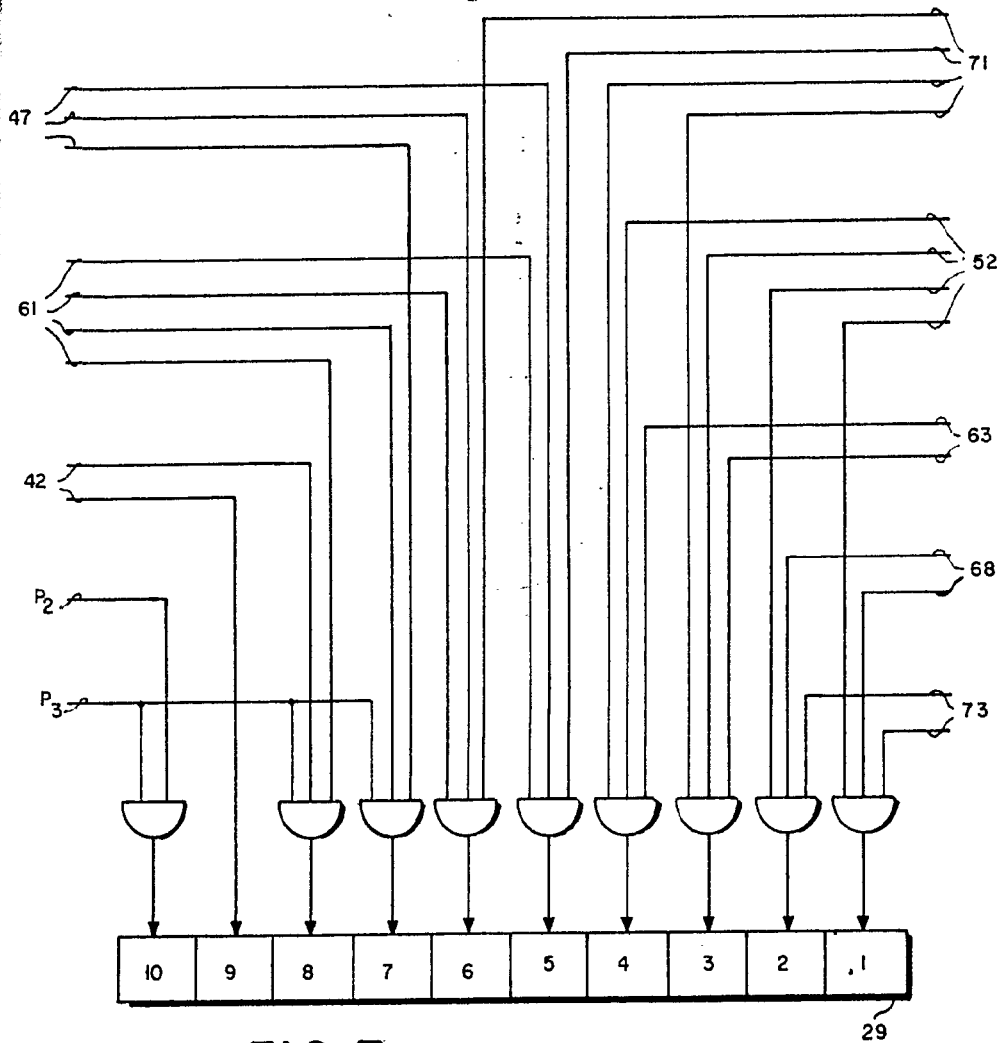


FIG. 7

355109

Departamento de Elabores  
por Placa



FIG. 9

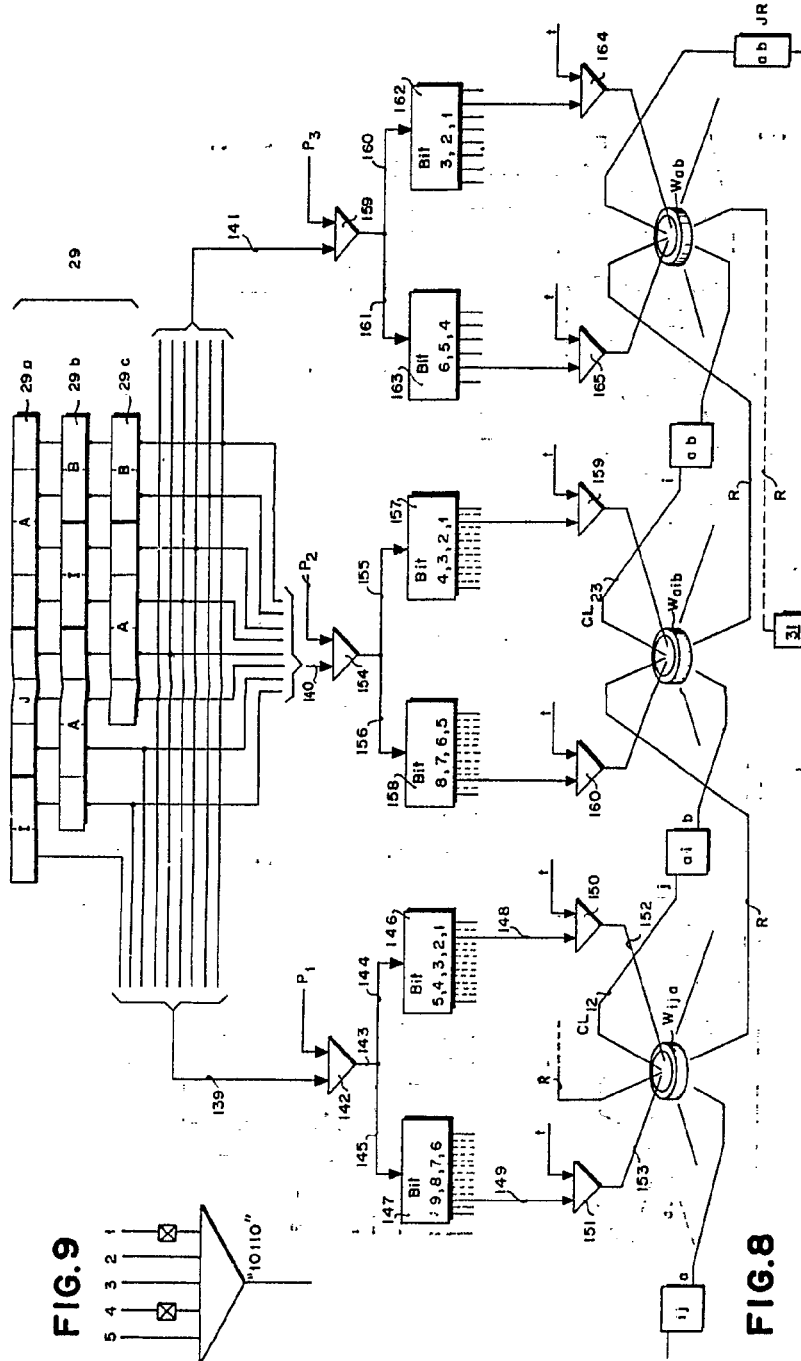
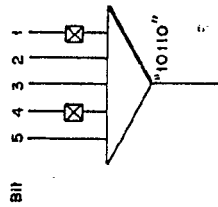


FIG. 8

335189

*Handwritten signature or initials.*

FIG. 9

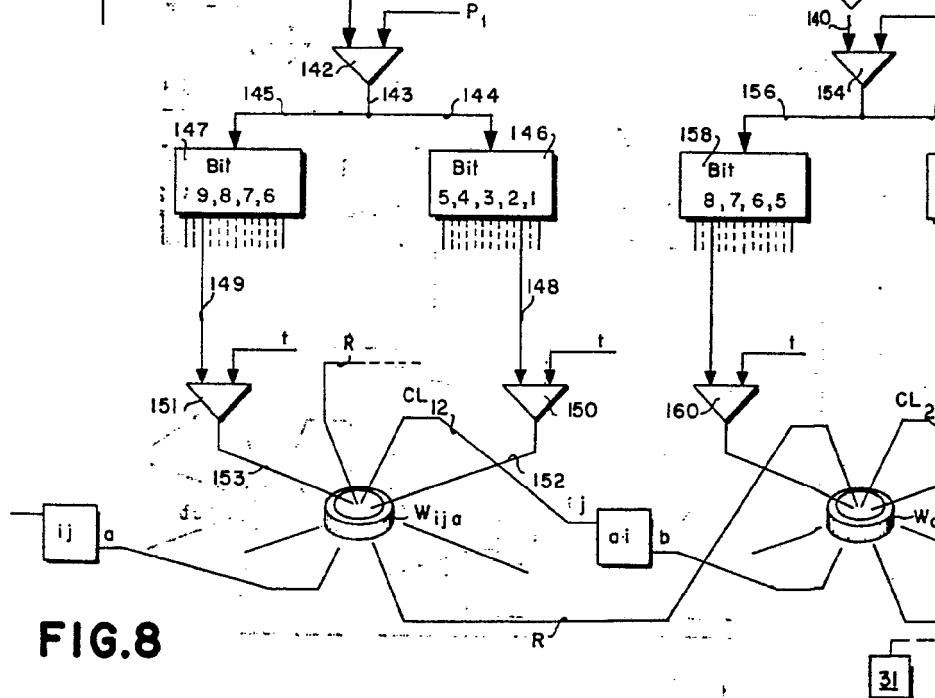
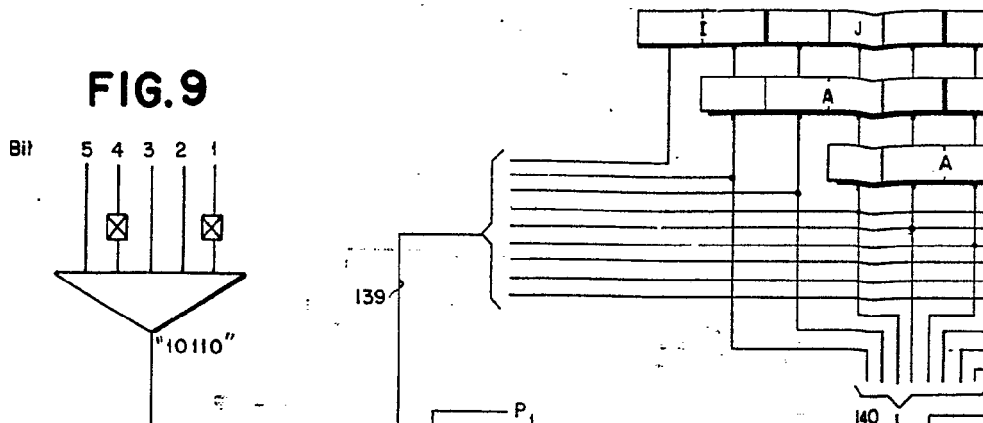
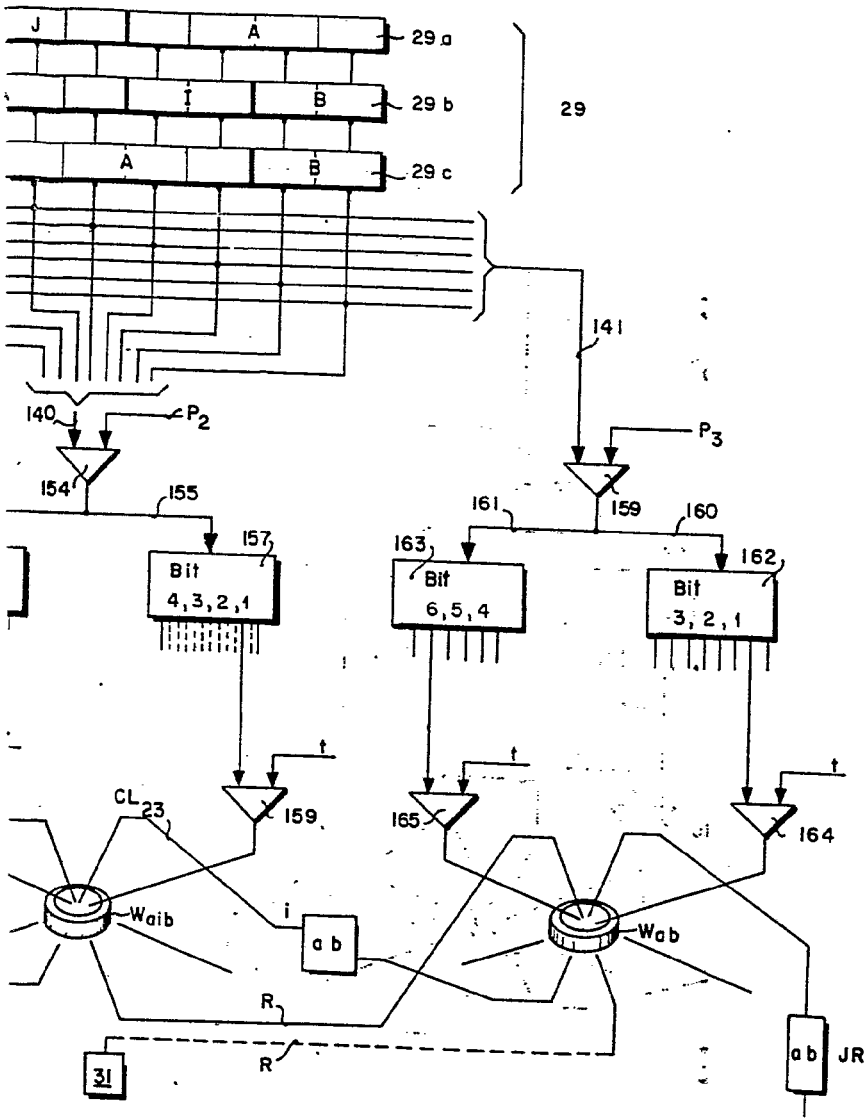


FIG. 8

7-138-100



335199

*Patent*