



332386

MEMORIA DESCRIPTIVA

que se presenta para unir a la solicitud

de

P A T E N T E D E I N V E N C I O N

formulada el 18 de octubre de 1.966

con el núm. 332.386

en

E S P A Ñ A

por VEINTE años

a nombre de INTERNATIONAL BUSINESS MACHINES CORPORATION, entidad norteamericana, establecida en Armonk, N.Y., Estados Unidos de América, por:

"UNA DISPOSICION PARA TRATAMIENTO DE DATOS"

Este invento se refiere a tratamiento de datos, y más particularmente a un aparato de control de microprograma mejorado para ello.

5 La tendencia moderna en el tratamiento de datos se dirige hacia una gama de ordenadores que sean compatibles en utilización, es decir, a proporcionar ordenadores grandes y pequeños que utilicen el mismo lenguaje y, por consiguiente, puedan ser accionados mediante los mismos programas. Con el fin de obtener pequeños ordenadores que sean compatibles con
10 ordenadores grandes, es necesario proporcionar un grado de -



control muy elaborado en los ordenadores pequeños. Esto tiende a complicar los mecanismos de control de tales ordenadores pequeños y es antagónico con el bajo coste que es necesario en los pequeños ordenadores.

5 Con el fin de lograr una flexibilidad de control -
máxima con un mínimo de coste de aparatos, ha sido adaptada
ampliamente la utilización de microprograma en sistemas de
tratamiento de datos pequeños. Con el fin de lograr el menor
10 sistema posible, obteniendo no obstante un margen total de
capacidad de tratamiento (aunque no de poder de tratamiento),
es necesario un aparato de control de microprograma complica-
do.

El empleo de microprogramas se lleva a cabo normal-
mente por medio de la utilización de un almacenamiento o memo-
15 ria de control, ó descodificador, el cual se utiliza de tal
forma que cada fase de la operación provoca una fase siguien-
te, siendo alteradas algunas veces algo las etapas sucesivas
en forma de una operación ramificada. El dispositivo de alma-
cenamiento puede ser un dispositivo normal que tenga posibili-
20 dades de lectura y escritura, ó puede ser lo que se conoce
comúnmente como un dispositivo de almacenamiento o de memoria
de lectura solamente (ROS). Un ROS no es capaz de tener infor-
mación almacenada en él en una forma dinámica, sino que en -
vez de ello tiene su información almacenada según la natura-
25 leza de su construcción; así, un ROS puede ser considerado
simplemente como un descodificador en el que la dirección es
una manifestación en un primer código, y una palabra de al-
macenamiento que procede de él, es, de hecho, y una manifes-
tación de un segundo código, proporcionando el segundo código
30 al menos una parte de una tercera manifestación, la cual



comprende una palabra de entrada subsiguiente en dicho primer código (es decir, una dirección de otra palabra de almacenamiento más).

5 Un objeto del presente invento es proporcionar un control de microprograma mejorado para un sistema de tratamiento de datos.

Otros objetos del invento incluyen proporcionar:

Un juego flexible de microinstrucciones para controlar un sistema de tratamiento de datos;

10 Un equilibrio mejorado de aparatos y programas en el aparato de control de microprograma de un sistema de tratamiento de datos; y

15 Un aparato de microprograma capaz de control dinámico mediante las condiciones existentes en el ordenador controlado por él.

De acuerdo con el presente invento, son proporcionadas una pluralidad de microinstrucciones de "USO" como parte de un juego de microinstrucciones de un sistema de tratamiento de datos. Estas instrucciones son órdenes que dicen al aparato de control "USE" los datos, que le están siendo suministrados, para modificar la dirección de instrucción siguiente". En la realización particular del invento expuesta aquí posteriormente, se proporcionan tres instrucciones de USO; en respuesta a cada una de estas instrucciones, los datos suministrados al colector principal del datos de un ordenador son combinados lógicamente (en circuitos de COINCIDENCIA, DISYUNTIVO, ó DISYUNTIVO EXCLUSIVO") con bitios de dirección de instrucción siguiente de manera que proporcionen un juego diferente de bitios de dirección de instrucción siguiente de acuerdo con la combinación lógica seleccionada. Así, la microins-

20

25

30



trucción a la que se hace referencia como "UOX" significa "USE los datos del registro especificado por el campo X sometién^{do}les a un circuito DISYUNTIVO con los bitios de dirección de instrucción siguiente", y la microinstrucción a la que se hace referencia como "UXK", USE los bitios del registro sometidos al circuito DISYUNTIVO EXCLUSIVO con los bitios correspondientes de los bitios de la instrucción siguiente.

Las finalidades de las diferentes instrucciones - difieren algo. La combinación de utilizar el circuito de COINCIDENCIA lógico, así como el circuito DISYUNTIVO lógico, permite comprobar bitios individuales, ó grupos de bitios, sin saturar las posibilidades de combinación de bitios como resultado del enmascaramiento. Por ejemplo, suponiendo que se utilizara una máscara DISYUNTIVA para comprobar solamente el bitio de orden inferior, la máscara sería 1110. Los datos que entran en combinación con la máscara darían por consiguiente 1110 ó 1111. Con el fin de comprobar el bitio de orden superior, la máscara sería 0111, y el valor resultante al ser combinado con el dato sería bien 0111 ó 1111. Así, la comprobación del bitio de orden superior ó del bitio de orden inferior puede dar lugar a un valor final de 1111. Consideremos ahora lo que sucede cuando se utiliza una máscara de COINCIDENCIA con el fin de comprobar el bitio de orden inferior: se utilizaría una máscara de 0001, y el resultado final sería 0001 ó 0000. Para comprobar el bitio de orden superior, se utilizaría una máscara de 1000 y conduciría a un resultado de 1000 ó 0000. Por lo tanto de nuevo, la utilización de la máscara de COINCIDENCIA para comprobar los bitios de orden superior y los bitios de orden inferior podría conducir a un re-



sultado de 0000. Por consiguiente, se utiliza la combinación de dos tipos de máscaras para evitar la saturación; por ejemplo, la máscara DISYUNTIVA puede ser utilizada para comprobar los bitios de orden inferior (lo que dá un resultado de 1110 ó 1111) y la máscara de COINCIDENCIA puede ser utilizada para comprobar los bitios de orden superior dando un resultado de 1000 ó 0000.

Por otra parte, se dispone la función DISYUNTIVA EXCLUSIVA de manera que permita cambiar los bitios como resultado de la presencia de un bitio de datos. Una aplicación bien conocida de ésto puede ser proporcionar una adición de módulo 2 entre bitios de datos y bitios de direcciones, en donde los bitios de direcciones son indicativos de los resultados previos obtenidos al entrar en acceso al ROS.

El invento, al proporcionar capacidad de enmascaramiento adicional, y al permitir funciones lógicas sencillas en la entrada del ROS, aumenta grandemente la flexibilidad del aparato de almacenamiento de control sin necesidad aparatos adicionales costosos, ó un juego de instrucciones complejo. El invento por consiguiente aumenta las utilidades del control del microprograma al proporcionar una elaboración máxima dentro de un ordenador que utiliza un mínimo de aparatos. Esto a su vez facilita el camino para ordenadores muy pequeños que pueden ser compatibles con ordenadores de gran escala, al menos hasta el grado necesario para compatibilidad ascendente y para la utilización de juegos de instrucciones comunes para funcionar semejantes.

Se harán más evidentes otros objetos, características y ventajas del presente invento, a la luz de la siguiente descripción detallada de una realización suya preferida, según se



representa en los dibujos.

En los dibujos:

5 La Figura 1 es un diagrama en bloques esquemático simplificado de un aparato de almacenamiento de control capaz de utilizar las instrucciones de USO del presente invento;

la Figura 2 es un diagrama en bloques esquemático de un circuito de USO según es utilizado en la realización mostrada en la Figura 1; y

10 la Figura 3 es un diagrama en bloques esquemático de una parte del descodificador OP mostrado en la realización de la Figura 1.

Haciendo referencia ahora a la Figura 1, un aparato de almacenamiento de control 20 incluye una unidad de almacenamiento o memoria de lectura solamente (ROS) 22, un registro de datos de salida para la unidad de almacenamiento - de lectura solamente, al que se llama ROS REG 24, y un descodificador selector de palabra (WD SEL DEC) 26, para controlar la selección de una de las palabras de instrucción (WD A, WD B, WD C) de la palabra de almacenamiento del ROS. El aparato de almacenamiento de control 20 incluye también el registro de dirección de entrada ó registro de dirección del ROS (ROSAR) 28 y los descodificadores binarios de orden inferior y de orden superior 30, 32; los cuales descodifican los bitios de - dirección para su aplicación directamente a los circuitos - ROS.

La salida del ROS REG 24 es dividida de manera que puedan aplicarse diferentes combinaciones de bitios suyos a diferentes circuitos. Por ejemplo, los bitios 10-17 son aplicados directamente a posiciones de bitios correspondientes del



ROSAR 28. Estos comprenden los bitios de direcciones de orden superior (10-15) de la dirección de instrucción siguiente, y los bitios de selección de apalbra (16, 17) de la dirección de instrucción siguiente. Los bitios de orden inferior de la dirección de instrucción siguiente (18-21) son aplicados desde el ROS REG 24 a un circuito de USO 34 (el cual está representado con detalle en la Figura 2). Estos bitios pueden ser combinados en el circuito de USO 34 con un número igual de bitios del COLECTOR principal del ordenador en respuesta a una de las instrucciones de USO, o pueden ser hechos pasar sin cambio a la posición de bitio de orden inferior del ROSAR 28.

Los bitios 1-9 del ROS REG 24 son aplicados en diferentes combinaciones a diferentes partes de un circuito DESCODIFICADOR 38, para proporcionar descodificación operativa (OP), y controles de registro, que incluyen un control (RST) para reajustar y luego establecer los registros de trabajo, un control (CTRL) para seleccionar diferentes funciones de entrada/salida de la unida, y un control de puerta para permitir la salida de datos de los registros de trabajo seleccionados sobre un colector. La parte RST del descodificador está provista de un registro tampón, el X REG 48, de manera que permita controlar los registros de trabajo mucho después en un ciclo. Esto es accesorio en el presente invento. Una parte del circuito descodificador correspondiente a la descodificación de las tras instrucciones de USO, ó a la indicación de que ninguna de las instrucciones de USO están patentes, y que representa el hecho de que otras combinaciones de bitios descodificarán las microinstrucciones (OTRAS OPS), está representada en la Figura 3. La salida del circuito Descodificador 38, junto con el control sincronizador de un circuito de RELOJ 40 es aplicada a diversas



partes del ordenador, incluyendo un almacenamiento principal 42, registros de trabajo 44, y un incrementador (INCR) 46, así como otras partes incidentales que no estén representadas en la Figura 1. Debe tenerse en cuenta que la naturaleza del ordenador carece de importancia en el presente invento, siendo los circuitos 42, 44 y 46 simplemente representativos de partes principales de un organigrama de ordenador que puede ser encontrado en un ordenador que utilice el presente invento. Específicamente, el presente invento se refiere al circuito de USO 34, y a su relación en un aparato de control de almacenamiento, tal como el representado en la Figura 1.

En funcionamiento, cada ciclo de microinstrucción proporciona una palabra de almacenamiento desde el ROS 22, incluyendo la palabra de almacenamiento tres palabras de instrucción (WD A, WD B, y WD C), una de las cuales es seleccionada por el descodificador selector de palabra 26 de manera que se apliquen bien 22 bitios ó 16 bitios al ROS REG 24. Siempre que se seleccione la palabra de 16 bitios (WD A) los bitios 10-15 del ROS REG 24 permanecen invariables; la característica de selección de palabra es ajena al presente invento, y está descrita y reivindicada en una solicitud del mismo cesionario nº 332.432, presentada el 19 de octubre de 1.966. El ciclo proximo siguiente sitúa una palabra de almacenamiento en el ROS 22 en dependencia con el ajuste de los bitios 10-21, y en dependencia, también, con los bitios 0-3 del COLECTOR 36, siempre que esté implicada una de las instrucciones de USO. Así, cada ciclo define, al menos en parte, la dirección para el ciclo siguiente. Cada ciclo proporciona también bitios operativos (1-9) para controlar el cir-



cuito de USO 34 así como para controlar el resto del ordenador (42, 44, 46).

5 Exponiendo de nuevo el presente invento, el aparato de la Figura 1 tiene la capacidad de modificar los bitios 18-21 del registro ROS, antes de utilizar aquellos bitios como direcciones para el ciclo próximo siguiente, en correspondencia con el control operativo tal como el definido por la parte de descodificador OP del circuito descodificador 38, el cual reconoce si está implicada una instrucción de USO, y
10 si es así, cual de ellas.

La descodificación de las instrucciones de USO se hace en aquella parte del circuito descodificador 38 que está representada en la Figura 3. Con el fin de simplificar los circuitos, el descodificador OP desarrolla también una señal apropiada cuando no está implicada una instrucción de USO.
15

En la Figura 3, un circuito de coincidencia 50 responde a la ausencia de bitios de registro ROS, 1, 2 y 3, para proporcionar una señal sobre una línea 52 para aplicación a cada uno de los tres circuitos DE COINCIDENCIA 54-56. Cada uno de estos circuitos DE COINCIDENCIA es sensible también a diferentes combinaciones de bitios de registro ROS 4, 5 y 6, de manera que desarrolle señales sobre líneas que se refieren a instrucciones individuales de las instrucciones de USO. El
20 circuito de COINCIDENCIA 54 responde a la presencia de los tres bitios 4-6 para producir una señal DISYUNTIVA DE USO sobre la línea UOR, y el circuito de COINCIDENCIA 55 responde a los bitios 6 y 6 y a la ausencia del bitio 5 para producir una señal DE COINCIDENCIA de USO sobre una línea UAX, y el circuito de COINCIDENCIA 56 responde a los bitios 5 y 6 y a la
25 ausencia del bitio 4 para producir una señal DISYUNTIVA EXCUI

30



SIVA DE USO sobre una línea UXX. El circuito descodificador OP 38 mostrado en la Figura 3 puede incluir también circuitos para descodificar otras combinaciones de bitios en señales indicativas de otras operaciones, según se ilustra en la parte inferior de la Figura 3. Un circuito DISYUNTIVO 58 responde a la presencia de bitios 1, 2 y 3 para producir una señal sobre una línea de NO USO, cuya señal es utilizada en combinación con las señales de las líneas UOR, UAX, UXX en la operación del circuito de USO 34 mostrado en la Figura 2.

En la Figura 2, son activadas una pluralidad de líneas de entrada ROSAR que corresponden a los bitios 18-21 de la dirección ROS por los circuitos DISYUNTIVOS correspondientes 60, 62, cada uno de los cuales es sensible a cuatro circuitos DE COINCIDENCIA 64-71. Los circuitos de COINCIDENCIA 67 y 71 responden a circuitos DISYUNTIVOS EXCLUSIVOS 72, 73. El efecto de los circuitos DISYUNTIVOS 60, 62, y de sus circuitos de entrada correspondientes 64-73 es proporcionar el paso de bitios del ROS REG 18-21 sin cambio, ó permitir la combinación de estos bitios con bitios correspondientes del colector en cualquier combinación DISYUNTIVA, DE COINCIDENCIA, ó DISYUNTIVA EXCLUSIVA. Con el fin de hacer pasar los bitios del ROS REG sin cambio cuando no está implicada una instrucción de USO, un circuito DISYUNTIVO 74 responde a una señal de descodificación OP adecuada en la línea de NO USO de manera que active circuitos DE COINCIDENCIA 64, 68, que pueden responder entonces a la presencia de los bitios ROS REG correspondientes de manera que hagan que los circuitos DISYUNTIVOS 60, 62, produzcan señales apropiadas sobre las líneas de entrada ROSAR. El circuito DISYUNTIVO 74 responde a la línea UOX para suministrar una señal a los circuitos de COINCIDENCIA 64, 68 durante una instruc-



ción DISYUNTIVA de USO de manera que los circuitos disyuntivos 60, 62 puedan recibir una señal desde estos circuitos de COINCIDENCIA, ó desde los circuitos DE COINCIDENCIA 65, 69 en respuesta a los bitios correspondientes del COLECTOR. Los circuitos DE COINCIDENCIA 66, 70 necesitan la presencia de bitios - correspondientes del ROS REG y del COLECTOR junto con una señal de la línea UAX con el fin de accionar un circuito DISYUNTIVO relacionado, 60, 62 durante una instrucción DE COINCIDENCIA de USO. De una forma similar, una señal en la línea UXX permitirá que los circuitos DE COINCIDENCIA 67, 71 dejen pasar una señal de uno de los circuitos DISYUNTIVOS EXCLUSIVOS correspondientes 72, 73 cuando hay un bitio correspondiente del COLECTOR ó del registro ROS, pero no ambos, durante la instrucción DISYUNTIVA EXCLUSIVA DE USO.

Así, el invento, según se describe en la realización precedente, tiene la capacidad de alterar en una forma lógica diversos bitios de instrucciones siguientes en un aparato de control de almacenamiento solamente de lectura. En forma alternativa, el aparato hará pasar los bitios sin alteración cuando el funcionamiento del sistema así lo requiera.

Aunque el invento ha sido mostrado y descrito con respecto a una realización preferida suya, debe comprenderse por aquellos experimentados en la técnica que pueden hacerse en él diversos cambios y omisiones en la forma y en los detalles del invento sin apartarse del espíritu y alcance del invento, que debe estar limitado solamente según se expone en las reivindicaciones siguientes.

Esta solicitud que corresponde a la presentada en los Estados Unidos de América, el día 22 de octubre de 1.965, con el número 502.195, se acoge a los beneficios del artículo



51 del vigente Estatuto sobre Propiedad Industrial.

- N O T A -

5 Los puntos de invención propia y nueva que se presentan para que sean objeto de esta solicitud de Patente de Invención en España, por VEINTE años, son los siguientes:

10 1.- Una disposición para tratamiento de datos que comprende un aparato de almacenamiento o memoria de autodirección capaz de responder a direcciones o instrucciones de entrada suministradas a él de manera que envíe una palabra de almacenamiento desde él, incluyendo dicha palabra de almacenamiento una parte de dirección siguiente, siendo utilizada dicha parte de dirección siguiente para identificar una palabra de almacenamiento sucesiva a ser leída desde él, incluyendo dicho aparato de control de almacenamiento un registro de salida de almacenamiento y un registro de entrada de 15 direcciones, caracterizada por: una fuente de bitios de datos; y medios controlables para combinar lógicamente de forma selectiva al menos alguna parte de dicha porción de dirección siguiente con bitios de datos de dicha fuente, ó no, alternativamente, en dependencia del control aplicado a él. 20

25 2.- Una disposición como se describe en la reivindicación 1, en la que: dicha palabra de almacenamiento incluye una parte operativa para definir operaciones relativas a dicho aparato de almacenamiento; y en el que dichos medios controlados son sensibles a, y están controlados por dicha



parte operativa.

5 3.- Una disposición como se describe en la reivindicación 2, comprendiendo dichos medios controlables: medios de circuito disyuntivo para alterar dicha parte de dirección siguientes sometiendo al circuito disyuntivo manifestaciones de datos de dicha fuente con dicha parte de dirección siguiente en respuesta a una parte operativa relativa a una operación determinada perteneciente al circuito lógico disyuntivo.

10 4.- Una disposición como se describe en la reivindicación 2, comprendiendo dichos medios controlables: un circuito lógico de coincidencia para alterar dicha parte de dirección siguiente sometiendo al circuito lógico de coincidencia manifestaciones de datos de dicha fuente con dicha parte de dirección siguiente en respuesta a una parte operativa relativa a una operación determinada perteneciente al circuito lógico de coincidencia.

15 5.- Una disposición como se describe en la reivindicación 2, comprendiendo dichos medios controlables: una fuente de bitios de datos; y medios de circuito disyuntivo exclusivo para alterar dicha parte de dirección siguiente sometiendo al circuito disyuntivo exclusivo manifestaciones de datos de dicha fuente con dicha parte de dirección siguiente en respuesta a una parte operativa relativa a una operación determinada perteneciente al circuito disyuntivo exclusivo.

20 25 6.- Una disposición como se describe en la reivindicación 2, comprendiendo dichos medios controlables: una fuente de bitios de datos; unos medios de circuito disyuntivo, de coincidencia y disyuntivo exclusivo en dichos medios accionables condicionalmente para alterar dicha parte de dirección siguiente
30 te sometiendo al circuito disyuntivo, de coincidencia, ó dis-



yuntivo exclusivo manifestaciones de datos de dicha fuente con dicha parte de dirección siguiente, selectivamente, en respuesta a una parte operativa asociada relativa a una operación determinada perteneciente al circuito lógico disyuntivo, al circuito lógico de coincidencia ó al circuito lógico disyuntivo exclusivo, respectivamente.

7.- Una disposición para tratamiento de datos que tiene un aparato de almacenamiento o memoria controlado, incluyendo dicho aparato de almacenamiento de control un dispositivo de almacenamiento o memoria, un registro de salida el almacenamiento de palabras leídas de dicho dispositivo de almacenamiento, y un registro de dirección para controlar la selección de una palabra de almacenamiento para aplicación a dicho registro de salida, palabras de almacenamiento presentadas a dicho registro de salida que incluyen manifestaciones de control y presentaciones de dirección siguiente, teniendo dicha disposición de tratamiento de datos un colector de datos sobre el cual pueden ser transferidas manifestaciones de datos entre partes de dicha disposición, la mejora que comprende: medios sensibles a dichas manifestaciones de dirección siguiente y a dichas manifestaciones de datos para combinar lógicamente las manifestaciones aplicadas a él, y para suministrar manifestaciones de resultados lógicos a dichos medios de registro de dirección.

8.- Una disposición como se describe en la reivindicación 7, en la que dichos medios lógicos son capaces de realizar diferentes funciones lógicas; y que comprende adicionalmente medios sensibles a dichas manifestaciones de control para controlar la operación lógica realizada por dichos medios lógicos.



5 9.- Una disposición como se describe en la reivindicación 7, que comprende adicionalmente: una pluralidad de fuentes de datos; y medios sensibles a dichas manifestaciones de control para conectar selectivamente una de dichas fuentes a dicho colector, seleccionando de este modo la fuente de dichas manifestaciones de datos.

10 10.- una disposición como se describe en la reivindicación 8, que comprende adicionalmente: una pluralidad de fuentes de datos; y medios sensibles a dichas manifestaciones de control para conectar selectivamente una de dichas fuentes a dicho colector, seleccionando de este modo la fuente de dichas manifestaciones de datos.

11.- Una disposición para tratamiento de datos.

15 Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan y con los fines que se han especificado.

Esta Memoria consta de quince hojas escritas a máquina por una sola cara.

Madrid, 22 DIC 1966

P. A.

Albano de Elza
E. U. S. A.

22010



LEYENDAS EN DIBUJOS

- I = Omnibus 36
- II = Controles
- III = A I/O
- IV = De I/O
- V = Fig. 2
- VI = Fig. 3
- VII = Entrada ROSAR
- VIII = Bitios de ROS REG.
- IX = Otras combinaciones de bitios
- X = Otros OP
- XI = Descodific. OP

3



3323 86

FIG. 2

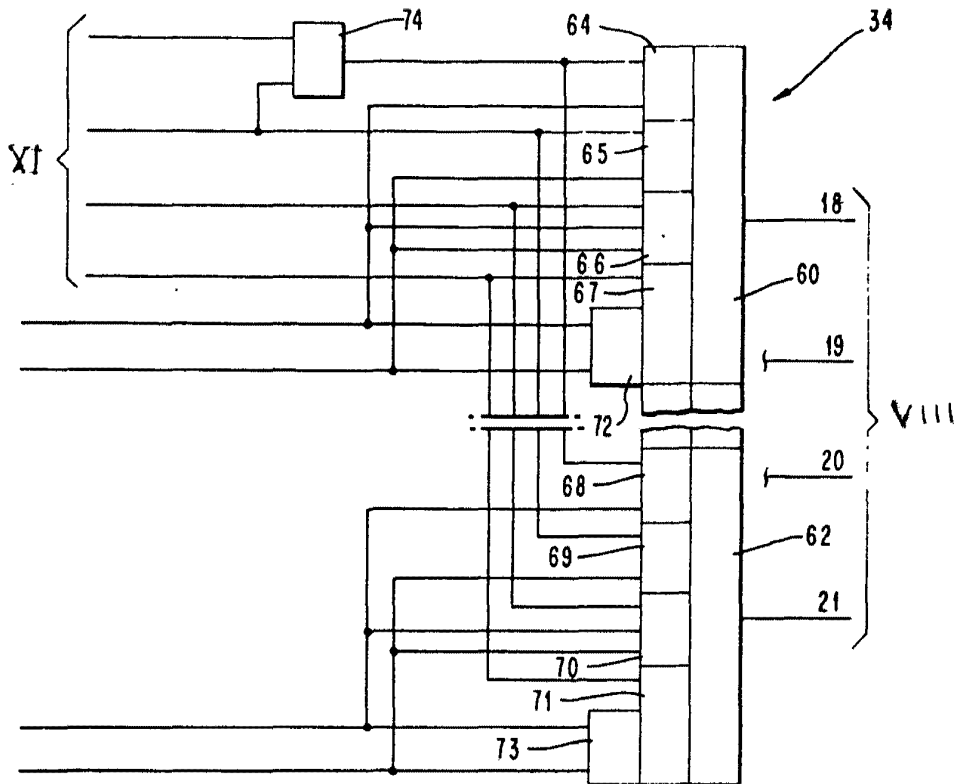


FIG. 3

