

331 0887



MEMORIA DESCRIPTIVA

que se presenta para unir a la solicitud
de

P A T E N T E D E I N V E N C I O N

formulada el día 4 de octubre de 1.966, núm. 331.883

en

E S P A Ñ A

por VEINTE años

a nombre de INTERNATIONAL BUSINESS MACHINES CORPORATION,
entidad norteamericana, establecida en Armonk, Nueva York,
Estados Unidos de América, por:

"UN DISPOSITIVO DE CIRCUITO ANALOGICO DE MUESTREO Y RETEN-
CION"

La presente invención se refiere a circuitos ana-
lógicos de muestreo (toma de muestras) y retención.

5 Se conocen circuitos analógicos de muestreo y re-
tención que emplean condensadores que se cargan a un poten-
cial determinado por una señal analógica de entrada y luego
se aíslan. Tales circuitos adolecen de la desventaja de que
los condensadores tienen una trayectoria de fugas inherentes
y de que su carga se pierde a través de esta trayectoria de
modo que solo pueden guardarse en ellos señales analógicas -
10 durante un período relativamente corto.



Un objeto de la presente invención es crear un circuito de muestreo y retención que utiliza un condensador que es recargado repetidamente de modo que puede retenerse indefinidamente una señal analógica a él aplicada.

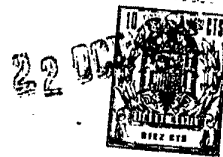
5 Un circuito analógico de muestreo y retención de acuerdo con la invención comprende un condensador conectado para recibir y retener una muestra de una señal analógica de entrada, un generador para producir un perfil de onda escalonado cíclicamente recurrente y creciente y medios para recargar cíclicamente el condensador por el primer escalón del perfil de onda en cada ciclo en el que el potencial del perfil de onda es igual a la tensión del condensador o la sobrepasa.

15 Con el fin de que pueda comprenderse con mayor amplitud la invención se describirá ahora en particular una realización preferida de la misma haciendo referencia a los dibujos que se acompañan, en los que:

20 La figura 1 es un dibujo esquemático de un circuito analógico de muestreo y retención de acuerdo con la invención. Y

La figura 2 es un diagrama compuesto de perfiles de onda y tiempos que ilustra el funcionamiento del circuito representado en la figura 1.

25 Como se representa en la figura 1, el circuito comprende dos terminales de entrada 1 y 2, a los cuales se aplican señales analógicas de entrada. Estas señales son muestreadas cerrando el interruptor S1 de manera que el condensador 3 se carga a una tensión analógica de entrada presente en los terminales de entrada durante el tiempo de muestreo. La tensión a través del condensador 3 se aplica como entrada a un -



circuito comparador 5.

El circuito comparador recibe, como su otra entrada, un perfil de onda escalonado producido por un generador de perfiles escalonados que comprende un oscilador 6, un -
5 condensador 7, unos diodos D1 y D2 y un integrador que comprende un amplificador 8 y un condensador 9. Cuando esta -
señal de entrada llega a ser igual o mayor que la tensión del condensador, el comparador emite una señal de salida -
que se aplica a un circuito de secuencia 9. El circuito de
10 secuencia emite entonces señales que activan los conmutadores S2 y S3 a la vez y desconectan el oscilador 6.

El circuito comparador 5 puede comprender un amplificador diferencial de par de cola larga con su salida aplicada a un circuito monoestable que es activado para producir un impulso de salida cuando la salida del amplificador alcanza un valor predeterminado al exceder el potencial del perfil de onda escalonado de la tensión del condensador. -
15 El circuito de secuencia 9 puede ser un registro de desplazamiento dispuesto para desplazar una señal de entrada a través de cada una de sus etapas y conectado para aplicar señales a los conmutadores S2 y S3 y al oscilador 6 en la secuencia correcta o una línea de retardo dotada de tomas de corriente para proporcionar estas señales en respuesta a una -
20 señal procedente del circuito comparador. Los conmutadores S2 y S3 pueden ser relés de armadura o núcleo si el circuito trabaja a pequeñas velocidades o dispositivos semiconductores si se requiere una velocidad de trabajo mayor. El interruptor S1 puede formar parte de un sistema múltiplex en el
25 que se aplican datos procedentes de una pluralidad de fuentes a una serie de circuitos de muestreo y retención.
30



El funcionamiento del circuito se comprende mejor haciendo referencia a la figura 2 de los dibujos, en la que el perfil de onda A representa la tensión a través del condensador 3, el perfil de onda B representa la señal aplicada al comparador 5 desde el amplificador 8, el perfil de onda C representa las señales de salida del comparador y el perfil de onda D representa las señales aplicadas desde el oscilador conmutado 6 al condensador 7. Las líneas E y F representan la regulación de tiempos del funcionamiento de los conmutadores S2 y S3, respectivamente, estando estos conmutadores cerrados en los tiempos marcados en sus líneas respectivas.

En el instante o tiempo t_0 (figura 2) ha sido muestreada y retenida por el condensador 3 una tensión analógica de entrada, y la tensión en este condensador descende lentamente debido a la trayectoria de fugas inherente del condensador. Al mismo tiempo, el perfil de onda escalonado B asciende progresivamente en respuesta a los impulsos de salida del oscilador hasta que en el instante t_1 alcanza un potencial por encima de la tensión del condensador. En este instante, como puede verse en el perfil de onda C, el comparador emite un impulso de salida. Este impulso se aplica al circuito de secuencia que proporciona primero una señal de control para parar el oscilador, luego otra señal de control para cerrar el conmutador S2 (línea E) en el instante t_2 de manera que el condensador 3 se carga al potencial del escalón superior de la señal escalonada. En el instante t_3 , el conmutador S3 (línea F) es cerrado por otra señal procedente del circuito de secuencia para reponer el generador de perfiles escalonados y luego es puesto de nuevo en marcha



el oscilador de modo que se genere otra señal escalonada y se repita el ciclo anterior.

Por tanto, el condensador 3 es recargado cíclicamente por el circuito para mantener constante su carga, dentro de límites determinados por la amplitud del escalón de la señal escalonada. Naturalmente, la velocidad de funcionamiento del circuito tiene que ser tal que la tensión del condensador no descienda en una magnitud mayor que la amplitud del escalón entre cargas sucesivas, ya que de otro modo se recargará con tensiones de escalón diferentes durante ciclos sucesivos.

La tensión analógica del condensador 3 puede leerse o tomarse en un circuito de utilización a través de un conmutador o interruptor adicional y, si el circuito de utilización tiene una impedancia de entrada suficientemente alta, puede leerse repetidamente la tensión, si fuera necesario.

Deberá apreciarse que no es preciso que el perfil de onda escalonado sea lineal, siendo el único requisito el de que en cada ciclo se generen perfiles de onda idénticos.

La presente solicitud que corresponde a la presentada en Gran Bretaña, con fecha 6 de octubre de 1.965, bajo el N° 42492/65, se acoge a los beneficios del artículo 51 del vigente Estatuto sobre Propiedad Industrial.

N O T A

Los puntos de invención propia y nueva que se presentan para que sean objeto de esta solicitud de patente de Invención, en España, por VEINTE años, son los siguientes:



1.- Un dispositivo de circuito analógico de muestreo y retención que comprende un condensador conectado para recibir y retener una muestra de una señal analógica de entrada, un generador para producir un perfil de onda escalonado cíclicamente recurrente y creciente y medios para recargar cíclicamente el condensador por el primer escalón del perfil de onda en cada ciclo en el que el potencial del perfil de onda es igual a la tensión del condensador o la sobrepasa.

10 2.- El dispositivo de circuito de la reivindicación 1, que incluye un circuito comparador para comparar la tensión del condensador con el perfil de onda escalonado a fin de dar una señal de control al recibirse dicho primer escalón, aplicándose dicha señal de control para cerrar un interruptor o conmutador de modo que se aplique este escalón del perfil de onda al condensador.

15 3.- El dispositivo de circuito de la reivindicación 2, en el que puede actuarse además sobre la señal de control para activar unos circuitos de control que reponen el generador de perfiles escalonados después de la aplicación de su señal de entrada al condensador y antes de que pueda generar un escalón más del perfil de onda.

20 4.- El dispositivo de circuito de cualquiera de las reivindicaciones anteriores, en el que el generador comprende un oscilador conectado para cargar cíclicamente un primer condensador que alimenta un amplificador integrador.

25 5.- El dispositivo de circuito de la reivindicación 4, en cuanto depende de las reivindicaciones 2 ó 3, en el que la señal de control se aplica para activar un circuito de secuencia que controla en secuencia el funcionamiento

30

22 OCT 1954

del interruptor o conmutador aplicando el perfil de onda escalonado al condensador, el funcionamiento del oscilador y la reposición del generador.

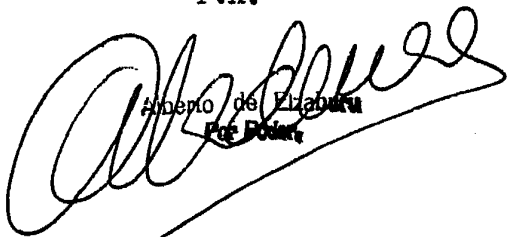
5 6.- Un dispositivo de circuito analógico de muestreo y retención.

Tal y como se ha descrito en la Memoria que antecede, representado en el dibujo que se acompaña, y con los fines que se han especificado.

10 La presente Memoria consta de siete hojas escritas a máquina por una sola de sus caras.

Madrid, 22 OCT 1954

P.A.


Aprobado de Evidencia
Por Evidencia

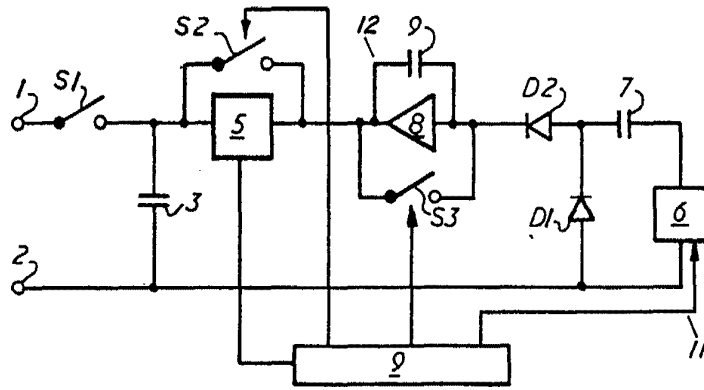


FIG. 1

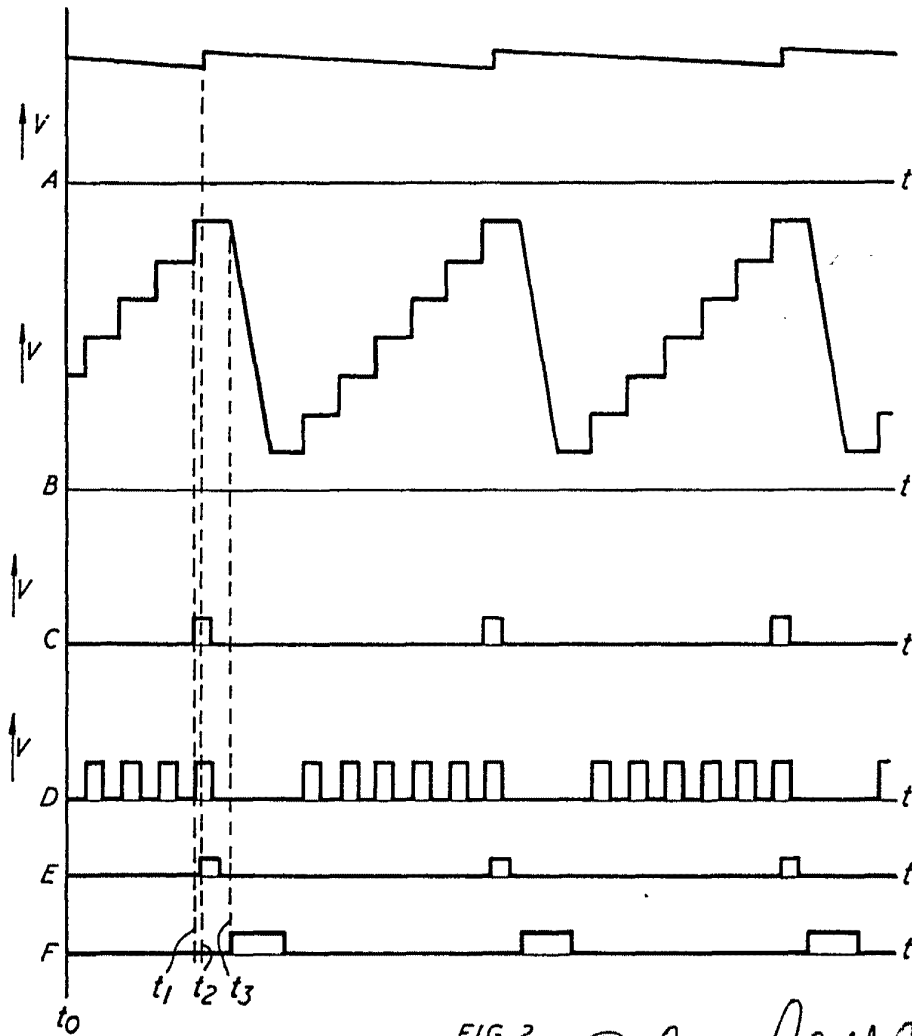


FIG. 2

Alberto de S. F. P. P.
Alberto de S. F. P. P.
P. P. P.