

31238



P.- 32.889

PHN 1094 Spain vDo/AvW

MEMORIA DESCRIPTIVA
para solicitar
P A T E N T E D E I N V E N C I O N
en
E S P A Ñ A
por VEINTE años

a nombre de N.V. PHILIPS'GLOBELAMPENFABRIEKEN, entidad holandesa
establecida en Emmasingel 29, Eindhoven, Holanda, por:

"DISPOSICION DE CIRCUITO PARA PRODUCIR UNA CORRIENTE DIENTE DE
SIERRA A TRAVES DE BOBINAS DEFLECTORAS DE LINEA DE UN TUBO DE
IMAGENES"

=====

La invención se refiere a una disposición de circuito para
producir una corriente diente de sierra a través de las bobinas
deflectoras de línea de un tubo de imágenes, estando provista
la disposición de circuito con un transistor cuyo circuito de
5 salida incluye las bobinas deflectoras y al que se aplica, a
través de un acoplamiento inductivo entre los electrodos de ba-
se y de emisor una señal de conmutación pulsante que bloquea y
libera periódicamente al transistor.

Tal disposición de circuito es conocida, entre otros, por
10 la patente norteamericana 3.143.686. Sin embargo, el transistor



usado en esta disposición de circuito es del tipo simétrico
(transistor bidireccional), ver col. 3, línea 53 de la patente
norteamericana 3.143.686). Tal disposición de circuito que tie-
ne un transistor simétrico, presenta sin embargo la desventaja
5 de que la duración de los pulsos de conmutación que bloquean al
transistor debe ser exactamente igual al período de retorno de
la corriente diente de sierra, dado que, como se describe en
esta patente (ver col. 3, línea 56) en tal disposición de cir-
cuito es necesario llevar al transistor inmediatamente de vuel-
10 ta al estado de saturación al comienzo del período de barrido.

Sin embargo, la excitación en que el período de bloqueo
del transistor debe ser exactamente igual al período de retorno
es mucho más crítica para fines prácticos, dado que la duración
del bloqueo determinado por la señal de conmutación depende del
15 ajuste del oscilador que suministra la señal de conmutación,
mientras que el período de retorno depende del valor L de la
inductancia total en el circuito de salida del transistor y del
valor C de las capacitancias parásitas y capacitancias adiciona-
les, si las hubiere, en este circuito de salida. Es difícil ele-
20 gir para cada caso (especialmente en la producción en masa) las
condiciones en el oscilador y en el mencionado circuito de sali-
da, de modo que se cumpla la antes mencionada exigencia de igual-
dad. Además, la igualdad originalmente ajustada exactamente, pue-
de perderse nuevamente debido a variaciones durante el uso de la
25 disposición de circuito.

Por todas estas razones, tal disposición de circuito que
tiene un transistor simétrico como transistor de salida de línea
no es adecuada para uso práctico.

La disposición de circuito de acuerdo con la invención
30 proporciona una solución que la vuelve adecuada para uso prác-



5 tico y se caracteriza porque el transistor usado es un transistor esencialmente asimétrico, mientras que la duración de los pulsos de la señal de conmutación que bloquean al transistor es mayor que el período de retorno de la corriente diente de sierra de modo que al comienzo del período de barrido, puede circular una corriente, inversa a la del final del período de barrido, a través de las bobinas deflectoras a través del diodo base-colector liberado del transistor, mientras que la tensión de alimentación del transistor excede en muchas veces, por ejemplo 10 en diez veces, el valor cresta a cresta de la señal de conmutación aplicada entre los electrodos de base y de emisor.

A continuación se describirán más detalladamente unas pocas realizaciones posibles de disposiciones de circuito de acuerdo con la invención, con referencia a las figuras que se acompañan, 15 en que:

La figura 1, muestra la disposición de circuito básica de acuerdo con la invención.

Las figuras 2, 3 y 4 muestran diagramas de circuito equivalentes de la disposición de circuito mostrada en la figura 1 20 para explicar su funcionamiento.

Las figuras 5a a 5g ilustran curvas de las corrientes y tensiones que pueden ocurrir en la disposición de circuito mostrada en la figura 1.

La figura 6 muestra una segunda realización de una disposición de circuito de acuerdo con la invención, en que el transistor excitador es un transistor simétrico. 25

Las figuras 7a a 7g muestran curvas de corrientes y tensiones que pueden ocurrir en la disposición de circuito mostrada en la figura 6.

La figura 8 muestra una tercera realización en que un 30

15 SEP.



capacitor está conectado entre el electrodo de base y el electrodo colector del transistor de salida a fin de evitar oscilaciones parásitas.

La figura 9 muestra otro diagrama de circuito desarrollado de la disposición de circuito de la figura 8.

En la figura 1, el transistor T_1 es un transistor excitador cuyo circuito de colector incluye un transformador 1. El devanado primario 2 de este transformador 1 conecta al electrodo colector del transistor T_1 a la fuente de tensión de alimentación $-V_s$. La señal de conmutación 3 originada desde un oscilador es aplicada entre el electrodo de base y el electrodo emisor del transistor T_1 , señal de conmutación que libera al transistor T_1 durante el período de retorno de la corriente diente de sierra que circulará finalmente a través de las bobinas deflectoras L_y y durante parte del período de barrido de esta corriente diente de sierra, mientras que esta señal bloquea al transistor T_1 durante la parte restante de dicho período de barrido. El devanado secundario 4 del transformador 1 está conectado entre el electrodo de base B y el electrodo emisor E de un transistor de salida de línea T_2 . El electrodo colector C del transistor de salida T_2 es conectado a la combinación paralela de una bobina deflectoras L_y y un capacitor C_y , mientras que el electrodo emisor E es conectado a masa. Entre el extremo de dicha combinación paralela alejado del electrodo de colector y masa está conectada una fuente de tensión de alimentación que suministra una tensión de alimentación V_H para el transistor de salida de línea T_2 . Como se describirá más adelante, se requiere para la disposición de circuito de acuerdo con la invención que la tensión V_H exceda muchas veces la tensión de conmutación sobre el diodo base-emisor del transistor

15 SEP 1964

T_2 . Por ejemplo, en la realización mostrada en la figura 1, la tensión V_H es igual a 220 V mientras que la tensión V_S asciende a solamente 7 V, siendo la relación de transformación del transformador 1 igual a 1:1. La tensión V_S y esta relación de transformación determina el valor cresta a cresta de la señal de conmutación final que es operativa entre los electrodos de base y de emisor del transistor T_2 a través del secundario 4.

Como se ha establecido en el exordio, el transistor de salida de línea T_2 de la figura 1 es de una estructura muy particular. En primer lugar este transistor debe ser capaz de soportar una tensión muy alta.

En segundo lugar, este transistor debe ser esencialmente asimétrico, lo que implica que el transistor T_2 debe ser capaz de soportar una corriente de base que al comienzo del período de barrido es igual a la corriente que circula a través del circuito colector. Por lo tanto, el espacio de base del transistor T_2 debe ser calculado para transportar tal corriente elevada. Como se explicará más adelante, finalmente se presenta una situación en que el diodo base-colector D_{C2} y el diodo base-emisor D_{E2} son simultáneamente desbloqueados. En la práctica el transistor T_2 debe ser adecuado para ser usado en esta situación en que ambos diodos son desbloqueados y conducen corrientes comparativamente altas.

A fin de explicar lo que antecede y el funcionamiento de la disposición de circuito mostrada en la figura 1, la figura 2 muestra el diagrama de circuito equivalente de la disposición de circuito de la figura 1. En esta figura, el transistor T_1 está representado como un disyuntor T_1 . Se supone que el transformador 1 es un transformador ideal que tiene un valor de inductancia L_x y que está conectado en paralelo con el diodo



base-emisor D_{E2} . En vista del hecho de que el transistor T_2 es un transistor de tipo npn, el ánodo de este diodo está conectado al punto base β mientras que su cátodo está conectado al punto emisor E, puntos que corresponden a los indicados en la 5 figura 1.

El disyuntor T_1 está conectado en serie con la fuente de tensión de alimentación V_S que suministra la tensión aplicada entre el electrodo de base B y el electrodo emisor E del transistor T_2 si el transistor T_1 está en el estado conductor, que 10 corresponde al estado cerrado del disyuntor T_1 en la figura 2.

En la figura 2 el diodo D_{C2} representa el diodo base-colector del transistor T_2 , diodo que es derivado por una fuente 5 que suministra la corriente de emisor amplificada $\propto I_E$. El diagrama de circuito equivalente de la figura 2 incluye también la 15 bobina deflectora horizontal L_y y su capacitancia paralela C_y y la fuente de tensión de alimentación V_H . Como es evidente de la figura 2, no se incluye una fuente de corriente $\propto I_C$. En la práctica, esta fuente debería ser conectada en paralelo con el diodo base-emisor D_{E2} , pero como se ha establecido precedente- 20 mente, el transistor T_2 es esencialmente asimétrico, lo que significa que la fuente de corriente $\propto I_C$ suministra una corriente despreciablemente baja y por lo tanto puede ser omitida.

La señal de conmutación 3 asegura que el transistor T_1 25 que funciona como un transistor excitador esté alternativamente en el estado conductor y no conductor. Consecuentemente una señal pulsante de un valor $(1+b)V_S$ en el instante t_2 y de un valor $(1+c)V_S$ en el instante t_4 , es producida sobre el secundario 4. Esto puede explicarse de la manera siguiente. Si el transistor 30 T_1 es conductor (si el disyuntor T_1 está cerrado), el primario 2



está a una tensión de V_s volts. Dado que la relación de transformación entre los devanados 2 y 4 es aproximadamente 1:1, el valor de la tensión en el secundario 4 es igual a la de la tensión en el primario 2. Consecuentemente en el intervalo de tiempo de 0 a t_2 en que el transistor T_1 es conductor, la tensión en el secundario 4 es también igual a V_s volts. Sin embargo, dado que la componente de corriente continua se pierde debido al acoplamiento inductivo entre los devanados 2 y 4, la señal de conmutación V_{BE2} finalmente operativa entre el electrodo de base y el electrodo emisor del transistor T_2 , tendrá un valor promedio de 0, que está representado por la línea 6 en la figura 5a. Dado que la superficie por debajo de la línea 6, consecuentemente debe ser igual a aquella por encima de la misma, la tensión sobrepasa la línea 6 en un valor bV_s en el instante t_2 y en un valor cV_s en el instante t_4 . Como es evidente de la figura 5a, la tensión de conmutación V_{BE2} no es constante durante el tiempo en que el transistor T_2 conduce corriente, sino que aumenta ligeramente. Esto se debe al hecho de que durante este período la corriente de emisor I_{E2} no es constante sino que aumenta linealmente, como es evidente de la figura 5e.

Por lo tanto, la tensión V_{BE2} tiene un valor negativo de V_s volts. durante el intervalo de tiempo de 0 a t_2 mientras que en el instante t_2 la tensión V_{BE2} salta del valor $-V_s$ a un valor $+bV_s$. Por lo tanto, en la figura 2 y también en las figuras 3 y 4 siguientes, la fuente de tensión conectada con el disyuntor de tiempo T_1 suministra una tensión continua de V_s volts, esto es la tensión de bloqueo operativa entre el electrodo de base y el electrodo emisor del transistor T_2 si el disyuntor T_1 está cerrado durante el intervalo de tiempo de 0 a t_2 . En el

15 SE
ESTADO UNIDOS
1957

instante t_2 , el disyuntor T_1 es abierto y en ese instante la tensión sobre el electrodo de base B es igual a $+bV_s$ volts. El punto de partida está ubicado en el instante 0 y se supone que en este instante circula una corriente I_{Ly} a través de la bobina deflectora L_y , corriente que tiene el valor indicado en la figura 5b. En el instante 0, el disyuntor T_1 está cerrado, lo que significa que el transistor T_2 está bloqueado. La energía electromagnética acumulada en la bobina L_y como resultado de la corriente que circula a través de esta bobina en el instante 0 comienza a oscilar en sentido decreciente a lo largo de un curso cosinusoidal cuya frecuencia y por lo tanto su período de retorno, están determinados por los valores de L_y y C_y . Esta oscilación decreciente ocurre desde el instante 0 al instante t_1 , esto es el período de retorno de la corriente diente de sierra I_{Ly} . El hecho de que esta oscilación decreciente termine realmente en el instante t_1 puede ser explicado de la manera siguiente: Como resultado de la oscilación decreciente cosinusoidal de la corriente I_{Ly} , la tensión sobre el circuito paralelo oscila decrecientemente a lo largo de un curso sinusoidal. Consecuentemente, la tensión V_{CE2} sobre el colector C del transistor T_2 tiene un curso como el mostrado en la figura 5f durante el intervalo de tiempo de 0 a t_1 . Esta oscilación decreciente de la tensión continua hasta que el electrodo colector C del transistor T_2 se vuelve negativo con respecto al electrodo de base B del mismo. Este es el caso en el instante t_1 . Si el electrodo colector C es negativo con respecto al electrodo de base B, el diodo base-colector D_{C2} conduce una corriente I_{C2} , de modo que se presenta la situación mostrada en la figura 3. Si el disyuntor T_1 está cerrado, el diodo D_{E2} no conduce corriente de modo que también la corrien-



te $\sphericalangle I_{E2} = 0$. Por lo tanto la fuente de corriente 5 y el diodo base-emisor D_{E2} son omitidos en la figura 3. Sin embargo, si el diodo D_{C2} es conductor, nuevamente es producida una tensión constante que constituye la suma de las tensiones V_H y V_S sobre la bobina deflectora L_y . La suma de estas tensiones determina, por lo tanto, la pendiente de la corriente diente de sierra que circula desde el instante t_1 al instante t_2 . Además, la oscilación decreciente del circuito $L_y C_y$ termina en el instante t_1 . Cuando el transistor T_2 tiene las propiedades antes citadas, se logra que la corriente de colector I_{C2} que circula durante el intervalo de tiempo de t_1 a t_2 sea igual a la corriente de base instantánea I_{B2} , dado que la corriente de emisor I_{E2} y la corriente de emisor amplificada $\sphericalangle I_{E2}$ son ambas igual a 0. Por lo tanto, la corriente de base I_{B2} tendrá la misma configuración que la corriente de colector I_{C2} durante el intervalo de tiempo de t_1 a t_2 , lo que es evidente de las figuras 5c y 5d. En la figura 5c, la corriente de colector I_{C2} que circula durante el intervalo de tiempo de t_1 a t_2 es negativa, dado que es opuesta a la corriente $\sphericalangle I_{E2}$ que es la corriente de colector normal si el transistor T_2 funciona realmente como un transistor. La corriente $I_{C2} = I_{B2}$ circula de vuelta a través del disyuntor T_1 . Durante el período de retorno de 0 a t_1 , cuando I_{B2} no está presente aún, la corriente a través del disyuntor T_1 es determinada por $I_{x} = \frac{V_S}{L_x} t_1$, es decir por el valor de la bobina L_x y la tensión aplicada V_S . Durante el intervalo de tiempo de t_1 a t_2 , la corriente a través del disyuntor T_1 es igual a $I_x - I_{B2}$.

Esto es evidente de la figura 5g en que se muestra la corriente de colector I_{C1} . Por lo tanto, la corriente que circula de vuelta a través del circuito de base del transistor T_2



reduce la corriente del transistor excitador T_1 . La línea interrumpida en la figura 5g indica el curso de la corriente que circularía a través de T_1 si no ocurriese este efecto.

Este efecto puede ser considerado como una ventaja adicional de la disposición de circuito de acuerdo con la invención, dado que como es evidente de los números que figuran en la figura 5c, la corriente de colector I_{C2} tiene un valor de $-0,6$ A en el instante t_1 , valor que disminuye en el instante t_2 a aproximadamente $0,3$ A. Dado que en este intervalo de tiempo, la corriente de base I_{B2} es igual a la corriente de colector I_{C2} y la corriente de base tiene un valor comparativamente elevado debido al valor bajo de α' también durante la parte restante del intervalo de tiempo, esto es de t_2 a t_4 , esto significa que la corriente de base I_{B2} tiene constantemente un valor comparativamente alto. Esta corriente debe ser suministrada finalmente a través del transistor excitador T_1 . Si no se lograra la ventaja de la disminución en la corriente de colector I_{C1} durante el intervalo de tiempo t_1 a t_2 , la corriente de magnetización total para el transformador 1 debería ser suministrada por el transistor T_1 a fin de proporcionar la posibilidad de que la corriente de base deseada I_{B2} circule durante el intervalo de tiempo de t_2 a t_4 . Durante el intervalo de tiempo de t_1 a t_2 , la corriente de colector I_{C1} tendría entonces una configuración como la representada por la línea interrumpida de la figura 5g. Como consecuencia de esto, la corriente de colector promedia I_{C1gem} no tendría el valor mostrado por la línea de puntos y rayas 7 en la figura 5g, sino que este valor sería considerablemente más alto. Esto implicaría no solamente que la potencia excitadora suministrada sería mucho más alta sino también que el transistor



T_1 debería ser capaz de soportar una disipación mucho mayor. Esto se evita por el efecto adicional favorable de la corriente de colector decreciente I_{C1} durante el intervalo de tiempo t_1 a t_2 .

5 En el instante t_2 , el disyuntor T_1 es abierto y se presenta una situación como la mostrada en el diagrama equivalente de la figura 4. Como se ve de la figura 5a, cuando el disyuntor T_1 es abierto, la tensión en el electrodo de base salta a un valor $+bV_S$. Esto implica que cuando es abierto el disyuntor T_1 , la tensión en el punto B salta en $(1+b)V_S$ volts. Como es evidente de la figura 5f, sin embargo, la tensión en el punto C saltará también en el mismo valor, dado que el diodo base-colector D_{C2} permanece abierto. Por lo tanto la tensión en el ánodo del diodo D_{C2} se vuelve positiva de modo que el diodo tiende a permanecer conductor. La tensión sobre el diodo conductor es substancialmente cero, sin embargo, de modo que un salto de la tensión en el punto B resulta en un salto de la tensión en el punto c. Debido a dicho salto de tensión, varía también la tensión sobre la bobina L_y . Cuando el disyuntor T_1 estaba cerrado, la tensión sobre esta bobina era igual a $V_H + V_S$ volts, y después del instante t_2 esta tensión es igual a $V_H - bV_S$ volts. Dado que la tensión V_H es muy alta, sin embargo (en la realización correspondiente 220 V), y la tensión V_S es baja solamente, en este caso 7 V, la tensión $(1+b)V_S$ volts, que es la diferencia entre las tensiones sobre la bobina L_y antes y después del instante t_2 , es despreciablemente baja con respecto a la tensión V_H . La curvatura que ocurre en la corriente de colector I_{C2} y por lo tanto en la corriente I_{Ly} como resultado de este salto de tensión es también, por lo tanto, despreciablemente pequeño.



Esta curvatura por lo tanto no podría ser observada en un oscilógrafo.

Consecuentemente, aunque la corriente de colector I_{C2} substancialmente no varía cuando es abierto el disyuntor T_1 , la corriente de base I_{B2} y la corriente de emisor I_{E2} del transistor T_2 y la corriente de colector I_{C1} del transistor T_1 son variadas con certeza, dado que cuando es abierto el disyuntor T_1 , la corriente de transistor I_{C1} se vuelve 0.

Dado que la corriente I_x a través de la bobina L_x no puede saltar tampoco y esta corriente era igual a $I_{B2} + I_{C1}$ antes del instante t_2 , después del instante t_2 la corriente de base I_{B2} debe ser igual a I_x debido a la desaparición de la corriente de colector I_{C1} . Sin embargo, dado que la corriente I_x no puede saltar, este salto debe ser efectuado por la corriente de base I_{B2} . Como es evidente de la figura 5d, la corriente de base I_{B2} salta en poco más de 0,6 A (de aproximadamente 0,3 A a ligeramente más de 0,9 A), que es justamente el valor de la corriente de colector I_{C1} en el instante t_2 . Dado que la corriente de colector I_{C2} substancialmente no varía, esta corriente adicional debe ser recogida por el diodo base-emisor D_{E2} a través del cual comienza a circular una corriente de emisor I_{E2} que muestra un salto igual al de la corriente I_{B2} .

Dado que, como se ha establecido precedentemente, el diodo D_{C2} permanece desbloqueado en el instante t_2 y dado que la corriente de colector I_{C2} no varía, la situación existente permanece realmente sin cambio y el diodo D_{C2} puede actuar como un cortocircuito para la fuente 5 de modo que la corriente I_{E2} no circula aún a pesar del hecho de que la corriente de emisor I_{E2} ya no es 0.

Esta situación se mantiene aproximadamente hasta el instante



t_3 en que la corriente de colector I_{C2} se vuelve 0. Esto significa que en este instante la energía electromagnética ha desaparecido completamente de la bobina deflectora L_y y debido al hecho de que por la apertura del disyuntor T_1 en el instante t_2 ya se han cumplido todas las condiciones para un funcionamiento normal del transistor T_2 , la corriente de base aplicada desde el instante t_3 mantiene al transistor T_2 en el estado saturado.

En la realización mostrada en la figura 1, α' tiene un valor bajo de modo que también durante el funcionamiento normal la amplificación de corriente desde la base al colector es pequeña en el intervalo de tiempo de t_3 a t_4 . Con corrientes como las mostradas en la figura 5, α' asciende a 1,5. En lo demás, el funcionamiento del transistor de salida de línea T_2 en el intervalo de tiempo de t_3 a t_4 es igual al de un transistor convencional de modo que la corriente I_{C2} y por lo tanto la corriente a través de la bobina deflectora L_y aumentará a un valor determinado que, como se ha establecido precedentemente, es determinado por la tensión $V_H - bV_S$. En el instante t_4 , el disyuntor T_1 es cerrado nuevamente y se repite el mismo ciclo descrito para el intervalo de tiempo de 0 a t_4 que es un ciclo T de la señal diente de sierra I_{Ly} .

Aunque en lo que antecede se ha supuesto que el transistor T_2 es un transistor del tipo npn y que el transistor T_1 es un transistor del tipo pnp, estos transistores pueden ser de cualquier otro tipo. Solamente debe ser tomada en cuenta la polaridad de las tensiones de alimentación V_H y V_S aplicadas y la dirección de devanado del transformador 1.

Como alternativa, el colector C del transistor T_2 puede ser conectado a masa en lugar del emisor E. En este caso, es deseable



también intercambiar la combinación paralela de L_y y C_y con la fuente de tensión de alimentación V_H de modo que de hecho se obtiene una disposición de colector a masa cuyo funcionamiento es análogo, sin embargo, al de la disposición de la figura 1.

Tampoco se requiere establecer siempre el acoplamiento con el electrodo de base del transistor T_2 a través de un transformador. Podría ser suficiente una bobina que esté conectada en paralelo entre el electrodo de base y el electrodo emisor del transistor T_2 , mientras que el transistor disyuntor T_1 puede ser dispuesto entre la fuente de tensión de alimentación V_s y esta bobina.

Una segunda realización de una disposición de circuito de acuerdo con la invención se muestra en la figura 6. Esta realización difiere de la de la figura 1 en que en lugar de un transistor excitador asimétrico T_1 se usa un transistor simétrico del tipo npn. Como resultado la señal de conmutación debe ser también de polaridad opuesta y por lo tanto tiene una configuración como la representada por la señal 3' en la figura 6. Además, el transistor excitador T_1 es alimentado ahora a través de un miembro RC que consiste del resistor 8 y un capacitor grande 9. Además, el transformador 1 es elegido de modo que sea considerablemente mayor que el transformador 1 correspondiente de la figura 1. Consecuentemente, la corriente de magnetización requerida para mantener la corriente de base deseada I_{B2} durante el intervalo de tiempo de t_2 a t_4 puede ser considerablemente menor que en el caso correspondiente de la figura 1 dado que la corriente $I_x = \frac{V_s}{L_x} t$, como se muestra en la figura 3, corriente que circula a través de la bobina L_x , será considerablemente menor en la disposición de cir-



cuito de la figura 6 que en la de la figura 1 durante el intervalo de 0 a t_1 (ver figuras 5g y 7g).

Debido al hecho de que durante el intervalo de tiempo de 0 a t_1 la corriente I_{C1} ha asumido un valor mucho menor por el aumento de L_x resultante del aumento del transformador 1, mientras que la corriente de colector I_{C2} que comienza a circular en el instante t_1 no ha variado, la disminución de la corriente de colector I_{C1} será tal que esta corriente de colector cambia su signo, lo que es evidente de las figuras 7g. Por esta razón, el transistor T_1 de la figura 6, es un transistor simétrico. Naturalmente, podría partirse en principio nuevamente del hecho que la inversión de la corriente de colector I_{C1} resultaría en el desbloqueo del diodo base-colector del transistor T_1 . Esto significaría, sin embargo, que una corriente adicional sería derivada desde el oscilador que suministra la señal de conmutación 3'. Esto tendría una reacción desfavorable sobre el oscilador de modo que su frecuencia podría variar y consecuentemente podría perderse la sincronización de la deflexión horizontal. Sin embargo, cuando se usa un transistor simétrico y cuando se asegura que el transistor T_1 sea mantenido constantemente en el estado saturado por la corriente de base I_{B1} circulante, este peligro puede ser evitado. Esto influencia también la liberación del transistor T_1 , dado que en el intervalo de tiempo de t_1 a t_5 la corriente excitadora es negativa. Esto significa que el electrodo colector del transistor T_1 funciona como un emisor. Consecuentemente, el diodo base-colector del transistor T_1 en la práctica debería ser bloqueado por la tensión de bloqueo, lo que es substancialmente imposible debido a la corriente superpuesta desde el circuito colector. Preferiblemente el instante de desconexión del transistor T_1 es desplazado, por lo tanto,



de t_2 a t_5 . Esto significa que el intervalo de tiempo de 0 a t_2 mostrado en la figura 7, que es válido para la disposición de circuito de la figura 6, es alargado con respecto al mostrado en la figura 5 que es válido para la disposición de circuito de la figura 1. Sin embargo, debería tomarse en cuenta que el instante t_2 debe preceder, en sentido absoluto, al instante t_3 , dado que desde el instante t_3 el transistor T_2 debe ser capaz de funcionar nuevamente como un transistor normal, lo que solamente es posible en el caso en que el transistor T_1 esté bloqueado. Como es evidente de la figura 7, sin embargo, existe una amplia posibilidad de elección, dado que el intervalo de tiempo de t_5 a t_3 constituye una fracción bastante grande del ciclo T .

Como se ve de las figuras 7c y 7d, α' para el transistor T_2 de la figura 6 es elegido considerablemente más alto que en la realización mostrada en la figura 1. En el caso de la figura 6, α' es elegido igual a 6. Se apreciará, sin embargo, que tanto en el caso de la figura 1 como en el de la figura 6, pueden elegirse también otros valores para α' . Cuando se usa un transistor excitador T_1 simétrico, α' del transistor T_2 consecuentemente puede asumir valores considerablemente más altos. Así es posible aún un valor de $\alpha' = 10$ ó aún mayor.

En lo que antecede, se ha supuesto siempre que $V_H = 220$ V, mientras que $(1+b)V_S \approx 7V$. Esto resulta en una relación de $220/7 \approx 30$, lo que significa que la tensión de alimentación aplicada al transistor T_2 es aproximadamente 30 veces el valor cresta a cresta de la señal de conmutación aplicada entre el electrodo de base y el electrodo emisor de este transistor T_2 . En general se obtiene una disposición de circuito que funciona satisfactoriamente si para el transistor T_2 es válida la rela-



ción $V_H / (1+b)V_s \geq 10$. Sin embargo, se apreciará que dicha relación no puede ser reducida sin limitación, dado que de otro modo el curvatura en la corriente diente de sierra I_{Ly} que ocurre en el instante t_2 se vuelve excesivamente grande. Además,

5 para un valor de V_H excesivamente bajo, la corriente de colector I_{C2} debería asumir un valor demasiado alto, dado que el producto de la corriente y la tensión indica la potencia requerida para obtener en una bobina L_y determinada la deflexión deseada del haz electrónico. Así si V_H es elegido más bajo, I_{C2} debe ser

10 elegido más alto. En el intervalo de tiempo de t_1 a t_2 es válido que $I_{C2} = I_{B2}$ de modo que una I_{C2} más alta resulta en una I_{B2} más alta, lo que podría hacer que la corriente de base asuma un valor excesivamente alto. Por lo tanto puede decirse que una

relación entre V_H y V_2 de 10 : 1 es substancialmente la relación

15 mínima a la cual una disposición de circuito puede funcionar satisfactoriamente.

Como se ha establecido precedentemente, en la disposición de circuito de la figura 6, el valor cresta a cresta de la señal de conmutación 3' debe tener un valor tal que el transistor ex-

20 citador T_1 permanezca en el estado saturado durante el intervalo de t_1 a t_2 de modo que se asegure que la señal de conmutación 3' commute al transistor T_1 , y que las tensiones suministradas al electrodo colector no puedan bloquear prematuramente a este transistor.

25 Además es evidente de la figura 7g que la corriente de colector promedia del transistor T_1 es muy baja debido al hecho de que esta corriente se vuelve negativa durante el intervalo de tiempo de t_1 a t_5 . Esta corriente promedio podría aun ser reducida a 0 si es válido que $O_1 + O_3 = O_2$, designando O_1 , O_2 y O_3

30 las superficies mostradas en la figura 7. Sin embargo, en la



práctica $O_1 + O_3$ preferiblemente es elegido para que sea más grande que O_2 de modo que circula una corriente positiva a través del resistor 8. Sin embargo, esta corriente puede ser mantenida muy baja eligiendo O_2 de modo que difiera sólo ligeramente de $O_1 + O_3$ de modo que la disipación en el resistor 8 sea comparativamente baja a pesar del hecho de que se requiere un valor alto para este resistor. El valor correcto de la tensión V_S producida sobre el capacitor 9 depende de la relación entre las superficies O_1 , O_2 y O_3 que, con un dimensionamiento determinado del transistor de salida T_2 , depende a su vez del valor de inductancia de la bobina L_x y del valor del resistor 8 a una tensión de alimentación V_H determinada.

La disposición de circuito mostrada en la figura 6, por lo tanto proporciona, en comparación con la de la figura 1, la ventaja que no necesita estar disponible una tensión de alimentación V_S baja separada. Así, resulta atractivo derivar de esta disposición de circuito, también las tensiones de alimentación para la parte restante de un receptor de televisión transistorizado. Por lo tanto en este caso se economiza un transformador de alimentación. Esto puede ser logrado, por ejemplo, acoplado las bobinas deflectoras L_y con un transformador de salida de línea y proveyendo al transformador con una derivación desde la cual pueden ser derivados pulsos de baja amplitud. Después de ser rectificadas y filtradas, estos pulsos pueden producir la tensión de alimentación para los restantes transistores en el receptor. Debe tomarse en cuenta que en este caso el oscilador que suministra la señal de conmutación 3' es alimentado también con esta tensión de alimentación. Sin embargo, esta tensión de alimentación no está presente antes que sean excitados los transistores T_1 y T_2 . Por lo tanto, a fin de volver a la dis-



posición de circuito de auto-arranque, debe asegurarse que esta excitación se produzca automáticamente cuando es conectada la tensión de alimentación V_H . Esto puede lograrse, por ejemplo, proveyendo un capacitor de realimentación entre la base y el

5 electrodo colector del transistor T_1 de modo que este transistor se vuelve auto-oscilante cuando es conectada la tensión de alimentación V_H . Sin embargo, cuando la señal de conmutación $3'$ se vuelve disponible a un valor correctamente elegido de dicho capacitor de realimentación, esta excitación tiene una in-

10 fluencia mayor que la acción de realimentación de modo que el transistor T_1 se vuelve luego, nuevamente, un transistor excitador normalmente excitado.

De las figuras 5b y 7b se sigue que la corriente que circula a través de la bobina L_y antes del instante t_1 circula de

15 vuelta a través del capacitor C_y . Después del instante t_1 esta corriente de capacitor debe ser tomada por el circuito colector del transistor T_2 . Esto significa que la corriente de colector del mismo debe saltar de cero al valor que tiene la corriente de capacitor en el instante t_1 . Esto es posible debido al hecho

20 de que, como se ha establecido precedentemente, el diodo base-colector D_{C2} es liberado en el instante t_1 . Como se muestra en la figura 8, sin embargo, las conexiones con la bobina L_y incluyen inductancias parásitas L_p . Si debido a esta inductancia L_p esta corriente fuera 0 antes del instante t_1 , mientras que

25 después de este instante comenzara a circular abruptamente una corriente a través de esta inductancia, las inductancias L_p son abruptamente excitadas, lo que junto con las capacitancias parásitas en el circuito daría lugar a oscilaciones parásitas en el comienzo del período de barrido. Este es el caso si el capa-

30 citor C_y es conectado en paralelo con la bobina L_y .



A fin de evitar que ocurran estas oscilaciones parásitas, otra mejora de la disposición de circuito de acuerdo con la invención consiste en que el capacitor C_y es conectado entre el electrodo de base B y el electrodo colector C del transistor T_2 . Desde el instante t_1 la corriente de capacitor, entonces, es pasada simplemente al diodo D_{C2} que se abre en este instante; esto no implica una variación del camino de corriente. Se evita una excitación abrupta de las inductancias parásitas L_p y por lo tanto la aparición de oscilaciones parásitas.

Finalmente la figura 9 muestra en mayores detalles un diagrama de circuito de la disposición de circuito de la figura 8. De la figura 9 es evidente que la tensión de suministro V_H es obtenida mediante una rectificación directa de la tensión de red. Para este fin, la tensión de red es aplicada a través del disyuntor principal 8 a un rectificador D_1 que rectifica esta tensión de red y que, después de filtrado de esta tensión en los elementos R_3 , C_3 y C_4 produce sobre el capacitor C_S la tensión de alimentación V_H . Esta tensión de alimentación V_H es aplicada a un transformador de salida de línea 10 entre sus devanados 11 y 12. Estos devanados están subdivididos a fin de asegurar que los pulsos de tensión 14 y 15 producidos en los extremos de los devanados 11 y 12, respectivamente, tengan polaridades opuestas. Para esto es favorable que la bobina deflectora L_y esté conectada en serie con el miembro de control de linealidad L_2 y el capacitor bloqueador C_2 entre dichos extremos de los devanados 11 y 12, dado que en este caso las inductancias parásitas en los devanados 11 y 12 no pueden dar lugar a interferencias indeseadas. Como resultado de las polaridades opuestas de los pulsos 14 y 15, los conductores largos que se extienden desde dichos extremos de los devanados 11 y 12



hasta la bobina deflectora L_y deslizada alrededor del cuello del tubo de imagen, no emitirá radiación.

El transformador 10 incluye además un devanado de alta tensión 16 que eleva los pulsos de modo que, después de ser rectificad
5 ficados en el diodo de alta tensión D_2 , ellos suministran la tensión de aceleración para el ánodo final del tubo de imagen, tensión de aceleración que es suministrada a este ánodo final a través del conductor 17.

Esta solicitud que corresponde a la presentada en Holanda, 10 el día 17 de septiembre de 1965, bajo el nº 6.512.106, se acoge a los beneficios del artículo 51 del vigente Estatuto sobre Propiedad Industrial.

15

- N O T A -

Los puntos de invención propia y nueva que se presentan para que sean objeto de esta solicitud de Patente de Invención en España, por VEINTE años, son los siguientes:

20 1.- Disposición de circuito para producir una corriente diente de sierra a través de bobinas deflectoras de línea de un tubo de imágenes, disposición de circuito que está provista con un transistor en cuyo circuito de salida están incluidas las bobinas deflectoras y al que es aplicada, a través de un acopla-
25 miento inductivo entre el electrodo de base y el electrodo emisor, una señal pulsante de conmutación que bloquea y libera periódicamente al transistor, caracterizada porque el transistor usado es un transistor esencialmente asimétrico, siendo la duración de los pulsos de la señal de conmutación que bloquea al
30 transistor mayor que el período de retorno de la corriente dien-



te de sierra, de modo que al comienzo del período de barrido puede circular una corriente inversa a la del final del período de barrido a través de las bobinas deflectoras, a través del diodo base-colector liberado del transistor, mientras que la
5 tensión de alimentación del transistor excede en muchas veces, por ejemplo, en al menos 10 veces, el valor de cresta a cresta de la señal de conmutación aplicada entre el electrodo de base y el electrodo emisor.

2.- Disposición de circuito de acuerdo con la reivindicación 1, caracterizada porque el acoplamiento inductivo está
10 constituido por un transformador los dos extremos de cuyo devanado secundario están directamente conectados al electrodo de base y al electrodo emisor del transistor, mientras que su devanado primario está conectado en serie con el camino base-colector de un transistor excitador para una tensión de alimenta-
15 ción V_S cuyo valor es considerablemente menor, al menos 10 veces menor, que el de la tensión de alimentación V_H del primer transistor mencionado.

3.- Disposición de circuito de acuerdo con la reivindicación 20 ción 2, caracterizada porque la relación de transformación entre el primario y el secundario del transformador es 1 : 1.

4.- Disposición de circuito de acuerdo con cualquiera de las reivindicaciones precedentes, caracterizada porque el valor de inductancia de dicho acoplamiento inductivo es elegido tan
25 alto que la corriente que circula a través del mismo durante el período de retorno de la corriente diente de sierra es menor que la corriente inversa de colector del primer transistor mencionado que circula inmediatamente al comienzo del período de barrido a través de su diodo base-colector instantáneamente
30 desbloqueado y produce una inversión de la dirección de la co-



15 S

rriente emisor-colector del transistor excitador.

5.- Disposición de circuito de acuerdo con la reivindicación 4, caracterizada porque el transistor excitador es un transistor simétrico.

5 6.- Disposición de circuito de acuerdo con la reivindicación 5, caracterizada porque la fuente de suministro de tensión para el transistor excitador es un capacitor que está conectado a través de un resistor a la misma fuente de suministro de tensión que el primer transistor mencionado.

10 7.- Disposición de circuito de acuerdo con la reivindicación 6, caracterizada porque el valor de inductancia del acoplamiento inductivo es elegido de modo que una corriente promedio diferente de 0 es derivada para el transistor excitador desde la fuente de tensión de alimentación del primer transistor
15 mencionado.

8.- Disposición de circuito de acuerdo con cualquiera de las reivindicaciones precedentes, caracterizada porque a fin de evitar oscilaciones parásitas el capacitor C_y determinador del período de retorno está conectado entre el electrodo de base y
20 el electrodo colector del primer transistor mencionado.

9.- Disposición de circuito para producir una corriente diente de sierra a través de bobinas deflectoras de línea de un tubo de imágenes.

Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan y con los fines que
25



se han especificado.

Esta Memoria consta de veinte y cuatro hojas escritas a máquina por una sola cara.

Madrid,

15 SEP. 1966

P.A.

Alberto de Elizategui
Por Poder

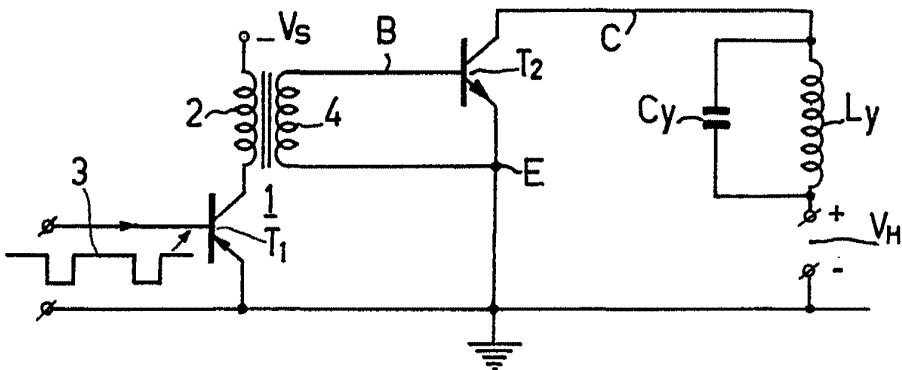


FIG.1

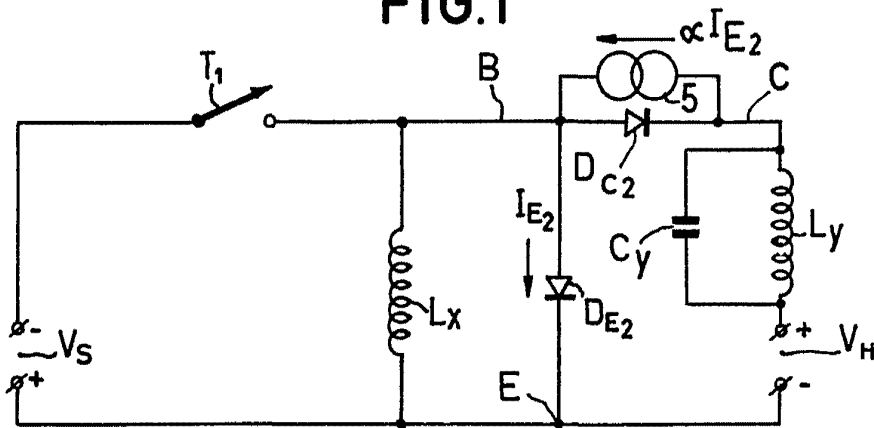


FIG.2

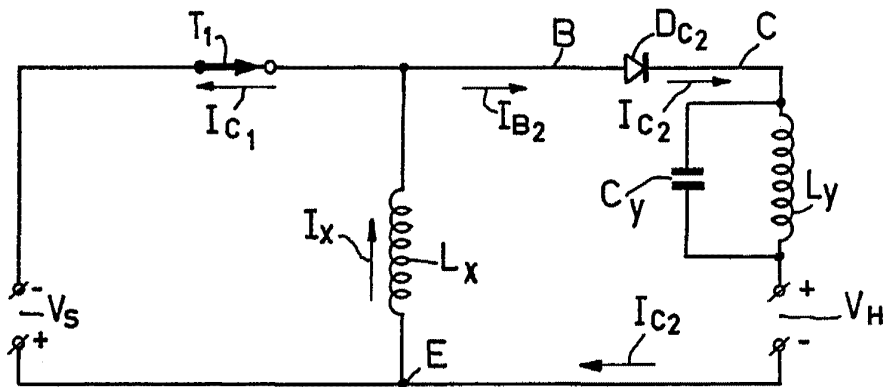


FIG.3

Handwritten signature or initials.



15

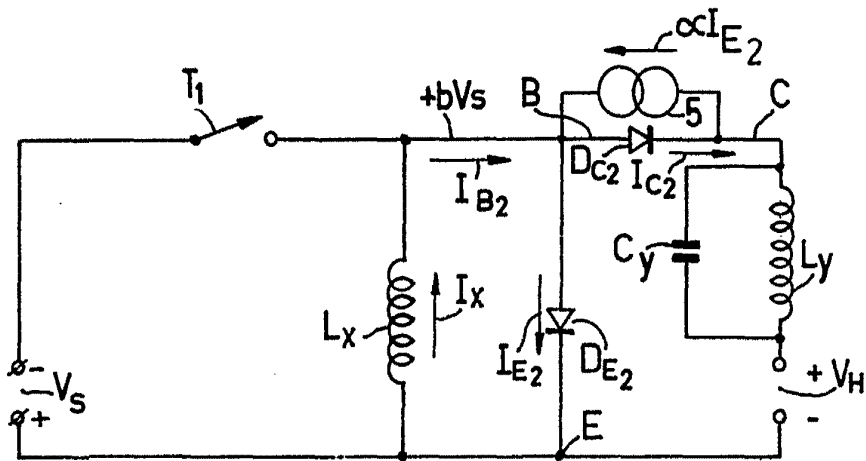


FIG. 4

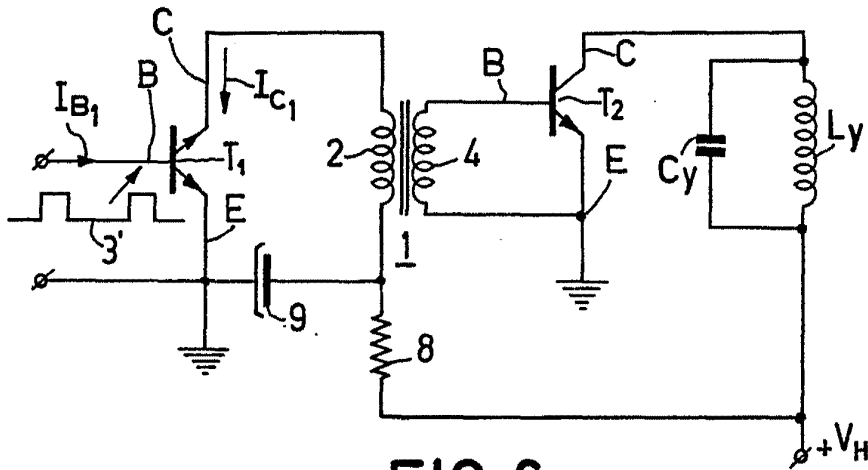


FIG. 6

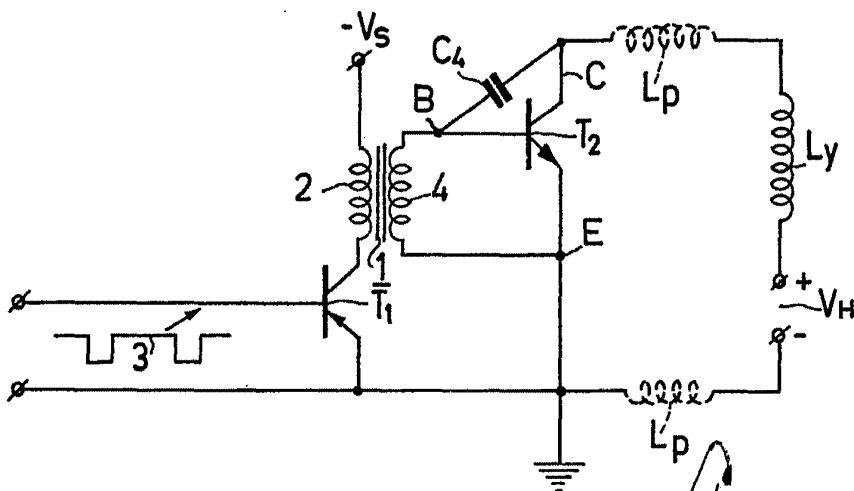


FIG. 8

Handwritten signature or initials.

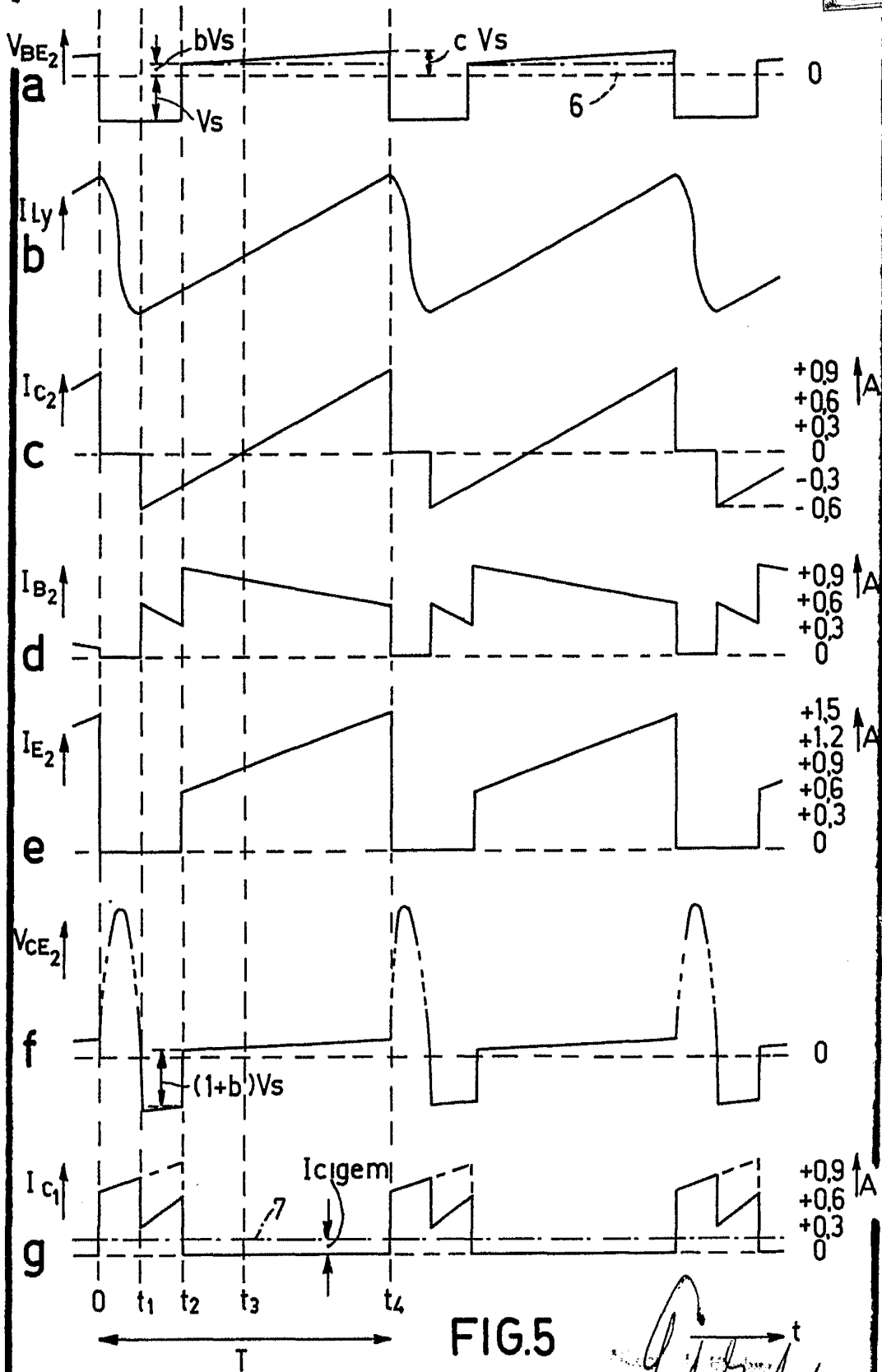
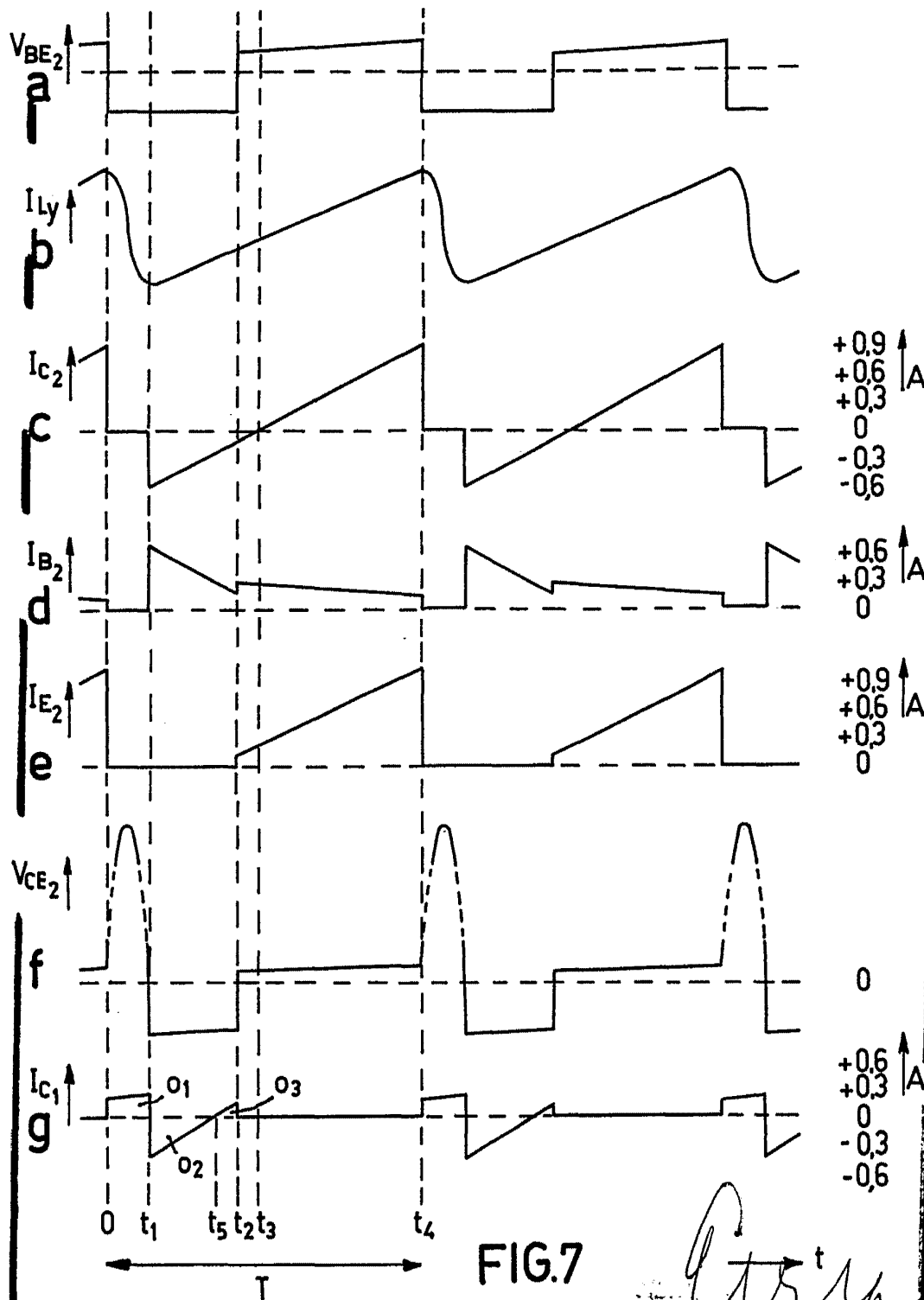


FIG. 5

Handwritten signature or initials.

15 SEP 1953



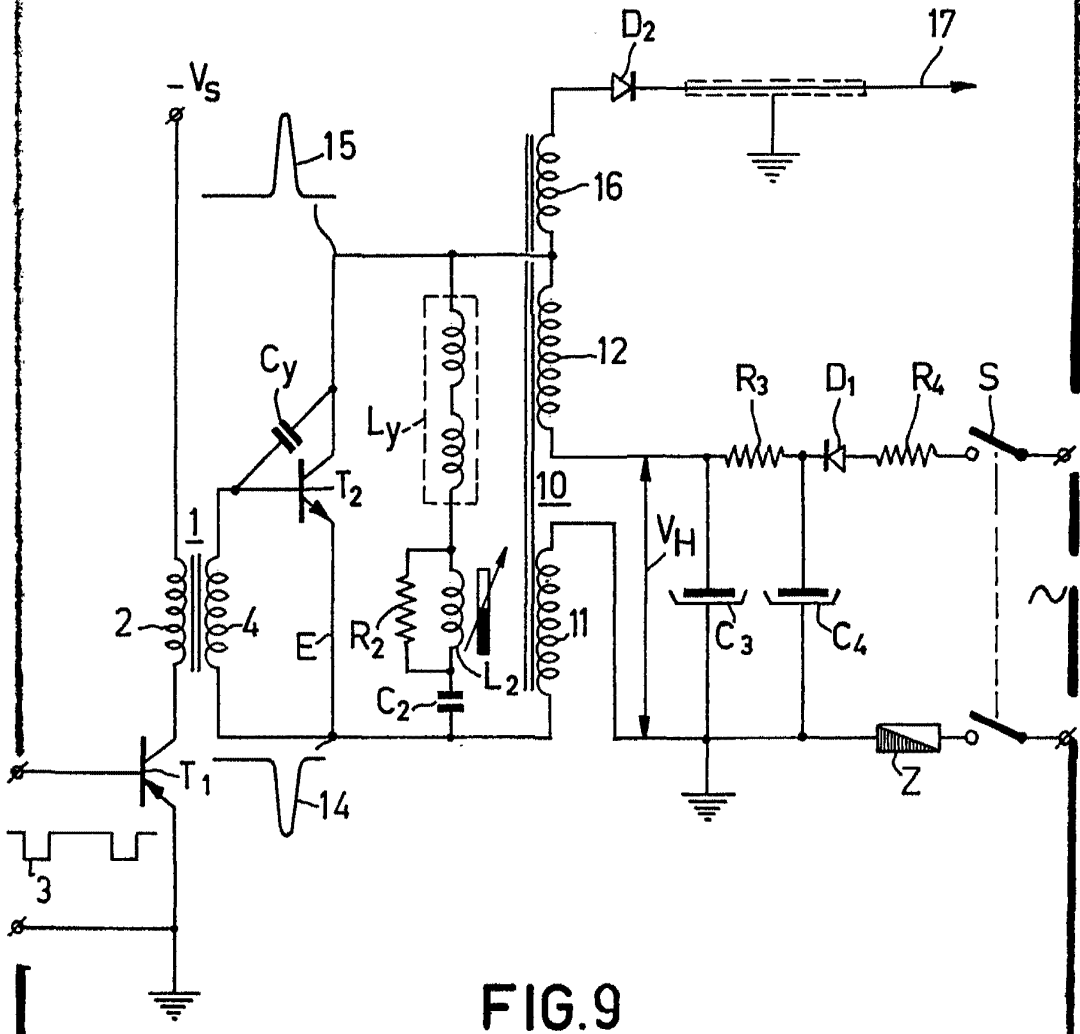


FIG. 9

Handwritten signature or initials in the bottom right corner of the diagram frame.

