

330.675

P.- 32.756
Docket 25.150



MEMORIA DESCRIPTIVA

que se presenta para unir a la solicitud
de

P A T E N T E D E I N V E N C I O N

formulada el día 29 de Agosto de 1966, con el nº 330.675

en

E S P A Ñ A

por VEINTE años

a nombre de INTERNATIONAL BUSINESS MACHINES CORPORATION
entidad norteamericana, establecida en Armonk, N.Y., Esta
dos Unidos de América.

por:

" UN PROCEDIMIENTO DE INVESTIGACION DE CAMINO
LIBRE EN UNA RED DE CONMUTACION "

El presente invento se refiere a un procedi
miento y un dispositivo de investigación de camino libre,
en una red de conmutación del género que comprende varias
etapas de matrices tales como las que se encuentran co-
rrientemente en telefonía.

Se sabe que es clásico, en conmutación tele
fónica, tener que conectar una línea elegida de entre un
primer grupo de líneas (líneas de abonados por ejemplo) a
una línea elegida de entre un segundo grupo (líneas de u-
niones intermedias por ejemplo), siendo el número de las

10

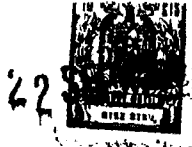
POOR
QUALITY



líneas del segundo grupo sensiblemente inferior al de las
líneas del primero: ésto se logra generalmente por inter-
medio de una red de conductores y de interruptores, cuyos
elementos de base son matrices de conmutación, así llama-
5 das porque están constituidas por interruptores dispuestos
en los puntos de cruce de las líneas y de las columnas de
una matriz. En cada una de esas matrices, todos los inte-
rruptores de una misma línea tienen su primer terminal co-
nectado a un conductor denominado "de línea" y los de una
10 misma columna tienen su segundo terminal conectado a un
conductor denominado "de columna", de este modo, en una ma-
triz dada, cada conductor de línea puede ser conectado a
uno cualquiera de los conductores de columna, mediante el
cierre de un solo interruptor. La estructura de una red
15 es generalmente la siguiente:

- Una primera serie de matrices, en la cual
"entran" líneas de abonados, constituye una primera etapa
de conmutación; los conductores de columna de las matri-
ces de esa primera etapa son conectados por conductores de
20 nominados "de enlace", según una ley que puede convenirse,
a los conductores de línea de otra serie de matrices que
constituyen una segunda etapa de conmutación, y así suce-
sivamente hasta la última etapa en que el número de con-
ductores de columna es igual al número de uniones interme-
25 dias deseadas; la ley de las conexiones es en general tal
que una línea de abonado pueda tener acceso, mediante el
juego de conductores de enlace y de los interruptores, a
todas las uniones intermedias.

Bien entendido, el número de etapas, de ma-
30 trices por etapas, de interruptores por matrices, la confi



guración de la red y la ley de las conexiones, dependen del número de abonados y de uniones intermedias, así como de las condiciones de tráfico exigidas; la determinación de los valores óptimos para esos parámetros ha sido por
5 otra parte objeto de estudios anteriores bien conocidos por los especialistas, que indican que es en general posible, para un número dado de líneas de abonados y de uniones intermedias, concebir una red que no implique más que un número aceptable de interruptores, conservando siempre
10 una escasa probabilidad de bloqueo.

En tales redes, el establecimiento de un enlace entre un abonado y una unión intermedia, que precede en general al enlace con otro abonado a partir de esa unión intermedia, exige el cierre de un cierto número de interrup
15 tores, (uno por etapa de conmutación) y, por consiguiente, entraña la puesta en servicio de un cierto número de conductores de enlace. Cuando debe efectuarse un nuevo enlace, por ejemplo cuando se presenta llamando un nuevo abonado, es pues necesario encontrar un camino que no debe tener
20 parte alguna común (interruptor o conductor de enlace) con los caminos correspondientes a los enlaces ya establecidos.

Esta operación, hasta el presente, era lo más corriente que estuviese basada en una exploración iterativa del estado de los conductores intermedios, ya fuese ensayándolos directamente sobre la propia red, ya fuese ensayando una "red imagen" que representaba en todo momento el estado de todos los elementos de la red; el procedimiento
25 era generalmente complicado, frecuentemente largo y los circuitos y los equipos correspondientes complejos y susceptibles, en ciertos casos, de introducir perturbaciones en el
30



circuito de palabra.

Uno de los objetos del presente invento es concebir un procedimiento y un dispositivo de investigación de camino libre entre un conductor de entrada dado y un conductor de salida cualquiera, en una red de conmutación, que conduzca a realizaciones seguras y poco costosas.

Otro objeto del invento es simplificar los procedimientos de búsqueda habituales y con ello los circuitos y equipos necesarios para su puesta en práctica.

Otro objeto del invento es reducir el tiempo necesario para la investigación de un camino libre.

Otro objeto del invento es suprimir toda necesidad de ensayo en los conductores intermedios de la red, a fin de eliminar todo riesgo de perturbaciones en las informaciones que son por ellos canalizadas.

Otro objeto del invento es disminuir el número de las informaciones a situar en la memoria y simplificar el procedimiento de lectura de ésta última.

Otro objeto del invento es hacer totalmente inútiles los sistemas de protección que, en los esquemas anteriores, impedían marcar un interruptor ya en funciones (circuitos denominados "de inhibición").

Otro objeto del invento es permitir un mando descentralizado para establecer caminos en una gran red, de manera independiente de la unidad central de control.

Otro objeto del invento es elegir, para localizar los diversos elementos de la red, un sistema de coordenadas que permita definir racional y simplemente los



diversos caminos entre conductores de entrada y conductores de salida de esa red.

Otro objeto del invento es sacar partido de la estructura de la red para definir las leyes de interferencia simples entre los diversos caminos y referirse a esas leyes para determinar si un camino dado interfiere o no con otro camino dado.

Estos diversos objetos, así como otros que aparecerán de la lectura de la descripción de un modo de realización preferido que se expondrá más adelante, se lo gran, de acuerdo con el invento, con ayuda de las disposiciones siguientes:

- se elige para localizar los diversos elementos de la red un sistema de direcciones de varias coordenadas, basado esencialmente en las leyes de conexión entre las matrices de las diversas etapas y tal que los caminos entre conductores de entrada y conductores de salida puedan ser perfectamente definidos mediante el conocimiento de las direcciones de esos conductores; se establecen relaciones que deben existir entre las coordenadas respectivas de dos pares de direcciones correspondientes a dos pares formados cada uno de ellos de un conductor de entrada y de un conductor de salida, para que los caminos que definen no interfieran.

Estas dos disposiciones se adoptan de una vez para siempre y permiten constituir datos inmutables que son la base de la investigación lógica del camino libre de acuerdo con el invento. Esa investigación implica pues las fases siguientes:

- cada vez que un camino entre un conductor



de entrada y un conductor de salida ha sido establecido, se situa en la memoria el par de direcciones correspondientes por orden creciente de direcciones de conductores de salida, tanto que en todo instante se disponga de una tabla ordenada cuyas indicaciones definen todos los caminos ocupados;

5
 - cuando un conductor de entrada dado "exige" una investigación de camino se asocia la dirección de ese conductor a la del primer conductor de salida (en el orden creciente de direcciones);

10
 - sé comparan las coordenadas del par de direcciones así formado con las coordenadas correspondientes del primer par de direcciones de la tabla de caminos ocupados y, teniendo en cuenta las leyes de interferencia previamente establecidas: si se detecta una interferencia, se determina la dirección menor de conductor de salida a asociar a la del conductor de entrada dado para suprimir esta interferencia, y se compara el nuevo par de direcciones así formado con el segundo par de direcciones de la tabla de caminos ocupados; si no hay interferencia, se compara el par de direcciones inicialmente formado con el segundo par de direcciones de la tabla de caminos ocupados; se continúa operando como anteriormente hasta que hayan sido examinados todos los pares de direcciones de la tabla de caminos ocupados; al finalizar el examen de la tabla de caminos ocupados, se atribuye definitivamente al conductor de entrada dado el último conductor de salida que haya sido asociado a él.

30 Refiriéndonos a las Figs. 1 a 12 adjuntas, se describirá a continuación, sin que sirva de limitación, un



ejemplo particular de puesta en practica del invento.
Las disposiciones de realizaciones que se describirán a
propósito de este ejemplo forman parte integrante del in-
vento, pero pueden ser objeto de diversas variantes sin
5 rebasar el alcance del mismo.

Siempre que se ha representado un mismo ele-
mento en figuras diferentes, lleva el mismo número de re-
ferencia.

En los dibujos que se acompañan:

10 La fig. 1 representa esquemáticamente una red
de conmutación;

La fig. 2 representa esquemáticamente la es-
tructura de una matriz de conmutación;

15 La fig. 3 es un esquema que muestra la ley
de enlaces entre las diversas etapas de la red de la fig. 1;

La fig. 4 muestra esquemáticamente dos cami-
nos distintos que permiten conectar a dos abonados dados;

20 La fig. 5 es un esquema que muestra la orga-
nización general de un dispositivo de investigación confor-
me al invento;

La fig. 6 es un esquema de los circuitos ló-
gicos de un dispositivo de acuerdo con el invento;

25 La fig. 7 es un esquema que muestra como se
efectúa la comparación entre las coordenadas J y j conte-
nidas en los registros 5 y 6 de la fig. 6.

La fig. 8 es un esquema que muestra el fun-
cionamiento del registro 8 de la fig. 6;

La fig. 9 es un esquema que muestra el fun-
cionamiento del registro 7 de la fig. 6;

30 La fig. 10 es un cuadro que esquematiza un

22 SEP



procedimiento completo de investigación de camino libre, correspondiente al caso más general;

La fig. 11 es un cuadro que esquematiza un procedimiento de investigación de camino libre, en un caso particular;

La fig. 12 es un cuadro que esquematiza un procedimiento de investigación de camino libre en el caso en que no hay camino posible.

Descripción de la red de conmutación

Se ha representado esquemáticamente en la fig. 1 la parte de una red de conmutación que se supondrá que corresponde a una central telefónica privada. Este ejemplo se ha elegido sencillo intencionadamente, para evitar complicar inutilmente los dibujos y la exposición, pero es bien evidente que tal central podría implicar un mayor número de abonados (o de aparatos telefónicos), como también un mayor número de matrices y de conductores.

En la fig. 1 pueden verse: 54 conductores tales como LA que representan líneas telefónicas de abonados (que se designarán con frecuencia en lo que sigue de un modo más sencillo como "abonados"), tres etapas de matrices de conmutación de referencias ST_1 , ST_2 y ST_3 , una etapa media de referencia ST_M y finalmente conductores de enlace tales como LI que unen las matrices de las diversas etapas. La etapa ST_M se denomina "media" porque el conjunto de la red es en realidad totalmente simétrico con relación a esa etapa (eje de simetría $X'X$); las etapas no representadas son pues respectivamente idénticas a ST_3 , ST_2 y ST_1 y los 54 conductores "que salen" de la etapa extrema están respectivamente conectados a los 54 conductores



LA anteriores. La red comprende pues en total siete etapas de conmutación, y cada abonado tiene acceso en dos puntos de la red simétricos con relación a la etapa media.

Las matrices han sido esquematizadas en la figura mediante simples cuadrados, pero su disposición interna es clásica, tal como la que puede verse en la fig. 2 en la que se ha representado una matriz de tres conductores de líneas (CL_0, CL_1, CL_2) y dos conductores de columnas (CC_0, CC_1). Los interruptores $Q_{00}, Q_{01}, Q_{10}, Q_{11}, Q_{20}$ y Q_{21} de esta matriz permiten conectar uno cualquiera de los conductores de líneas con uno cualquiera de los conductores de columnas: así, por ejemplo, el cierre del interruptor Q_{10} permite realizar el enlace eléctrico entre el conductor de línea CL_1 y el conductor de columna CC_0 . Bien entendido, el número de conductores de líneas y de columnas puede variar según la etapa en la cual se encuentre la matriz, como se verá más adelante.

Refiriéndonos de nuevo a la fig. 1, puede verse que la primera etapa ST_1 o "etapa de entrada", implica 18 matrices repartidas en dos grupos de 9, estando cada grupo dividido a su vez en tres subgrupos de tres matrices cada uno, y teniendo cada matriz tres conductores de líneas (es decir aquí tres líneas de abonados) y dos conductores de columnas.

Estas matrices son localizadas con ayuda de tres coordenadas:

- la primera, (a partir de la izquierda), o sea la i designa el rango del grupo: 0 ó 1.

- la segunda, o sea la j , designa el rango del subgrupo en el grupo: 0, 1 ó 2.



- la tercera, o sea la k, designa el rango de la matriz en el subgrupo: 1 ó 2.

Así, por ejemplo, la matriz de coordenadas 102 será la tercera matriz del primer subgrupo en el segundo grupo.

Se atribuye igualmente a cada conductor de línea una coordenada, por ejemplo la l, que puede tomar los valores 0, 1 ó 2, y a cada conductor de columna una coordenada, por ejemplo la a, que puede tomar el valor 0 ó el valor 1.

Según este sistema de numeración, se ve inmediatamente que cada conductor de la red podrá ser perfectamente definido por una dirección de cuatro coordenadas; se observará en particular que el juego de coordenadas ijkl define la dirección de una línea de abonado.

La segunda etapa ST₂ implica 12 matrices repartidas en dos grupos de 6, estando cada grupo dividido a su vez en dos subgrupos de tres matrices cada uno, y teniendo cada matriz tres conductores de línea y dos conductores de columna. Las coordenadas de esas matrices y los conductores se atribuyen según el mismo principio de numeración que anteriormente; esas coordenadas pueden pues tomar los valores:

- 0 ó 1 para el grupo (dos grupos)
- 0 ó 1 para el subgrupo (dos subgrupos por grupo)
- 0, 1 ó 2 para la matriz (tres matrices por subgrupo)
- 0, 1 ó 2 para el conductor de línea (tres por matriz)
- 0 ó 1 para el conductor de columna (dos por



matriz); sea b esta coordenada.

La ley de conexión entre las matrices de las etapas primera y segunda es la siguiente: un conductor de columna de la primera etapa de dirección ijk (coordenadas de la matriz) a (coordenada del conductor) es conectado al conductor de línea de la segunda etapa de dirección aij (coordenadas de la matriz) k (coordenada del conductor) por un conductor de enlace; esta ley ha sido representada esquemáticamente en la fig. 3. Para simplificar la exposición, se designará en lo que sigue cada conductor por sus cuatro coordenadas, estando separada la coordenada del conductor en la matriz de las de la matriz, por un guión, y situada a la izquierda o a la derecha según que se trate de un conductor de línea o de columna. Así, la ley que precede se escribirá: el conductor $ijk-a$ está unido al conductor $k-aij$.

La aplicación de la ley anterior es muy sencilla: sea por ejemplo que se trata de determinar el enlace del conductor de la primera etapa 102-0. Se tiene pues $i=1, j=0, k=2$ y $a=0$. Ese conductor debe ser unido al conductor de la segunda etapa $k-aij$ o sea 2-010 (enlace en línea de trazo grueso en la fig. 1).

La tercera etapa ST_3 implica 8 matrices repartidas en dos grupos de 4, estando cada grupo dividido a su vez en dos subgrupos de dos matrices cada uno, y comprendiendo cada matriz tres conductores de línea y tres conductores de columna. Utilizando el mismo sistema de numeración, las diversas coordenadas pueden tomar los valores:

0 ó 1 para el grupo.

0 ó 1 para el subgrupo.



0 ó 1 para la matriz.

0, 1 ó 2 para el conductor de línea.

0, 1 ó 2 para el conductor de columna (sea o esta coordenada)

5 La ley de conexión entre las matrices de las etapas segunda y tercera es la siguiente: un conductor de columna de la segunda etapa $a_{ij}-b$ es unido al conductor de línea de la tercera etapa $j-ab_i$, por un conductor de enlace (véase la fig. 3). Así, por ejemplo, el conductor de la segunda etapa 010-1 será unido al conductor de la tercera etapa 0-011 (enlace en trazo grueso en la fig. 1).

15 La cuarta etapa o "etapa media" ST_M implica doce matrices repartidas en dos grupos de seis, estando cada grupo dividido a su vez en dos subgrupos de tres matrices cada uno, y teniendo cada matriz dos conductores de líneas y dos conductores de columnas (puesto que esa etapa constituye el eje de simetría de esta red). Las diversas coordenadas de los elementos de esta etapa pueden tomar los valores:

20 0 ó 1 para el grupo.

0 ó 1 para el subgrupo

0, 1 ó 2 para la matriz

0 ó 1 para el conductor de línea

25 0 ó 1 para el conductor de columna (de hecho ese conductor forma parte de la mitad de la red no representada y no intervendrá en lo que resta de la exposición, dando lugar el funcionamiento de las dos mitades de la red a razonamientos idénticos).

30 La ley de conexión entre las matrices de las etapas tercera y cuarta es la siguiente: un conductor de



columna de la tercera etapa $abi-c$ es unido al conductor de línea de la cuarta etapa $i-abc$ (véase la fig. 3). Así, por ejemplo, el conductor de la tercera etapa $011-2$ es unido al conductor de la cuarta etapa $1-012$ (enlace en trazo grueso en la fig. 1).

Se aprecia claramente de la fig. 3 y de todo lo que antecede, que un par de direcciones $ijkl$ y abc define siempre un camino y uno sólo entre el abonado y la matriz media correspondiente. Resulta de ello que solamente es necesario conocer esas dos direcciones para conocer todos los elementos de la red (matrices, interruptores y conductores de enlace) que intervienen en el camino correspondiente. Así, por ejemplo, el abonado de dirección $ijkl = 1022$, es decir el conductor $1-ijk$ ó sea $2-102$, y la matriz media de dirección $abc=012$, definen el camino que ha sido dibujado con trazo grueso en la fig. 1. En las diversas matrices que intervienen en ese camino, los interruptores a cerrar están definidos por las coordenadas respectivas del conductor de línea y del conductor de columna utilizados en la matriz considerada; así, en el ejemplo presente estos interruptores son (adoptando el mismo sistema de referencias que en la fig. 2):

- Q_{21} para la matriz 102 de la primera etapa ST_1 ;
- Q_{21} para la matriz 010 de la segunda etapa ST_2 ;
- Q_{02} para la matriz 011 de la tercera etapa ST_3 .

Una ley absolutamente idéntica a la esquemática en la fig. 3 rige igualmente el conjunto de los enlaces de la otra mitad de la red. Para dar una idea más precisa de esta particularidad, se han representado en la fig. 4 dos caminos distintos que unen a dos abonados de

direcciones respectivas $I_1 J_1 K_1 L_1$ é $I_2 J_2 K_2 L_2$ a través de las siete etapas $ST_1, ST_2, ST_3, ST_M, ST'_3, ST'_2, ST'_1$ de la red. El primer camino ocupa la matriz media de dirección ABC y el segundo la matriz media de dirección A'B'C'. Es fácil ver sobre esa figura que el conocimiento de las direcciones de los dos abonados y de una matriz media permite definir por completo un camino y uno solo entre los dos abonados. Se ve igualmente en esa figura que una investigación de camino libre entre dos abonados podrá efectuarse en dos operaciones: 1) la investigación de una matriz media que defina un camino libre con el primer abonado; 2) verificación de la libertad del camino definido por esa matriz media y el segundo abonado. De hecho, esas dos operaciones son de la misma naturaleza y podrán ser efectuadas al mismo tiempo, con procedimientos y dispositivos idénticos: esta es la razón por lo que, en lo que resta de la exposición, se continuará no considerando más que la mitad de la red representada en la fig. 1, pudiendo aplicarse los mismos razonamientos a la otra mitad.

20 CONSIDERACIONES LÓGICAS QUE SE DEDUCEN DE LA CONFIGURACION
DE LA RED

De acuerdo con el invento, se ha indicado que era posible, a partir de los datos anteriores, definir un cierto número de relaciones que deben existir entre las direcciones de dos pares de abonado-matriz media para que los dos caminos que definen no tengan parte alguna común. Esas relaciones pueden por otra parte no afectar más que a las direcciones de las matrices de entrada y de las matrices medias de la red, puesto que esas direcciones son suficientes para definir la parte del camino donde son posibles in



terferencias: se ve en efecto que si existe un camino libre entre una matriz de entrada y una matriz de salida, existe obligatoriamente un camino libre entre un abonado y una salida libre dados, respectivamente conectados a esas matrices.

5

Estas relaciones vienen dadas en el cuadro que sigue, en el que se han representado por puntos las coordenadas cuyo valor es diferente:

	Matriz de entrada	Matriz media
10	Caso 1 $i \ j \ k$ $i' \ . \ .$	$a \ b \ c$ $. \ . \ .$
15	Caso 2 $i \ j \ k$ $i \ j' \ .$	$a \ b \ c$ $a' \ . \ .$ $\acute{o} \ . \ b'$ $\acute{o} \ . \ . \ c'$
20	Caso 3 $i \ j \ k$ $i \ j \ k'$	$a \ b \ c$ $a' \ . \ .$ $\acute{o} \ . \ b'$
25	Caso 4 $i \ j \ k$ $i \ j \ k$	$a \ b \ c$ $a' \ . \ .$

En el caso 1, los dos abonados corresponden a dos grupos diferentes (coordenada i diferente); pueden ser enlazados a matrices medias cualesquiera, eventualmente a la misma matriz: en efecto, teniendo esa matriz dos líneas y dos columnas puede siempre definir dos caminos

30



distintos.

En el caso 2, los dos abonados corresponden a un mismo grupo (misma coordenada i) pero a subgrupos diferentes (coordenada j diferente); deben ser enlazados a dos matrices de salida diferentes.

En el caso 3, los dos abonados corresponden al mismo grupo (la misma " i ") al mismo subgrupo (la misma " j "), pero a dos matrices diferentes, deben pues ser enlazados a dos matrices de salida ya sea que correspondan a dos grupos diferentes, ya sea que correspondan al mismo grupo pero a subgrupos diferentes.

En el caso 4, los dos abonados corresponden a la misma matriz de entrada (las mismas " ijk "); deben pues ser enlazados a dos matrices de salida que correspondan a dos grupos diferentes.

De acuerdo con el invento, para que exista un camino libre entre un abonado dado de dirección IJKL y la etapa media de la red, basta con encontrar una matriz media de dirección ABC tal que, entre el par de direcciones IJKL-ABC y cada uno de los pares de direcciones correspondientes a caminos ocupados, exista una de las cuatro relaciones anteriores.

La investigación de tal matriz puede ser efectuada de una manera especialmente sencilla y racional con ayuda del dispositivo que se describirá a continuación con referencia a las figs. 5 a 10.

DESCRIPCION DE UN DISPOSITIVO DE INVESTIGACION DE CAMINO LIBRE.

La fig. 5 es un cuadro sinóptico que muestra la organización general del dispositivo de investiga-



ción de camino libre de acuerdo con el invento. En esa figura se ha representado esquemáticamente en 1 la red de conmutación y en $d_1 d_2 \dots d_n$ los circuitos de lazos de abonados.

5 Un explorador 2 ensaya continuamente esos circuitos de lazos para detectar las llamadas. Ese explorador es mandado a partir de un registro 3 que funciona como contador mandado por el que desfilan con una cadencia regular sucesivamente todas las direcciones de los circuitos de los lazos. Cuando se detecta una llamada, el explorador 2 envía una señal a un dispositivo de mando de investigación 4 que para inmediatamente al registro 3. Este último contiene entonces la dirección IJKL de un abonado que llama. Al mismo tiempo, el dispositivo 4 manda la iniciación de las operaciones de investigación, y a continuación manda por orden la puesta en funcionamiento de ciertos órganos que intervienen en esas operaciones (esas órdenes se han representado simbólicamente por las flechas F y F').

10 15 20 El dispositivo de investigación propiamente dicho comprende esencialmente una memoria 5, tres registros 6, 7 y 8 y circuitos lógicos representados en conjunto en 9 en la fig. 5.

25 30 La memoria 5, que puede ser por ejemplo del tipo de toros magnéticos, está subdividida en 24 bloques susceptibles de dirección, estando ligada la dirección en la memoria de cada uno de esos bloques a la dirección abci de un conductor de entrada de una matriz media o conductor medio. Cuando se realiza un enlace entre un abonado IJKL y una matriz ABC, es decir en realidad entre los conducto-



res L-IJK y el conductor I-ABC, la dirección IJKL es introducida en el bloque de memoria cuya dirección corresponde a ABCI. De esta manera, en cada instante cada bloque de memoria que corresponde a un conductor medio ocupado contiene la dirección del abonado que está conectado a ese conductor; los otros bloques contienen un "blanco".

Las informaciones contenidas en esa memoria constituyen pues permanentemente una especie de tabla de caminos ocupados. Es interesante hacer notar que, además del papel importante que tiene asignado en la investigación del camino conforme al invento, esta tabla es en todo caso necesaria para determinar, cuando un abonado cuelga al final de la conversación, el camino que le había sido atribuido, y ordenar la puesta en reposo de los interruptores correspondientes.

Los registros 6 y 7 están destinados a recibir sucesivamente, en el curso de una operación de investigación, los pares de direcciones ijkl-abci correspondientes a los caminos ya establecidos, y el registro 8 a recibir las direcciones ABCI de los conductores medios asociados sucesivamente al abonado IJKL en el curso de esa misma operación. Cada uno de los registros 5, 6, 7 y 8 comprende enlaces con los circuitos lógicos 9, de manera que permite que estos últimos "lean" los contenidos de esos registros: esos enlaces se han esquematizado respectivamente en 10, 11, 12 y 13 en la fig. 5. Los registros 6 y 8 que, como se verá más adelante, funcionan como contadores, pueden además recibir por los respectivos enlaces 14 y 15 una orden de avance procedente de los circuitos lógicos 9.

Los cuatro registros comprenden igualmente



22 S

enlaces con la memoria 5 establecidos de la manera siguiente:

- la memoria 5 puede ser reclamada a partir del registro 7, por intermedio de los enlaces 16 y 17, y del registro de direcciones 18; el registro "lectura-escritura" 19 y el enlace 20 permiten pues extraer de la memoria y enviar al registro 6 la dirección ijkl del abonado conectado al conductor medio cuya dirección abci estaba contenida en el registro 7; si no hay abonado conectado a ese conductor, el registro 7 recibe entonces la información correspondiente a un blanco.

- la memoria 5 puede ser igualmente reclamada a partir del registro 8 por intermedio de los enlaces 21 y 17 y de los registros de direcciones 18; el enlace 22 y el registro lectura-escritura 19 permiten entonces inscribir la dirección IJKL en el bloque de memoria cuya dirección corresponde a ABCI; esta operación se efectúa como fin de investigación cuando un conductor medio ABCI ha sido definitivamente asignado al abonado IJKL y es pues necesario introducir en la memoria el nuevo enlace realizado.

Los circuitos lógicos 9 comprenden dos enlaces 23 y 24 con el dispositivo de mando 4. El primero permite señalar a este último el fin de una investigación fructuosa y el segundo permite señalar una saturación cuando la conexión pedida no puede ser satisfecha. En el primer caso, el dispositivo 4 ordena entonces la inscripción del nuevo camino en la memoria (véase el párrafo anterior), e inicia la acción de marcar y el establecimiento del camino propiamente dicho en la red; en los dos casos, manda la



detención de la investigación así como una nueva entrada en servicio del registro 3 y por lo tanto del explorador 2.

La fig. 6 representa los principales órganos y circuitos lógicos representados en 9 en la fig. 5 y que permiten tratar las informaciones contenidas en los registros 3, 6, 7 y 8. En ese esquema se han utilizado los símbolos siguientes:

- los circuitos de comparación o comparadores se han representado por círculos; esos círculos contienen un signo "=" si el circuito suministra una señal de salida cuando las señales de entrada son iguales, y contienen un signo "≠" si el circuito suministra una señal de salida cuando las señales de entrada son desiguales; las entradas y la salida son reconocibles por el sentido de las flechas que llevan los circuitos correspondientes;

- los inversores lógicos están representados por cuadrados con sus diagonales;

- las puertas lógicas que efectúan la función "Y" están representadas por triángulos isósceles;

- las puertas lógicas que efectúan la función "O" están representadas por arcos de círculo imitados por su cuerda.

La comparación de las informaciones contenidas en un instante dado en los registros 3 y 6 se efectúa con la ayuda de los circuitos descritos en lo que sigue.

Las coordenadas IJK contenidas en el registro 3 son extraídas por tres circuitos 25, 26 y 27 (estando estos circuitos esquematizados de una manera global por



229

el enlace 10 sobre la figura 5) que alimentan respectivamente a tres comparadores 28, 29 y 30 de los que constituyen la primera entrada. Igualmente, las coordenadas ijk contenidas en el registro 6 son extraídas por tres circuitos 31, 32 y 33 (estando estos circuitos esquematizados de una manera global por el enlace 11 sobre la figura 5), que alimentan respectivamente a los tres comparadores anteriores 28, 29 y 30 de los que constituyen la segunda entrada. Los circuitos de salida respectivos 34, 35 y 36 de esos comparadores proporcionan una señal si el resultado de la comparación es una desigualdad.

En el ejemplo elegido, la comparación de las coordenadas I e i puede ser realizada efectivamente en un solo comparador, ya que cada una de esas coordenadas puede ser modificada por una sola información binaria (I e i no pueden tomar cada una más que dos valores distintos). No es así para J y j ni para K y k ; en efecto, esas coordenadas pueden tomar cada una tres valores distintos y su código precisa pues la utilización de dos rangos binarios, el rango "1" y el rango "2". Para comparar por ejemplo J y j , es pues necesario comparar entre ellas respectivamente las informaciones de rango "1" y las informaciones de rango "2"; para que J y j sean diferentes basta entonces apreciar una diferencia en una de estas informaciones. Los circuitos correspondientes han sido representados en la fig. 7: los circuitos 26' y 32' y el comparador 29' permiten comparar entre ellas las informaciones binarias de rango "1", mientras que los circuitos 26" y 32" y el comparador 29" permiten comparar las informaciones binarias de rango "2"; las salidas respectivas 35' y



35" de esos dos comparadores, que producen una señal si es detectada una desigualdad, alimentan una puerta "0" 35" cuya salida 35 (que corresponde al circuito 35 de la fig. 6) proporciona pues una señal si se tiene la condición $J \neq j$. La comparación de K y k puede efectuarse, bien entendido, de la misma manera.

El circuito de salida 34 del comparador 28 alimenta, por intermedio de un inversor lógico 37 y de un circuito 38, a una puerta "Y" 39, de la que este último constituye una primera entrada. La segunda entrada de esa puerta 39 está constituida por una derivación 40 de la salida 35 del comparador 29. El circuito de salida 41 de la puerta 39 proporciona pues una señal si se tienen las condiciones $I=i$ y $J \neq j$.

El circuito de salida 35 del comparador 29 alimenta, por intermedio de un inversor 42 y de un circuito 43, a una puerta "Y" 44 de la que este último constituye la primera entrada. Esa puerta 44 comprende una segunda entrada constituida por una derivación 45 de la salida 36 del comparador 30, y una tercera entrada constituida por una derivación 46 del circuito 38 que sale del inversor 37. El circuito de salida 47 de la puerta 44 proporciona pues una señal si se tiene $I=i$, $J=j$ y $K \neq k$.

El circuito de salida 36 del comparador 30 alimenta, por intermedio de un inversor 48 y de un circuito 49, a una puerta "Y" 50 de la que este último constituye una primera entrada. Esa puerta 50 comprende una segunda entrada constituida por una segunda derivación 51 del circuito 38 que sale del inversor 37, y una tercera entrada constituida por una derivación 52 del circuito 43



que sale del inversor 42.

El circuito de salida 53 de la puerta 50 proporciona pues una señal si se tiene $I=i$, $J=j$ y $K=k$.

5 La comparación de las informaciones contenidas en un instante dado en los registros 7 y 8 se efectúa con ayuda de los circuitos que se van a describir a continuación, siempre con referencia a la fig. 6.

10 Las coordenadas abc contenidas en el registro 7 son extraídas por tres circuitos 54, 55 y 56 (estando esos circuitos esquematizados de una manera global en la fig. 5 por el enlace 12) que alimentan respectivamente a tres comparadores 57, 58 y 59 de los que constituyen la primera entrada. Análogamente, las coordenadas ABC contenidas en el registro 8 son extraídas por tres circuitos
15 60, 61 y 62 (estando esos circuitos esquematizados de una manera global en la fig. 5 por el enlace 13) que alimentan respectivamente a los tres comparadores precedentes de los que constituyen la segunda entrada. Los circuitos de salida respectivos 63, 64 y 65 de esos comparadores proporcionan una señal si el resultado de la comparación es
20 una desigualdad. La comparación de las coordenadas C y c (que son las únicas que pueden tomar tres valores distintos) puede efectuarse con un montaje del mismo género que el anteriormente descrito con referencia a la fig. 7.

25 El circuito de salida 63 del comparador 57 comprende un inversor 66; el circuito 67 que sale de ese inversor proporciona pues una señal si se tiene $A=a$.

El circuito de salida 64 del comparador 58 alimenta, por intermedio de un inversor 71 y de un circuito 72, a una puerta "Y" 73 del que este último constituye
30



una primera entrada. Esa puerta 73 comprende una segunda entrada constituida por una primera derivación 75 del circuito 67 que sale del inversor 66. El circuito de salida 76 de la puerta 73 proporciona pues una señal si se tiene
 5 A=a y B=b.

El circuito de salida 65 del comparador 59 alimenta, por intermedio de un inversor 77 y de un circuito 78, a una puerta "Y" 79 del que este último constituye una primera entrada. Esa puerta comprende una segunda entrada constituida por una segunda derivación 80 del circuito 67 y una tercera entrada constituida por una derivación 81 del circuito 72 que sale del inversor 71. El circuito de salida 82 de la puerta 79 proporciona pues
 10 una señal si se tiene A=a, B=b y C=c.

Los circuitos de salida 41 y 82 están combinados en una puerta "Y" 83 cuya salida 84 tiene gasto si se cumplen las condiciones simultáneas I=i y ABC=abc; análogamente, los circuitos 47 y 76 están combinados en una puerta "Y" 85 cuya salida 86 conduce si se cumplen
 15 las condiciones simultáneas IJ=ij y AB=ab; análogamente, los circuitos 53 y 67 están combinados en una puerta "Y" 87 cuya salida 88 conduce si se cumplen las condiciones simultáneas IJK=ijk y A=a.

La salida 84 de la puerta 83 manda (cuando conduce), por intermedio del circuito 89, el aumento en una unidad de la coordenada C del registro 8; la salida 86 de la puerta 85 manda por intermedio del circuito 90 el aumento en una unidad de la coordenada B, al propio tiempo que la puesta a cero de la coordenada C, por inter
 25 medio de la derivación 91, de la puerta 92 y del circuito
 30



93; la salida 88 de la puerta 87 manda, por intermedio del
circuito 94, el incremento en una unidad de la coordenada
A, al propio tiempo que la puesta a cero de la coordenada
B por intermedio de la derivación 95 y la puesta a cero de
5 la coordenada C por intermedio de la derivación 96, de la
puerta 92 y del circuito 93. Los circuitos 89, 90 y 94
están representados de una manera global en la fig. 5 por
el enlace 15.

Un esquema más detallado de ese registro y
10 de sus circuitos de mando ha sido representado en la fig.
8. En esa figura, solamente han sido representados los
compartimientos 8A, 8B y 8C del registro, no haciendo el
compartimiento 8I (véase la fig. 6) otra cosa que reprodu
cir, gracias al circuito 97, la coordenada I inscrita en
15 el registro 5.

No pudiendo tomar las coordenadas A y B más
que dos valores distintos en el ejemplo elegido, los co-
rrespondientes compartimientos no comprenden más que un
rango binario; por el contrario, pudiendo tomar la coorde
20 nada C tres valores distintos, el compartimiento 8C debe-
rá comprender dos rangos binarios: a los tres valores de-
cimales 0, 1 y 2 corresponderán las informaciones binarias
"00", "01", y "10", no siendo utilizada la información "11"
("3" decimal).

25 Cuando el circuito 89 está alimentado (es
decir para $I=i$ y $ABC=abc$), el compartimiento 8C que es de
hecho un contador, recibe la orden de añadir "1" a su con-
tenido. Si contiene las informaciones binarias "00" ó "01"
funciona normalmente e inscribe pues "01" ó "10"; por el
30 contrario, si contiene la información "10" no debe hacer



la adición pues la coordenada "3" ("11" binario) no existe, sino ordenar un transporte sobre el compartimiento 8B; para éso, el circuito 98 que detecta la información binaria "10", y la derivación 99 del circuito 89 están combinados en una puerta "Y" 100 cuyo circuito de salida 101 va a alimentar a una puerta "O" 102. Esa puerta 102, que es igualmente alimentada por el circuito 90 (véase la fig. 6), ordena por intermedio del circuito 103, la adición de un "1" en el compartimiento 8B; al propio tiempo, la derivación 104 del circuito 101 ordena por intermedio de la puerta "O" 92 y del circuito 93 la puesta a cero del compartimiento 8C.

Quando el circuito 90 está alimentado, es decir para $IJ=ij$ y $AB=ab$, manda, por la puerta 102 y el circuito 103 la adición de un "1" en el compartimiento B, al mismo tiempo que la puesta a cero del compartimiento 8C por la derivación 91, la puerta 92 y el circuito 93. Si el compartimiento 8B contiene un "0" pasa a "1"; por el contrario, si es ya un "1", es preciso hacer un transporte al compartimiento 8A; para ésto, el circuito 105 que detecta la presencia de un "1" y la derivación 106 del circuito 103 están combinados en una puerta "Y" 107 cuyo circuito de salida 108 viene a alimentar una puerta "O" 109. Esta puerta 109, que está alimentada por el circuito 94 (véase también la fig. 6), manda por intermedio del circuito 110 la adición de un "1" en el compartimiento 8A; al propio tiempo la derivación 111 del circuito 108 manda, por intermedio de la puerta "O" 112 y del circuito 113 la puesta a cero del compartimiento 8B.

Quando el circuito 94 está alimentado, (es



decir para IJK=ijk y A=a) manda, por la puerta 109 y el circuito 110, la adición de un "1" al compartimiento 8A, al propio tiempo que la puesta a cero del compartimiento 8C por la derivación 96, la puerta 92 y el circuito 93, así como la puesta a cero del compartimiento 8B por la derivación 95, la puerta 112 y el circuito 113. Si el compartimiento 8A contiene un "0" pasa a un "1"; por el contrario, si contiene ya un "1" pasa a "0" y es preciso señalar entonces una saturación: para ésto, el circuito 115 que detecta la presencia de un "1" y la derivación 116 del circuito 110 están combinados en una puerta "Y" 117 cuyo circuito de salida 24 (véase también la fig. 5) será alimentado en caso de saturación.

Refiriéndonos de nuevo a la fig. 6, se describirán a continuación los circuitos lógicos que permiten mandar el avance del registro 7; este registro es de hecho un contador cuyos cuatro compartimientos 7a, 7b, 7c y 7d, pueden contener respectivamente como valores máximos 1, 1, 2 y 1. En el curso de una investigación, este registro debe avanzar unidad por unidad de manera que contenga sucesivamente todas las direcciones de los conductores medios desde 0000 hasta 1121: esta progresión se hará añadiendo un "1" a la dirección abc después de cada operación completa de comparación (comparaciones de las IJK-ABC con las ijk-abc y eventualmente el avance del registro 8), hasta que aparezca en el registro 7 la dirección 1121 del último conductor medio. En realidad, los circuitos que mandan el avance del registro 7 están concebidos para detectar la dirección 1121 y para mandar ese avance cada vez que esa dirección no es detectada.



Esos circuitos han sido representados muy esquemáticamente en la fig. 6 por tres derivaciones 118, 119 y 120 y un circuito 121, que alimentan a una puerta "Y" 122. En la fig. 9 se ha efectuado una representación más detallada de esos circuitos: los circuitos 118, 119 y 121 cuyos compartimientos correspondientes 7a, 7b y 7i no comprenden más que un rango binario, alimentan directamente la puerta 122, como ya se ha representado en la fig. 6; esos tres circuitos están alimentados cuando sus respectivos compartimientos contienen la información binaria "1". Por el contrario, como el compartimiento 7c comprende dos rangos binarios, el circuito representado de una manera global en 120 en la fig. 6 debe estar alimentado si el compartimiento 7c contiene la información binaria "10", es decir el "2" decimal de la dirección 1121. La detección de esa información "10" se hace con ayuda del circuito 123 y del circuito 124 que comprende un inversor 125, combinados en una puerta "Y" 126. El circuito de salida 127 de la puerta 122, que está pues alimentado para abci = 1121, alimenta, por intermedio de un inversor 128, una puerta "Y" 129; la entrada correspondiente a esa puerta está pues alimentada si la dirección 1121 no está presente en el registro 7. Esa puerta 129 comprende una segunda entrada a la cual está conectado un circuito cronológico 130 que proporciona un impulso al fin de cada operación completa de comparación; el circuito de salida 14 (véase también la fig. 5) de la puerta 129 está pues alimentado regularmente en tanto que el registro 7 contenga direcciones diferentes de la 1121. Ese circuito 14 manda la adición de un "1" en el contenido del registro 7, según el procedimiento indicado en lo que antecede.



Una derivación 132 del circuito 127, que es
tá alimentado cuando es detectada la dirección 1121, per-
mite señalar el fin de las operaciones de investigación;
aquella alimenta, por intermedio de una puerta "O" 133,
5 el circuito 23 que proporciona entonces una señal que in-
dica el fin de la investigación.

La puerta "O" 133 está alimentada por un se-
gundo circuito 134 encargado de detectar la condición
"a y A". En efecto, si en un momento determinado de la in-
10 vestigación se realiza esa condición, no hay ya posibles
interferencias, pues ninguno de los circuitos 67, 76 y 82
proporciona ya señal y el contenido del registro 8 no pue-
de pues cambiar más. En ese caso, puede enviarse una se-
ñal de fin de investigación antes de haber examinado to-
15 dos los caminos existentes. La detección de esa condición
se efectúa con ayuda de una derivación 135 del circuito
54 y de una derivación 136 del circuito 60 provisto de un
inversor 137, estando esas dos derivaciones combinadas en
una puerta "Y" 138 cuya salida está conectada al circuito
20 134.

La puerta "O" 133 esta igualmente alimenta-
da por un tercer circuito 139 constituido por una deriva-
ción del circuito 24 con el fin de mandar la parada de la
investigación en caso de saturación.

25 EJEMPLOS DE BUSQUEDA DE CAMINO LIBRE

Refiriendonos ahora a las figs. 5, 6, 10, 11
y 12, se va a describir en lo que sigue tres ejemplos de
procedimientos completos de investigación de camino libre,
de acuerdo con el invento.



1. INVESTIGACION FRUCTUOSA; CASO GENERAL

Se ha representado en la fig. 10 un cuadro que muestra los contenidos sucesivos de los cuatro registros durante las diversas etapas de investigación, así como las condiciones lógicas correspondientes. Las columnas abci e ijkl de ese cuadro dan las direcciones de los conductores medios y de los abonados correspondientes caminos ya establecidos; los "blancos" de la columna ijkl significan que el conductor medio correspondiente no está unido a ningún abonado.

Se supone que el explorador 2 acaba de detectar una llamada y que el dispositivo 4 ha parado por tanto el avance del registro 3; este último contiene en ese instante la dirección del abonado que llama, sea por ejemplo lll2. El dispositivo 4 manda entonces la iniciación de las operaciones de investigación para encontrar un camino libre entre ese abonado y un conductor medio cualquiera. Durante toda esa investigación, ese mismo dispositivo 4 mandará sucesivamente las diversas operaciones que se describirán en lo que sigue, gracias a circuitos de distribución cronológicos: esos circuitos han sido representados simbólicamente por las flechas F y F' en la fig. 5 para no sobrecargar inútilmente las figuras; de todas formas, esos circuitos pueden ser de cualquier tipo conocido.

En el instante inicial, los registros 7 y 8 están los dos en cero, es decir que todos sus compartimientos contienen ceros, y el registro 6 contiene un "blanco".

Desde la iniciación de la investigación (o eventualmente al final) la coordenada I del registro 3, o



sea el "1" en el presente ejemplo, se inscribe en el com
partimiento 8I del registro 8, gracias al circuito 97, y
en él permanecerá durante toda la duración de la investi-
gación.

5 A continuación se describirá el procedimiento
to considerando sucesivamente las 24 etapas de la investi-
gación; a cada etapa corresponde una línea del cuadro de
la fig. 10; los números de las líneas están indicados en
la segunda columna de ese cuadro -1 a 24-.

10 En ese cuadro las igualdades o desigualdades
tales como $ABC=abc$ o $ABC\neq abc$ se refieren a los números for
mados por la asociación de esas coordenadas: así $ABC=abc$
querrá decir que $A=a$, $B=b$ y $C=c$ mientras que $ABC\neq abc$ sig-
nificará que una al menos de las coordenadas a , b ó c es
15 diferente de su coordenada correspondiente A B ó C .

Primera etapa: la memoria 5 es reclamada por
intermedio de los circuitos 16, 17 y del registro 18 a
partir del registro 7 que contiene en ese instante la di-
rección 0000. Como ningún abonado está unido a ese con-
20 ductor medio, el bloque de memoria correspondiente contie-
ne un "blanco" y la memoria 5 enviará, por intermedio del
registro 19 y del circuito 20, la información correspon-
diente a un "blanco" en el registro 6. Los circuitos de
comparación entran entonces en funcionamiento. Como no
25 hay dirección alguna de abonado en el registro 6, la com
paración entre IJK e ijk dá $I\neq i$, $J\neq j$ y $K\neq k$; ninguna de las
puertas 39, 44 y 50 está alimentada, luego tampoco lo es-
tá ninguna de las puertas 83, 85 y 87. El registro 8 per-
manece en 0000. Como la puerta 122 no detecta la direc-
30 ción 1121, la puerta 129 está dando paso y el circuito 14

22 SE



envía un impulso de avance al registro 7 cuyo contenido pasa a 0001.

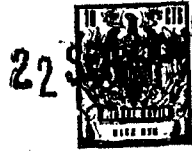
Segunda etapa: la dirección de la memoria a partir del registro 7 provoca esta vez el envío de la dirección 1102 al registro 6. Los circuitos de comparación dan entonces $I=i$, $J=j$, $A=a$, $B=b$. Las puertas 44 y 73 están dando paso y los circuitos correspondientes 47 y 76 alimentados. La puerta 85 empieza a dejar pasar y el circuito 90 manda la adición de un "1" al compartimen-
to 8B del registro 8. Este último pasa a 0101. Como la puerta 122 no ha detectado la dirección 1121, el registro 7 recibe un impulso de avance y su contenido pasa a 0010.

Tercera etapa: Se inscribe la dirección 0211 en el registro 6. Los circuitos de comparación de los registros 3 y 6 no dan nada pues al ser diferente I de i, ninguna de las puertas 83, 85 y 87 da paso. El registro 8 permanece en 0101 y el registro 7 es avanzado en una unidad: pasa a 0011.

Cuarta etapa: el registro 6 contiene un "blanco"; ninguna puerta da paso, salvo la 129 que proporciona un impulso de avance al registro 7. El registro 8 permanece en 0101 y el registro 7 pasa a 0020.

Quinta etapa: se inscribe la dirección 0010 en el registro 6. Los circuitos de comparación de los registros 3 y 6 no dan nada. El registro 8 permanece en 0101 y el registro 7 pasa a 0021.

Sexta etapa: el registro 6 contiene un "blanco", el registro 8 permanece en 0101 y el registro 7 pasa a 0100.



Septima etapa: El registro 6 contiene un "blanco", el registro 8 permanece en 0101 y el registro 7 pasa a 0101.

5 Octava etapa: se inscribe la dirección 1110 en el registro 6. Los circuitos de comparación dan $I=i$, $J=j$, $K=k$ y $A=a$. La puerta 87 empieza a dar paso y el circuito 94 manda la adición de un "1" en el compartimiento 8A del registro 8 y la puesta a cero del compartimiento 8B (el 8C lo estaba ya). El registro 8 pasa a 1001 y el
10 registro 7 pasa a 0110.

Novena etapa: se inscribe la dirección 0021 en el registro 6. Los circuitos de comparación no dan nada pues $I \neq i$. El registro 8 permanece en un 1001 y el registro 7 pasa a 0111.

15 Décima etapa: la dirección 1212 se inscribe en el registro 6. Los circuitos de comparación dan $I=i$. La puerta 39 da paso pero la puerta 83 no lo da pues se tiene $ABC \neq abc$. El registro 8 permanece en 1001 y el registro 7 pasa a 0120.

20 Undécima etapa: se inscribe la dirección 0200 en el registro 6. Los circuitos de comparación no dan nada pues se tiene $I \neq i$. El registro 8 permanece en 1001 y el registro 7 pasa a 0121.

25 Duodécima etapa: se inscribe la dirección 1020 en el registro 6. Los circuitos de comparación dan $I=i$, pero como se tiene $ABC \neq abc$, el registro 8 permanece en 1001 y el registro 7 pasa a 1000.

Décimotercera etapa: el registro 6 contiene un "blanco". El registro 8 permanece en 1001 y el registro
30 7 pasa a 1001.

22 SEP



Décimocuarta etapa: se inscribe la dirección 1211 en el registro 6. Los circuitos de comparación dan I=1, A=a, B=b y C=c. La puerta 83 empieza a dar paso y el circuito 89 manda la adición de un "1" en el compartimen-
5 to 8C. El registro 8 pasa a 1011 y el registro 7 pasa a 1010.

Décimoquinta etapa: el registro 6 contiene un "blanco". El registro 8 permanece en 1011 y el regis-
tro 7 pasa a 1011.

10 Décimosexta etapa: el registro 6 contiene un "blanco". El registro 8 permanece en 1011 y el regis-
tro 7 pasa a 1020.

Décimoseptima etapa: se inscribe la direc-
ción 0112 en el registro 6. Los circuitos de comparación
15 no dan nada pues se tiene I≠i. El registro 8 permanece en 1011 y el registro 7 pasa a 1021.

Décimooctava etapa: se inscribe la dirección 1100 en el registro 6. Los circuitos de comparación dan I=i, J=j, A=a y B=b. La puerta 85 empieza a dar paso y el
20 circuito 90 manda la adición de un "1" en el compartimen-
to 8B del registro 8, así como la puesta a cero del com-
partimiento 8C. El registro 8 pasa entonces a 1101 y el
registro 7 pasa a 1100

Décimonovena etapa: se inscribe la dirección
25 0002 en el registro 6. Los circuitos de comparación no dan nada pues se tiene I≠i. El registro 8 permanece en 1101 y el registro 7 pasa 1101.

Vigésima etapa: el registro 6 contiene un "blanco". El registro 8 permanece en 1101 y el registro 7
30 pasa a 1110.



229

Vigésimoprimera etapa: se inscribe la dirección 0202 en el registro 6. Los circuitos de comparación no dan nada pues se tiene $I \neq i$. El registro 8 permanece en 1101 y el registro 7 pasa a 1111.

5 Vigésimosegunda etapa: el registro 6 contiene un "blanco". El registro 8 permanece en 1101 y el registro 7 pasa a 1120.

10 Vigésimotercera etapa: el registro 6 contiene un "blanco". El registro 8 permanece en 1101 y el registro 7 pasa a 1121.

15 Vigésimocuarta etapa: se inscribe la dirección 1011 en el registro 6. Los circuitos de comparación dan $I=i$, pero como se tiene $ABC \neq abc$, el registro 8 permanece en 1101. La puerta 122 empieza a dar paso debido al hecho de la presencia de la dirección 1121 en el registro 7, y de ello resulta que: 1) la puerta 129 está bloqueada y detenido el avance del registro 7, y 2) el circuito de salida 23 de la puerta 133 está alimentado y envía una señal de fin de investigación al dispositivo 4. En ese momento, todos los caminos existentes han sido examinados y el registro 8 contiene la dirección de un conductor medio en el caso 1101, definiendo un camino libre con la dirección 1112 de quien efectúa la llamada.

25 El dispositivo 4 manda entonces la dirección de la memoria 5 a partir de la dirección 1101 contenida en el registro 8, por intermedio de los circuitos 21, 17 y del registro 18, y la inscripción en el bloque correspondiente de aquella de la dirección 1112 contenida en el registro 3, por intermedio del circuito 22 y el registro 19. En el cuadro de la fig. 10, esa dirección 1112 iría a inscribirse en

30



la línea 20 de la columna ijkl, enfrente de la dirección 1101 de la columna abci.

5 El dispositivo 4 manda a continuación el marcado, y luego el establecimiento propiamente dicho del camino. El procedimiento de marcar depende, bien entendido, de la concepción de conjunto del sistema de conmutación y, notablemente de la naturaleza (electromagnética, electrónica....) de los interruptores que constituyen las matrices. Debe hacerse notar sin embargo que el conocimiento
10 de las direcciones ijkl del abonado y abci del conductor, medio, a unir, permite deducir inmediatamente las coordenadas de los interruptores a cerrar para establecer el camino, gracias a la ley esquematizada en la fig. 3. Adoptando el mismo sistema de numeración que en la fig. 2, es
15 tos interruptores son:

Q_{1a} para la primera etapa ST_1 , o sea Q_{21} en el ejemplo elegido;

Q_{1b} para la segunda etapa ST_2 , o sea Q_{11} en el ejemplo elegido;

20 Q_{1c} para la tercera etapa ST_3 , o sea Q_{10} en el ejemplo elegido;

El dispositivo 4 manda igualmente la puesta a cero de los registros 6, 7 y 8, así como la puesta en marcha del registro 3, y por tanto del explorador 2.

25 2.- Investigación fructuosa: caso en que se tiene $a > A$

Se supone ahora que todas las condiciones iniciales son idénticas a las del caso anterior, con la excepción de que la "tabla" de los caminos libres no contiene ya la dirección del abonado 1110 (línea 8 del cuadro
30

22 SEP



de la fig. 10). La fig. 11 representa parcialmente el cuadro correspondiente, siendo las líneas que preceden a la línea 7 idénticas a las de la fig. 10.

5 Hasta la etapa duodécima inclusive de la investigación, todo se desarrolla como en el caso 1) anterior.

10 En la décimotercera etapa, la puerta 138 detecta la condición a A y el circuito 23 envía al dispositivo 4 una señal de fin de investigación. El dispositivo 4 detiene las operaciones en curso (en particular el avance del registro 7) y ordena la dirección de la memoria a partir de la dirección 0101 contenida en el registro 6 y la inscripción en el bloque correspondiente de ésta de la dirección 1112 contenida en el registro 3, puesto que esas 15 dos direcciones definen el nuevo camino a establecer. Análogamente a como en el caso anterior, el dispositivo 4 manda a continuación el marcado y el establecimiento de ese camino, así como la puesta en marcha del registro 3 y del explorador 2.

20 5.- Investigación infructuosa: saturación.

Se supone ahora que todas las condiciones iniciales son idénticas a las del caso 1, con la excepción de que la "tabla" de los caminos establecidos contiene una dirección suplementaria de abonado, sea 1111 asociada a la 25 dirección del conductor medio 1101 (línea 20 del cuadro). La fig. 12 representa parcialmente el cuadro correspondiente, siendo las líneas que preceden a la línea 17 idénticas a las de la fig. 10.

30 Hasta la etapa décimonovena inclusive de la investigación, todo se desarrolla como en el caso 1) ante



rior.

En la etapa vigésima, los circuitos de comparación dan $I=i$, $J=j$, $K=k$ y $A=a$. La puerta 87 está dando paso y el circuito 94 manda la adición de un "1" en el compartimiento 8A del registro 8. Como el compartimiento contiene ya un "1" y dado que no hay traslado posible, los circuitos 115 y 116 (véase la fig. 8) están alimentados, la puerta 117 está dando paso y el circuito 24 envía una señal de saturación al dispositivo 4. Este último detiene las operaciones en curso (especialmente el avance del registro 7), manda eventualmente el envío de una señal de ocupación de la línea de abonado que llama 1112 y vuelve a poner en marcha el registro 3.

Bien entendido, podrán ser efectuadas diversas modificaciones, adiciones o supresiones en la descripción que acaba de ser hecha y de un ejemplo particular de realización del invento, sin rebasar por tanto el alcance de éste último. El invento se aplica en particular a otros tipos de redes y a otros tipos de centrales, por ejemplo a centrales urbanas o interurbanas, así como a los concentradores de líneas.

Esta solicitud, que corresponde a la presentada en Francia el 30 de Agosto de 1965, bajo el nº 7647, se acoge a los beneficios del artículo 51 del vigente Estatuto sobre Propiedad Industrial.



Los puntos de invención propia y nueva que se presentan para que sean objeto de esta Patente de Invención en España, por VEINTE años, son los siguientes:

- 5 1.- Un procedimiento de investigación de camino libre en una red de conmutación entre un conductor de entrada dado y uno cualquiera de los conductores de salida de esa red, red del género que comprende matrices de interruptores dispuestos según varias etapas en cascada y
- 10 conductores de enlace entre las matrices de las diferentes etapas, red en la cual cada conductor de línea o de columna de una matriz puede ser caracterizado por una dirección de varias coordinadas que corresponden respectivamente al
- 15 número de orden del conductor en su matriz (el rango mas bajo), de la matriz en un subgrupo de matrices, del subgrupo en un grupo de matrices, etc....., y siendo tal la estructura topográfica de la red que las direcciones de un conductor de entrada y de un conductor de salida dados de
- 20 finen por completo los conductores de enlace y los interruptores a utilizar para unir eléctricamente esos dos conductores, procedimiento que se caracteriza esencialmente por que se establecen de una vez para siempre todas las relaciones existentes entre las coordinadas respectivas de
- 25 dos pares formados cada uno por un conductor de entrada y un conductor de salida para cada caso de interferencia, definiendo cada una de esas relaciones el nivel donde se produce la interferencia, se almacenan en una memoria las direcciones de todos los pares de conductores de entrada y



conductores de salida correspondientes a los caminos ya es-
tablecidos, y porque se asocia a la dirección de dicho con-
ductor de entrada dado la dirección del conductor de sali-
da cuyas coordenadas tienen los valores más bajos, se com-
5 paran sucesivamente las coordenadas respectivas del par de
direcciones así formado con las coordenadas correspondien-
tes de cada par de direcciones en la memoria, en el orden
creciente de las direcciones de los conductores de salida,
hasta que una de dichas relaciones se cumpla, en cuyo ca-
10 so se determina la dirección del conductor de salida cuyas
coordenadas tienen los valores más bajos a asociar con el
del conductor de entrada dado para suprimir la interferen-
cia, y se compara el nuevo par de direcciones así formado
con el par siguiente de direcciones en la memoria, y así
15 sucesivamente hasta que se determina ya sea que no hay ca-
mino posible, ya sea que no hay interferencia posible, en
cuyo caso se atribuye definitivamente a dicho conductor de
entrada dado el conductor de salida cuya dirección corres-
ponde a la última dirección asociada a la del conductor
20 de entrada en el curso de la investigación.

2.- El procedimiento de la reivindicación
1, caracterizado además porque cuando se verifica una de
las citadas relaciones, se determina la nueva dirección
del conductor de salida a asociar a la del conductor de
25 entrada dado añadiendo una unidad a la coordenada corres-
pondiente al nivel donde se ha producido la interferencia
y reduciendo a su valor más bajo las coordenadas de ran-
gos inferiores, y si llega el caso se efectúa un traslado
sobre la coordenada de rango inmediatamente superior.

30 3.- El procedimiento de la reivindicación



1, caracterizado además porque se determina que no hay camino posible cuando a continuación de una interferencia, la adición de una unidad sobre la coordinada apropiada de fine, comprendidos los traslados, una dirección cuyo valor de la coordinada de rango más elevado es superior al mayor valor que puede tomar esa coordinada en la serie de las direcciones de los conductores de salida.

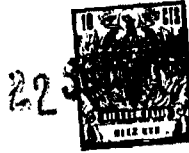
4.- El procedimiento de la reivindicación 1, caracterizado además porque se determina que no hay interferencia posible cuando después del examen del último par de direcciones en la memoria, no se produce siempre el suceso mencionado en el apartado b).

5.- El procedimiento de la reivindicación 1, caracterizado además porque se determina que no hay interferencia posible, cuando, en un instante dado de la investigación, se comprueba que el valor de la coordinada de rango más elevado de la dirección del conductor de salida asociada momentáneamente a la dirección del conductor de entrada dado es inferior al valor de la coordinada correspondiente del par de direcciones examinado en ese instante.

6.- Un dispositivo de investigación de camino libre en una red de conmutación entre un conductor de entrada dado y uno cualquiera de los conductores de salida de esa red, dispositivo que comprende la aplicación del procedimiento definido en la reivindicación 1, caracterizado esencialmente por que comprende una memoria que contiene tantos bloques como direcciones tiene de conductores de salida, un primer registro que contiene la dirección IJK.. de dicho conductor de entrada dado, un segundo regis



tro destinado a contener sucesivamente en el curso de la
investigación las direcciones ABC... de los conductores
de salida asociados momentáneamente a la dirección del ci-
tado conductor de entrada dado, registros tercero y cuarto
5 destinados a contener sucesivamente en el curso de la in-
vestigación las direcciones respectivas de cada conductor
de salida abc... y eventualmente del conductor de entrada
ijk... con el cual está unido, medios para comparar res-
pectivamente las coordenadas ijk... con las coordenadas
10 IJK... de una parte, y abc... con las coordenadas ABC...
de otra parte, medios para combinar los resultados de esas
comparaciones de modo que se hagan aparecer las combinacio-
nes particulares que corresponden a las relaciones existen-
tes entre esas coordenadas en los diversos casos de inter-
15 ferencia, medios para detectar cuando se presenta una cual-
quiera de esas combinaciones y ordenar el incremento de una
unidad de la coordenada correspondiente del citado segundo
registro, medios para hacer avanzar regularmente paso a pa-
so el contenido del tercer registro, medios para reclamar
20 a la memoria a partir del citado segundo registro y para
introducir en el bloque correspondiente la dirección con-
tenida en el citado primer registro, medios para reclamar
a la memoria a partir de dicho tercer registro y para ins-
cribir en el citado cuarto registro la dirección del con-
25 ductor de entrada contenida en el bloque correspondiente,
medios para detectar la presencia en el tercer registro
de una dirección particular correspondiente a la del últi-
mo conductor de salida y para ordenar en ese caso el cese
de la investigación y la transferencia a la memoria de las
30 informaciones contenidas en los registros primero y segundo,



medios para detectar una saturación del segundo registro y para ordenar en ese caso el cese de la investigación y el envío de una indicación de saturación, y finalmente me
dios para ordenar sucesivamente, en un orden correspondien
5 te a las operaciones definidas en el párrafo A, los diver-
sos medios que acaban de ser enumerados.

7.- El dispositivo de la reivindicación 6, caracterizado además porque comprende medios para detectar la condición "a superior a A" y para ordenar en ese caso el
10 cese de la investigación y la transferencia a la memoria de las informaciones contenidas en los registros primero y se
gundo.

8.- El dispositivo de la reivindicación 6, caracterizado además porque dichos medios para comparar en
15 tre ellas las diversas coordenadas son circuitos lógicos de comparación.

9.- El dispositivo de la reivindicación 6, caracterizado además porque dichos medios para combinar los resultados de las comparaciones son puertas lógicas del ti
20 po "Y".

10.- El dispositivo de la reivindicación 6, caracterizado además porque dichos medios para detectar las citadas combinaciones particulares son puertas lógicas del tipo "Y".

25 11.- El dispositivo de la reivindicación 6, caracterizado además porque dicho segundo registro es un contador de varios compartimientos (correspondiendo cada compartimiento eventualmente a varios rangos binarios), provisto de circuitos de traslado entre los diversos com-
30 partimientos, y de circuitos susceptibles de ordenar di-



rectamente el avance de una unidad del contenido de uno cualquiera de esos compartimientos.

5 12.- El dispositivo de la reivindicación 6, caracterizado además porque dicho tercer registro es un contador de varios compartimientos, correspondiendo cada compartimiento eventualmente a varios rangos binarios, provisto de circuitos de traslado entre los diversos compartimientos.

10 13.- El dispositivo de la reivindicación 6, caracterizado además porque forma parte de una central telefónica, dichos conductores de entrada corresponden a líneas de abonados, dichos conductores de salida a líneas de unión intermedias, siendo dicho primer registro un contador en el cual desfilan regularmente las direcciones sucesivas de las líneas de abonados, ordenando ese contador la búsqueda por un explorador de las líneas de abonados, estando previstos medios para parar ese contador cuando el explorador detecta un abonado que llama, en cuyo caso el contador contiene entonces la dirección de ese abonado, y ordenar la puesta en marcha de una búsqueda de acuerdo con las disposiciones enunciadas en lo que antecede.

20

14.- " UN PROCEDIMIENTO DE INVESTIGACION DE CAMINO LIBRE EN UNA RED DE CONMUTACION ".



Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan, y con los fines que se han especificado.

Esta Memoria consta de cuarenta y cinco ho
5 jas escritas por una sola de sus caras.

Madrid,

P. A.

22 SEP. 1966

Alberto de Elzabuen
Por Elzabuen

~~SECRET~~

FIG. 1

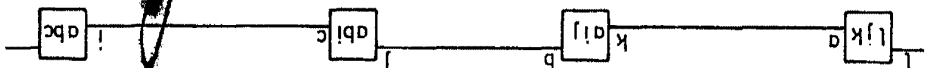
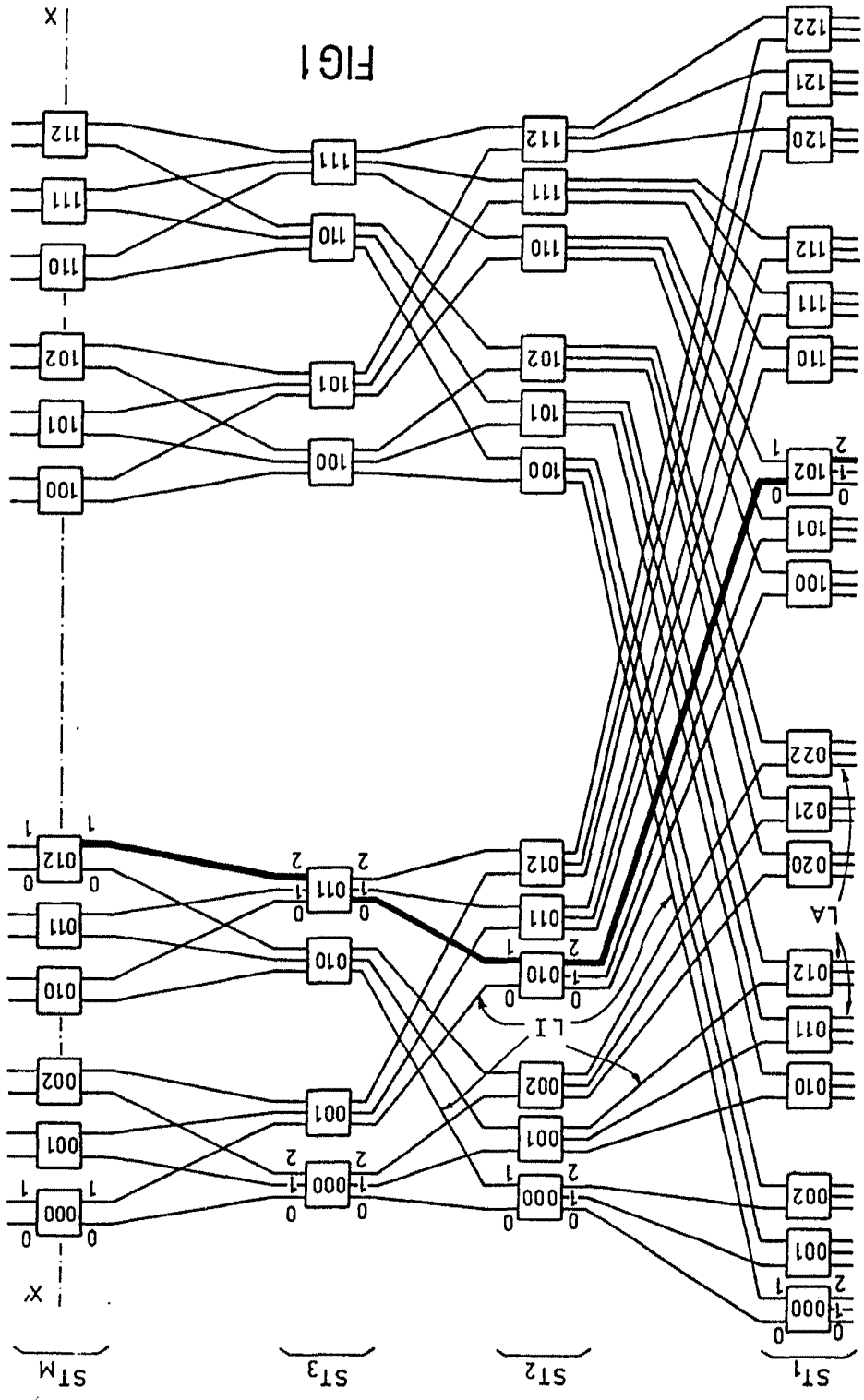


FIG 1



275

330675

330675

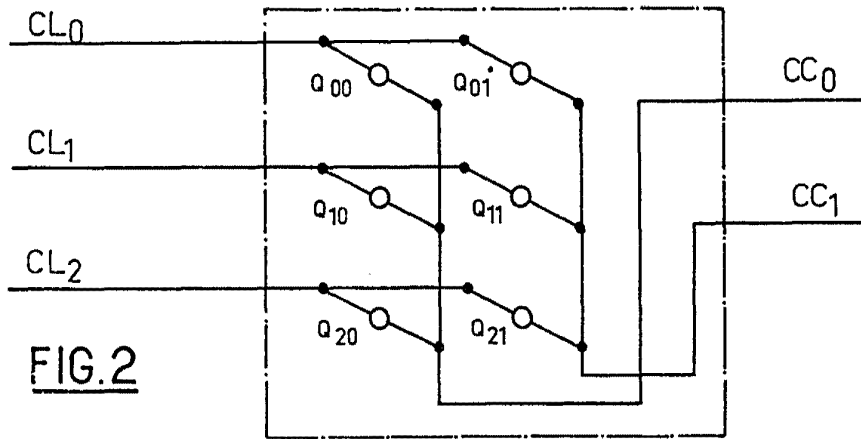


FIG. 2

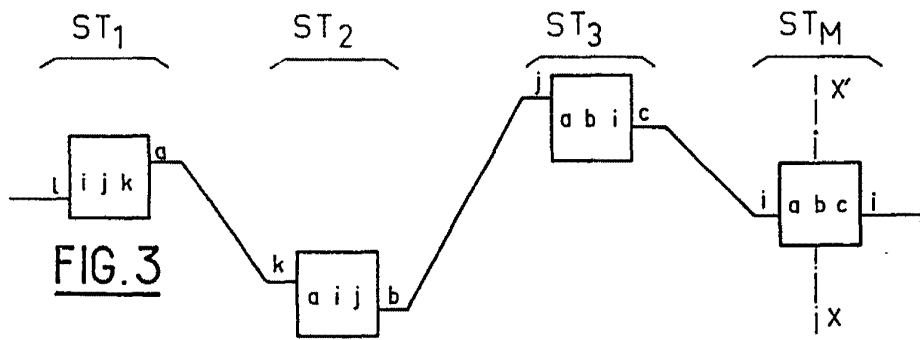


FIG. 3

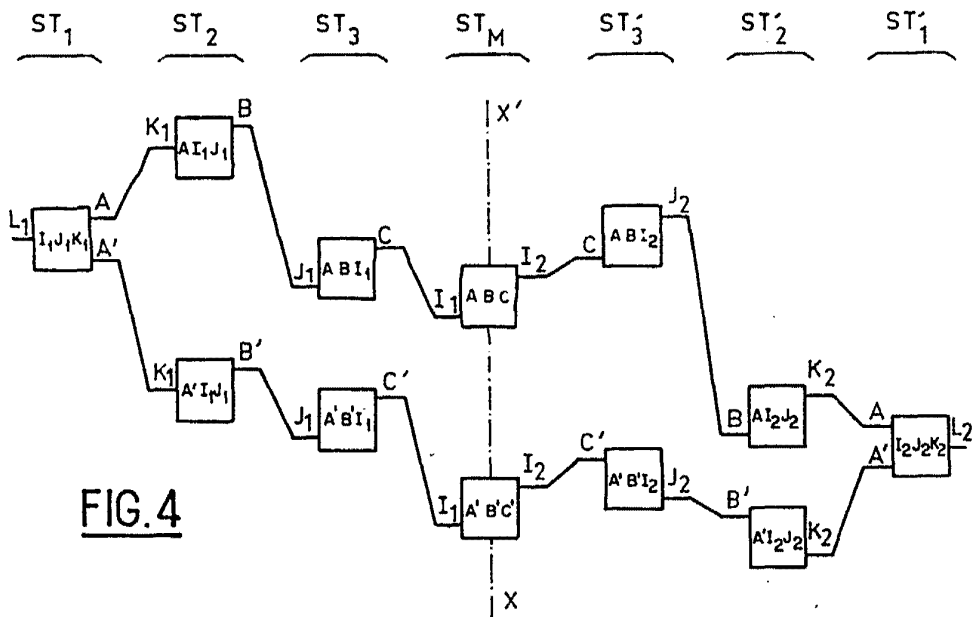
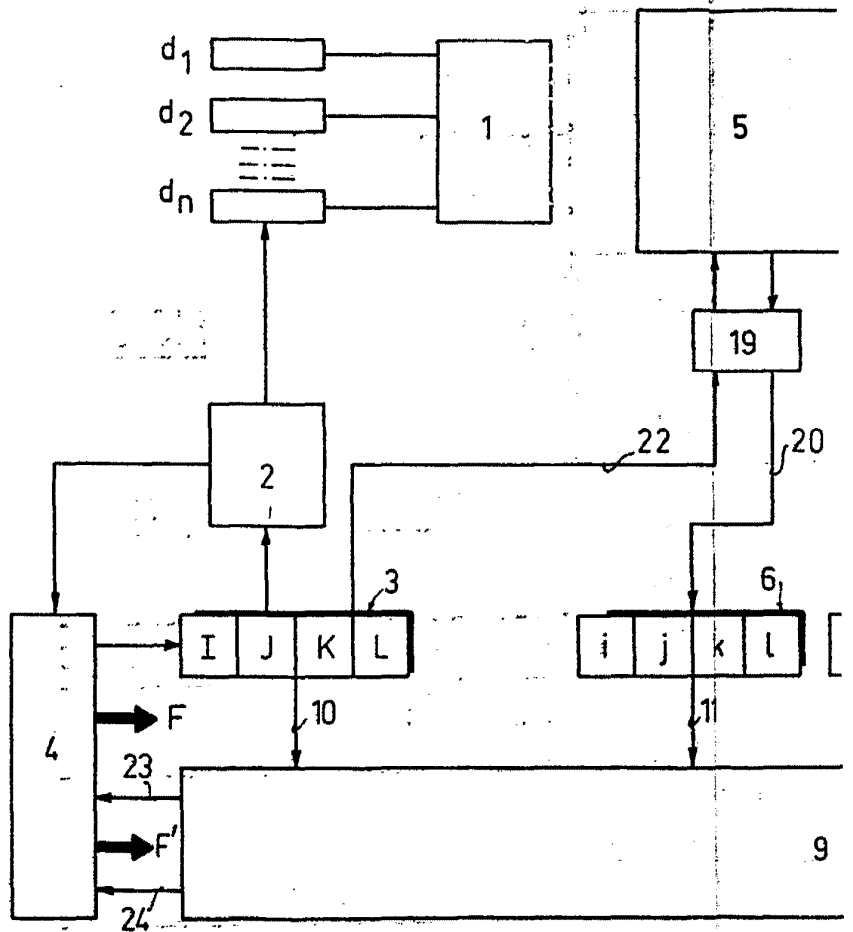


FIG. 4

Handwritten signature or mark at the bottom right of the page.



330675

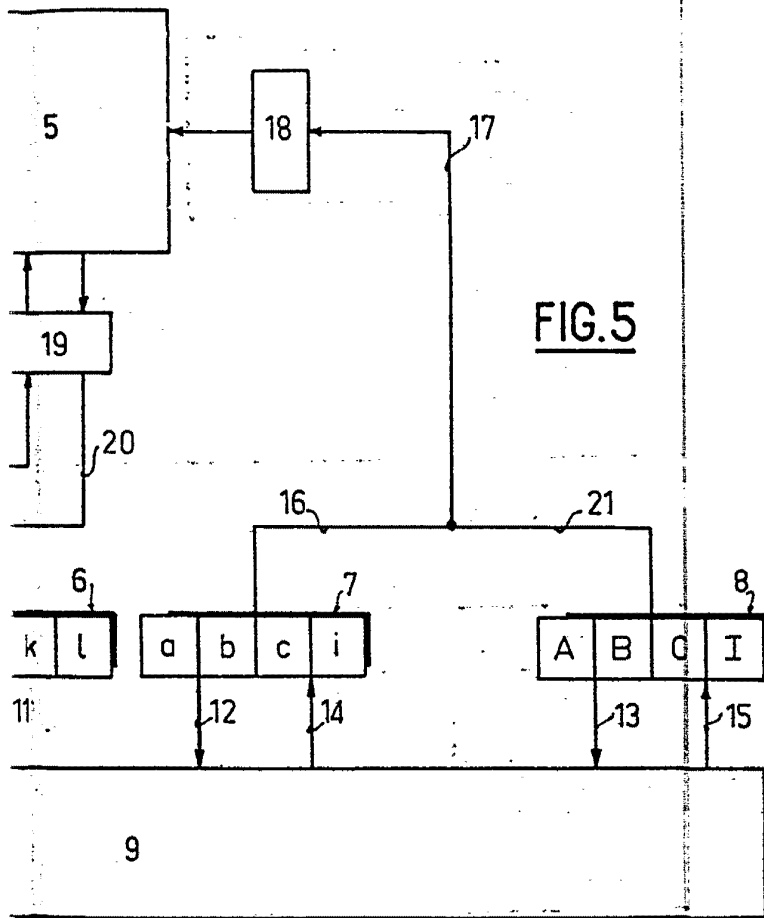


FIG. 5

Handwritten signature or initials.

330675

22

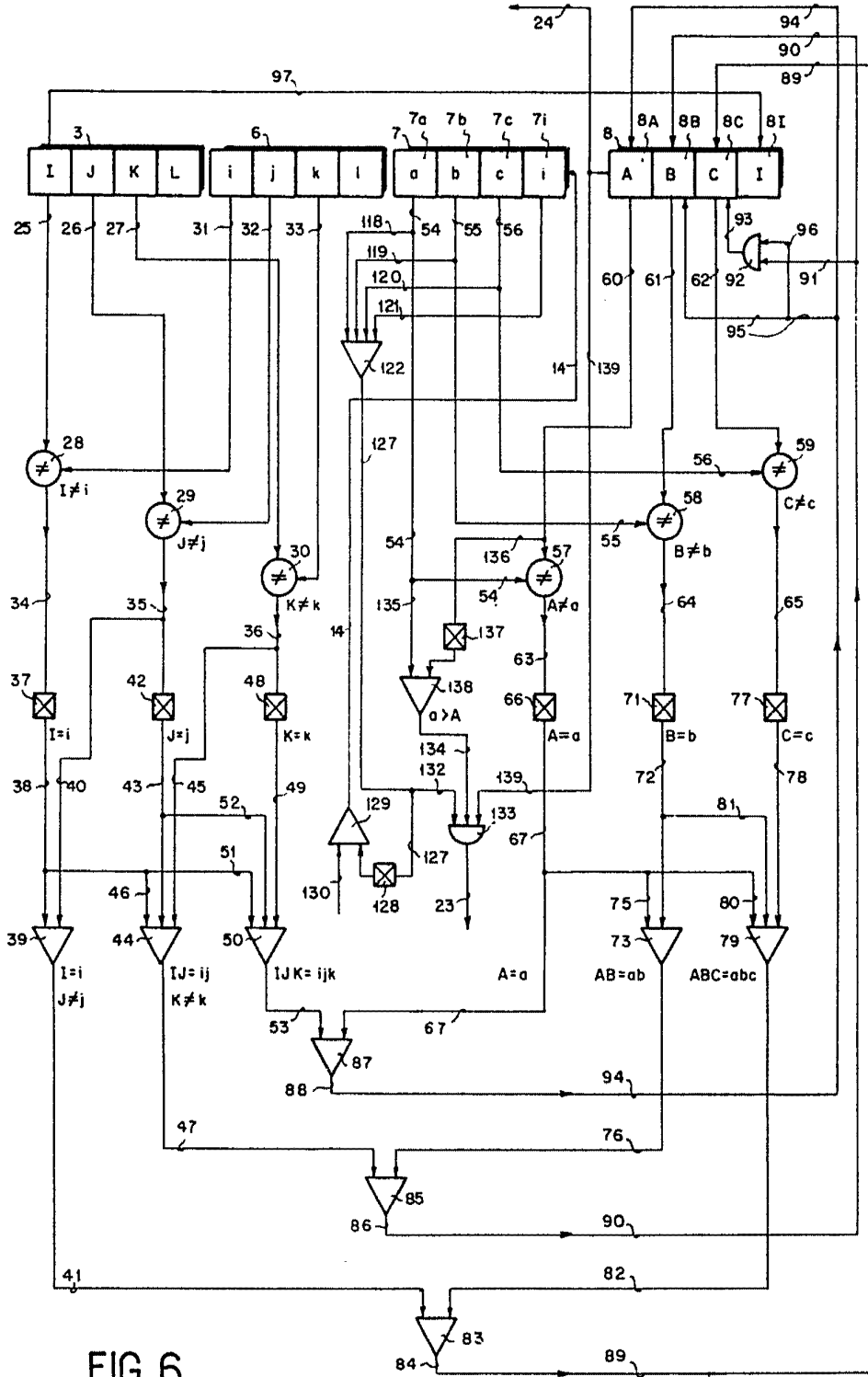


FIG. 6

[Handwritten signature]

22 SEP 1960

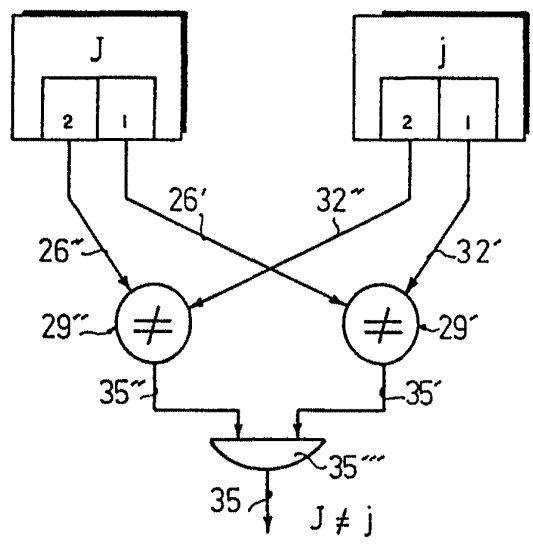


FIG. 7

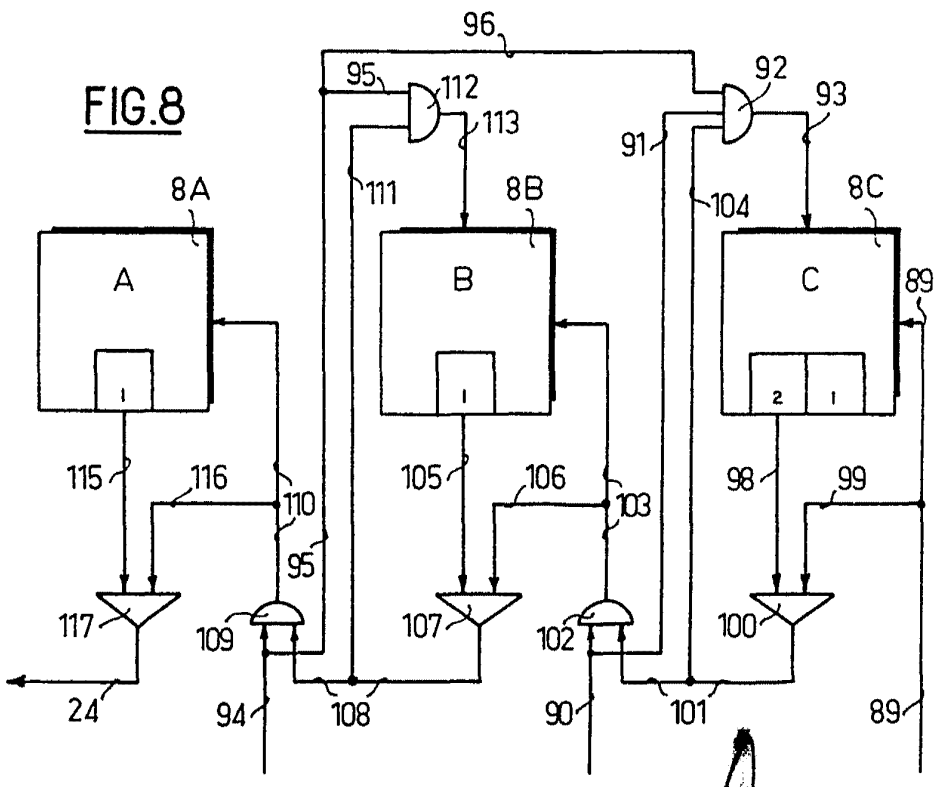


FIG. 8

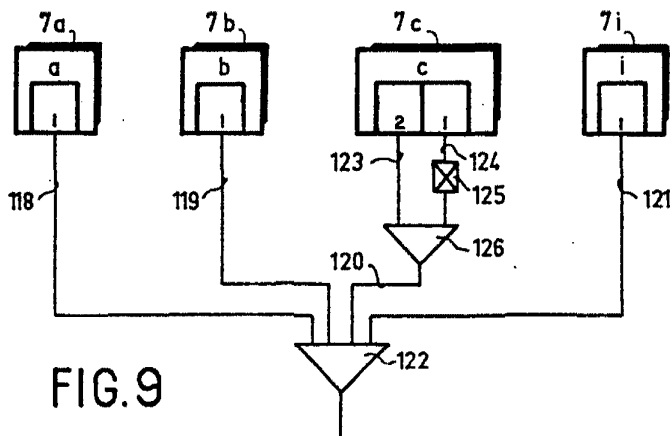


FIG. 9

I	J	K	L		i	j	k	l	a	b	c	i	A	B	C	I		
1	1	1	2	1					0	0	0	0	0	0	0	1		
				2	1	1	0	2	0	0	0	1	0	0	0	1	IJ=i	AB=ab
				3	0	2	1	1	0	0	1	0	0	1	0	1	I≠i	
				4					0	0	1	1	0	1	0	1		
				5	0	0	1	0	0	0	2	0	0	1	0	1	I≠i	
				6					0	0	2	1	0	1	0	1		
				7					0	1	0	0	0	1	0	1		
				8	1	1	1	0	0	1	0	1	0	1	0	1	IJK=ijk	A=a
				9	0	0	2	1	0	1	1	0	1	0	0	1	I≠i	
				10	1	2	1	2	0	1	1	1	1	0	0	1	I=i	ABC≠abc
				11	0	2	0	0	0	1	2	0	1	0	0	1	I≠i	
				12	1	0	2	0	0	1	2	1	1	0	0	1	I=i	ABC≠abc
				13					1	0	0	0	1	0	0	1		
				14	1	2	1	1	1	0	0	1	1	0	0	1	I=i	ABC=abc
				15					1	0	1	0	1	0	1	1		
				16					1	0	1	1	1	0	1	1		
				17	0	1	1	2	1	0	2	0	1	0	1	1	I≠i	
				18	1	1	0	0	1	0	2	1	1	0	1	1	IJ=i	AB=ab
				19	0	0	0	2	1	1	0	0	1	1	0	1	I≠i	
				20					1	1	0	1	1	1	0	1		
				21	0	2	0	2	1	1	1	0	1	1	0	1	I≠i	
				22					1	1	1	1	1	1	0	1		
				23					1	1	2	0	1	1	0	1		
1	1	1	2	24	1	0	1	1	1	1	2	1	1	1	0	1	I=i	ABC≠abc

FIG. 10

[Handwritten signature or scribble]

22 SEP 1956



I J K L		i j k l	a b c i	A B C I	
1 1 1 2	1		0 0 0 0	0 0 0 1	
↓	7		0 1 0 0	0 1 0 1	
	8		0 1 0 1	0 1 0 1	
	9	0 0 2 1	0 1 1 0	0 1 0 1	$I \neq i$
	10	1 2 1 2	0 1 1 1	0 1 0 1	$I = i$ $ABC \neq abc$
	11	0 2 0 0	0 1 2 0	0 1 0 1	$I \neq i$
↑	12	1 0 2 0	0 1 2 1	0 1 0 1	$I = i$ $ABC \neq abc$
	1 1 1 2	13	1 0 0 0	0 1 0 1	$a > A$.

FIG.11

I J K L		i j k l	a b c i	A B C I	
1 1 1 2	1		0 0 0 0	0 0 0 1	
↓	17	0 1 1 2	1 0 2 0	1 0 1 1	$I \neq i$
	18	1 1 0 0	1 0 2 1	1 0 1 1	$IJ = ij$ $AB = ab$
	19	0 0 0 2	1 1 0 0	1 1 0 1	$I \neq i$
	20	1 1 1 1	1 1 0 1	1 1 0 1	$IJK = ijk$ $A = a$
1 1 1 2					

FIG.12

