

PE.CB 4-Brevets
2650-prop.
3773 (SNERY)



330136

MEMORIA DESCRIPTIVA

para solicitar

P A T E N T E D E I N V E N C I O N

en

E S P A Ñ A

por VEINTE años

a nombre de SOCIETE NOUVELLE D' ELECTRONIQUE ET DE LA RADIO-
INDUSTRIE, entidad francesa, establecida en 43-45, Avenue
Kleber - 75, Paris, Francia, por:

"UN APARATO EXTRACTOR DE CODIGO DIGITAL DE MULTIPLES POSI-
CIONES PARA SISTEMAS DE RADAR SECUNDARIO"

=====

Este invento se refiere a aparatos para el trata-
miento de información en codificación digital y uno de sus
objetos principales es la creación de un sistema perfeccio-
nado extractor de código capaz de manejar o tratar señales
5 comparablemente codificadas que avanzan desde diferentes
fuentes no en fase entre sí y, por tanto, propensas a inter-
ferirse mutuamente y a provocar confusión de las señales
recibidas.

10 El invento fué desarrollado en relación con siste-
mas de radar secundarios y, por consiguientes, será descrito



con referencia particular a tales sistemas, aunque habrá de entenderse que su campo de utilidad no queda limitado a ellos, sino que puede ser extendido a otras aplicaciones en el campo del tratamiento de información digital.

5 Los denominados sistemas de vigilancia de radar secundario (conocidos también como sistemas de radio-faro para el control del tráfico aéreo) han encontrado un amplio uso en los años recientes para controlar el tráfico denso de aviones que llegan a grandes aeropuertos. Tales sistemas sirven para comunicar información a las estaciones de control

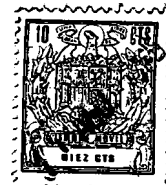
10 de tierra referente a cada avión que llega y que está a punto de aterrizar, en adición a los escasos datos proporcionados por el equipo de radar más usual denominado primario. En un sistema de radar secundario, los aviones están equipados

15 con faros contestadores o respondedores. Cuando uno de estos contestadores llevados por avión es iluminado por un haz de radar procedente del interrogador de la estación de tierra, retransmite una contestación en forma de tren de código digital que contiene ciertos elementos especificados de mensaje

20 relacionados con el avión portador, con inclusión de la identificación, la altitud y otros datos. El código usado es uno de múltiples posiciones y las recomendaciones de la ICAO (International Civil Aviation Organization) especifican un grupo de código de trece posiciones con un espacio en blanco

25 de posición de impulso, capaz de transportar $2^{12} = 4.096$ bits. Los trenes de código recibidos en la estación de tierra son pasados por el receptor a través de una unidad denominada extractor de código a una unidad descodificadora y la información descodificada es exhibida y utilizada para la

30 realización de funciones de control. La unidad extractora



que acabamos de mencionar (a la cual se refiere particularmente el invento) sirve para descubrir y separar la respuesta útil de código recibida de los ruidos y de la respuesta de confusión, haciéndolas pasar en forma fácilmente utilizable a la unidad descodificadora.

5

El motivo principal de la confusión en relación con señales de respuesta de radar secundario es el hecho de que dos o más aviones portadores de faros contestadores pueden estar situados al mismo tiempo dentro del campo de exploración de un haz de radar común. En tal situación, el avión respectivo estará usualmente situado a distancias sustancialmente diferentes de la estación de radar interrogadora. Dependiendo de la relación entre las distancias de los respectivos aviones y la velocidad de manipulación de los impulsos de código y los grupos de código, las respuestas retransmitidas desde los dos aviones pueden ser recibidas en la estación de tierra de modo que las respuestas respectivas estén distintamente separadas o estén más o menos entremezcladas. En este último caso puede perderse información y una función de los extractores de código de la clase a la que se refiere este invento es la de reducir al mínimo tales pérdidas de información causadas por la mutua confusión de las señales de respuesta de diferentes aviones.

10

15

20

25

30

En la solicitud de patente No. 322.801 presentada el 9 de Febrero de 1966 por los solicitantes, se describió un sistema extractor de código para la finalidad que acabamos de describir y el presente invento puede considerarse como versión mejorada o simplificada de dicho extractor de código anterior. El sistema de este invento es capaz de realizar la mayoría de las funciones del sistema anterior al tiempo que



es considerablemente más sencillo que él.

Un objeto de este invento es crear, en un extractor de código del tipo especificado, medios para recibir grupos de código multiposicionales que están en fase al azar unos con respecto a otros, por ejemplo, por ser recibidos desde orígenes situados a distancias diferentes del receptor, y medios para segregar eficazmente tales grupos de código desfasados entre diferentes canales de tratamiento del sistema, con tal de que los grupos de código recibidos estén en relación "intercalada", es decir, que su relación de fase sea tal que las posiciones de los impulsos de los respectivos grupos de código estén entremezcladas, pero sustancialmente separadas entre sí o presenten poco recubrimiento. Otro objeto es crear en tal sistema un canal de tratamiento primario y al menos un canal secundario, y dirigir selectivamente un impulso de código inicialmente recibido así como impulsos de código subsiguientes que forman parte del mismo grupo de código que dicho impulsos inicial al canal primario, y dirigir al canal secundario los impulsos de código recibidos después de dicho impulso inicial y que forman parte de otro grupo de código en relación intercalada con dicho primer grupo de código. Otro objeto, en tal sistema, es crear circuitos lógicos analizadores de confusión destinados a percibir diversas situaciones de confusión que puedan afectar a un grupo de código presente en un canal de tratamiento y, al percibir tal situación, combinar con el grupo de código presente en el canal una señal predeterminada que constituye una etiqueta indicadora de que dicho código está confuso. Otro objeto es proporcionar medios de almacenaje o de memoria perfeccionados, en dos fases, en los canales de tratamiento de un extractor



de código del tipo especificado, con los cuales diferentes grupos de código presentes simultáneamente en ellos pueden ser provistos separadamente con etiquetas "de confusión" al tiempo que se reduce al mínimo el tiempo total de tratamiento. Otros objetos se verán en el curso de esta descripción.

5 Describiremos ahora una realización ilustrativa del invento con referencia a los dibujos adjuntos, en los cuales:

10 La figura 1 es una representación del grupo de código de respuesta de un radar secundario normal como especifican las regulaciones actuales de la ICAO;

las figuras 2, 3 y 4 ilustran esquemáticamente tres configuraciones relativas diferentes en las cuales un par de grupos de código recibidos en sucesión pueden presentarse en el receptor del radar secundario;

15 las figuras 5 y 6 son diagramas que usan una escala de tiempos mayor que los precedentes y que ilustran con mayor detalle dos configuraciones relativas en que es probable que ocurran las posiciones de los impulsos de un par de grupos de código que ocurren en la relación de superposición mostrada en la figura 4; específicamente, la figura 5 muestra una configuración denominada "intercalada" y la figura 6 una configuración con confusión de fase o con superposición de los impulsos;

20 la figura 7 es un diagrama general en bloques de un sistema extractor de código según el invento;

la figura 8 es un diagrama en bloques u organigrama de la unidad analizadora de entrada de la figura 7;

30 La figura 9 es una serie de gráficas de tiempo que



explican la manera en la cual el contador generador de impulsos de toma de muestras de la figura 8 es disparado a funcionamiento por un impulso de código inicialmente recibido que aparece en la entrada del sistema;

5 la figura 10 ilustra los denominados impulsos E y E' de memoria de fase, o de toma de muestras, producidos en la unidad analizadora de entrada del sistema, y su relación con las posiciones de los impulsos de dos grupos de código C y C' recibidos fuera de fase;

10 la figura 11 muestra los trenes de impulsos de cambio B1 y B2 producidos en el analizador de entrada para aplicación al registrador de cambio del canal primario y su relación con el correspondiente tren de impulsos de toma de muestras E;

15 la figura 12 es un diagrama en bloques que ilustra en detalle el canal primario del sistema de la figura 7, junto con el circuito de mando de parada asociado y el conjunto lógico del analizador de confusión asociado con dicho canal primario; y

20 las figuras 13 y 14 muestran configuraciones de confusión de fase que suponen, respectivamente, dos grupos de código y tres grupos de código, dirigidos simultáneamente al canal primario.

El grupo normal de código de respuesta (figura 1).

25 Una señal o grupo de código de impulsos de contador de avión normal según especifican las regulaciones de la ICAO actualmente en vigor se ilustra en la figura 1. Comprende quince posiciones de impulso espaciadas a 1,45 microsegundos y dura, así, $1,45 \times 14 = 20,3$ microseg. Los dos impulsos extremos designados F1 y F2 están siempre presentes

30



y se denominan impulsos de encuadramiento o de paréntesis. Las posiciones de impulsos intermedias están llenas o están vacantes según requiera el mensaje codificado a transportar estando siempre el séptimo impulso (central) en blanco en el uso civil del radar. El número total de posibles códigos es, así, de $2^{12} = 4.096$. La anchura de los impulsos puede variar desde un contestador a otro en 0,45 microseg. más o menos 0,10 microsög., dentro de la gama de 0,35 a 0,55 microseg. Situado tres períodos de impulso o 4,35 microseg. más allá del impulso de encuadramiento extremo F2 puede haber un denominado "impulso de identificación especial", o SPI, introducible a mano por el operador del avión. La tolerancia permitida respecto a la regulación de cada impulso en el tiempo con relación al borde delantero del impulso de encuadramiento F1 es más o menos 0,10 microseg. Así, la regulación en el tiempo del borde delantero del impulso enésimo del grupo de código referido al borde delantero del impulso F1 es $(n \times 1,45)$ microseg. más o menos 0,10 microseg.

Cuando el haz de radar de una estación interrogadora de tierra explora una sección del cielo recibirá grupos de código de respuesta de cualquier contestador de avión presente. Dependiendo de las distancias relativas de los aviones que responden respecto a la estación de tierra, los grupos de código de respuesta de los mismos pueden ser recibidos en diversas configuraciones relativas algunas de las cuales pueden provocar confusión. Ahora consideraremos esto en detalle. Las configuraciones de confusión (figuras 2 a 6).

Con referencia a la figura 2, cuando dos grupos de código C y C' procedentes de aviones diferentes son recibidos de modo que el impulso de encuadramiento inicial F'1



del código C' es recibido más de 20,3 microseg. después que la posición SPI del código C es decir, más de 44,95 microseg. después que el impulso de encuadramiento F1 de C. los dos grupos de código recibidos se dice que están aislados y entonces no existe posibilidad de confusión.

5

En la figura 3, se muestra el código C'a recibir de modo que su impulso de encuadramiento F'1 está regulado a más de 24,65 pero no a más de 44,95 microseg. después del impulso de encuadramiento F1 del código C. Los grupos de código en tal configuración, puede decirse, están separados, en oposición a aislados. Existe una posibilidad de confusión porque puede haber muy bien un par de impulsos que formen respectivamente parte del grupo de código C y del grupo de código C' que están separados en 20,3 microseg y que, por consiguiente, podrían muy bien tomarse equivocadamente como los impulsos de encuadramiento de un grupo de código; así, el sistema tendería a detectar un grupo de código espurio. El extractor de código del invento, que describiremos todavía, incluye medios para impedir tal identificación de código espurio.

10

15

20

En la figura 4, los dos grupos de código C y C' se muestran a recibir en relación de superposición de los grupos, es decir, que el intervalo F1F'1 entre los impulsos de encuadramiento iniciales de los dos códigos está a menos de 24,65 microseg. En tal situación ocurrirá necesariamente confusión y tal confusión puede tomar cualquiera de las dos formas mostradas en las figuras 5 y 6.

25

La figura 5 muestra, a una escala de tiempo mayor que la usada en las figuras 2 a 4, dos impulsos consecutivos del grupo de código C, designados I1 e I2, separados por el

30



intervalo de manipulación normal de 1,45 microseg y un impulso I'1 que forma parte del grupo de código C' de superposición, cuyo último impulso se muestra situado entre los impulso I1 e I2 y separado (o no contiguo) de cada uno. Esta configuración de confusión de los grupos de código de respuesta C y C' se denomina aquí "intercalación" (se empleó el mismo vocable en la solicitud anterior arriba especificada).

El extractor de código de este invento, como describiremos ahora, funciona para dirigir todos los impulsos de código recibidos (tales como I2) que forman parte del mismo grupo de código (C) que el impulso inicialmente recibido (I1) a un denominado canal de tratamiento "primario" y para dirigir cualesquiera impulsos tales como I'1 recibidos subsiguientemente al impulso inicial I1 y que forman parte de un grupo de código diferente (C') a un canal de tratamiento diferente, denominado "secundario". Al mismo tiempo, el grupo de código C presente en el canal primario es etiquetado con indicación de "confusión" por medio de la lógica del analizador de confusión.

La figura 6 ilustra otra posible configuración de la confusión, que tiende a originarse en el caso de la situación de grupos superpuestos de la figura 4. En este caso, la superposición está presente entre los impulsos individuales tales como I'1, I'2 del grupo de código C' y los impulsos individuales tales como I1, I2 del grupo de código C. Esta configuración de la confusión se denominó, en la citada solicitud anterior, "confusión de fase" y puede designarse alternativamente como "superposición de impulsos".

Como describiremos luego con referencia, especial-



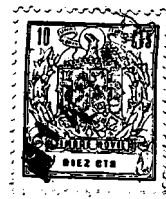
mente, a la figura 10, el sistema extractor del invento, con el fin de segregar dos grupos de código de respuesta que ocurran en la relación de superposición de grupos de la figura 4, produce dos trenes de impulsos de toma de muestras, o de memoria de fase, denominados E y E' cada uno a la misma velocidad de manipulación que los impulsos de código y desfasados mutuamente en aproximadamente la mitad del intervalo de manipulación, como se muestra en las líneas segunda y tercera de la figura 10. El impulso inicial de toma de muestras del tren E es producido sustancialmente en coincidencia en el tiempo con el impulso de código inicialmente recibido aplicado a la entrada del sistema al comienzo de un ciclo de trabajo. Los impulsos de código recibidos luego son ensayados en cuanto a coincidencia, ya con los impulsos E, ya con los E', y son dirigidos al canal primario o al secundario de acuerdo con el resultado del ensayo.

En vista de este principio de trabajo, se comprenderá, si se hace de nuevo referencia a la configuración de superposición de impulsos mostrada en la figura 6, que en los casos en que el grado de superposición de los impulsos sea relativamente pequeño, es decir, si la anchura del impulso fundido resultante constituido por los impulsos en superposición, tales como I1 e I'1 de los respectivos códigos C y C' es bastante grande, entonces una parte inicial del impulso I1 y una parte extrema del impulso I'1 pueden coincidir parcialmente con los respectivos impulsos de toma de muestras E y E', y en tales casos, los impulsos de código de los respectivos grupos de código C y C' pueden ser todavía dirigidos a los respectivos canales y, así, ser efectivamente separados por el sistema. Sin embargo, si el grado de super-



posición es relativamente grande, de modo que el impulso fundido resultante es muy corto, no es posible ya una separación eficaz, En el primer caso, los grupos de código pueden considerarse todavía como estando, en efecto, en la relación "intercalada" descrita con referencia a la figura 5, mientras que en el último caso, los grupos de código están en una verdadera relación de confusión de fase o de superposición de impulsos. En lo que sigue de la Memoria y en las reivindicaciones, los términos "intercalado" y "superposición de fases" (o "confuso en fase") deben interpretarse en este amplio sentido.

Ahora examinaremos con algo más de detalle las condiciones que acabamos de bosquejar. En la figura 6, se han mostrado anchuras típicas de impulsos con fines ilustrativos de 0,55 microseg. (el límite superior del margen de tolerancia) para el impulso I₁, y de 0,4 microseg. (casi la anchura nominal) para el impulso I'₁. Los dos impulsos se muestran solapándose en tal medida que el impulso fundido resultante tiene 0,7 microseg. de anchura. Al determinar la superposición máxima, o la anchura mínima del impulso fundido resultante, para la cual es todavía posible una separación eficaz y segura de los dos grupos de código, es necesario tener en cuenta tanto la tolerancia de más o menos 0,10 microsegundos en la regulación en el tiempo del borde de ataque de cada posición de impulso en el grupo de código y la tolerancia de más o menos 0,10 microseg. en la anchura de cada impulso. Debido a las tolerancias de regulación en el tiempo, la dirección del solapamiento entre impulsos de los respectivos grupos de código puede invertirse en realidad de una posición de impulso a otra, de modo que, por ejemplo,



mientras que I10 se muestra en relación de avance con I'10, los impulsos subsiguientes tales como I10 e I'10 del grupo de código C y C' considerados en la figura 6 pueden estar dispuestos con el impulso de código I'10 en avance e I10 en retardo. En tal situación, es evidente que la prueba de fase por medio de los impulsos de toma de muestras E y E' a que antes se ha hecho referencia conduciría a un resultado falso y no podría obtenerse una separación efectiva. Además, debe tenerse también en cuenta el llamado "jitter", que es una variación incontrolable en la regulación del tiempo de respuesta de un contestador dado desde un grupo de código de respuesta al siguiente. El "jitter" se considera que introduce una incertidumbre adicional de más o menos 0,10 microsegundos sobre la colocación de los bordes delanteros de los impulsos de código. Dando margen a todas estas variaciones, puede verse que la anchura mínima del impulso fundido resultante producido por la superposición de los impulsos de código, para la cual puede lograrse todavía una toma de muestras y una separación de código eficaces, es de 0,75 microseg., siendo este valor la suma de la anchura máxima permitida de un impulso de código, es decir, 0,55 microseg. más dos períodos de 0,1 microseg. de incertidumbre. Así, en la configuración de superposición de impulsos mostrada en la figura 6, los grupos de código pueden considerarse como efectivamente "intercalados" o verdaderamente "confusos en fase", según que la anchura de los impulsos fundidos resultantes sea sustancialmente mayor, o sustancialmente menor, que 0,7 microsegundos.

Los trenes de impulsos de toma de muestras E y E' están dispuestos como se describirá en detalle, para tomar



muestras de las dos mitades, cada una de 0,7 microsegundos de larga, del intervalo de 1,45 microsegundos de manipulación, con el fin de asegurar una separación de código efectiva y segura en el mayor número de circunstancias posible.

5 Breve descripción del sistema (figura 7).

Se ve que el sistema incluye un analizador de entrada 2 seguido por dos canales de tratamiento I y II de las señales en paralelo. Los impulsos de respuesta entrantes derivados de un receptor de radar, no mostrado, son aplicados a la entrada 1 del analizador de entrada 2 y son dirigidos selectivamente desde él por la unidad de analizador de entrada 2 a uno u otro de los dos canales.

La unidad 2 de analizador de entrada opera ampliamente en general como sigue a fin de realizar su función de dirección selectiva. Al recibirse un impulso de código inicial en la entrada 1, el impulso es dirigido al canal I. Los impulsos de código recibidos después, si su regulación temporal es sustancialmente tal que indique que forman todos parte del mismo grupo de código de respuesta que dicho impulso inicial, son dirigidos también al canal I. Sin embargo, si un impulso de respuesta fuera recibido en la entrada 1 después que dicho impulso de código inicial en relación desfasada con el grupo de código de respuesta encabezado por dicho impulso inicial, entonces, este impulso desfasado es dirigido al canal II, y todos los impulsos recibidos después, regulados en el tiempo de modo que indiquen que forman parte del mismo grupo de código de respuesta que dicho primer impulso desfasado, son también dirigidos al canal II. De este modo, los grupos de código recibidos en relación desfasada o intercalada desde diferentes orígenes, son segregados



entre los dos canales I y II.

Para realizar esta función de dirección selectiva, el analizador de entrada 2 se muestra incluyendo un circuito generador de impulsos de toma de muestras o de memoria de fase designado en general con 100. El circuito 100 es disparado por la recepción de un impulso inicial en la entrada 1 para generar dos trenes de impulsos de toma de muestras (o de memoria de fase) denominados E1 y E2. En cada uno de estos trenes, los impulsos de toma de muestras tienen la misma frecuencia de repetición que la velocidad de manipulación prescrita de los impulsos de código de respuesta (aquí, 1,45 microsegundos). Los impulsos E1 de toma de muestras están regulados en el tiempo para extenderse sustancialmente sobre el primer cuarto del intervalo de manipulación (1,45 microseg.) según se define por el impulso de código inicialmente recibido, mientras que los impulsos E2 de toma de muestras están regulados para extenderse sobre (y solapar algo) el tercer cuarto de dicho intervalo de manipulación. Esta regulación temporal relativa de los impulsos de toma de muestras o de memoria de fase E1 y E2 se comprenderá fácilmente por la figura 10, en la cual la línea superior indica dos impulsos de respuesta consecutivos de un grupo de código recibido C que tienen el intervalo de manipulación de 1,45 microseg., siendo los dos impulsos mostrados el impulso de encuadramiento inicial F1 y el primer impulso digital de posición I1. La segunda línea de la figura muestra los dos primeros impulsos de toma de muestras o de memoria de fase E1, cada uno de los cuales, según se ve, coincide sustancialmente con el primer cuarto (aproximadamente 0,36 microseg.) del período de manipulación (1,45 microseg.). La tercera línea muestra los dos primeros impulsos del tren de impulsos se-



gundo de toma de muestra o de memoria de fase E2, cada uno de los cuales, según se ve, comienza algo antes del punto medio del período de manipulación y termina algo más allá del tercer cuarto del período de manipulación. Las precisas relaciones de regulación de tiempo están indicadas en la figura y serán analizadas en detalle posteriormente.

Con la regulación temporal relativa descrita, se comprenderá que cualquier impulso de código recibido que forme parte del mismo grupo de código que el primer impulso de encuadramiento recibido F1, tal como el impulso de código mostrado en I1, se extiende, en parte, en la misma medida que un impulso del primer tren de toma de muestras E1, pero ninguna parte de él coincide con cualquier impulso del segundo tren de toma de muestras E2. Por el contrario, un impulso de código recibido subsiguientemente al impulso F1 recibido inicialmente y fuera de fase con él, tal como el impulso F'1 (línea inferior) que forme parte de un grupo de código de respuesta C' en relación intercalada con el grupo de código C, se extiende al menos en parte en la misma medida que un impulso del segundo tren de toma de muestras E2.

El analizador de entrada 2 incluye dos barreras de coincidencia 22 y 29, cada una de las cuales tiene una primera entrada conectada a la línea de entrada 1 y tiene una segunda entrada conectada para recibir el tren de impulsos de toma de muestra E1 o E2, respectivamente, desde el generador 100 de impulsos de memoria de fase. La barrera 22 está capacitada, por tanto, por los impulsos E1, para dejar pasar todos los impulsos de código pertenecientes al mismo grupo de código (tal como C) que el primer impulso de código recibido, al paso que la barrera 29 está capacitada



por los impulsos E2 de toma de muestras para dejar pasar los impulsos de código desfasados pertenecientes a otro grupo de código (tal como C'), si se recibieran.

5 Las salidas de las barreras de coincidencia 22 y 29 del analizador de entrada 2 están conectadas a las entradas de los respectivos registros de cambio 3 y 3', que forman parte de los canales I y II de tratamiento de las señales. Cada canal de tratamiento tiene como función amplia del mismo aceptar un grupo de código que le sea dejado pasar en forma seriada desde el analizador de entrada 2 hasta el registro de cambio 3 (o 3') y transferir luego el grupo de código completo en paralelo desde el registro de cambio hasta una disposición de memoria amortiguada designada en general con 102 (o 102'), donde el grupo de código es guardado durante cierto tiempo. Durante este tiempo, una unidad analizadora de confusión 9 percibe ciertas condiciones lógicas en el sistema para determinar si el grupo de código recibido en el canal primario I está confuso o no y, si lo está, para introducir entonces una señal de confusión (G) en la memoria amortiguada 102 de dicho canal, con lo cual el grupo de código guardado en ella resulta "etiquetado" con la indicación de que está confuso. Al cabo del período de almacenaje, el grupo de código que está en la memoria amortiguada 102, así como el grupo de código, si lo hay, que está guardado en la memoria amortiguada 102' del canal secundario, son transferidos por medios no mostrados a través de las salidas 11 y 11' a una unidad descodificadora que no forma parte de este invento, en la cual el contenido de los grupos de código puede ser descodificado para exhibición y utilización subsiguientes en una forma en general usual.



Puede observarse ya en este momento que no necesita asociarse etiqueta de "confusión" con un grupo de código almacenado en la memoria amortiguada 102' del canal secundario II, ya que tal grupo de código, si está presente, estará necesariamente en una situación confusa.

Tomando con algo más de detalle las operaciones que acabamos de bosquejar, los registros de cambio 3 y 3' son alimentados con impulsos de cambio, designados B y B' respectivamente, que son generados por la unidad H100 del analizador de entrada 2. Los trenes de impulsos de cambio B y B' tienen la misma frecuencia de manipulación (1,45 microseg.) que los impulsos de código de respuesta y los impulsos E y E' de memoria de fase, y están regulados en fase en una relación predeterminada con respecto a dichos impulsos de memoria de fase, como luego describiremos. Los impulsos introducidos dentro de cada registro de cambio 3,3' desde la barrera de entrada asociada 22, 29, son desplazados por las etapas del registro por la acción de los impulsos de cambio, de una manera usual. Dos etapas de cada registro de cambio, espaciadas en catorce posiciones de impulso de modo que los impulsos de encuadramiento inicial y final F1 y F2 de un grupo de código de respuesta verdadero presente en el registro estén simultáneamente contenidos en dichas etapas respectivas en cierto punto del proceso de cambio, tienen sus salidas conectadas a las dos entradas de una barrera de coincidencia 4,4', como se muestra. La excitación de la salida de esta barrera de coincidencia, por tanto, indica que un código de respuesta verdadero está contenido por completo en el registro de cambio. La salida de la barrera de coincidencia 4,4' es aplicada a una disposición



de control de transferencia en paralelo designada en general con 104,104', para hacer que el contenido del registro de cambio 3,3' sea transferido como un todo a la memoria amortiguada asociada 102,102'. El tiempo en que el grupo de código es retenido en la memoria amortiguada viene determinado por medios contadores que luego describiremos, no mostrados en la figura 7. La unidad analizadora de confusión 9 tiene un primer par de entradas conectadas a la salida de la etapa F1 del registro de cambio 3 y a la salida complementaria F2 de la etapa F2 de dicho registro de cambio; una tercera entrada conectada a la salida de la barrera de coincidencia 4; y una cuarta entrada conectada a la salida de la barrera de entrada 29 asociada con el canal secundario II de la unidad analizadora de entrada 2. De la información aplicada a través de estas cuatro entradas, los circuitos lógicos que luego describiremos en el analizador de confusión derivan una conclusión en cuanto a si el grupo de código presente en la memoria amortiguada 102 está o no confuso, y emiten consiguientemente la señal de confusión G.

Las unidades 12, 12' de mando de parada reciben las salidas de las respectivas barreras de coincidencia 4 y 4'. Los circuitos lógicos de las unidades 12, 12' emiten una señal de parada A y A', respectivamente, al percibir una coincidencia entre los impulsos de encuadramiento F1 y F2 de un grupo de código presente en el registro de cambio asociado 3 o 3', si el otro registro de cambio 3' o 3 está desocupado en el momento, o al percibir que ambos registros de cambio han sido vaciados de sus contenidos después de haber dejado de percibir tal coincidencia (siendo este último estado indicativo de un grupo de código mutilado o truncado en el regis-



tro de cambio). La emisión de un mando u orden A o A' detiene el funcionamiento del generador 100 de impulsos de toma de muestras y de cambio.

Ahora describiremos el sistema con mayor detalle.

5 La unidad analizadora de entrada 2 (figura 8).

El circuito generador de impulsos de memoria de fase y de cambio designado en general con 100 en la figura 7 se ve que en la figura 8 comprende un contador digital 27 y una matriz descodificadora asociada 28, junto con medios que alimentan impulsos de reloj desde un reloj o unidad de sincronización 10 a la entrada del contador 27. El generador de reloj 10 suministra continuamente precisos impulsos de reloj que, en esta realización, tienen una frecuencia de repetición de unos 0,09 microseg. (con más precisión: 1,45:16 microseg.) y puede consistir en cualquier disposición adecuada de oscilador de cristal. Los impulsos de reloj salen del generador de reloj 10 en dos trenes separados, H1 y H2, a la frecuencia idéntica de manipulación que se acaba de indicar, pero estando los impulsos H2 en relación retardada en fase respecto a los impulsos H1. Los impulsos H2 son aplicados a la entrada del contador 27 por medio de una barrera de coincidencia 26 que, en su otra entrada, recibe la salida "ajustada" de un binario 25. La entrada ajustada del binario 25 se deriva de una barrera de coincidencia 24 que es alimentada en una entrada con los impulsos H1 procedentes del generador de reloj 10 y tiene su otra entrada, la capacitadora, conectada a la salida de la barrera de entrada primario 22 a que antes se ha hecho referencia. La barrera 22 tiene una entrada conectada a la línea 1 de entrada del sistema y tiene su segunda entrada conectada a la salida de una barrera disyuntiva



23, una entrada de la cual está conectada para recibir los
impulsos E de toma de muestras antes mencionados procedentes
del contador 28. La otra entrada de la barrera disyuntiva 23
está conectada a la salida ajustada de un binario 20, que
5 tiene su entrada ajustada conectada a la salida de una barre-
ra disyuntiva 21. La barrera disyuntiva tiene entradas conec-
tadas para recibir las señales de parada A y A' procedentes
de la unidad de órdenes de parada 12 a que antes se ha hecho
referencia, y tiene otra entrada conectada para recibir la
10 usual señal de sincronización S que es generada por la sec-
ción de transmisor (no mostrada) de cualquier sistema de ra-
dar secundario al transmitir el código de interrogación. La
salida de la barrera disyuntiva 21 sirve también para repo-
ner el binario 25 y para despejar ambos registros de cambio
15 3 y 3' así como el contador 27, como se indica por las con-
exiones designadas RAZ (Reposición a cero). En cuanto ha sido
descrito hasta ahora, el circuito analizador de entrada fun-
ciona como sigue:

Cuando el transmisor de radar (no mostrado) comien-
20 za a transmitir códigos de interrogación a un blanco que se
está vigilando, la señal de sincronización S procedente del
transmisor es pasada por la barrera disyuntiva 21 para repo-
ner el binario 20 y reponer el binario 25. Esta acción, como
veremos ahora, asegura que el impulso de código de respuesta
25 inicial procedente del blanco será dirigido por la unidad 2
de analizador de entrada al registro de cambio 3 del canal
primario I y no al registro de cambio 3' del canal secundario.

La salida ajustada procedente del binario 20 es
aplicada a través de la barrera disyuntiva 23 a la entrada
30 capacitadora de la barrera de coincidencia 22. Luego, si se



recibiera un impulso de código de respuesta en la entrada 1 del sistema, este impulso será pasado por la entrada capacitada de la barrera de coincidencia 22 a la entrada capacitadora de la barrera de coincidencia 24. El impulso entrante no es pasado a través de la otra barrera de coincidencia de entrada 29, ya que esta última no está capacitada en este momento. La barrera de coincidencia 24 es capacitada, por tanto, durante la duración del impulso entrante, y deja pasar impulsos de reloj H1 procedentes del generador 10 durante un período de tiempo correspondiente. El primero de estos impulsos H1 ajusta el binario 25, que suministra una salida ajustada que capacita a la barrera de coincidencia 26. Esta barrera, entonces, deja pasar impulsos de reloj H2 procedentes del generador 10 al contador digital 27 para que sean contados en él.

Esta operación se aclara en la figura 9 en que la línea superior indica un impulso de código entrante, señalado a modo de ejemplo con una duración de 0,50 microseg., aplicado a través de la barrera de coincidencia de entrada 22 a la barrera de coincidencia 24. La línea siguiente muestra el tren de impulsos de reloj H1 a la frecuencia de repetición antes mencionada de unos 0,09 microseg. y de muy poca anchura, que salen del generador del reloj 10. La tercera línea muestra la salida de la barrera de coincidencia 24 comprendiendo un número pequeño (cinco en el ejemplo) de impulsos de reloj H1 pasados durante el periodo de capacitación de la barrera. La cuarta línea muestra la salida ajustada del binario 25, que es excitado por el primero de los impulsos H1 que han pasado. La quinta línea muestra el tren de impulsos de reloj H2 según salen del generador 10, en relación de retar-



do de fase con los impulsos H1. La última línea de la figura indica el tren de impulsos de reloj H2 que entran en el contador 27. El primero de estos impulsos entrados coincide, como se ve, con el borde delantero del impulso de código de respuesta incidente F1 en menos de 0,1 microseg. El retardo de fase de los impulsos de reloj H2 con respecto a los impulsos de reloj H1 sirve para impedir la coincidencia entre el impulso de reloj inicial aplicado a la barrera 26, como podría ocurrir de otro modo en cuyo caso la barrera de coincidencia 26 podría fallar en la detección de dicho impulso de reloj inicial y el contador 27 fallaría en el recuento.

El contador 27 en esta realización es un contador binario de cuatro pasos que tiene, por consiguiente, una capacidad de cómputo de dieciseis. Se recordará que el período de reloj de los impulsos de reloj H1 y H2 es exactamente 1,45:16 (aproximadamente 0,09) microseg. de largo. Por tanto, el contador 27 completará cada ciclo completo de cómputo de dieciseis impulsos de reloj H2 en exactamente 1,45 microseg. Con el contador 27 está asociada una matriz descodificadora usual 28 que de la manera acostumbrada puede comprender un grupo de barreras de coincidencia y de barreras disyuntivas (no mostradas) interconectadas con las salidas de los pasos del contador de modo que suministren determinados impulsos de duración exactamente determinada en momentos exactamente determinados durante cada ciclo de cómputo. Los impulsos producidos por la matriz 28 incluyen los impulsos E y E' de toma de muestras o de memoria de fase y los impulsos de cambio B y B'. Estos impulsos de salida serán ahora examinados en detalle.

Con referencia de nuevo a la figura 10 se recordará



que el impulso E se extiende sustancialmente sobre el cuarto inicial del período de manipulación del código de impulsos de 1,45 microsegundos y que el impulso E' abarca y excede algo del tercer cuarto de dicho período de manipulación. Con más exactitud, en una realización práctica preferida, el impulso E se extiende sobre los primeros cuatro períodos elementales de cómputo de los impulsos de reloj H2 del contador 27, desde el cómputo 1 al cómputo 4 inclusive, de modo que su longitud es aproximadamente de $4 \times 0,09 = 0,36$ microseg. como se ha indicado; y el impulso E' se extiende sobre los seis períodos de cómputo desde el cómputo 8 al cómputo 13 inclusive, de modo que comienza $7 \times 0,09 = 0,63$ microseg. después del comienzo del período de manipulación de código y dura $6 \times 0,09 = 0,54$ microseg., también como se ha indicado. El carácter apropiado de estos valores de tiempo para los fines de este invento, cuando se usa el sistema conjuntamente con los códigos de contestador de avión normales tales como son prescritos en la actualidad por las normas tanto civiles como militares, puede demostrarse como sigue:

El impulso F1 de encuadre inicial mostrado para un código C entrante en la figura 10 debe tener (como antes se dijo) una anchura de 0,45 más menos 0,1 microsegundos. El siguiente impulso I1 del código de respuesta, si está presente, tiene también la anchura 0,45 más menos 0,1 microsegundos y su borde delantero está situado 1,45 más menos 0,1 microsegundos más allá del borde de ataque del impulso F1. Como resultado de las tolerancias indicadas, el borde trasero del impulso F1 puede variar en la regulación en el tiempo en más o menos 0,1 microsegundos, el borde delantero de I1 puede variar en regulación en el tiempo en la misma cuantía, al paso que el borde trasero de I1 puede variar en el doble



de la misma cantidad, es decir, más menos 0,2 microsegundos. Las variaciones admisibles en la regulación de los bordes de los impulsos en el tiempo han sido indicadas con líneas de trazos en la figura 10. El borde delantero del impulso E coincide con el comienzo del ciclo de cómputo del contador 27 y coincide con el borde delantero del impulso incidente F1 en menos de 0,1 microsegundos. La anchura de dichos impulsos E (0,36 microsegundos) es sustancialmente igual a la anchura mínima tolerada para los impulsos de código ($0,45 - 0,1 = 0,35$ microsegundos).

El impulso E' debe estar situado y dimensionado en el tiempo de modo que un impulso de código entrante de anchura mínima tolerada (0,35 microseg.) cualquiera que sea el momento de su ocurrencia dentro del periodo de manipulación de 1,45 microseg. presente un recubrimiento de al menos 0,05 microseg. con uno u otro de los dos impulsos E, E' de toma demuestras, con el fin de que la coincidencia pueda ser detectada por las barreras de entrada 22 y 29. Para este fin, es necesario que el borde delantero del impulso E' esté situado a no más de 0,30 microseg. después del borde trasero del impulso E, es decir, no más de 0,66 microseg. después del borde delantero de dicho impulso. Se desea, además, que cualquier impulso entrante que forme parte del mismo código C que el impulso F1 inicialmente recibido, tal como el impulso mostrado en I1, no se superponga en ningún caso a un impulso E' en más de 0,05 microseg., incluso cuando dicho impulso I1 tenga la anchura máxima tolerada. Esto exige que el borde delantero del impulso E' esté situado a no menos de 0,60 microseg. después del borde delantero del impulso E. Se ve que estas dos condiciones son satisfechas cuando el impulso E' tiene su bor-



de delantero regulado en el tiempo como se ha mostrado. Aná-
logamente, el borde trasero del impulso E' debe estar situa-
do no más de 0,30 microseg. por delante del borde delantero
del siguiente impulso E, y no menos de 0,20 microseg. por
5 delante de dicho borde delantero, para tener la seguridad de
que no se superpone a un impulso de código tal como I1. Haciendo
el impulso E' de 0,54 microseg. como se muestra, se cum-
plen estas condiciones.

10 Con los impulsos E y E' regulados en el tiempo co-
mo se ha mostrado en la figura 10, un código de respuesta tal
como C' que sigue al código C en relación intercalada con él,
tendrá sus impulsos muestreados exclusivamente por los impul-
sos E' de toma de muestras, al paso que el código C primera-
mente recibido tendrá sus impulsos muestreados exclusivamen-
15 te por los impulsos E, cualesquiera que sean las variaciones
en el tiempo dentro de las tolerancias prescritas. Estas ope-
raciones de toma de muestras son realizadas respectivamente
en las barreras de entrada 22 y 29, como antes se ha indica-
do y se describirá con mayor detalle en lo que sigue.

20 La matriz descodificadora 28 desarrolla también im-
pulsos de cambio para los registros de cambio 3 y 3', cuyos
impulsos de cambio fueron designados antes con B y B', res-
pectivamente. En realidad, los registros de cambio 3 y 3' en
la realización que estamos describiendo, son de un tipo usual
25 en el cual cada paso del registro comprende un par de binarios
asociados accionados en secuencia, y los impulsos de cambio
para cada registro, por tanto, constituyen dos trenes de im-
pulsos a iguales frecuencias de manipulación y en relación
desplazada en fase, designándose los impulsos B1 y B2 para el
30 registro de cambio 3, y B'1 y B'2 para el registro de cambio 3'



La figura 11 ilustra la regulación en el tiempo de los impulsos de cambio B1 y B2 en relación con los impulsos de toma de muestras E. Se ve que el impulso de cambio B1 se extiende sobre los cálculos 3 y 4 del ciclo de cómputo del contador 27, de modo que su borde delantero está regulado 0,27 microseg. después que el del impulso E, y su anchura es de 0,18 microseg. El impulso B2 se extiende sobre los cálculos 11 y 12 de modo que su borde delantero esté regulado 0,72 microseg. después que el del impulso B1 y su anchura es también de 0,18 microseg. La regulación relativa en el tiempo de los impulsos B'1 y B'2 en relación con el borde delantero del impulso de toma de muestras E', es la misma que la regulación en el tiempo de los impulsos B1 y B2 en relación con el borde delantero de los impulsos E. La Tabla siguiente resume la regulación en el tiempo de los impulsos de toma de muestras E y E' y de los registros de cambio B1, B'1, B2 y B'2 dentro del ciclo de cómputo del contador 27, en la realización ilustrativa descrita. En esta Tabla, a, b, c, d representan los cuatro pasos binarios del contador 27 a fin de aumentar el "peso numérico".



CONTADOR 27

		pasos				Impulsos:	
<u>Cómputo No.</u>		<u>a</u>	<u>b</u>	<u>c</u>	<u>d</u>		
	1	0	0	0	0	} E	
5	2	1	0	0	0		
	3	0	1	0	0		B'2
	4	1	1	0	0		} B1
	5	0	0	1	0		
	6	1	0	1	0		
10	7	0	1	1	0		
	8	1	1	1	0	} E'	
	9	0	0	0	1		
	10	1	0	0	1		B'1
	11	0	1	0	1		} B2
15	12	1	1	0	1		
	13	0	0	1	1		
	14	1	0	1	1		
	15	0	1	1	1		
	16	1	1	1	1		

20 El diseño de los circuitos logicos en la matriz descodificadora 28 a fin de conseguir la regulación requerida en el tiempo de los impulsos, se deducirá fácilmente de la Tabla anterior.

25 Volviendo a la figura 8, los impulsos E procedentes de la matriz 28 se aplican a través de la barrera disyuntiva 23 a la barrera de entrada 22 y son también aplicados por medio de un dispositivo de retardo 210 a la entrada de reposición del binario 20. Los impulsos E' procedentes de la matriz 28 son aplicados directamente a la barrera de entrada 29. Las salidas de las barreras de entrada 22, 29 son

30



5 aplicadas a las entradas de ajuste de los respectivos binarios 211, 212. Las salidas ajustadas de estos binarios están conectadas a primeras entradas de respectivas barreras de coincidencia 213, 214 que reciben en sus segundas entradas los impulsos de cambio B1 y B'1 de la matriz 28. Las salidas de las barreras 212, 213 son aplicadas como impulsos de entrada a los primeros pasos de los registros de cambio. Los impulsos B1 y B2 son aplicados a las entradas de cambio de todos los pasos del registro 3, y los impulsos B'1 y B'2 son aplicados a las
10 entradas de cambio del registro 3'. Además, los impulsos B2 y B'2 sirven para reponer los binarios 211 y 212.

Para resumir la descripción del funcionamiento de la unidad analizadora de entrada, se recordará que un impulso de código de respuesta inicialmente recibido, tal como el impulso inicial F1 de un código de respuesta C como se muestra en la figura 10, se hizo pasar por la barrera de entrada primaria 22 y, por los circuitos 24, 25, 26, ha puesto en marcha el contador 27 para contar impulsos de reloj H2 de modo que la matriz 28 entrega ahora los impulsos de toma de muestras y de cambio como antes se ha descrito, teniendo todos sus fases relacionadas en una forma precisa con la fase del borde delantero del impulso F1 recibido. Al mismo tiempo, el impulso F1 recibido dejado pasar por la barrera de entrada primaria 22 ajusta el binario 211, de modo que su salida ajustada suministra una salida. Esto capacita al primer impulso B1 para ser dejado pasar por la barrera de coincidencia 213 al primer paso del registro 3, con lo cual los impulsos de cambio siguientes B1 y B2 harán que el impulso entrado cambie a través de los pasos del registrador, a la frecuencia de un paso por 1,45 microseg. de período de manipulación de código. Se
20
25
30



verá que la función del binario 211 (y del binario 212) es la de absorber el desfase presente entre los impulsos de código entrantes y los impulsos de cambio de la matriz 28.

5 Suponiendo primero que no se recibe otro código de
respuesta, tal como C', en la entrada 1 desde un blanco dife-
rente que pudiera estar simultáneamente presente en el campo
de exploración del radar, entonces, el siguiente impulso a re-
cibir en dicha entrada 1 será un impulso de código de respues-
ta tal como I1 (figura 10). En este momento, el binario 20 ha
10 sido repuesto (por el impulso inicial E a través de la línea
de retardo 210). No obstante, el nuevo impulso recibido I1 es
pasado de nuevo a través de la barrera de entrada primaria 22,
porque su entrada capacitadora está ahora excitada a través de
la barrera disyuntiva 23 por el segundo impulso E entregado
15 desde la matriz 28 en tiempo para coincidir con dicho impulso
I1. El sistema funcionará como se ha descrito antes para dejar
pasar este impulso I1 al paso inicial del registro de cambio
primario 3 y desplazar el impulso a través de los pasos del
registro a la frecuencia de un paso por periodo de manipulación
20 de código. Así, los impulsos de código sucesivos que puedan
estar presentes en las posiciones de impulso del código C son
pasados todos al registro primario de cambio 3 para desplazar-
se a su través en la secuencia apropiada y a la frecuencia co-
rrecta.

25 Se supone ahora que un segundo código de respuesta
C', transmitido desde un blanco diferente, es recibido en la
entrada 1 de modo que sus impulsos de código están intercala-
dos con los impulsos del código de respuesta C. El impulso de
encuadre inicial F'1 de este segundo código es aplicado a la
30 barrera de entrada secundaria 29 en coincidencia temporal al



menos parcial con un impulso de toma de muestra E' de la matriz 28, como antes se ha explicado, y es pasado desde allí por dicha barrera al binario repuesto 212. Como se ha descrito antes para el registro de cambio primario, el impulso F'1, así como los impulsos de código subsiguientes tales como I'1 en relación de fase apropiada con él, son entrados en el registro de cambio secundario 3' y son desplazados a través de sus pasos por los impulsos de cambio B'1 y B'2.

De este modo, se verá que un par de códigos de respuesta procedentes de blancos diferentes en relación intercalada, serán dirigidos selectivamente por la unidad analizadora de entrada 2 a los dos canales de tratamiento de las señales, siendo hechos pasar todos los impulsos del código recibido primero al registro de cambio 3 del canal primario y siendo hechos pasar todos los impulsos del código recibido en segundo lugar al registro de cambio 3' del canal secundario.

El tipo de operación citado, como se comprenderá, ocurre sólo en el caso de dos códigos de respuesta recibidos cuyos impulsos estén en relación intercalada como se describió antes con referencia a las figuras 5 y 6. Si el grupo de código recibido en segundo lugar tuviera sus impulsos en relación de verdadera confusión de fase o plenamente solapados con los impulsos del primer grupo de código, como se describió con referencia a la figura 6, será evidente que los impulsos del segundo código serían dirigidos por la unidad 2 del analizador de entrada al registro de cambio 3 del canal primario, junto con los impulsos del grupo de código primeramente recibidos. En tal situación, el grupo segundo o de confusión no podría ser extraído. Sin embargo, se describirán medios para extraer correctamente el código recibido primero y



clasificar o seleccionar sus impulsos de los impulsos del código segundo o de confusión.

Los canales de tratamiento de las señales (Figura 12).

5 Los dos canales son idénticos, salvo como señalaremos, y por ello la descripción hará referencia al canal primario mostrado en la figura 12. El registro de cambio 3 a que se ha hecho ya referencia en la sección anterior tiene una longitud de dieciocho pasos, en la realización ilustrativa descrita, de modo que es justamente capaz de contener las

10 quince posiciones de impulso de un grupo de código de respuesta (con inclusión de los impulsos de encuadramiento F1, F2) y el impulso SPI asociado, si lo hay. El tiempo total de desplazamiento a través de los dieciocho pasos, a la velocidad de un paso por 1,45 microseg., es de $17 \times 1,45 = 24,65$ microseg.

15 Las líneas de salida siguientes se muestran conectadas al registro de cambio: una línea de salida F1, que se conecta con el paso 18º, y una línea de salida F2 que se conecta con el paso 4º, una línea de salida $\overline{F2}$ que se conecta con la salida complementaria de binario de dicho paso 4º y una línea de salida SPI que se conecta con el primer paso del registro. Como

20 será evidente, en el momento en que ha sido desplazado un grupo completo de código de respuesta al registro de modo que el impulso de encuadramiento inicial F1 se ha movido al paso 18º, el impulso de encuadramiento F2, final, se ha movido al paso

25 4º, y el impulso SPI, si lo hay, al paso 1º. Además, todos los pasos del registro 3 tienen sus salidas conectadas en paralelo al equipo 31 de barreras de transferencia para transferencia paralela del contenido del registro a la memoria amortiguada, como se ha indicado antes y se describirá ahora en

30 detalle. Las conexiones paralelas no se han mostrado en gracia



a la claridad.

La barrera de coincidencia 4 tiene dos de sus entradas conectadas a las salidas F1 y F2 del registro 3 como antes se ha dicho. La salida de la barrera está conectada a la entrada del equipo 31 de barreras de transferencia y conectada también a la entrada de ajuste de un binario 30. La barrera 4 tiene una tercera entrada conectada por medio de un circuito de retardo 35 a la salida de reposición del binario 30. En la realización descrita, la memoria amortiguada designada en general con 102 en la figura 7 es una memoria de dos pasos por razones que se aclararán luego. Está previsto un primer registro amortiguador 5, que tiene sus entradas conectadas a las salidas de respectivas barreras de transferencia del equipo 31. Un segundo registro amortiguador 6 tiene sus entradas de paso conectadas por medio de un segundo equipo de barreras de transferencia 39 a las salidas de los pasos del primer registro amortiguador 5. Se comprenderá que cada equipo 31 y 39 de barreras de transferencia comprende un grupo de barreras de coincidencia cada una de las cuales tiene una entrada conectada a una salida de paso afín del registro de cambio 3 o el registro amortiguador 5 respectivamente, y una salida conectada al paso afín del registro amortiguador 5 o segundo registro amortiguador 6, respectivamente. Las segundas entradas a todas las barreras de coincidencia del equipo, cuando son excitadas como describiremos, hacen así que el contenido de un registro sea transferido a otro como un todo.

Inicialmente, el binario 30 es repuesto como veremos ahora. Así, la barrera de coincidencia 4, al percibir una coincidencia F1-F2, es decir, la presencia simultánea de un impulso en el paso 18º y en el 4º del registro de cambio 3,



Produce una salida que permite a las barreras de transferencia 31 pasar el contenido del registro de cambio 3 al primer registro amortiguador 5. La salida de la barrera 4, además, es aplicada al circuito 12 de órdenes de paro, para suministrar una orden de paro A si el registro de cambio 3' del canal secundario está vacío en ese momento, como luego describiremos en detalle. Una tercera acción de la barrera de coincidencia 4 de salida es la de ajustar el binario 30. La salida ajustada del binario es aplicada a la entrada capacitadora de una barrera 37 que, luego, comienza a dejar pasar impulsos de reloj H2 a un contador de tiempos de almacenaje 7. Este contador tiene un número adecuado de pasos, por ejemplo nueve, de modo que su ciclo de cómputo será exactamente de 24,65 microseg. de largo. Al llegar al final de su cómputo, el contador 7 entrega una señal de salida que repone el binario 30, de modo que la alimentación de los impulsos de reloj al contador es detenida. La señal de salida procedente del contador 7 es aplicada también al segundo equipo de barreras de transferencia 39, de modo que el contenido del primer registro amortiguador 5 es transferido al segundo registro amortiguador 6 después de haber sido guardado 24,65 microseg. en el primer registro amortiguador. Este registro es despejado como se indica por la conexión RAZ por la salida del contador 7 a través de la red de retardo 40.

Simultáneamente, la señal de salida del primer contador de almacenaje 7 es aplicada a la entrada de ajuste de un binario 30, después de lo cual la salida ajustada del binario capacita a la barrera de coincidencia 41 para dejar pasar impulsos de reloj H2 a un segundo contador 8 de tiempos de almacenaje similar al contador 7. Al terminar su ciclo de



cómputo 24,65 microseg. más tarde, el contador 8 suministra una señal que repone al binario 38 y despeja el segundo registro amortiguador 6 a través de la línea RAZ mostrada. Como veremos luego, el tratamiento real de un grupo de código guardado en el segundo registro amortiguador 6 sólo requiere 20,3 microseg. La retención del grupo de código almacenado en el registro 6 durante 24,65 microseg. como se describe en esta realización, hace posible transferir el grupo de código tratado desde este registro al descodificador en serie, si esto fuera deseable. Las operaciones de descodificación no forman parte de este invento.

La unidad de órdenes de paro 12 será descrita a continuación. Este circuito incluye una red de retardo 32 que pasa la señal de salida producida por la barrera de coincidencia 4 al percibir la coincidencia F1.F2, a una barrera disyuntiva 33 y desde allí a una barrera de coincidencia 34. La unidad 12 incluye además una barrera de coincidencia 36 de entradas múltiples que tiene sus entradas conectadas a salidas de paso complementarias respectivas del registro de cambio 3. La salida procedente de la barrera 36, por tanto, suministra una señal, designada D1, indicativa de la condición de vacante del registro de cambio 3. Esta señal D1 es hecha pasar por la barrera disyuntiva 33 a la primera entrada de la barrera de coincidencia 34. La barrera de coincidencia 34 tiene una segunda entrada que está conectada para recibir una señal designada D2 indicativa del estado vacante del registro de cambio 3' del canal secundario, derivándose esta señal D2 de una barrera de coincidencia 36', no mostrada, similar a la barrera 36, asociada con el registro de cambio 3' secundario. Se ve que la barrera de coincidencia 34 suministra una señal A



de orden de paro después de la detección de una coincidencia F1.F2, si el registro de cambio 3' secundario no contiene información alguna. Esta señal A, como se describe con referencia a la figura 8, despeja los registro de cambio 3, 3' así como detiene el funcionamiento del contador 27 del analizador de entrada, de modo que se suspende el funcionamiento del sistema.

Si el registro de cambio secundario 3' contuviera información en el momento de la entrega de una señal de salida de la barrera 4 al detectarse una coincidencia F1.F2 en el registro de cambio 3, la barrera 34 no emitirá orden A. La parada del sistema puede ser efectuada entonces por una orden de paro A' emitida por una barrera de coincidencia (34') no mostrada, similar a la barrera 34 y asociada con el registro de cambio secundario 3', entendiéndose que las señales A y A' son combinadas en la barrera disyuntiva 21 descrita con referencia a la figura 8. En este caso, por tanto, el registro de cambio 3 no es despejado después de que el código de respuesta ha sido pasado completamente a él y el código continúa desplazándose a través de los pasos del registro. Surge entonces la posibilidad de que el circuito de coincidencia 4 pueda percibir una coincidencia espúria F1.F2 debido a la presencia simultánea de un impulso procedente del código inicialmente recibido en el paso 18º del registro 3, con un impulso procedente de un grupo de código recibido después separado del primero y recibido consecutivamente a continuación como se indica en la figura 3, es decir, dentro de menos de 20,3 microseg. después. Para evitar el error resultante, la barrera 4 es incapacitada después de haber percibido una coincidencia F1.F2 durante un periodo de 24,65 microseg. a conti-



nuación proveyéndola de una tercera entrada, como se ha descrito antes, que es capacitada sólo después de que el binario 30 es repuesto por el contador 7.

5 Finalmente, es emitida una orden de paro señal A cuando D1 y D2 están simultáneamente presentes en las entradas de la barrera de coincidencia 34, indicando que ambos registros de cambio 3 y 3' están vacíos de información. Esto proporciona medios para la situación en que están presentes grupos de código mutilados en ambos registros de cambio 3 y 3'; el sistema es detenido entonces después de que ambos registros han sido vaciados de la información espúria contenida en ellos.

10 Durante el periodo de 49,30 microseg. (doble de 24,65 microseg.) en que el grupo de código está siendo retenido en los registros amortiguadores 5 y 6, la unidad analizadora de confusión 9 asociada con el canal primario funciona para percibir cualesquiera situaciones de confusión que puedan afectar a dicho grupo de código y, si fuera percibida tal situación, para etiquetar el grupo de código almacenado con una etiqueta de "confusión", a continuación será descrita esta unidad.

20

Unidad analizadora de confusión (figura 12).

Esta unidad incluye una barrera de coincidencia 90 que tiene una primera entrada conectada a la salida positiva F1 del paso 18º del registro de cambio primario 3, una segunda entrada conectada a la salida complementaria (F2) del 4º paso de dicho registro, y una tercera entrada conectada a la salida ajustada de un binario 91, cuya entrada de ajuste está conectada a la salida del primer contador 7 de tiempo de almacenaje amortiguador. El binario 91 tiene su entrada de reposición conectada a una salida auxiliar 81 del segundo conta-

30



5 dor 8 de tiempo de almacenaje, cuya salida es excitada en el
cómputo 224º del contador, es decir, 20,3 microseg. después
del comienzo del ciclo de cómputo. La salida de la barrera de
coincidencia 90 es aplicada a través de unabarrera disyuntiva
92 al segundo registro amortiguador 6 de modo que introduzca
en un paso especialmente previsto de ese registro una indica-
ción, tal como un bitio "1" (la "etiqueta de confusión"), in-
dicando que el contenido del registro es un grupo de código
confuso. Este circuito parcial opera como sigue:

10 La detección por la barrera 90 de un impulso en el
paso 18º (F1) del registro de cambio 3 junto con la ausencia
de un impulso en la posición 4º (F2) del registro, en un tiem-
po de más de 24,65 microseg. después de la detección de la úl-
tima coincidencia F1.F2 en dicho registro, pero menor de /24,65.
15 + 20,30) o 44,95 microseg. después de dicha última coinciden-
cia, como viene indicado por el estado ajustado del binario 91,
muestra que el grupo de código últimamente tratado en el regis-
tro de cambio 3 va seguido por otro grupo de código en relación
de confusión de fase con él. Esto puede comprenderse haciendo
20 referencia a la figura 13.

Esta figura muestra dos grupos de código en superpo-
sición C y C' y se supone que el grupo de código C' está en
relación de confusión de fase, más bien que en relación inter-
calada, con el grupo de código C como se describió esto en re-
25 lación con la figura 6. A causa de esta relación, el grupo de
código C' fué espúriamente dirigido por el analizador de entra-
da 2 al canal primario en lugar de al canal secundario como
habría sido el caso si el grupo de código C' estuviera inter-
calado con el grupo C. La percepción de la coincidencia F1.F2
30 en el primer código C por la barrera de coincidencia 4, después



de que su impulso F1 inicial ha entrado en el paso 18º del registro 3, es decir, 24,65 microseg. más tarde que dicho impulso F1 ha entrado en el registro, da como resultado la emisión de una orden de paro A que repone el registro de cambio 3 y
5 detiene el funcionamiento del contador 27 del analizador de entrada (esto supone que el código C no va seguido por un grupo de código intercalado con él además del grupo de código C' de confusión de fase, cuyo grupo de código intercalado, si estuviera presente, habría sido dirigido al canal secundario).
10 En estas circunstancias, el primer impulso del grupo de código C' que se presenta en la entrada 1 del sistema (después de la posición SPI del grupo de código C) disparará de nuevo la unidad analizadora de entrada a acción, y de nuevo será pasado al registro de cambio primario 3. Los impulsos
15 subsiguientes del grupo de código C' pasarán también al registro y serán desplazados a través de él, constituyendo un grupo de código truncado o acortado. Cuando el impulso primero de este código truncado alcanza el paso 18º del registro, no está presente simultáneamente impulso en el paso 4º, y la barrera 29, por tanto, detecta una coincidencia $F1.\overline{F2}$ indicando
20 que el impulso del paso 18º del registro 3 no es un verdadero impulso F1, sino meramente un impulso inicial de un grupo de código truncado. Debe observarse, no obstante, que la percepción de una coincidencia $F1.\overline{F2}$ indicará solamente el impulso inicial de un grupo de código truncado, si tal coincidencia
25 ocurre al menos 24,65 microseg. y, a lo sumo $(24.65 + 20,30)$ o 44,95 microseg. después de que se percibió la última coincidencia verdadera $F1.F2$. Esto es así porque el impulso inicial de un grupo de código truncado que llega al paso 18º del
30 registro puede ser, como mínimo, un impulso en el código C'



situado inmediatamente junto al impulso SPI del código C en el instante en que se percibe la coincidencia F1.F2 en el código C, en cuyo caso dicho impulso del código C' llegará al paso 18º del registro para crear una coincidencia F1.F2 24,65 microseg. más tarde que dicha coincidencia F1.F2; y, a lo sumo, puede ser el impulso final de encuadramiento F'2 del código C', si este impulso de código C' no contiene impulsos intermedios y si este impulso F'1 estuviera solapando el impulso SPI del código C; y en este caso, este impulso de código C' llegaría al paso 18º del registro (24,65 + 20,3) microseg. después de la coincidencia F1.F2. Esta condición es tenida en cuenta por la disposición del binario 91, porque permanece ajustado durante el intervalo de tiempo prescrito, como antes se ha descrito.

Así, la entrada de una señal "de confusión" o G procedente de la barrera de coincidencia 90 a través de la barrera disyuntiva 92 en el segundo registro amortiguador 6 indica que el grupo de código entonces guardado en dicho registro está en confusión con otro grupo de código que le sigue en la relación de confusión de fase, es decir, con las posiciones de impulsos de los dos grupos de código total o parcialmente en coincidencia.

La unidad 9 analizadora de confusión incluye además un binario 93 que tiene su entrada de ajuste conectada a la salida de la barrera de coincidencia 90 y su entrada de reposición conectada a la línea de salida 81 de 20,3 microseg. del contador 8. La salida ajustada del binario 93 está conectada a través de una barrera disyuntiva 95 con una entrada de la barrera de coincidencia 94 que tiene su otra entrada conectada a la salida de la barrera de coincidencia 4. La salida



de la barrera 94 está conectada al primer registro amortiguador 5 para introducir una señal de confusión G en un paso del mismo previsto especialmente para indicar el estado de confusión del grupo de código guardado en dicho primer registro.

5 Los circuitos que acaban de ser descritos proporcionan medios para la siguiente situación de confusión.

Con referencia a la figura 14, puede ocurrir que dos grupos de código sucesivos separados C y C'' estén ambos en superposición por un tercer grupo de código intermedio C' que está en relación de superposición de impulsos con los dos grupos de código C y C''. En tal situación, los circuitos arriba descritos como incluyendo la barrera de coincidencia 90 y el binario 91 operarán para rotular con una etiqueta de confusión al grupo de código C'', ya que este grupo de código (contrariamente al grupo de código C') será realmente extraído por el sistema y, sin embargo está en confusión por el grupo de código C' que está por delante de él. El sistema descrito cuida de tal situación como sigue.

La barrera de coincidencia 4, al detectar la coincidencia F1.F2 relativa al grupo de código C, despeja los registros de cambio y detiene el análisis de entrada como antes se ha descrito. El grupo de código truncado, acortado, que constituye la parte del grupo de código C' subsiguiente al código C reactiva el analizador de entrada y es desplazado a través del registro de cambio 3 como también se ha descrito antes; en este caso, sin embargo, los impulsos del grupo de código C sufren también este proceso de desplazamiento junto con y después de los impulsos del grupo de código C'. La coincidencia F1.F2 relativa al grupo de código C', percibida por la barrera 90 durante el intervalo de 20,30 microseg. siguiente



al periodo de 24.65 microseg. después de la percepción de la coincidencia F1.F2 en el grupo de código C, causa la aplicación de una etiqueta G al segundo registro amortiguador 6, como antes se ha descrito, para etiquetar al grupo C guardado en ese registro. Simultáneamente, la señal de salida producida por la barrera 90 en respuesta a dicha coincidencia F1.F2 del grupo C', ajusta al binario 93 capacitando de este modo, a través de la barrera disyuntiva 95, la barrera de coincidencia 94. Por tanto, cuando la barrera de coincidencia 4 percibe de nuevo una coincidencia F1.F2, esta vez en el grupo de código C, la barrera de coincidencia 94 pasará la señal de salida de la barrera 4 como señal G que es entrada en un paso especialmente previsto del primer registro amortiguador 5 para etiquetar el grupo de código C' guardado en él como grupo de código confuso.

En el caso de que un grupo de código guardado en el primer registro amortiguador 5 ha sido etiquetado con una etiqueta de confusión de la barrera 94 como acaba de describirse, es necesario impedir que el mismo grupo de código sea etiquetado de nuevo con una señal G procedente de la barrera 90 mientras está almacenado en el segundo registro amortiguador 6, ya que las dos indicaciones de confusión podrían anularse mutuamente. Para asegurar esto, se dispone la barrera de coincidencia 92 interpuesta en la conexión que va de la barrera de coincidencia 90 al segundo registro 6; la barrera 92 tiene una segunda entrada conectada a la salida de reposición de un binario 98, cuya entrada de ajuste está conectada a aquélla de las barreras de transferencia 39 que sirve para dejar pasar el bitio G desde el primero al segundo registro amortiguador. La entrada de reposición del binario 98 está



conectada a la salida de la barrera de coincidencia 4. Así, si estaba presente un bitio G en el primer registro amortiguador 5, el binario 98 es ajustado en el momento de la transferencia en paralelo del contenido de ese registro al registro 6, y la barrera de coincidencia 92 no puede pasar luego la señal G desde la barrera 90 a dicho segundo registro 6.

Como hemos descrito antes, cuando un grupo de código presente en el canal primario va seguido por otro grupo de código en relación intercalada con él, este segundo grupo de código es dirigido por el analizador de entrada 2 al canal secundario. En tal situación, el grupo de código del canal primario debe ser etiquetado con una indicación de confusión. Para este fin, el analizador de confusión incluye un binario 96 que tiene su entrada de ajuste conectada a la salida de la barrera de entrada 29 que alimenta al canal secundario. El binario 96 es re_uesto a través de una red de retardo 97 por la salida de la barrera de coincidencia 4. La salida ajustada del binario 96 es aplicada por medio de la barrera disyuntiva 95 junto con la salida del binario 93 a la barrera de coincidencia 94 para introducir una señal G en el primer registro amortiguador 5.

Se verá por la descripción que antecede que el sistema extractor de código digital de posiciones múltiples del invento opera para extraer señales de código útiles, es decir, correctamente descodificables, de entre otras señales de confusión, en varias situaciones que hasta ahora se han considerado insolubles cuando se encontraban en la mayoría de los extractores de código de radial secundario usuales. El sistema, además, suministrará a la unidad descodificadora asociada a él una señal que indica si el grupo de código en cuestión está



o no confuso. El tiempo total de tratamiento es de (2 x 24,65 + 20,3) microseg. o sea, 69,6 microseg. El sistema es relativamente simple y su funcionamiento es muy seguro. Cuando se le compara con el sistema extractor de código más complicado descrito en la solicitud identificada al principio, se verá que la mayor simplificación es posible por el método de análisis de entrada usado en el presente sistema, debido al uso en él de impulsos de "memoria de fase" en forma de dos trenes distintos de impulsos de toma de muestra de anchura determinada con precisión y de regulación precisa en el tiempo, con lo cual pueden segregarse a los respectivos canales impulsos de código de respuesta intercalados. Esto simplifica mucho el diseño de la unidad de análisis de entrada como será evidente por la descripción. Otras simplificaciones están presentes en el análisis de confusión debido, entre otras cosas, al hecho de que un grupo de código que ha sido dirigido al canal secundario es conocido ipso facto como código confuso y de confusión. Además, la disposición de la memoria amortiguadora en dos pasos en cada canal de tratamiento reduce el tiempo de ocupación de los registros de desplazamiento a un mínimo y permite que dichos registros de desplazamiento sean acortados considerablemente.

Pueden introducirse diversas modificaciones en la realización descrita sin ejercer nueva acción inventiva. En particular, el sistema puede incluir más de los dos canales de tratamiento mostrados, y pueden generarse en la unidad analizadora de entrada un número correspondiente de trenes de impulsos de toma de muestra o de memoria de fase, tales como E, E', los cuales serian apropiadamente regulados en el tiempo uno con respecto a otro de modo que se dirigieran más de dos



5 grupos de código intercalados a los canales respectivos. También, ciertas de las enseñanzas descritas en la citada patente anterior pueden ser incorporadas en el presente sistema, por ejemplo, en la sección analizadora de confusión del mismo a fin de especificar el tipo de confusión que tiene lugar. El invento, aun cuando ha sido desarrollado para manejar señales de respuesta de radar secundario del tipo descrito por las regulaciones actuales de la aeronáutica, puede ser modificado fácilmente para tratar otros tipos de códigos de señales de información, que no sean necesariamente códigos de radar, en los cuales el número y las características de regulación de tiempo de las posiciones de los impulsos pueden diferir mucho de los valores numéricos incluidos en la presente memoria para mayor claridad de la descripción.

15 Esta solicitud que corresponden a la presentada en Francia, el 12 de Agosto de 1965, con el número PV 28.119, se acoge a los beneficios del artículo 51 del vigente estatuto sobre Propiedad Industrial.

N O T A

20 Los puntos de invención propia y nueva que se presentan para que sean objeto de esta solicitud de Patente de Invención en España, por Veinte años son los siguientes:

25 1º.- Un aparato extractor de código digital de múltiples posiciones, que comprende medios que responden a un impulso de código inicial aplicado a una entrada del aparato para producir un primer tren de impulsos a una frecuencia de



repetición que corresponde a la frecuencia de repetición de los impulsos en dichos códigos y todos en fase con dicho impulso inicial de código y al menos un segundo tren de impulsos a la misma frecuencia de repetición y todos en una relación desfasada predeterminada con dichos primeros impulsos, y una disposición de probador de fase que compara la condición de fase de otros impulsos de código aplicados con la condición de fase de los impulsos de ambos trenes citados y que dirige selectivamente dichos impulsos de código a un primer canal y al menos a un segundo canal de acuerdo con el resultado de la comparación de fase.

2º.- Un aparato según el punto 1º, en el cual un impulso de código inicialmente aplicado que forma parte de un primer grupo de código e impulsos de código subsiguientemente aplicados que forman parte de dicho primer grupo de código y que coinciden en esencia con impulsos de dicho primer tren de impulsos son dirigidos a dicho primer canal, y cualesquiera impulsos de código subsiguientemente aplicados que forman parte de un segundo grupo de código en relación intercalada con dicho primer grupo de código y que coinciden al menos en parte con impulsos de dicho segundo tren de impulsos son dirigidos a dicho segundo canal.

3º.- Un aparato según los puntos 1º o 2º, en el cual dicha disposición probadora de fase comprende barreras de coincidencia cada una de las cuales tiene una primera entrada conectada a dicha entrada del aparato para recibir dichos impulsos de código aplicados y cada una de las cuales tiene otra entrada conectada para recibir uno respectivo de dichos trenes de impulsos, estando las salidas de dichas barreras conectadas a los canales respectivos.



4º.- Un aparato según cualquiera de los puntos 1º
3º, en el cual dichos medios de producción de trenes de im-
pulsos comprenden un generador de impulsos que puede ser dis-
parado para generar un primer y un segundo trenes de impulsos
5 cada uno a una frecuencia de repetición que corresponde a la
frecuencia de repetición de los impulsos en dichos códigos y
que tienen dicha relación desfasada predeterminada entre sí,
y medios que responden a dicho impulso de código inicial para
disparar dicho generador de impulsos para generar dichos tren-
10 nes de impulsos.

5º.- Un aparato según el punto 4º, en el cual dicho
generador de impulsos comprende un contador digital que tiene
un periodo de ciclo de cómputo que iguala al periodo de repe-
tición de los impulsos en dichos códigos, un generador de im-
15 pulsos de reloj que tiene una frecuencia de repetición sustan-
cialmente mayor que dicha frecuencia de repetición de los im-
pulsos, y dichos medios que responden al impulso de código
inicial están conectados para disparar la aplicación de dichos
impulsos de reloj al contador.

6º.- Un aparato según el punto 2º, o según cualquie-
ra de los puntos 3º - 5º cuando están subordinados a él, que
incluye medios tales como un elemento binario, preajustable
antes de la recepción de un impulso de código inicial para
acondicionar la disposición probadora de fase para dirigir un
25 impulso de código inicial a dicho primer canal, siendo repues-
tos dichos medios después de un periodo de tiempo menor que
el periodo de repetición de los impulsos de dichos códigos.

7º.- Un aparato según cualquiera de los puntos 1º
6º, en el cual cada uno de dichos canales comprende un regis-
30 tro de cambio digital que recibe selectivamente dichos impulso



de código procedentes de la disposición probadora de fase, y medios que aplican impulsos de cambio a dichos registros a una frecuencia de repetición igual a la frecuencia de repetición de los impulsos de dichos códigos e igual a la frecuencia de repetición de dichos trenes de impulsos primero y segundo, y medios en cada canal para tratar un grupo de impulsos de código a medida que son desplazados a través del registro afin.

5

8º.- Un aparato según el punto 7º, que incluye medios que responden a la entrada de un grupo de código en el registro de cambio de cada canal para producir una señal de orden de paro si el registro de cambio del otro canal no contiene ningún impulso de código, operando dichas señales de orden de paro para detener el funcionamiento de dicha disposición de prueba de fase y dichos impulsos de desplazamiento.

10

15

9º.- Un aparato según los puntos 7 u 8, en el cual cada canal incluye medios de coincidencia conectados a pasos predeterminados de dicho registro de cambio para percibir una coincidencia de impulsos de código presentes simultáneamente en él como indicación de que el grupo de impulsos introducido en él representa un código verdadero.

20

10º.- Un aparato según el punto 9º, que incluye medios en cada canal operados por dichos medios de coincidencia para transferir el contenido de dicho registro de cambio a medios de memoria al ocurrir dicha coincidencia.

25

11º.- Un aparato según el punto 10º, en el cual dichos medios de memoria incluyen unos registros de memoria primero y segundo, dichos medios operados por los medios de coincidencia transfieren el contenido del registro de cambio al primer registro de memoria, y están previstos otros medios

30



para transferir el contenido del primer registro de memoria al segundo registro de memoria en un tiempo predeterminado después de la ocurrencia de dicha coincidencia.

5 12º.- Un aparato según cualquiera de los puntos 1º
11º, en el cual los impulsos de dicho primer tren de impulsos tienen una regulación de tiempo y una anchura predeterminadas de modo que presente un recubrimiento sustancial con cualquier posición de código de impulso en fase con dicho impulso de código aplicado inicialmente, y los impulsos de dicho segundo
10 tren de impulsos tienen una regulación en el tiempo y una anchura predeterminadas de modo que presenten recubrimiento sustancial con cualquier impulso de código que esté desfasado en más de una magnitud predeterminada con dicho impulso inicialmente aplicado.

15 13º.- Un aparato según cualquiera de los puntos 1º
12º, que incluye una lógica analizadora de confusión asociada con dichos canales, percibiendo dicha lógica un estado de confusión de un grupo de impulsos de código en un canal y produciendo una señal de "confusión", y medios que aplican dicha
20 señal al grupo de código de impulsos que está en dicho canal como información combinada con dicho grupo de código para indicar que está confuso.

25 14º.- Un aparato según el punto 13º, subordinado a los puntos 2º o 6º, en el cual la lógica analizadora de la confusión percibe el estado confuso de un grupo de impulsos de código en dicho primer canal.

 15º.- Un aparato según el punto 14º, en el cual dicha lógica responde a la presencia de un impulso de código en dicho segundo canal para producir dicha señal.

30 16º.- Un aparato según cualquiera de los puntos 9º



a 11º, o cualquiera de los puntos 12 a 15º subordinados a ellos, en el cual dicha lógica incluye además medios de coincidencia conectados a dichos pasos predeterminados de un registro de cambio para percibir la no coincidencia de los impulsos en dichos pasos como indicación de que los impulsos en dicho registro de cambio no representan un código real, medios que capacitan a dichos otros medios de coincidencia durante un intervalo de tiempo predeterminado que sigue a la ocurrencia de dicha coincidencia según es percibida por los primeros medios de coincidencia, produciendo dicha señal de confusión al percibir dicha no coincidencia cuando están capacitados.

17º.- Un aparato según el punto 16º, subordinado al 11º, en el cual la señal producida por dichos otros medios de coincidencia es aplicada a dicho segundo registro de almacenaje, y dichos otros medios de coincidencia son capacitados durante el intervalo de tiempo en que dicho grupo de código de impulsos está almacenado en dicho segundo registro de almacenaje.

18º.- Un aparato según el punto 15º, subordinado a cualquiera de los puntos 7º a 11º, en el cual dicha lógica incluye medios tales como un circuito binario, conectados a dicha disposición probadora de fase y ajustables en respuesta a un impulso de código dirigido por dicha disposición a dicho segundo canal, y medios de coincidencia capacitados por el estado ajustado de dichos medios ajustables y que responden, cuando están capacitados, a la ocurrencia de dicha coincidencia indicativa de un código real en dicho registro de cambio del primer canal para producir dicha señal de confusión.

19º.- Un aparato según el punto 18 subordinado al 11º



en el cual la señal producida por dichos medios de coincidencia últimamente mencionados es aplicada a dicho primer registro de almacenaje.

5 20º.- Un aparato según el punto 17º, en el cual dicha lógica incluye medios, tales como un circuito binario, conectados para ser ajustados por la salida de dichos otros medios de coincidencia mencionados en el punto 16º, y medios de coincidencia capacitados por el estado ajustado de dichos medios ajustables últimamente mencionados y que responden, 10 cuando están capacitados, a dicha coincidencia indicativa de un código real en dicho registro de cambio del primer canal, para producir dicha señal de confusión que es aplicada a dicho primer registro de almacenaje.

15 21º.- Un aparato según cualquiera de los anteriores, en el cual dicho código de posiciones múltiples tiene un período de repetición de impulsos de, sustancialmente, 1,45 microsegundos.

20 22º.- Un aparato según el punto 21º subordinado al 5º, en el cual dichos impulsos de reloj tienen un periodo de repetición de impulsos de (1,45:16) microsegundos o de aproximadamente 0,09 microsegundos.

23º.- Un aparato extractor de código digital de múltiples posiciones para sistemas de radar secundario.



Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan y con los fines que se han especificado.

5 Esta Memoria consta de cincuenta y una hojas escritas a máquina por una sola cara.

Madrid, 10 1 Abil. 1905.

P. A. Alberto de Elzaburu
Por Poder.

PSO/.

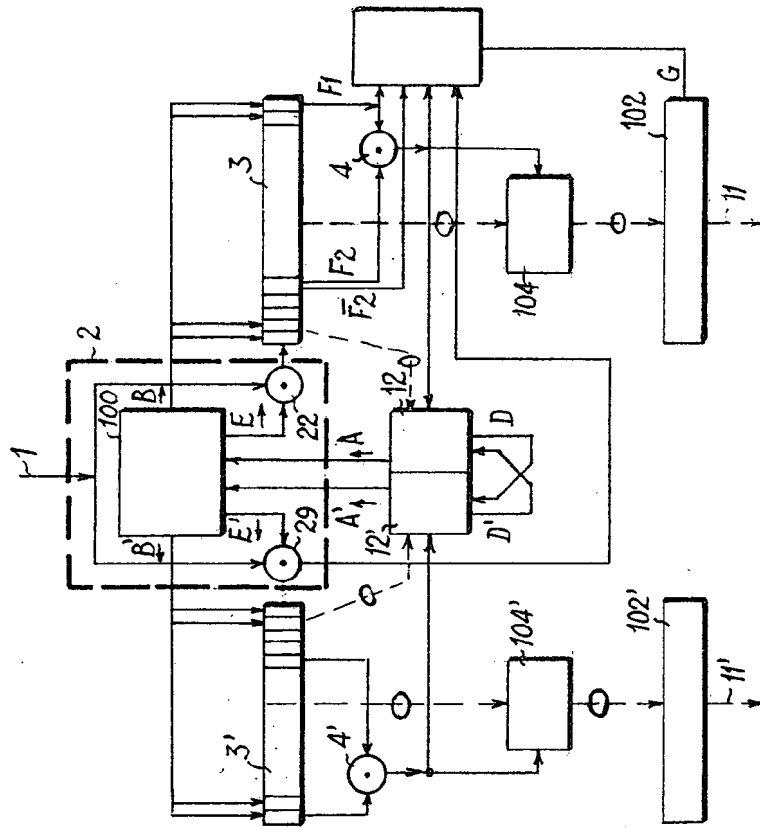
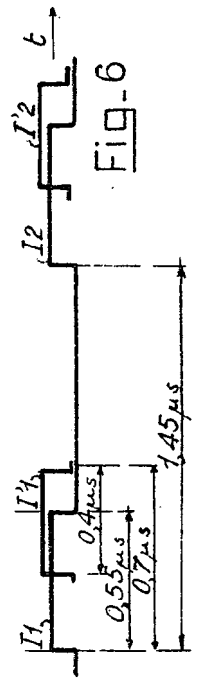
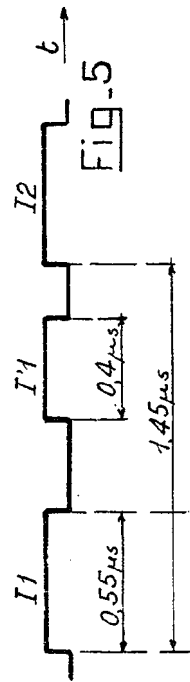
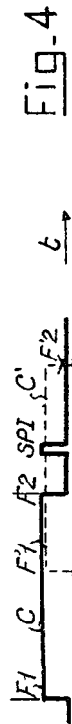
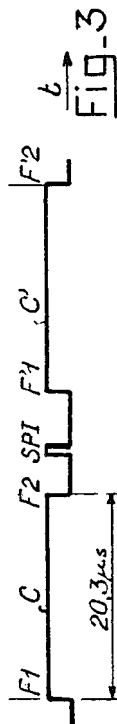
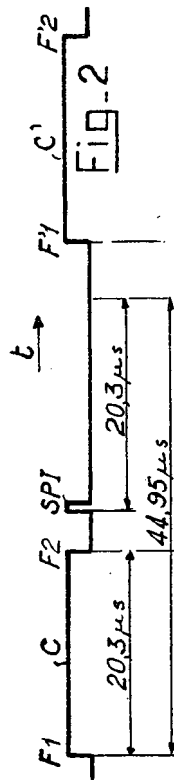
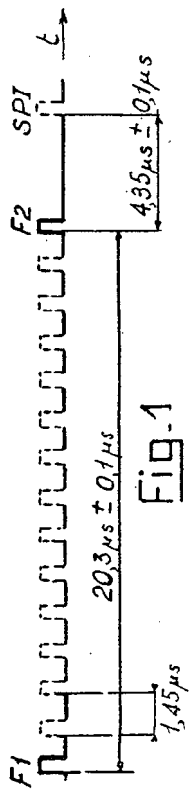


FIG 7

Ateneo di Padova
 Prof. G. ...

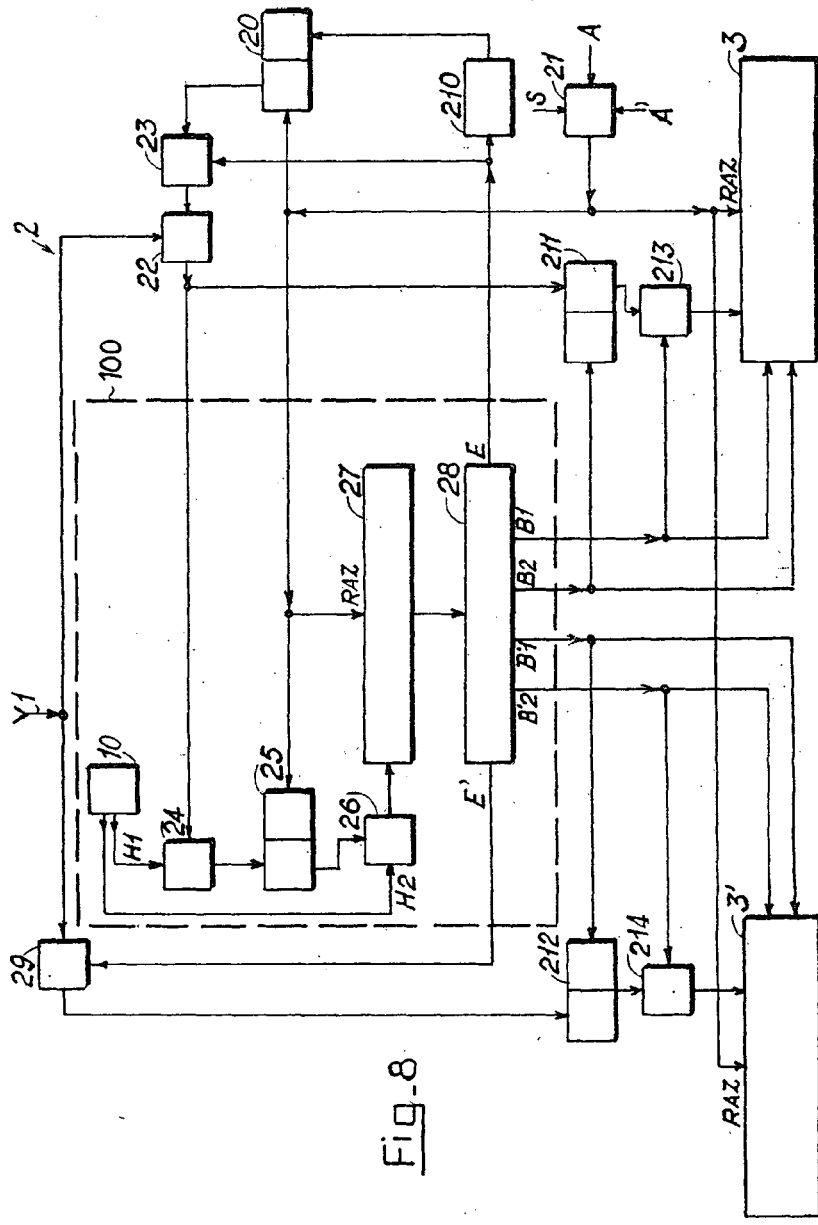


FIG-8

Albino e Firzabini
P.A.P.A.

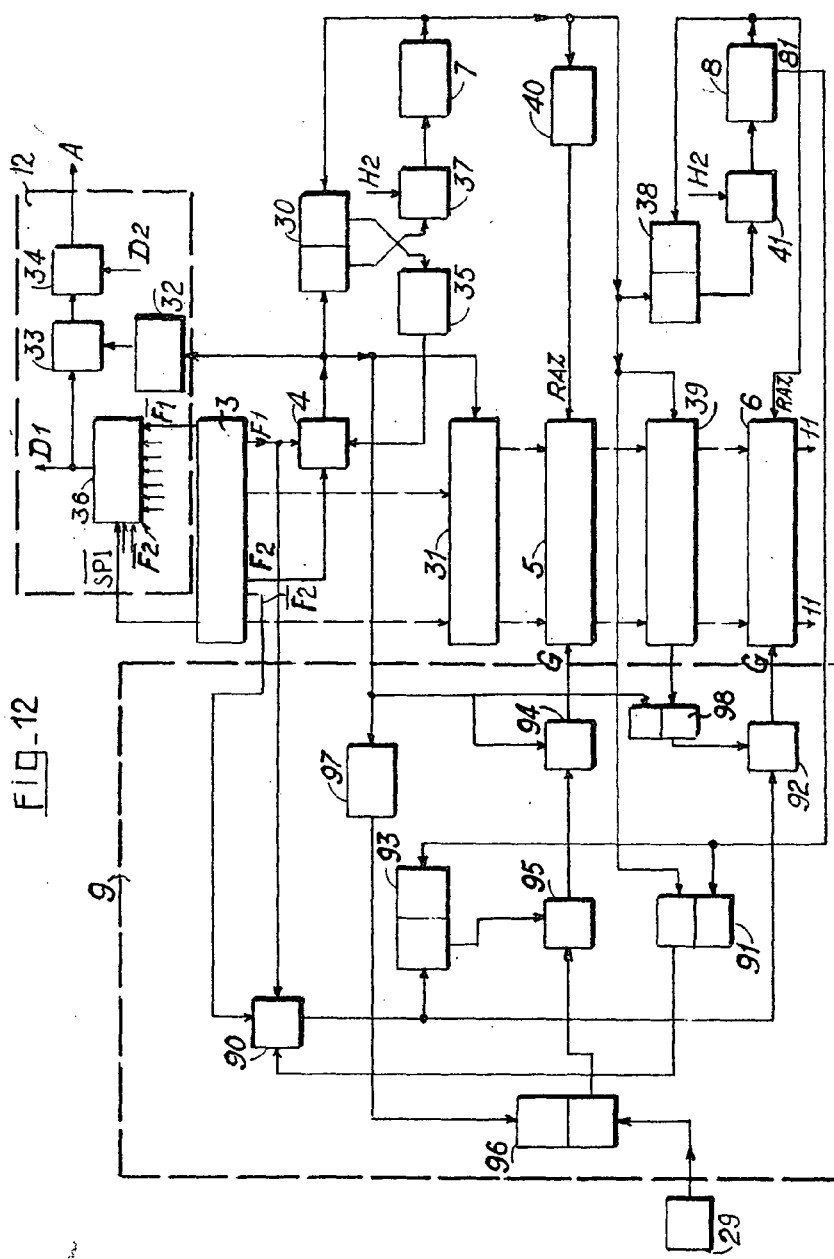


FIG-12

Alberto de Armas
Prof. Contrat

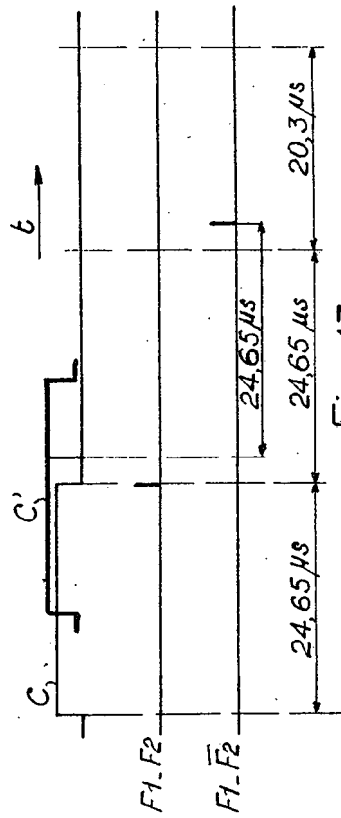
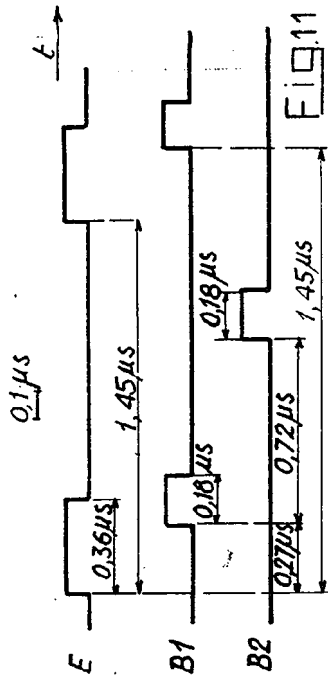


FIG-13

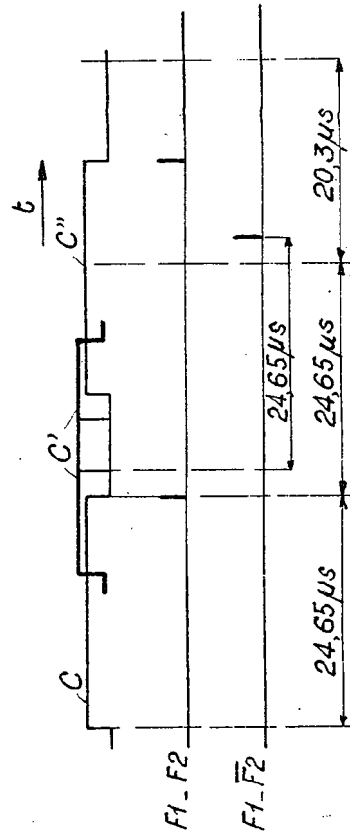


FIG-14

t
0.1 μs

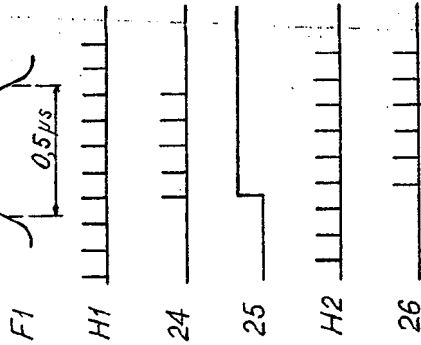


FIG-9

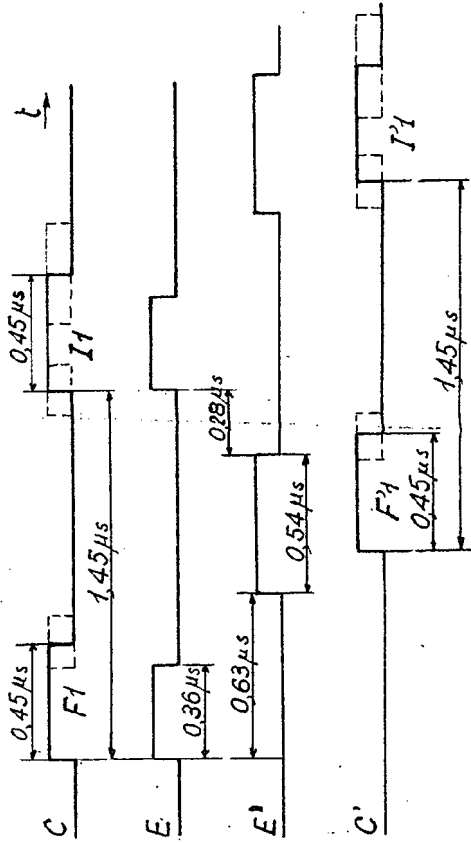


FIG-10

0.1 μs

Albert de Ezzelung
For Paris