

IV.

KARAFIN, B.J. -- ROTH, R.H.

C. 1 - 1.

3298 22

19 JU



P A T E N T E D E I N V E N C I Ó N
=====

a favor de

WESTERN ELECTRIC COMPANY, INC. -- de nacionalidad norteamericana --
domiciliada en 195, Broadway, NEW YORK (EE.UU.),

por :

"Método de recopilación de instrucciones en un sistema de obtención
de datos almacenados de un programa, y aparato para la obtención de
datos que emplea dicho método".

-----:oOo:-----

Memoria descriptiva.

Este invento se refiere a disposiciones de obtención de
datos, y más concretamente, a un sistema de recopilación de datos
que origina una sucesión de instrucciones orientadas mediante un



computador, las cuales responden a una sucesión entrante de informes de programa original, y los suplementan.

Los computadores actuales de programa acumulado funcionan de acuerdo con un repertorio relativamente limitado de instrucciones binarias, para los cuales el diseñador de la máquina ha provisto se-
5 cuencias alámbricas lógicas y de sistema. Desde el punto de vista de un programador, las instrucciones de base de la máquina no son sa-
tisfactorias, por dos razones. En primer lugar, cuando interesa una operación aritmética particular, el programador preferiría cifrar la
10 instrucción en una forma mnésica sin sentido para otras personas, por ejemplo, empleando la clave ADD para adición, en vez de verse forzado a escribir el número binario 000 100 000 000 orientado conforme a la máquina, como se requiere, por ejemplo, con la máquina IBM 7094.

Además, conviene evidentemente disponer en general de blo-
15 ques integrantes elementales de programa más intrincados que las instrucciones de base de la máquina. Es decir, el programador desearía resolver una extracción de raíz cuadrada, por ejemplo, mediante una simple clave operatoria, como SQRT, y no tener que ocuparse de los pormenores cifrados explícitos del programa para efectuar esa opera-
20 ción cada vez que se requiera este procedimiento matemático fundamental.

Para simplificar los citados problemas de límites entre el programador y el computador, se han empleado varias organizaciones recopiladoras. Los compiladores actuales se han adaptado para cla-
25 vez operatorias como ADD, en concepto de escalón original de instrucciones producido por un programador, y para su conversión automática en la palabra binaria 00 100 000 000 a los efectos de la máquina.

Además de los compiladores de base destinados a la compu-
tación en general, se han desarrollado tales organizaciones con fi-
30 nes especiales, para que el programador pueda escribir operaciones



en términos de un ambiente particular. Por ejemplo, en la estimulación computativa de circuitos eléctricos, los recopiladores conocidos admiten ventajosamente claves operatorias de instrucciones tales como AMP, y las despliegan en una sucesión a veces intrincada de instrucciones que simulan un amplificador eléctrico. La salida de un recopilador especial de esta clase puede comprender directamente instrucciones de máquina en forma binaria. Pero en el caso habitual, la salida del recopilador consiste en una clave que requiere un segundo recopilador ó integrador general, como el conocido recopilador de FÓTRAN ó el integrador FAP para producir las efectivas instrucciones de máquina.

En relación con lo expuesto, un objeto del presente invento es proporcionar una organización recopiladora de instrucciones perfeccionada.

Más concretamente, un objeto del presente invento es la provisión de un sistema recopilador de datos que produce una sucesión de claves para suplementar un escalón original de entrada en respuesta a campos seleccionados de instrucciones que aparezcan en cualquier subestación de las instrucciones del programa inicial.

Estos y otros objetos del presente invento se consiguen en un ejemplo específico de disposición recopiladora de datos que comprende circuitos de detectores para determinar la incidencia, en una instrucción de programa inicial de entrada, de un campo, ó sea una subporción integral de instrucción, correspondiente a una clase prescrita de categorías. Cuando se detecta primero una categoría particular de campo, entran en acción circuitos definidores MACRO (véase más adelante) para introducir la categoría particular de una porción de lista matriz de una memoria colectora, y se adaptan además para crear una definición y una expansión MACRO de ella en una porción expansiva de dicha memoria. Además, cada vez que se encuentra sucesivamente un cam-



po de instrucción específico, la expansión MACRO correspondiente se
aumenta por medio de circuitos definidores complementarios, de acuer-
do con la especial aplicación del recopilador.

5 Como última fase de la recopilación, una sola interrogación
de la lista colectora matriz producirá una sucesión de claves que con-
tenga todas las instrucciones reunidas para todas las categorías de
campo entrantes.

10 Por consiguiente, una modalidad del presente invento es que
una organización recopiladora de datos comprende un generador que su-
ministra sucesivamente instrucciones originales de programa; un de-
tector para inspeccionar cada instrucción original, a fin de incluir
un campo que contenga una categoría avisada de cierta clase; una me-
moria colectora que comprende parte de una lista de clase, y una par-
te de expansión de categoría; circuitos que responden a cada nueva
15 categoría llegada al detector, para hacer una entrada correspondiente
en la parte de lista de clase de la memoria, y circuitos que respon-
den a cada aparición de cualquier categoría registrada por el detec-
tor, para aumentar la correspondiente información incluida en la
parte de expansión de categoría de la memoria.

20 Se comprenderá bien el presente invento, así como las ca-
racterísticas precedentes y otras, sus ventajas y variaciones, exa-
minando la siguiente descripción detallada de un ejemplo ilustrati-
vo del mismo, con referencia a los dibujos anexos, en los cuales in-
dican :

25 La figura 1, un esquema de conjunto de una organización
recopiladora de datos indicativos, de acuerdo con los principios del
presente invento;

30 Las figuras 2A-2F, 3A-3E, 4A y 4B, el sistema colector de
información que caracteriza una memoria 20 incluida en la disposi-
ción de la figura 1, en varios puntos de funcionamiento del conjun-



to; y

La figura 5, un diagrama ordenado de señales, que muestra cómo se recupera información de la memoria 20.

Los signos empleados en estas figuras indican :

- 5 A : Generador de entrada.
- B : Detector.
- C : Comparador.
- D : Definidor MACRØ de categoría.
- E : Definidor MACRØ de CRS (= FETCH).
- 10 F : Redefinidor MACRØ de FETCH.
- G : Redefinidor MACRØ de CRS (= CAT).
- H : Redefinidor MACRØ de categoría.
- I : Verificador continuo.
- J : Lectura de FETCH.
- 15 K : Contador operante.
- L : Ajuste a.
- M : Avanza a.
- N : Gen. CRS.
- O : Memoria.
- 20 P : FETCH.
- Q : Dirección.
- R : CAT.
- S : WØRK.
- SS : WØRK 1.
- 25 SSS : WØRK 2.
- SSSS : WØRK 3.
- T : Almacenaje de definición MACRØ.
- U : Almacenaje de expansión MACRØ.
- V : Unidad de cinta intermitente.
- 30 X : FREQ.



- Y : GAIN 2.
- NF : Niveles de expansión de FETCH.
- PO : Primero.
- SO : Segundo.
- 5 TO : Tercero.
- CO : Cero.

En la figura 1 se expone un sistema específico ilustrati-
vo de recopilador de datos, el cual comprende un contador de opera-
ciones 12 que excita sucesivamente varios elementos asociados 10,
10 15, 25, 30, 35, 40, 45, 50, 55 y 60 del sistema, de arriba a abajo.
El contador 12 puede constar ventajosamente de un integrador bina-
rio de cuatro fases y de circuitos de distribución de impulsos co-
nectados al mismo, para habilitar un sistema seleccionado de elemen-
tos ó factores (10, 15, 25, 30, 35, 40, 45, 50, 55, 60) cuando el
15 cómputo digital que caracteriza el contador corresponde al número
binario de control ilustrado junto al elemento correspondiente del
sistema en la figura 1. Cada vez que el contador operante 12 habi-
lita un elemento ó factor, la cuenta del mismo aumenta en uno, y se
puede activar el siguiente. Además, tres elementos, los factores
20 15, 25 y 55, se pueden activar selectivamente para ajustar el con-
tador 12 en los estados digitales 0000, 0110 y 0000, respectivamen-
te, a fin de que el contador active a continuación los elementos 10,
40 y 10.

En la organización de la figura 1 se incluye un generador
25 de entrada 10 para suministrar en sucesión instrucciones computati-
vas de posición, funcionamiento y campos de dirección corrientes a
un detector 15. Éste examina cada instrucción recibida, para regis-
trar la presencia de cualquiera de las categorías de una clase pres-
crita en uno y otro de sus campos, de conformidad con la aplicación
30 particular del recopilador.



Cuando el detector 15 elabora una instrucción y deja de descubrir una variable indefinida de dirección, reajusta el contador 12 a 0000, y el generador de entrada 10 queda dispuesto para suministrar la siguiente instrucción del programa original. Sin embargo, cuando se detecta cualquier variable de interés, la unidad 15 transfiere el nombre particular de la variable, por un conductor 18, a un comparador 25, un definidor MACRØ de categoría 30, un redefinidor FETCH MACRØ 40, un redefinidor MACRØ 45, y un redefinidor MACRØ de categoría 50. El control del sistema pasa luego, por mediación del contador 12 precitado, al comparador 25.

Al recibir un nombre variable procedente del detector 15, el comparador 25 busca en una porción de definición MACRØ de una memoria colectora 20, para averiguar si el nombre está ya incluido en ella. En este caso, el comprador 25 ajusta el contador 12 al estado digital 0110, con lo que la unidad 45 se activa a continuación. Si el nombre variable no está contenido ya en la memoria, el definidor de categoría MACRØ 30 activado seguidamente sirve para escribir el nombre variable específico en una posición de memoria incluida en la porción de definición MACRØ del almacén 20, y para colocar en la posición de almacenaje siguiente una dirección en una parte de expansión MACRØ de la memoria 20, que constituye la primera de varias posibles células colectoras con instrucción ó instrucciones correspondientes al nombre variable.

Se advierte aquí que el término MACRØ es muy utilizado en el campo de los computadores para identificar un horario global de instrucciones almacenadas en una tabla de expansión MACRØ, y designado por un nombre ó título MACRØ correspondiente, almacenado de la tabla colectora de definición MACRØ. Una descripción detallada de MACRØS se encontrará, por ejemplo, en las páginas 120s de "An Introduction to Symbolic-Programming", de P. Wegner, publicado por Char-



les Griffin & Co., Ltd. Londres.

La memoria 20 incluida en la organización de la figura 1 sirve para almacenar en la parte de definición MACRØ el nombre FETCH. Además, la célula de memoria siguiente al título FETCH almacenado
5 comprende una dirección de almacenaje en la porción de expansión MACRØ de la memoria 20 donde ha de comenzar una tabla de expansión
FETCH.

En la disposición de la figura 1 se incluye también un generador 38 de símbolo creado (CRS), que suministra una sucesión de
10 palabras digitales simbólicas únicas en forma binaria corriente ó BCD (binaria en clave decimal); tal sucesión puede comprender ventajosamente la serie ..001, ..002, ..003, etc. Cada vez que se suministra un símbolo creado a cualquiera de dos unidades operantes asociadas 35 ó 45, a petición, el generador CRS 38 puede producir automáticamente la palabra simbólica que sigue en orden, de modo que ninguna de ellas se emplea dos veces.
15

En respuesta a una palabra digital de control 0100 suministrada por el contador 10, el definidor CRS MACRØ 35 sucesivamente activado actúa e introduce un símbolo creado, procedente del generador
20 38, en la porción de definición MACRØ de la memoria 20. Además, el definidor 35 almacena la dirección de memoria incluida en la célula colectora que sigue al nombre FETCH en la célula de la memoria 20 situada inmediatamente después del símbolo creado almacenado. Este funcionamiento de circuito, en lo esencial, hace el símbolo creado
25 del nombre MACRØ equivalente en cuanto a operación al FETCH MACRØ. Por último, el definidor 35 sirve para transmitir el símbolo creado a la unidad 40.

El definidor 40 de FETCH MACRØ, activado a continuación por el contador 12, introduce el símbolo creado, previamente elaborado por la unidad 35, en una posición colectora de la porción de
30



expansión MACRØ de la memoria 20, y escribe tambien en la siguiente
célula coleccionadora, por el tramo 18, el nombre variable particular pro-
cedente del detector 15. Asimismo, la dirección que contiene el sím-
bolo creado se coloca en la célula coleccionadora de definición MACRØ si-
5 guiente a la posición que contiene FETCH. Como se apreciará mejor
por lo que sigue, esto completa la entrada de la categoría variable
detectada en la lista matriz FETCH.

El redefinidor MACRØ 45 es activado por el contador 12,
con intervención del comparador 25, cuando se ha encontrado previa-
10 mente una variable de tema. Alternativamente, cuando la disposición
de la figura 1 elabora un nombre variable por primera vez, la unidad
45 se excita una vez que los elementos 30, 35 y 40 terminan la ope-
ración del sistema.

El redefinidor MACRØ 45 actúa, a semejanza de la unidad 35,
15 colocando el siguiente símbolo creado disponible, procedente del ge-
nerador 38, en una dirección de memoria de definición MACRØ, y alma-
cenando en la posición siguiente la dirección mnésica de expansión
MACRØ que sigue al nombre de categoría variable de tema de la por-
ción superior (de definición) de la memoria 20. Además, el símbolo
20 creado se transfiere desde el redefinidor 45 a la estructura asocia-
da 50.

El redefinidor MACRØ de categoría 50 coloca luego el sím-
bolo creado empleado por la unidad 45 en una célula coleccionadora de ex-
pansión MACRØ, y luego introduce en la célula ó las células siguien-
25 tes la instrucción ó las instrucciones que comprende el producto
efectivo de la organización recopiladora de la figura 1.

Se emplea una unidad continua de verificación 55 para re-
ajustar el contador 12 a su estado binario inicial 0000, a fin de
elaborar la siguiente instrucción procedente del generador 10, si
30 siguen llegando otras. Despues de elaborada la última instrucción,



el control del sistema pasa a una unidad de FETCH 60, que interroga la lista matriz de FETCH almacenada leyendo en la memoria 20 la información que comienza por la dirección de almacenaje anotada en la célula de la memoria que sigue al nombre FETCH. Más concretamente, cuando se llega a una célula de la memoria 20 que comprende una instrucción efectiva de computador, la instrucción se lee en una cinta intermitente 65 para recopilarla luego y/ó ejecutarla mediante un computador. Sin embargo, cuando el consultor 60 de la lista de FETCH detecta un nombre de categoría variable almacenado, ó un símbolo creado, se recurre para la salida de datos a la información almacenada en la correspondiente tabla de expansión, especificada por la dirección incluida en la célula colectora que sigue al nombre variable ó al símbolo creado, en la parte de definición MACRO de la memoria 20.

Se advierte aquí que formas específicas de realización de los mecanismos ya descritos con referencia a la figura 1 son evidentes para los entendidos en la materia, vista la sucesión de operaciones de los mismos. En particular, tales unidades se exponen en las configuraciones de estructura comprendidas en la patente EUA 3.036.773, de J. L. Brown, otorgada el 29 de mayo de 1962.

Para ilustrar más el funcionamiento de la disposición recopiladora de la figura 1, se examina a continuación una serie particular de funciones de circuito. Supóngase que el generador de entrada 10 suministra las siguientes instrucciones de escalón original que simulan un circuito eléctrico :



	<u>OPERACION</u>	<u>DIRECCION</u>	
	READ	GAIN1, BNDWTH	(1)
	AMP	GAIN1	(2)
	OSC	FREQ	(3)
5	FLT	BNDWTH	(4)
	AMP	GAIN2	(5)
	DFF	FREQ	(6)

AMP, OSC, FLT y DFF significan respectivamente un aplicador, un oscilador, un filtro y un diferenciador, y los correspondientes campos de dirección ó mensaje representan la ganancia, la frecuencia ó la anchura de banda que caracterizan tales elementos. Por otra parte, supóngase que la memoria 20 contiene la palabra FETCH en su definición MACRO, como muestra la figura 2A a modo de modelo de almacenaje inicial para la memoria 20. Por último, el contador 12 está adaptado para hallarse primero en estado digital 0000.

En respuesta al estado 0000 del contador 12, el generador de entrada 10 suministra la instrucción READ al detector 15. Éste la reconoce como un informe de datos entrantes que proporciona valores de las cantidades GAIN1 y BNDWTH, y las define, y que no necesita seguir siendo manejado por el circuito de recopilador de la figura 1. En consecuencia, el detector 15 reajusta el contador a 0000, de modo que el generador 10 puede suministrar instrucción (2).

El detector 15 examina el campo de dirección de la segunda instrucción, ó sea GAIN1, y encuentra que ha sido ya definida por la instrucción READ. Es decir, que el informe (2) ya no interesa al recopilador de la figura 1, que sólo se ocupa de variables de dirección indefinidas. Por tanto, también en este caso, el detector 15 reajusta el contador a su estado inicial, para que pueda ser recopilada la siguiente instrucción.



En las condiciones expuestas, el generador de entrada 10 suministra ahora instrucción (3) al detedor 15, que identifica FREQ como una variable de campo de dirección indefinida. En consecuencia, la unidad 15 transfiere la palabra literal FREQ en forma binaria a las unidades 25, 30, 40, 45 y 50, por el conductor de datos 18. Después de explorar la memoria 20, el comparador 25 (activado a continuación por el contador 12) nota que el nombre variable FREQ no está incluido en su parte de definición MACRØ, y, por consiguiente, pasa control del sistema por el mencionado contador 12 al definidor MACRØ 30.

La unidad 30 coloca el nombre literal FREQ en una célula de definición MACRØ, como se ve en la figura 2B. De manera análoga, el definidor 35 funciona a continuación para introducir el primer símbolo creado, procedente del generador CRS 38, es decir, ..001, en la zona colectora de definición MACRØ, según se expone en la figura 2C. Además, como la célula de memoria que sigue al nombre FETCH está vacante entonces, queda análogamente vacía la célula que sigue al nombre MACRØ ..001.

El contador 12 activa seguidamente el redefinidor FETCH MACRØ 40, que introduce el símbolo creado ..001 en una posición colectora de expansión MACRØ, como la dirección 1000 de la memoria 20, e inscribe en la posición inmediata siguiente 1001 la variable particular de dirección que se elabora, ó sea el nombre FREQ. Por otra parte, el elemento 40 define de nuevo FETCH en la parte de definición de la memoria 20, insertando en la célula de ésta que sigue al nombre FETCH la dirección 1000 que corresponde al sitio inicial FETCH de expansión de la tabla.

El contador 12 activa luego el redefinidor MACRØ 45, para insertar el segundo símbolo creado, ó sea ..002, en el almacenaje de definición MACRØ (figura 2E). El redefinidor MACRØ 50 de cate-



goria inserta luego el símbolo creado ya empleado ..002 en una posición colectora de expansión MACRO 2000, y pone también en el lugar siguiente una ó varias instrucciones de computador, designadas por W~~ORK~~ en el dibujo, con la manifestación particular de que esas

5 instrucciones dependen de la aplicación del compilador particular. Por ejemplo, todas las instrucciones W~~ORK~~ pueden comprender el informe STA X de computador, que conviene habilitar para que almacene (store) la cantidad de variable de tema (por ejemplo, FREQ), cuando la define el computador durante la ejecución efectiva del programa,

10 en la parte de dirección (address) de un lugar de almacenaje X, donde X corresponde a la dirección contenida en la memoria del computador en el momento de la ejecución, para el informe que se compila (por ejemplo, OSC FREQ en este caso). En tal aplicación, se producirá un informe inicial de acumulador computador clear y add (CLA)

15 para cada variable de dirección, por obra del definidor MACRO 30 de categoría.

A esta altura del funcionamiento del circuito, la estructura de verificación continua 55 nota que han de recopilarse más instrucciones, y por ello reajusta el contador a 0000 para elaborar el

20 informe siguiente. Sin embargo, como el campo de dirección de la instrucción (4) contiene el nombre BNDWITH, ya definido en el informe READ (1), el detector 15 reajusta el contador 12 de nuevo a 0000, para comenzar a elaborar la instrucción (5), ó sea AMP GAIN2.

Como GAIN2, a diferencia de GAIN1, es una variable indefinida, el detector 15 pasa el control de sistema al comparador 25.

Después de explorar la memoria 20, el comparador 25 identifica GAIN2 como una variable de interés, no encontrada anteriormente. La disposición de la figura 1 funciona entonces de un modo esencialmente idéntico al descrito, empleando los dos símbolos creados siguientes

30 ..003 y ..004, en lugar de los símbolos ..001 y ..002 utilizados an-



tes, y tomando el nombre variable GAIN2 en vez de FREQ. En particular, el modelo de almacenaje de información para la memoria 20, despues del funcionamiento en circuito de las unidades 30, 35, 40, 45 y 50, a fin de elaborar GAIN2, se expone respectivamente en las figuras 3A, 3B, 3C, 3D y 3E. En cuanto a la figura 3D, que corresponde al estado de la memoria 20 despues de funcionar el redefinidor de FETCH 40, se observa que la posición colectora de definición MACRØ despues del nombre FETCH se ha inscrito de nuevo para que contenga la posición de memoria 2500 en que comienza la tabla de expansión de FETCH redefinida.

Despues de elaborada la variable GAIN2, la instrucción final que contiene el campo de dirección FREQ es transferida por el generador de entrada 10 y el detector 15, que vuelve a identificar FREQ como variable no definida, al comparador 25. Éste nota ahora que FREQ está presente en el almacenaje de definición MACRØ (véase, por ejemplo, la figura 3E), y adelanta en consecuencia el contador 12 al estado digital 0110.

En las condiciones de circuito reseñadas, el contador 12 activa a continuación el redefinidor MACRØ 45, que inserta el siguiente símbolo creado disponible, ó sea ..005, en el almacén de definición MACRØ (figura 4A), y coloca en la célula sucesiva de memoria la dirección 2000 asociada en el momento al nombre FREQ MACRØ en dicho almacén. El redefinidor 50 de categoría coloca luego el símbolo ..005 y una ó más instrucciones WØRK3, originadas en el recopilador, en direcciones mnésicas de expansión 3500 y 3501, respectivamente, así como la dirección 3500 en el sitio de almacenaje situado inmediatamente debajo de la célula mnésica que contiene el nombre variable FREQ, con lo que se define de nuevo la variable FREQ. La configuración colectora de la memoria 20 despues de funcionar la unidad 45 se ilustra en la figura 4B.



En este punto, la unidad verificadora 55 nota que se han recopilado todas las instrucciones de origen, y permite que el mencionado contador 12 active a continuación la unidad de lectura FETCH 60, a fin de extraer de la memoria 20 todas las instrucciones, ó sea los conceptos ~~W~~ORK, recopilados por la disposición de la figura 1. Un diagrama ordenado de señales para este proceso de recuperación de informes se expone en la figura 5.

Cuando la unidad de lectura 60 consulta la lista matriz conjunta FETCH, es transferida por la dirección almacenada 2500, contenida en la célula de memoria que sigue al nombre FETCH, a la definición ~~..003~~ MACRO físicamente almacenada en la dirección 2500 (figura 4B). Como la cantidad literal ~~..003~~ no es en realidad una instrucción de computador, no se pasa por lectura a la cinta intermitente de salida 65. Por el contrario, la unidad FETCH 60 interroga la parte de definición ~~MACRO~~ de la memoria 20, con el propósito de hallar una expansión para el nombre entrante ~~MACRO~~ ~~..003~~, y es transferida a la dirección 1000 por la célula colectora siguiente ~~..003~~ de la tabla ~~MACRO~~.

La dirección 1000 contiene el siguiente nombre MACRO ~~..001~~, y la unidad 60 se dirige así de nuevo al almacenaje de definición ~~MACRO~~. Sin embargo, en la figura 4B puede apreciarse que la célula colectora de definición ~~MACRO~~ que sigue a ~~..001~~ está vacante, y por ello ~~..001~~ se interpreta como cero ó ~~MACRO~~ vacío, y se descarta. En consecuencia, la unidad de lectura FETCH consulta la siguiente célula colectora, ó sea 1001, y en ella encuentra otro nombre ~~MACRO~~, ó sea FREQ. La unidad de lectura 60 funciona, pues, para examinar la dirección de almacenaje que sigue al nombre FREQ en el almacén de definición ~~MACRO~~, y se refiere así a la dirección 3500.

La posición 3500 contiene el título ~~MACRO~~ ~~..005~~, y su definición ~~MACRO~~ asociada, en la parte superior de la memoria 20, lo



transfiere al lugar de almacenaje 2000, donde aparece el símbolo
..002; éste resulta ser una relación cero por referencia al almace-
naje de definición MACRØ. Sin embargo, al interrogar el siguiente
lugar de almacenaje 2001, se encuentra que esta dirección contiene
5 una ó más instrucciones efectivas originadas en el recopilador, ó
sea WØRK1, que fue el primer informe producido por la organización
de la figura 1 para la variable de dirección FREQ. Por consiguiente
la instrucción ó las instrucciones que expresan WØRK1 se descargan
en la unidad intermitente 65. Esto completa la expansión del MACRØ
10 ..005, que corresponde al tercer nivel establecido de expansión pa-
ra FETCH que muestra la figura 5.

La unidad FETCH 60 se vuelve a dirigir luego a FREQ MACRØ,
que en este punto no ha alcanzado su expansión total. Es decir, que
como el MACRØ ..005 almacenado en la posición 3500 se ha despachado
15 totalmente, las instrucciones WØRK3 almacenadas en la siguiente di-
rección 3501 de expansión de FREQ se pasa por lectura a la cinta in-
termitente 65. Esto termina la expansión de la lista de almacenaje
FREQ MACRØ, que corresponde al segundo nivel de elaboración de FREQ,
y completa asimismo la expansión de MACRØ ..003 (primer nivel de cla-
20 boración).

En este punto, la unidad de lectura 60 de FETCH se refiere
a la dirección 2501, que corresponde a otro nivel primero de expan-
sión para la lista de FETCH. El título GAIN2 MACRØ encontrado en es-
te lugar transfiere la unidad 60 a la dirección 3000, por el almacén
25 de definición MACRØ. El nombre MACRØ ..004 allí almacenado resulta
ser cero, y la unidad de lectura 60 pasa entonces a la unidad inter-
mitente 65 las instrucciones recopiladas finales, representadas por
WØRK2.

De lo expuesto se desprende que la disposición de la figu-
30 ra 1 origina por lo menos una instrucción de computador siempre que

19 JUL 1954



una instrucción inicial contiene un campo de interés, y lleva todas esas instrucciones originadas en el recopilador a una cinta intermitente, como fase final de recopilación. Además, los informes recopilados inherentes a cada categoría de campo forman un bloque compacto de instrucciones, y esos bloques aparecen por el orden de aparición de las categorías. Se advierte aquí que la organización de la figura 1 es capaz de elaborar una clase principal (FETCH) y una variedad no especificada de categorías (las variables de dirección indefinidas) que caen dentro de la clase. Sin embargo, la disposición de la figura 1 puede acomodar categorías y subcategorías secundarias empleando simplemente otros definidores MACRO 30 y 35 en cascada y un redefinidor 45 para cada nivel más de elaboración de datos.

Tales unidades complementarias seguirían inmediatamente, en el orden físico y en el funcional, a las estructuras correspondientes ilustradas en la figura 1.

Además, se advierte que la organización de la figura 1 está orientada hacia una máquina recopiladora de fines especiales, que elabora los datos de interés. Sin embargo, se ha descubierto que la secuencia de clave original conjunta FAP expuesta a continuación permite el funcionamiento de una máquina computadora de acuerdo con el invento :



	FETCH	MACRØ		(7)
		ENDM	FETCH	(8)
	DEFINE	MACRØ	PAR, GRS	(9)
	PAR	MACRØ		(10)
5		ENDM	PAR	(11)
	GRS	ØPSYN	FETCH	(12)
	FETCH	MACRØ		(13)
		GRS		(14)
		PAR		(15)
10		ENDM	FETCH	(16)
		ENDM	DEFINE	(17)
	EXTEND	MACRØ	PAR, WØRK, GRSZ	(18)
		IFF	O,/MAC/PAR	(19)
		DEFINE	PAR	(20)
15	GRSZ	ØPSYN	PAR	(21)
	PAR	MACRØ		(22)
		GRSZ		(23)
		WØRK		(24)
		ENDM	PAR	(25)
20		ENDM	EXTEND	(26)

La correspondencia entre las estructuras funcionales seleccionadas incluidas en la figura 1, y las instrucciones de computador precitadas, es la siguiente :



	<u>UNIDAD OPERANTE</u>	<u>INSTRUCCIÓN</u>
	Memoria 20, incluida una entrada inicial FETCH en almacén	7, 8
	Comparador 25	19
5	Definidor MACRØ 30	10, 11
	Definidor MACRØ 35	12
	Redefinidor FETCH MACRØ 40	13, 14, 15, 16
	Redefinidor MACRØ 45	21
	Redefinidor MACRØ 50 de categoría	22, 23, 24, 25

10

N O T A
=====

Se reivindica como objeto de la presente patente :

1. - Método de recopilación de instrucciones en un sistema de obtención de datos almacenados de un programa, el cual comprende las siguientes fases: a) formar una lista matriz con cero inicial en una memoria de información, y b) revisar cada instrucción de una serie de ellas para descubrir la primera aparición de un campo que contenga cualquier símbolo de los de una clase determinada; caracterizado porque además comprende las etapas siguientes: c) establecer una lista de almacenaje de expansión de clase correspondiente; d) componer una lista de símbolos creados equivalente a la lista matriz; e) redefinir la lista matriz para incluir la de almacenaje de símbolos creados y el símbolo avisado particular de su clase; f) componer una lista de símbolos creados equivalente a la lista de almacenaje de la clase de expansión; y g) redefinir la lista de almacenaje de clase para incluir la de símbolos creados, y al menos una nueva instrucción.

2. - Aparato para la obtención de datos por el método de la reivindicación 1, el cual comprende elementos de circuito para suministrar sucesivamente instrucciones de origen; un detector para ave-

30



riguar por cada instrucción de origen la presencia de un símbolo clave determinado de un grupo seleccionado de ellos; y una memoria que consta de una porción de lista de clase y otra de expansión de categoría; caracterizado porque el sistema comprende además un primer circuito de acceso a la memoria, que responde a cada nuevo símbolo clave detectado, para inscribir una entrada correspondiente en la porción de lista de clase de la memoria; y un segundo circuito de acceso a la memoria, que responde asimismo a la detección de un símbolo clave, para producir y escribir una sucesión de índices en la porción de expansión de categoría de la memoria.

3. - Método de recopilación de instrucciones en un sistema de obtención de datos almacenados de un programa, y aparato para la obtención de datos que emplea dicho método.

Esta memoria consta de veinte páginas, escritas por una sola cara.

BARCELONA,

P. A.

