



P - 32.031

Docket 10863.

326943

MEMORIA DESCRIPTIVA

que se presenta para unir a la solicitud

de

PATENTE DE INVENCION

formulada el 20 de mayo de 1966 con el N^o. 326.943,

en

E S P A Ñ A

por VEINTE años

a nombre de INTERNATIONAL BUSINESS MACHINES CORPORATION,
entidad norteamericana, establecida en Armonk, N.Y., Es-
tados Unidos de América, por:

"UN METODO PARA FABRICAR UN TRANSISTOR DE EFECTO
DE CAMPO"

=====

La presente invención se refiere a métodos pa-
ra fabricar transistores de efecto de campo y barrera
aislada y, más en particular, a métodos de fabricación
perfeccionados para perfilar las características de tra-
5 bajo de los transistores de efecto de campo y barrera
aislada.

En la actualidad se están efectuando grandes
esfuerzos dirigidos hacia el desarrollo de métodos para
fabricar por lotes o de manera discontinua pero en gran
10 número, dispositivos de circuito de estado sólido "mi-

326943



crominiaturizados" en unión de interconexiones funcionales sobre un único sustrato. Merced a este desarrollo se espera resolver y superar ciertos problemas resultantes de la cada vez mayor complejidad de los sistemas electrónicos de hoy en día, así como del elevado coste, tan perjudicial, de fabricación de los mismos. El objetivo de tal desarrollo es el de reducir el tamaño, el peso y el coste unitario de los dispositivos de circuito de estado sólido, y también el de mejorar la seguridad funcional, la velocidad y la utilización de energía, desde el punto de vista del sistema.

En la información científica se han venido describiendo numerosos dispositivos de circuito de estado sólido adecuados para la fabricación de tipo discontinuo. Por ejemplo, uno de tales dispositivos es el transistor de efecto de campo y barrera aislada. Fundamentalmente, un transistor de efecto de campo comprende un electrodo metálico de barrera ("gate") separado de la superficie de un cuerpo semiconductor de un primer tipo de conductividad, adecuadamente activado o "drogado", por una delgada capa de un material dieléctrico; además, hay unos electrodos de fuente y de drenaje definidos por unas partes de superficie separadas, de conductividad de tipo contrario, en el cuerpo semiconductor. Los campos eléctricos generados por el electrodo de barrera modulan la densidad de portadores a lo largo de la superficie, o el canal de conducción, del cuerpo semiconductor y, por consiguiente, la conducción entre los electrodos de fuente y de drenaje. El transistor de efecto de campo, por ser un dispositivo de control de tensión, está más cerca de la

32694325



equivalencia de un triodo (tubo de vacío) que de un dispositivo transistor común.

Los esfuerzos actuales de fabricación discontinua, basados en cierto modo en la tecnología de los semiconductores ya conocida, trata de formar al mismo tiempo en un cuerpo semiconductor (por ejemplo, una oblea de silicio) un gran número de transistores de efecto de campo, ya sean NPN o PNP. La oblea de silicio forma parte constituyente de cada transistor de efecto de campo, es decir, define el canal de conducción y le da asimismo un soporte adecuado. No obstante, los métodos de fabricación de hoy en día tienen ciertas limitaciones inherentes. Por ejemplo, los transistores de efecto de campo fabricados simultáneamente en una misma oblea de silicio presentan por lo general un mismo modo operacional. Más especialmente, los transistores NPN de efecto de campo presentan en trabajo un modo "depletivo" o de agotamiento, esto es, con polarización cero en la barrera circula una apreciable corriente I_{sd} de fuente-drenaje; en cambio los transistores PNP de efecto de campo exhiben en trabajo un modo de "realce", es decir, se necesita una polarización negativa de barrera para hacer pasar una apreciable intensidad I_{sd} de corriente de fuente drenaje. Por consiguiente, los transistores de efecto de campo NPN son dispositivos normalmente en "conducción", y los transistores PNP de efecto de campo son dispositivos normalmente en "corte". Asimismo, cada transistor de efecto de campo formado en la oblea de silicio exhibe una misma tensión de umbral V_t .

Desde el punto de vista de los circuitos lógi-

326943



cos, el trabajo en modo de "realce" que exhiben los transistores PNP de efecto de campo es el preferido, ya que permite el acoplamiento directo entre los elementos de circuito individuales. Los transistores de efecto de campo de tipo NPN son de un particular interés, por presentar mayor movilidad (μ) de portadores que los transistores de efecto de campo de tipo PNP. Por consiguiente, desde el punto de vista de proyecto, es muy de desear un transistor de efecto de campo de tipo NPN que exhiba un modo de trabajo de "realce" y también la aptitud de controlar, o perfilar, la tensión de umbral V_t aplicada al electrodo de barrera para extraer una corriente I_{sd} utilizable, de fuente-drenaje. Por ejemplo, los transistores de efecto de campo, ya sean NPN o PNP, que exhiban en trabajo un modo "depletivo" se prefieren como dispositivos de carga de corriente constante, en tanto que aquellos que presentan en trabajo un modo de "realce" se prefieren como elementos activos en una disposición de circuitos. Los métodos de polarización selectiva hasta ahora propuestos para obtener tanto un modo "depletivo" como un modo de "realce" en el trabajo de los transistores de efecto de campo de un mismo tipo, sobre una misma oblea de silicio, son complicados y molestos. De igual modo, la polarización sugerida para la oblea de silicio no solamente excluye o impide la selectividad, sino que introduce también un desplazamiento de tensión común, que afecta al funcionamiento de cada uno de los transistores de efecto de campo.

Los modos operacionales o de trabajo característicos, presentados por los transistores de efecto

326943



de campo NPN y PNP respectivamente, se deben a un exceso de estados de superficie donadores a la largo del canal de conducción, que proviene del carácter de la zona interfacial aislante del silicio-dióxido de silicio. En el

5 transistor NPN de efecto de campo, estos estados de superficie donadores pueden originar un camino óhmico de conducción (capa de inversión) entre los electrodos de fuente y de drenaje. De igual modo, en el transistor PNP de efecto de campo estos estados de superficie donadores

10 definen un camino de conducción de mayor resistividad (capa de acumulación) entre los electrodos de fuente y de drenaje, con lo cual se necesita una mayor polarización negativa de barrera para extraer una corriente útil, I_{sd} de fuente-drenaje. El problema metalúrgico de formar

15 una pluralidad de transistores de efecto de campo en disposición operativa sobre una oblea de silicio se simplificaría mucho si se pudieran perfilar o controlar las características de trabajo de tales dispositivos con arreglo a las necesidades de los circuitos. Este perfilado se

20 logra, conforme al presente invento, mediante una compensación controlada de estados de superficie donadores en la superficie del silicio, que haga que la superficie sea más de tipo P, y efectuándose estas compensación de manera que no complique un procedimiento de fabricación

25 ya complicado.

Por consiguiente, es objeto de esta invención un método nuevo para fabricar transistores de efecto de campo.

Otro objeto de esta invención reside en un

30 nuevo método para perfilar las características de trabajo

326943



de los transistores de efecto de campo.

Otro objeto de esta invención consiste en unos transistores de efecto de campo que, formados en una única oblea semiconductor, presentan en trabajo un modo
5 "depletivo" o de agotamiento y un modo de "realce".

Otro de los objetos de esta invención reside en un nuevo método para determinar de manera individual los modos operacionales o de trabajo de una pluralidad de transistores de efecto de campo del mismo tipo, for-
10 mados en una oblea semiconductor.

Otro objeto de esta invención reside en un nuevo método para controlar el efecto de los estados de superficie donadores en una zona interfacial de semiconductor-aislador.

15 La conducción en un transistor de efecto de campo es principalmente un mecanismo de superficie, ya que la circulación de portadores entre los electrodos de fuente y de drenaje se efectúa a lo largo de una parte de superficie delgada y estrecha de la oblea de silicio
20 en la zona interfacial de semiconductor y aislador. Como antes se ha dicho, la densidad de los estados de superficie donadores en la superficie del silicio es determinante primario de las características de trabajo del transistor de efecto de campo. En la técnica ya conocida
25 se han realizado numerosos intentos para controlar la densidad de estados de superficie donadores en la superficie del silicio, o a lo largo del canal de conducción, de los transistores de efecto de campo. Por ejemplo, entre tales intentos se han incluido los tratamientos térmicos entre 100°C y 150°C, que sirvieron sólo para miti-
30

326943



gar, pero no para dar un control positivo sobre las características de trabajo de los transistores de efecto de campo,. Es más, tales tratamientos afectan a todos los transistores de efecto de campo de la oblea de silicio, de modo tal que queda excluido el perfilado individual de las características de trabajo de tales dispositivos. Asimismo, y como se ha descrito en la solicitud de patente norteamericana número 392.144, presentada el 26 de agosto de 1964 a nombre de A.E. Brennemann y otros, y cedida a un cesionario común, las características de trabajo de los transistores de efecto de campo se perfilan o controlan introduciendo impurezas negativamente cargadas en la capa de dióxido de silicio aislante.

Conforme al presente invento, la densidad de estados de superficie donadores en la zona interfacial de silicio y dióxido de silicio se regula con precisión "drogando" con una impureza aceptora apropiada la parte de superficie estrecha de la oblea de silicio que define el canal de conducción del transistor de efecto de campo, y efectuando este drogado a través de la capa de dióxido de silicio, para no complicar innecesariamente el procedimiento de fabricación. La presencia de la impureza aceptora a lo largo de la parte de superficie estrecha de la oblea semiconductor reduce efectivamente la densidad de estados de superficie donadores, esto es, el potencial de superficie, en la zona interfacial de silicio y dióxido de silicio. Mediante el control del nivel de drogado de la superficie del silicio, es posible regular o perfilar las características de trabajo (por ejemplo, la tensión de umbral V_t) del transistor de efecto

326943



de campo; asimismo, con un nivel de drogado suficiente se puede convertir de modo irreversible el modo operacional del transistor de efecto de campo. Ahora bien, la impureza aceptora se selecciona a propósito de manera que
5 la presencia de una pequeña concentración de tal impureza en la capa de dióxido de silicio aislante no tenga efecto perjudicial alguno sobre el mecanismo de conducción superficial.

En general, como capa aislante en un transistor
10 de efecto de campo de silicio, se utiliza una capa de dióxido de silicio formada genéticamente. Según la información existente sobre la materia, el dióxido de silicio puede actuar como máscara de protección selectiva contra la difusión de ciertos materiales "drogantes" en una superficie de silicio. Por ejemplo, en el artículo "Surface
15 Protection and Selective Masking during Diffusion in Silicon" ("Protección superficial y enmascaramiento selectivo durante la difusión en el silicio"), de C.J. Frosch y col., Journal of the Electrochemical Society,
20 septiembre 1957, pp. 547-552, se describe la efectividad del dióxido de silicio como máscara protectora contra la difusión de varias impurezas donadoras y aceptoras en el silicio.

Una impureza aceptora apropiada para la práctica
25 de esta invención se caracteriza idealmente como poseedora de una elevada constante de difusión D_{Si} (próxima a infinito) a través de la capa de dióxido de silicio, una baja constante de difusión D_{SiO_2} (próxima a cero) en el material de silicio, con lo cual sólo se "droga" la parte
30 de superficie estrecha, y una elevada constante de segre-

326943

25



gación \underline{m} (próxima a infinito) en la zona interfacial del silicio con el dióxido de silicio, de modo que a través de esta zona interfacial de silicio-dióxido de silicio pasa una gran proporción de átomos de la impureza, que penetran en el material semiconductor, la constante de segregación \underline{m} se define como C_{Si}/C_{SiO_2} , donde C_{Si} y C_{SiO_2} representan las concentraciones de impureza en las superficies del silicio y del dióxido de silicio, respectivamente, que definen la zona interfacial.

10 Con arreglo al indicado método de esta invención, las características de trabajo de un transistor de efecto de campo se regulan de modo irreversible difundiendo una cantidad controlada de galio (Ga) a través de la capa de dióxido de silicio hasta penetrar en la
15 superficie de la oblea de silicio que define el canal de conducción. Una delgada capa de dióxido de silicio es esencialmente transparente para con el galio a elevadas temperaturas (por ejemplo, a más de 650°C). El grado de "drogado" de la parte de superficie estrecha del material de silicio depende de los parámetros del sistema como, por ejemplo, la temperatura de difusión T_d , el tiempo de difusión t_d , la concentración superficial C_0 de galio (Ga) en la capa de dióxido de silicio, el espesor \underline{d} de la capa de dióxido de silicio, el coeficiente de segregación \underline{m} en la zona interfacial de silicio y dióxido de silicio, etc. En la práctica de esta
25 invención, los parámetros del sistema se eligen a propósito de manera tal que solamente es drogada la parte de superficie estrecha de la oblea de silicio para determinar una conveniente tensión de umbral V_t y, también
30

326943



establecer un determinado modo operacional para el transistor de efecto de campo.

En la práctica de esta invención, el galio resulta particularmente adecuado como impureza aceptora, ya que presenta una elevada constante de difusión D_{SiO_2} en el dióxido de silicio (v. gr., de 10^{-15} cm^2/s a 800°C); la constante de difusión D_{Si} en el silicio es de un orden de magnitud inferior (v.gr., de 10^{-16} cm^2/s a 800°C). Asimismo, el galio presente una constante de segregación m , en la zona interfacial del silicio con el dióxido de silicio, de alrededor de 20, de modo que se logra un apreciable drogado de la parte de superficie estrecha del material de silicio, en tanto que es mínima la contaminación de la capa de dióxido de silicio. Más importante aún, son mínimos los efectos de permanencia del galio en la capa de dióxido de silicio y de paso o penetración del mismo en las difusiones de fuente y de drenaje, siendo el principal efecto el de "drogado" de la superficie del silicio, para compensar los estados de superficie donadores. La estructura del transistor de efecto de campo puede luego completarse depositando el electrodo de barrera sobre la capa de dióxido de silicio, y haciéndolo coincidir con el canal de conducción definido entre las difusiones de fuente y de drenaje.

Con arreglo a un aspecto más particular de esta invención, en un material de silicio pueden formarse transistores de efecto de campo de un mismo tipo estructural que exhiban a voluntad o selectivamente unos determinados modos operacionales, esto es, de realce o depletivos. Por ejemplo, como más adelante se describe en

326943



una oblea de silicio se fabrican por métodos usuales
unos transistores de efecto de campo, de tipo NPN, que
normalmente exhiben en funcionamiento un modo depletivo.
Como se dice, se quitan las partes de máscara de difu-
5 sión de dióxido de silicio, protectoras de unas porcio-
nes del material de silicio que definen los canales de
conducción de los transistores NPN de efecto de campo, y
se somete la estructura a un breve proceso de oxidación.
Por consiguiente, la capa de dióxido de silicio es pre-
10 formada de modo tal que se dispone de un menor espesor
sobre determinadas áreas, correspondientes a los canales
de conducción de unos transistores de efecto de campo
particulares. Los parámetros del sistema se eligen en-
tonces de manera tal que el galio penetra tan sólo a
15 través de las partes más delgadas, mientras las partes
más gruesas de la capa de dióxido de silicio impiden
efectivamente la penetración. Por consiguiente, se com-
pensan las partes de la superficie de silicio que definen
los canales de conducción de los particulares transisto-
20 res de efecto de campo, modificándose la tensión de um-
bral V_t o alterándose el modo operacional de tales dis-
positivos, según conveniencias. Las partes de la super-
ficie del silicio protegidas o enmascaradas por la capa de
dióxido de silicio de mayor espesor, y que definen los ca-
25 nales de conducción de los restantes transistores de
efecto de campo, no son afectadas esencialmente.

Los precedentes y otros objetos, característi-
cas y ventajas de la invención se irán desprendiendo de
la siguiente descripción pormenorizada de unas formas pre-
30 feridas de realización de la misma, ilustrada en los di-

326943

25 JUN 1966



bujos adjuntos, en los cuales:

- la figura 1 es una vista en corte transversal de una estructura de transistor de efecto de campo, útil para describir el método de esta invención;

5 - la figura 2 es un corte transversal de un número de estructuras de transistor de efecto de campo formadas en una sola oblea semiconductor, y útil para describir un perfilado o control selectivo de las respectivas características de trabajo con arreglo al método de
10 esta invención;

- las figuras 3A y 3B son unas representaciones esquemáticas de los perfiles de difusión de la impureza en el sistema de siliciodióxido de silicio, respectivamente;

15 - las figuras 4A y 4B ilustran las características de intensidad de corriente de fuente-drenaje (I_{sd}) respecto a la tensión de fuente-drenaje (V_{sd}), para diversos valores de tensión de barrera V_g , antes y después, respectivamente, de la compensación de los estados de superficie donadores mediante el método de esta invención;
20 y

- las figuras 5A y 5B ilustran gráficamente la conductancia g_{sd} en función de la tensión de umbral V_t , en los transistores de efecto de campo NPN y PNP, respectivamente, indicando los efectos de la compensación de los estados de superficie donadores sobre las características de trabajo de los transistores de efecto de campo.
25

Con referencia a la fig. 1, se ilustra en ella un transistor de efecto de campo y barrera aislada, de
30 tipo NPN, que comprende una oblea plana 1 de tipo P, de

326943



silicio, de una resistividad relativamente elevada y que posee unas partes separadas 3 y 5 de conductividad tipo N, incorporadas por difusión, que definen unos electrodos de fuente y de drenaje, respectivamente. Los electrodos de fuente y de drenaje 3 y 5 definen normalmente unas uniones rectificadoras (de conducción esencialmente unidireccional) con la oblea de silicio 1. Sobre la superficie de la oblea 1 se forma genéticamente una capa aislante 7, que es utilizada con fines de enmascaramiento o protección durante la difusión del material o agente drogante de tipo N para definir los electrodos de fuente y de drenaje 3 y 5. Por ejemplo, la capa aislante 7 puede hacerse de sílice (SiO_2) por "crecimiento" o desarrollo térmico, mediante exposición de la oblea 1, a 1250°C, a una atmósfera bien de oxígeno (O_2) de oxígeno y vapor de agua ($\text{O}_2 + \text{H}_2\text{O}$) o de dióxido de carbono (CO_2), durante un tiempo suficiente para formarse en un espesor de alrededor de 6.000 Å. Formada la capa aislante 7, se practican unas aberturas 9 y 11 adecuadas, mediante tratamientos fotolitográficos apropiados, para obtener unas "ventanas de difusión" sobre las partes de la oblea 1 en las que se van a aplicar por difusión los electrodos 3 y 5 de fuente y de drenaje. Por ejemplo, sobre la capa continua 7 puede formarse un material de fotoprotección apropiado que reaccione, por ejemplo, fotolíticamente o por irradiación de partículas, en todas partes excepto en aquellas por donde se vaya a efectuar la difusión. Luego se quita el material de fotoprotección por lavado con un disolvente apropiado, para quitar los materiales de fotoprotección que no hayan reaccionado y dejar al descubierto

326943



las áreas de superficie elegidas de la capa 7 de dióxido de silicio. Para "grabar" las ventanas de difusión 9 y 11 se emplea un agente adecuado que ataque al dióxido de silicio (por ejemplo, el ácido fluorhídrico, HF). Con la
5 capa aislante 7 actuando de máscara de difusión, se calienta la oblea 1 a temperaturas que oscilen entre 1100°C y 1250°C, por medio del elemento de calefacción 21, en una atmósfera reactiva de, por ejemplo, pentóxido de fósforo (P_2O_5), para formar los electrodos de fuente y de drenaje 3 y 5. En la práctica, la capa 7 puede desempeñar
10 además la función adicional de aislante eléctrico entre la oblea 1 y los conductores 13 de delgada película metálica, para la interconexión de los diversos transistores de efecto de campo. Como más adelante se describe, tanto los conductores 13 como el electrodo de barrera
15 15 están formados por procedimientos usuales de grabado químico. Una vez formado, el electrodo de barrera 15 se hace coincidir, en relación de aplicación de campo eléctrico con la parte de la oblea 1 que define el canal de
20 conducción 17 entre los electrodos separados 3 y 5, de fuente y de drenaje. En la fig. 1, los conductores 13 y el electrodo de barrera 15 se representan en despiece ordenado, separados de la capa aislante 7, para indicar que la compensación de los estados de superficie donadores se
25 efectúa por lo menos a continuación de los tratamientos de oxidación a elevada temperatura destinados a formar la capa 7 y antes de los tratamientos de metalización destinados a formar los conductores 13 y el electrodo de barrera 15. Asimismo, la parte 7a de la capa 7 se representa
30 con líneas de trazo interrumpido para indicar lo que

326943

254



se quita durante una etapa intermedia del procedimiento de fabricación.

5 A fin de que se puedan apreciar por completo los efectos de compensación de la superficie de la oblea 1, conforme a este invento, se da ahora una breve descripción del particular problema a cuya resolución tiende este invento. Sabido es que la conducción entre los electrodos de fuente y de drenaje 3 y 5 se debe principalmente a un mecanismo de superficie. En un transistor ideal
10 NPN de efecto de campo como el representado en la fig. 1, los portadores mayoritarios (esto es, los "huecos") salen repelidos de la zona interfacial 19 de silicio y dióxido de silicio al polarizarse positivamente el electrodo 15 de barrera; si la polarización positiva de barrera es suficiente, el gran número de electrones del canal de conducción 17 puede definir en realidad una conexión óhmica (capa de inversión) entre los electrodos de
15 fuente y de drenaje 3 y 5. El efecto de exceso de estados de superficie donadores debido al carácter de la zona interfacial 19 de silicio y dióxido de silicio es idéntico, como se indica con los estratos 17' de la oblea 1, y reduce la función de trabajo de las uniones entre tales estratos y los electrodos 3 y 5 de fuente y de drenaje, respectivamente. Al fabricar transistores NPN de efecto
20 de campo por procedimientos usuales, la función de trabajo de las uniones de los estratos 17' y los electrodos de fuente y de drenaje 3 y 5, respectivamente, es lo bastante baja (esencialmente óhmica) para que entre los electrodos de fuente y de drenaje 3 y 5 circule una intensidad de corriente finita a la polarización cero de barre-
25
30

326943



ra (modo depletivo). Recíprocamente, en el transistor PNP de efecto de campo, el exceso de estados de superficie donadores a lo largo de los estratos 17' aumenta la función de trabajo de las uniones entre los estratos 17' y los electrodos de fuente y de drenaje 3 y 5, respectivamente, definiendo así una capa de acumulación mediante la cual se tiene como resultado el funcionamiento en un modo de realce más intenso o profundo, como antes se ha descrito. La presencia de estados de superficie donadores en exceso a lo largo de los estratos 17' proviene del carácter de la zona interfacial 19 de silicio y dióxido de silicio, y no puede evitarse en los procedimientos de fabricación de hoy en día, excepto por medio de tratamiento especiales, como más arriba se ha indicado.

Conforme a unos aspectos particulares de esta invención, los estratos 17' que definen una capa de inversión en el caso de un transistor NPN de efecto de campo, y una capa de aculación en el caso de un transistor de efecto de campo de tipo PNP, se "drogan" de modo apropiado para reducir o superar el efecto de los estados de superficie donadores y, por tanto, el potencial de superficie en la zona interfacial 19 del silicio y el dióxido de silicio. El drogado aceptor regulado de los estratos 17' tiene por efecto controlar las características de funcionamiento de la estructura del transistor de efecto de campo, determinando la función de trabajo de las uniones entre ellos y los electrodos de fuente y de drenaje 3 y 5, respectivamente. Como la conducción modulada por el campo que se extiende en una longitud de Debye penetrando en la oblea 1, después de formada una capa de

326943



inversión, como se indica por medio del cual el canal de
conducción 17, el "drogado" aceptor de este canal regula
la función de trabajo entre él y los electrodos de fuente
y de drenaje 3 y 5, respectivamente, de modo que se pue-
5 den controlar con precisión las características de tra-
bajo (por ejemplo, la tensión de umbral V_t).

Conforme a la práctica preferida de esta in-
vención, como impureza aceptor se elige una que tenga
una constante de difusión D_{SiO_2} relativamente alta, una
10 constante de difusión D_{Si} relativamente baja y una eleva-
da constante de segregación m en la zona interfacial 19
de silicio-dióxido de silicio. Con estas características
se asegura el paso de los átomos de la impureza aceptor,
en número apreciable, a través de la capa 7 y hasta pene-
15 trar en la oblea 1 a poca profundidad. La relativamente
baja constante de difusión D_{Si} suelta, por así decirlo y
en cierto modo, los parámetros de difusión y relaja el
control de la difusión. En el método descrito se prefiere
el galio como impureza aceptor, ya que presenta una cons-
20 tante de difusión D_{Si} de aproximadamente 10^{-16} cm^2/s , una
constante de difusión D_{SiO_2} de alrededor de 10^{-15} cm^2/s ,
y una constante de segregación m de aproximadamente 20.
En general, el espesor de la capa 7 que sirve de máscara
de difusión para los electrodos de fuente y de drenaje 3
25 y 5 está comprendido dentro de unos límites de espesor de
6.000 Å a 10.000 Å. Para reducir el tiempo de difusión
 t_d , se forma un menor espesor de dióxido de silicio sobre
las partes de la oblea 1 que definen el canal de conduc-
ción 17. Después de efectuadas las difusiones de los elec-
30 trodos de fuente y de drenaje 3 y 5, se quita la parte 7a

326943



de la capa aislante 7, por ejemplo, utilizando métodos usuales de grabado químico con ácido fluorhídrico (HF). Es de notar en la fig. 1 que los estratos 17' que definen un exceso de estados de superficie donaciones son
5 coextensivos con la zona interfacial 19 de silicio-dióxido de silicio. Si así conviene, puede quitarse toda la capa 7, si se quiere compensar la superficie total de la oblea 1. Las superficies de la oblea 1 que quedan al descubierta se vuelven a oxidar formando una capa de dióxido de silicio 7b de menor espesor (por ejemplo, de 1.500
10 Å) que se extiende por sobre los electrodos 3 y 5 de fuente y de drenaje. Como se ilustra en la fig. 1, los conductores 13 van conectados a los electrodos de fuente y de drenaje 3 y 5, respectivamente, por métodos norma-
15 les.

Una vez formada la capa 7b, la estructura de la fig. 1 se expone a una atmósfera de galio a elevadas temperaturas. Por ejemplo, el galio difusivo puede derivarse por vaporización del material elemental, o por
20 descomposición de una forma compuesta adecuada como, por ejemplo, el trióxido de galio (Ga_2O_3), transportándose los vapores por sobre la estructura de la fig. 1 en un vehículo apropiado (por ejemplo, hidrógeno) del modo que se ilustra. Como variante, el proceso de difusión
25 del galio puede efectuarse en un sistema de tubo cerrado, ya conocido en la técnica del ramo. Estando expuesta a la atmósfera de galio, se eleva la temperatura de oblea 1, a la de difusión T_d elegida, por medio del adecuado elemento de calefacción 21, que oscila entre
30 650°C y 1250°C y se elige de acuerdo con el tiempo asig-



326943

nado para el tratamiento de difusión.

El proceso de difusión del galio puede comprenderse haciendo referencia a las figs. 3A y 3B, que representan, para unos parámetros del sistema determinados y elegidos, los perfiles de difusión a través de la delgada capa 7b de espesor d hasta penetrar en la superficie de la oblea I (sistema de silicio-dióxido de silicio), y a través de la capa más gruesa 7 de espesor d_1 (sistema de dióxido de silicio), respectivamente. Más en particular, las figs. 3A y 3B, respectivamente, representan los perfiles después de difundir galio en una concentración superficial C_0 a 800°C durante dos horas. Los parámetros del sistema se eligen preferiblemente de tal modo que el galio se difunde, por lo menos, atravesando la capa delgada 7b y penetrando en la superficie de la oblea I, como se indica, en la fig. 3A; tales parámetros del sistema y/o espesor d_1 pueden elegirse de modo que se deje o no se deje pasar el galio a través de la capa más gruesa 7, ilustrándose esto último en la fig. 3B. Debido a ser grande la constante de difusión D_{SiO_2} , la delgada capa 7b resulta fácilmente transparente para los átomos de galio. Los átomos de galio que llegan a la zona interfacial 19 de silicio-dióxido de silicio (figura 3A), debido a ser grande la constante de segregación m , pasan fácilmente cruzando dicha zona interfacial, como se indica en la fig. 3A, compensando los estados de superficie donadores y produciendo en la oblea I una superficie que es más de tipo P. La capa 7 de espesor d_1 , como se ilustra en la fig. 3B, sirve de máscara protectora efectiva para la difusión; la presen-

326943

25



cia de átomos de galio en la capa gruesa 7 parece tener un efecto mínimo en la superficie de la oblea 1. Es evidente que los espesores relativos de las capas 7 y 7b pueden determinarse de modo que se obtenga un control o
5 perfilado conveniente de las características del transistor de efecto de campo y, al propio tiempo, se compensen las superficies de la oblea 1 junto a la capa 7. En tal caso, el perfil de difusión a través de la capa 7 se aproximaría al de la fig. 3A, siendo el número de
10 átomos de galio que atraviesan la zona interfacial 19 y penetran en la superficie de la oblea 1 suficiente para dar un nivel deseado de compensación en dicha superficie.

La compensación regulada de la superficie de la
15 oblea 1 tiene por efecto hacer variar continuamente las características de trabajo del transistor de efecto de campo entre los distintos modos operacionales. Por ejemplo, la fig. 4A es una representación gráfica de la intensidad de corriente I_{sd} de fuente-drenaje en función
20 de la tensión V_{sd} de fuente-drenaje, para diversos niveles de la tensión de polarización de barrera V_g de un transistor NPN de efecto de campo sin compensar fabricado con arreglo a los métodos de la técnica ya conocida. Como se ilustra en la fig. 4A, dicho transistor de
25 efecto de campo presenta una tensión de umbral de -4 voltios. Asimismo, como se ilustra en la figura 5, en la cual está representada gráficamente la conductancia g_{sd} en función de la tensión de barrera V_g , el funcionamiento de este transistor está representado por la curva A. Las
30 curvas de la figura 5, en cierto modo idealizadas, indi-

326943



can los efectos a lograr mediante la compensación controlada de la oblea 1 obtenida modificando un solo parámetro de la difusión; por ejemplo, el tiempo de difusión t_d , al tiempo que se mantiene constante la temperatura de difusión T_d . Como alternativa, se puede hacer variar la temperatura de difusión T_d , manteniendo el tiempo de difusión t_d , para así obtener una familia de curvas similares. Las curvas de la fig. 5A representan los resultados de la difusión del galio en la oblea 1, con una resistividad de 10 ohm.cm y a través de una capa 7b de dióxido de silicio de 1.500 Å; la temperatura de difusión T_d se mantuvo constante a 800°C, en tanto que el tiempo de difusión t_d se hizo variar en incrementos de una hora. Como se indica, para un tiempo de difusión comprendido entre 0 y 5 horas, la tensión de umbral V_t del transistor NPN de efecto de campo de la fig. 1 se hace variar continua e irreversiblemente desde -4 voltios (modo depletivo) hasta +3 voltios (modo de realce). Por consiguiente, la representación gráfica de la corriente de fuente-drenaje I_{sd} en función de la tensión V_{sd} de fuente-drenaje de un transistor NPN de efecto de campo, compensado conforme al presente invento, es la que se ilustra en la fig. 4B. Es de notar que la tensión de umbral V_t se reduce a cero transcurrido un tiempo de difusión t_d de alrededor de 3 1/2 horas, y el modo operacional de los transistores NPN de efecto de campo se convierte irreversiblemente pasando del depletivo al de realce.

La compensación de un transistor PNP de efecto de campo conforme a este invento se ilustra en la fig.

326943

5B. Un transistor PNP de efecto de campo y sin compensar, fabricado con arreglo a los métodos ya conocidos, presenta en general un modo operacional de realce y una tensión de umbral V_t de alrededor de -5 voltios, para un sustrato de tipo N de 100 ohm.cm. Como antes se ha dicho, la
5 tensión de umbral V_t se puede hacer variar continua e irreversiblemente, esta vez desde -5 voltios (modo de realce) hasta aproximadamente +8 voltios (modo depletivo) mediante compensación controlada de la superficie de la
10 oblea 1 que define el canal de conducción 17, a una temperatura de difusión T_d de 800°C y por un tiempo de difusión t_d que llega a ser de unas 2 horas.

Como ya se ha dicho, el procedimiento de compensación de superficie se efectúa a propósito a través de
15 la capa 7 de dióxido de silicio, en lugar de hacerse la difusión directamente en la oblea 1 antes de los tratamientos de oxidación a elevada temperatura para formar la capa 7. Esta sucesión sirve para dos cosas. En primer lugar, impide la salida por difusión de átomos de galio desde la oblea 1 hasta penetrar y atravesar la capa 7
20 mientras se está formando esta última durante el tratamiento de oxidación a elevada temperatura (por ejemplo, a más de 1100°C). Como el galio presenta una constante de difusión D_{SiO_2} relativamente elevada, se saldría de
25 la oblea 1 por difusión, a través de la capa 7, un número apreciable de átomos de galio. Por consiguiente, se agotaría el estrecho estrato 17' de la oblea 1, y la densidad de estados de superficie donadores en la zona interfacial 19 no se reduciría esencialmente. En otros
30 términos, si se efectuara la compensación de superficie



326943

de la oblea I antes de la oxidación de las capas 7 y 7b, las elevadas temperaturas de oxidación extraerían galio de la superficie de la oblea I y a través de la capa de dióxido de silicio, volviéndose así a formar la capa de inversión, o estrato 17', que se quería compensar. Con tal procedimiento se reduciría materialmente la efectividad de la compensación de superficie, y se haría difícil de lograr la compensación controlada. En segundo lugar, las elevadas temperaturas de oxidación "meterían" aún los átomos de galio en la masa de la oblea I. Por consiguiente, las uniones definidas entre estas partes inconvenientemente más profundas de la oblea I y los electrodos de fuente y de drenaje 3 y 5, respectivamente, quedarían sometidas a mayores campos eléctricos, reduciéndose por tanto y de modo correspondiente la tensión de ruptura de tales uniones. Por consiguiente, se limitaría de igual modo la magnitud de la tensión de fuente-drenaje V_{sd} aplicada a los electrodos de fuente y de drenaje 3 y 5, así como la oscilación admisible en la tensión de barrera V_g . Con la compensación de la superficie de la oblea I subsiguiente a los tratamientos de oxidación a elevada temperatura se evitan estos efectos de salida por difusión, y también de penetración excesiva, de los átomos de galio de tipo aceptor, antes indicados.

Con arreglo a unos aspectos más particulares del presente invento, es posible perfilar individualmente un número cualquiera de transistores de efecto de campo formados en una misma oblea de silicio I, de modo que se satisfagan particulares consideraciones de cir-

326943 25



cuitos. Uno de estos métodos es el que se ilustra en la fig. 2, en la que se han empleado los mismos caracteres de referencia, habiéndose omitido a propósito los conductores 13 y el electrodo de barrera 15. Como se ilustra, en la oblea 1 de tipo P hay formado un número cualquiera de transistores NPN de efecto de campo, T_1 y T_2 , que normalmente presentan cada uno un modo operacional depletivo y, por ejemplo, una misma tensión de umbral V_t . Para regular o perfilar individualmente las características de trabajo, por ejemplo, del transistor de efecto de campo T_1 , se quita la parte 7a de la capa 7, de sobre el correspondiente canal de conducción 17; cuando no se vayan a afectar las características de trabajo de, por ejemplo, el transistor de efecto de campo T_2 , se mantiene la parte 7a sobre el correspondiente canal de conducción 17. La estructura de la fig. 2 se somete a un breve tratamiento de oxidación para formar la capa 7b por lo menos sobre el canal de conducción 17 del transistor de efecto de campo T_1 , y también en cualesquiera otros de los transistores de efecto de campo de la oblea 1, cuyas características de funcionamiento se vayan a perfilar. Durante este tratamiento de oxidación, los respectivos espesores de la capa 7 y de la capa 7a situada sobre el canal de conducción 17 del transistor de efecto de campo T_2 aumentan en una pequeñísima magnitud. Debido al espesor d_1 de la capa 7a indicado en la fig. 3B (por ejemplo, de 6.000 Å), el transistor de efecto de campo T_2 puede presentar una tensión de umbral de aproximadamente -12 voltios. Cuando la capa 7b ha adquirido un espesor d deseado (por ejemplo, 1.500 Å), y an-

326943



tes de la metalización de los conductores 13 y el elec-
trodo de barrera 15 (no representados), se expone la
estructura de la fig. 2 a una atmósfera de galio, man-
teniéndola al propio tiempo a la temperatura de difu-
sión T_d elegida (por ejemplo, 800°C), por medio del
5 elemento de calefacción 21. Antes de los tratamientos de
difusión, el transistor T_1 de efecto de campo presenta
una tensión de umbral aproximada de -4 voltios, debido
al espesor de la capa $7b$ (de alrededor de 1.500 Å). El
10 tiempo de difusión t_d se elige, respecto al espesor d
de la capa $7b$, de modo que dé una compensación convenien-
te del transistor de efecto de campo T_1 (por ejemplo,
un modo operacional dado o deseado, y también una deter-
minada tensión de umbral V_t , como antes se ha descrito).
15 Por ejemplo, puede fijarse en 4 horas el tiempo de difu-
sión t_d para dar al transistor de efecto de campo T_1 una
tensión de umbral V_t de aproximadamente +1 voltio (modo
de realce), protegiéndose efectivamente del galio, con el
espesor d de la capa $7a$ el canal de conducción 17 del
20 transistor T_2 de efecto de campo, con lo cual no se cam-
bian las características operativas de este transistor.
Por consiguiente, sólo se compensa irreversiblemente el
transistor de efecto de campo T_1 , en tanto que el tran-
sistor de efecto de campo T_2 queda sin afectar, debido
25 al mayor espesor de la capa $7a$ de dióxido de silicio.

Es posible obtener numerosas modificaciones del
método descrito en relación con la fig. 2. Por ejemplo,
se puede quitar la capa $7a$ sobre el canal de conducción
17 de cada uno de los transistores de efecto de campo T_1
30 y T_2 , y volverla a formar en un determinado espesor tal



326943

que, sometida a los mismos parámetros de difusión, las características de funcionamiento respectivas del transistor queden afectadas en distinto grado. El grado de compensación de la superficie de la oblea de silicio 1 que hay debajo de una capa 7b es proporcional al espesor \underline{d} de dicha capa. Por consiguiente, las características de funcionamiento de los transistores de efecto de campo T_1 y T_2 pueden perfilarse simultáneamente, con un grado de perfilado que vendrá determinado por la relación de espesores \underline{d} de la capa 7b formada sobre ellos. Considérese, por ejemplo, que se ha quitado la capa 7a de sobre los canales de conducción 17 de los transistores T_1 y T_2 , respectivamente, y que se oxida de la capa 7b, con un mayor espesor \underline{d} de capa 7b sobre el transistor de efecto de campo T_2 (por ejemplo, de 2.500 Å) que sobre el transistor de efecto de campo T_1 (por ejemplo, de 1.500 Å). Durante un mismo proceso de difusión y mediante la adecuada determinación de los espesores de capa 7b relativos, es posible alterar la tensión de umbral V_t de cada uno de los transistores T_1 y T_2 de efecto de campo. Por ejemplo, y con referencia a la fig. 5A, exponiendo la estructura de la fig. 2 a una atmósfera de galio a 800°C durante unas 3 horas, se convierte el modo operacional del transistor de efecto de campo T_1 hasta dar una tensión de umbral V_t de +1 voltio (modo de realce), en tanto que la tensión de umbral V_t del transistor de efecto de campo T_2 se cambia a -1 voltio, sin que varíe el modo operacional.

Si bien el método de esta invención se ha descrito respecto a la compensación de una oblea de superfi-

32694325



cie de silicio por difusión de galio, es evidente para toda persona versada en la materia que se dispone de otros materiales de impureza aceptora (por ejemplo, el indio) que satisfacen la norma arriba expuesta, con lo cual es posible compensar de igual manera las superficies de otros materiales semiconductores elementales como, por ejemplo, el germanio. El material de impureza ha de presentar una constante relativamente grande de difusión a través de la capa aislante, una constante relativamente pequeña de difusión por el material semiconductor elemental, y poseer un coeficiente de segregación m relativamente grande en la zona interfacial definida entre ambos, dejando pasar un número de átomos de impureza suficiente para compensar los estados de superficie donadores. Además, la difusión del material de impureza aceptora ha de efectuarse a través de la capa aislante a continuación de los tratamientos a temperatura elevada, de modo tal que se logre un control positivo de las características de trabajo del transistor de efecto de campo.

Si bien la invención se ha ilustrado y descrito en particular con referencia a unas formas preferidas de realización de la misma, se sobrentiende para las personas versadas en la materia que pueden hacerse en ella diversos cambios de forma y de detalle sin por ello salirse del ámbito ni apartarse del espíritu de la invención.

La presente solicitud, que corresponde a la presentada en Estados Unidos de América el 21 de mayo de 1965, bajo el nº. 457.571, se acoge a los beneficios del

326943



artículo 51 del vigente Estatuto sobre Propiedad Industrial.

N O T A

5 Los puntos de invención propia y nueva, que se
presentan para que sean objeto de esta solicitud de
Patente de Invención en España, por VEINTE años, son
los siguientes:

10 1.- Un método para fabricar un transistor de
efecto de campo, de barrera aislada, que comprende las
etapas de: formar por difusión unas partes separadas,
de un primer tipo de conductividad, en la superficie de
una oblea de semiconductor elemental del tipo de conduc-
15 tividad opuesto; formar una capa aislante por lo menos
entre dichas partes difundidas separadas y que define un
canal de conducción entre ellas, teniendo un potencial
de superficie dado la zona interfacial entre dicha capa
aislante y dicha parte intermedia de dicha oblea; y for-
20 mar sobre dicha capa aislante un electrodo de barrera
para aplicar campos eléctricos a dicha parte de super-
ficie intermedia; método caracterizado por el perfeccio-
namiento que comprende la etapa de hacer pasar por difu-
sión un material de impureza de tipo aceptor, a través
25 de dicha capa aislante y hasta penetrar en una estrecha
capa de dicha parte de superficie intermedia antes de

326943



formar dicho electrodo de barrera, para controlar el potencial de superficie en dicha zona interfacial.

2.- El método del punto 1, en el cual el perfeccionamiento incluye además el recurso de introducir por difusión en dicha capa una cantidad de dicho material de impureza suficiente para convertir el modo funcional de dicho transistor de efecto de campo.

3.- El método del punto 1, en el cual dicho material de impureza se caracteriza por tener una mayor constante de difusión en la capa aislante que en dicho semiconductor elemental.

4.- El método del punto 1, en el que dicho material de impureza es el galio.

5.- Un método para fabricar un transistor de efecto de campo, de barrera aislada, que comprende las etapas de: formar por difusión unas partes separadas, de un primer tipo de conductividad, en una oblea de semiconductor elemental del tipo de conductividad opuesto; formar una capa aislante por lo menos en la parte de superficie intermedia de dicha oblea que se halla entre dichas partes difundidas separadas y que define un canal de conducción entre ellas, de modo que la zona interfacial entre dicha capa aislante y dicha parte de superficie tenga un determinado potencial de superficie definido por el carácter de dicha zona interfacial; hacer pasar por difusión un material de impureza de tipo aceptor, a través de dicha capa aislante y hasta penetrar en dicha parte de superficie intermedia, para controlar el potencial de superficie de dicha zona interfacial; y formar unos medios de aplicación de campo so-

326943

25



bre dicha capa aislante para aplicar campos eléctricos a dicha parte de superficie, formándose dichos medios de aplicación de campo después de la difusión de dicho material de impureza en dicha parte de superficie.

5 6.- El método del punto 5, en el que dichas partes separadas difundidas son de conductividad tipo P, y dicha oblea es de conductividad tipo N.

10 7.- El método del punto 5, en el que dichas partes separadas difundidas son de conductividad tipo N, y dicha oblea es de conductividad tipo P.

15 8.- Un método para fabricar un transistor de efecto de campo, de barrera aislada, que comprende las etapas de: formar por difusión unas partes separadas, de un primer tipo de conductividad, en la superficie de una oblea de silicio del tipo de conductividad opuesto, definiendo dichas partes separadas difundidas unos electrodos de fuente y de drenaje; formar una capa aislante de dióxido de silicio por lo menos en la parte intermedia de dicha superficie que se halla entre dichos electrodos de fuente y de drenaje difundidos, de modo que la zona interfacial entre dicha capa aislante y dicha parte de superficie intermedia tenga un potencial de superficie definido por el carácter de dicha zona interfacial; exponer la estructura resultante a una atmósfera de una impureza de tipo aceptor, a elevada temperatura y durante un tiempo suficiente para hacer que dicha impureza de tipo aceptor se difunda a través de dicha capa aislante y controle dicho potencial de superficie; y formar después un electrodo de barrera sobre dicha capa aislante, para aplicar campos a dicha parte de superficie intermedia.

20

25

30

326943



9.- Un método para fabricar un transistor de efecto de campo, de barrera aislada, en la superficie de una oblea de silicio de un primer tipo de conductividad, método que comprende las etapas de: formar genéticamente
5 sobre dicha superficie una primera capa aislante, de modo que la zona interfacial entre dicha superficie y dicha capa tenga un potencial de superficie dado; definir en dicha primera capa aislante una máscara de difusión, para exponer determinadas partes de dicha superficie; en di-
10 chas partes de superficie expuestas, de difundir una primer material de impureza hasta formar dichos electrodos de fuente y de drenaje, de un segundo tipo de conductividad, de modo que dicha capa aislante enmascare u oculte efectivamente dicho primer material de impureza; qui-
15 tar unas partes de dicha capa aislante para exponer partes intermedias de dicha superficie, situadas entre dichos electrodos de fuente y de drenaje; formar genéticamente una segunda capa aislante sobre dichas partes de superficie intermedias; hacer pasar por difusión un ma-
20 terial de impureza de tipo aceptor, a través de dicha segunda capa aislante y hasta penetrar en una estrecha capa de dicha parte de superficie intermedia, caracterizándose dicho material de impureza de tipo aceptor por tener una mayor constante de difusión en el dióxido de
25 silicio que en el silicio; controlar la difusión de dicho material de impureza de tipo aceptor para tener en dicha zona interfacial un potencial de superficie deseado; y formar un conductor de barrera sobre la capa aislante y en coincidencia con dichas partes de superficie
30 intermedias.

326943



10.- El método del punto 9, en el cual dicha impureza de tipo acceptor es el galio, y que incluye además la etapa de elevar dicha oblea de silicio a una temperatura seleccionada entre 650°C y 1250°C durante un tiempo suficiente para obtener en dicha zona interfacial el citado potencial de superficie deseado.

11.- El método del punto 10, que comprende además la etapa de mantener dicha oblea de silicio a dicha temperatura seleccionada, durante un tiempo suficiente para convertir el modo funcional de dicho transistor de efecto de campo.

12.- Un método para fabricar un transistor de efecto de campo en una superficie de silicio de un primer tipo de conductividad, método que comprende las etapas de: difundir en dicha superficie unos electrodos de fuente y de drenaje de un segundo tipo de conductividad; formar genéticamente una capa aislante de dióxido de silicio sobre dicha superficie, entre dichos electrodos de fuente y de drenaje; exponer la estructura resultante a una atmósfera de impureza de tipo acceptor; elevar dicha estructura a una temperatura seleccionada entre 650°C y 1250°C, de modo que dicha impureza de tipo acceptor se difunda a través de dicha capa aislante y penetre en dicha superficie, presentando dicha impureza de tipo acceptor una mayor constante de difusión en el dióxido de silicio que en el silicio; mantener dicha estructura a dicha temperatura seleccionada, durante un tiempo suficiente para compensar los estados de superficie donadores en la zona interfacial definida entre dicha capa aislante y dicha superficie, con lo cual dicho transistor de efecto de

326943

25



campo presenta una tensión de umbral deseada; y aplicar después por metalización un electrodo de barrera sobre dicha capa aislante y en coincidencia con dicha superficie intermedia entre dichos electrodos de fuente y de drenaje.

13.- El método del punto 12, que incluye además la etapa de mantener dicho cuerpo de silicio a dicha temperatura seleccionada, durante un tiempo suficiente para convertir el modo funcional de dicho transistor de efecto de campo.

14.- Un método para fabricar un transistor de efecto de campo, que comprende, para perfilar individualmente las características de funcionamiento de los transistores de efecto de campo formados en una superficie de silicio, las etapas de: introducir por difusión unas partes separadas de un primer tipo de conductividad en la superficie de un cuerpo de silicio del tipo de conductividad opuesto, definiendo dichas partes difundidas unos electrodos de fuente y de drenaje; formar una primera capa de dióxido de silicio sobre partes intermedias de dicha superficie situadas entre unas primeras parejas de dichas partes difundidas, y una segunda capa de dióxido de silicio, de mayor espesor, sobre partes intermedias de dicha superficie situadas entre unas segundas parejas de dichas partes difundidas, de modo que las zonas interfaciales definidas entre dicha superficie y dichas capas primera y segunda, respectivamente, posean unos potenciales de superficie característicos; exponer la estructura resultante a una atmósfera de impureza de tipo aceptor, a elevada temperatura y durante un tiempo



326943

suficiente para hacer que dicho material de impureza de tipo aceptor se difunda a través de dicha primera capa y hasta penetrar en dicha superficie, para controlar el potencial de superficie en dicha zona interfacial definida entre ambas; y aplicar después por metalización unos electrodos de barrera sobre dichas capas primera y segunda y en coincidencia con dichas partes de superficie intermedias entre dichas parejas de partes difundidas.

10 15.- El método del punto 14, que incluye además la etapa de exponer dicha estructura durante un tiempo suficiente para hacer que dicha impureza de tipo aceptor se difunda a través de dichas capas primera y segunda y hasta penetrar en dicha superficie, para controlar en distinto grado los potenciales de superficie en dichas zonas interfaciales definidas entre ellas.

15 16.- Un método para fabricar un transistor de efecto de campo, que comprende, para perfilar individualmente las características de funcionamiento de los transistores de efecto de campo, de barrera aislada, formados en una oblea de silicio, las etapas de: someter dicha oblea de silicio a un primer tratamiento de oxidación hasta formar genéticamente una primera capa de dióxido de silicio sobre la superficie de dicha oblea; exponer determinadas partes seleccionadas de dicha superficie a través de dicha primera capa, definiendo una máscara conveniente de distribución de electrodos de fuente y de drenaje para dichos transistores de efecto de campo; difundir unos electrodos de fuente y de drenaje en dichas partes de superficie seleccionadas y a través

326943

25 JUN



de dicha máscara de distribución, siendo dichos electrodos de fuente y de drenaje y dicha oblea de silicio de unos tipos de conductividad opuestos; quitar unas partes de dicha primera capa para exponer unas partes de dicha superficie intermedias entre los electrodos de fuente y drenaje de unos transistores de efecto de campo determinados cuyas características de funcionamiento se vayan a perfilar, de modo que dichas partes de superficie intermedias definan unos canales de conducción para dichos transistores de efecto de campo; someter la estructura resultante a una segunda oxidación, para formar genéticamente una segunda capa de dióxido de silicio, de menor espesor que dicha primera capa, sobre dichas partes de superficie seleccionados y dichas partes de superficie intermedias; exponer la estructura resultante a una atmósfera gaseosa de un material de impureza de tipo aceptor, a elevada temperatura y durante un tiempo suficiente para hacer que dicha impureza se difunda a través de dicha segunda capa; controlar la difusión de dicho material de impureza a través de dicha segunda capa, para obtener un conveniente "drogado" o activación de dichos canales de conducción de dichos determinados transistores de efecto de campo de modo que se perfilan o retocan las características de funcionamiento; y formar a continuación unos medios de aplicación de campo sobre dichas capas primera y segunda y en coincidencia con dichos canales de conducción de los citados transistores de efecto de campo.

17.- El método del punto 16, que incluye además las etapas de: formar dichas capas primera y segunda

326943

25



de unos determinados espesores a elección, de modo que dichos canales de conducción de debajo quedan "drogados" a diferentes niveles; y mantener además dicha estructura a dicha temperatura elevada y por un tiempo suficiente para hacer que dicho material de impureza se difunda a través de dichas capas primera y segunda.

18.- El método del punto 16, en el cual dicho material de impureza es el galio, y dicha elevada temperatura se selecciona entre 650°C y 1250°C.

19.- Un método para fabricar un transistor de efecto de campo, que comprende, para perfilar individualmente las características de funcionamiento de los transistores de efecto de campo, de barrera aislada, formados en una oblea de silicio de un primer tipo de conductividad, las etapas de: formar una primera capa de dióxido de silicio en la superficie de dicha oblea; atacar al ácido dicha primera capa, sobre determinadas partes elegidas de dicha superficie, definiendo una máscara de difusión de electrodos de fuente y de drenaje para dichos transistores de efecto de campo; difundir unos electrodos de fuente y de drenaje de un segundo tipo de conductividad en dichas partes elegidas o seleccionadas de dicha superficie; atacar al ácido dicha primera capa, sobre partes de dicha superficie intermedias entre dichos electrodos de fuente y de drenaje de unos determinados transistores de efecto de campo; formar genéticamente una segunda capa de dióxido de silicio, de un espesor prefijado, sobre las partes de superficie expuestas; exponer la estructura resultante a una atmósfera de un material de impureza de tipo aceptor

25



326943

5 y una elevada temperatura, comprendida entre 650°C y 1250°C, de modo que dicho material de impureza exhiba una mayor constante de difusión en el dióxido de silicio que en el silicio; controlar la duración de la difusión de dicho material de impureza a través de dicha segunda capa, hasta obtener las deseadas características de funcionamiento para dichos transistores determinados de efecto de campo; y después aplicar por metalización unos electrodos de barrera sobre dichas capas primera y 10 segunda y en coincidencia con unas partes de dicha superficie intermedias entre dichos electrodos de fuente y de drenaje de dichos transistores de efecto de campo.

15 2.0.- El método del punto 19, que comprende además la etapa de formar dicha primera capa de un espesor suficiente para enmascarar u ocultar efectivamente dicho material de impureza, con lo cual quedan sin "drogar" las superficies subyacentes de dicha oblea de silicio.

20 21.- Un método para fabricar un transistor de efecto de campo.

Tal y como se ha descrito en la Memoria que antecede, representado en el dibujo que se acompaña y con los fines que se han especificado.

25

326943

25 JUN 1961



Esta Memoria consta de treinta y ocho hojas escritas a máquina por una sola cara.

Madrid,

P. A.

25 JUN 1961
Alberto de Ezaguru
Por Poder

BPD/.

