

323787



323787

MEMORIA DESCRIPTIVA PARA SOLICITAR PATENTE DE INTRODUCCION
EN ESPAÑA POR: "UN PASO DE CONMUTACION ENTRE ENLACES MULTIPLEX DE
DIVISION EN EL TIEMPO CON MODULACION CODIFICADA DE IMPULSOS Y
SU PASO MERCADOR "SOCIADO" A NOMBRE DE STANDARD ELECTRICA, S.A.
DOMICILIADA EN MADRID, CALLE RAMIREZ DE PRADO Nº 5

El presente invento se refiere a un paso de conmutación entre enlaces multiplex de división en el tiempo y a los circuitos de mando asociados que permiten el establecimiento selectivo de enlaces entre las vías de dichos enlaces multiplex.

5 De una forma general, se designará con el nombre de "línea multiplex" a una vía de transmisión sobre la que se transmiten simultáneamente varias comunicaciones en una misma dirección.

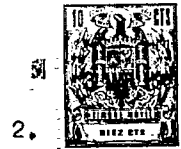
En los sistemas de división en el tiempo, las m informaciones presentes en forma analógica en una "central emisora", que deben
10 transmitirse simultáneamente por la línea hacia una "central receptora" se prueban una vez en cada periodo de repetición. En el sistema descrito se ha escogido a título de ejemplo no limitativo una duración de periodo de repetición de 100 ms.

Los impulsos modulados en amplitud obtenidos por esta

./..

**POOR
QUALITY**

323787



15 prueba se cuantifican y codifican en uno de los códigos binarios conocidos y los m códigos o "mensajes" se transmiten, en sucesión temporal, en el curso de un periodo de repetición.

20 A cada vía se le atribuye un intervalo de tiempo de 4 ns si se escoge $m = 25$. Se notará que el término "vía" implica la idea de posición relativa con respecto a un origen que está materializado por un código de sincronización, transmitido por la vía 25ª.

25 La central receptora lleva un reloj que da señales de tiempo referenciadas t_1 a t_{25} , cada una de las cuales tiene una duración de 4 ns. Se llamará "posición de tiempo", al intervalo de tiempo definido por cada una de estas señales. En el ejemplo considerado, es decir cuando se escoge un código de 27 posiciones, y admitiendo que se utiliza un código binario sin redundancia, un nivel dado estará expresado por un número de 7 cifras, pudiendo tomar cada una de estas un valor 1 ó 0. A este número se añade una octava cifra que normalmente tiene un valor 1, pero que, como no tiene ninguna significación en el mensaje, se suprime en el interior del paso de conmutación.

30 El intervalo de tiempo reservado a cada una de estas 8 cifras es, pues, de 500 ns (abreviatura de nanosegundo $= 10^{-9}$ segundos) y se denominará, en lo que sigue, "momento".

35 Cada momento está subdividido en 4 "tiempos elementales" iguales de duración 125 ns y referenciados respectivamente a, b, c y d.

40 En lo que sigue se referenciarán los momentos 1 a 8 y el tiempo elemental b del momento 3 de la posición de tiempo t_{12} se referenciará $t_{12.3b}$. Al transmitirse las cifras con la más significativa en primer lugar, el momento 1 corresponde a ésta, el momento 2 a la cifra inmediatamente menos significativa, etc.

Además, el reloj de la central, da igualmente señales de "posición de tiempo defasada" t'_1 a t'_{25} . Estas señales están adelantadas 4 momentos respecto a las señales t_1 a t_{25} de forma que su primer

./..

323787

3.



45 momento es el momento 5 y su último momento el momento 4, Así se tiene:

$t_{12.4} = t'_{12.4}$; $t_{12.5} = t'_{13.5}$; $t_{12.8} = t'_{13.8}$; $t_{13.1} = t'_{13.1}$; $t_{13.5} = t'_{14.5}$ etc.

50 En el procedimiento de codificación utilizado, la presencia de un impulso o "señal de mensaje" en un momento caracteriza una cifra 1 y la ausencia de impulso caracteriza una cifra 0.

En transmisión múltiple de división en el tiempo, se llamará enlace al agrupamiento de dos líneas multiplex que encaminan las comunicaciones en las dos direcciones.

55 En el estudio de los problemas de conmutación tratados en una central local o en una central de tránsito, se llama "Enlace especializado" a un enlace que está particularizado por el sentido de propagación de las llamadas, y "enlace no especializado" a un enlace en el que las llamadas pueden transmitirse en las dos direcciones de
60 transmisión.

En la descripción que sigue se supondrá que los enlaces utilizados son enlaces no especializados. El caso de enlaces especializados se tratará de la misma manera en el marco del presente invento.

65 El presente invento tiene, pues por objeto hacer circuitos que permiten establecer y romper enlaces en un paso de conmutación multiplex de modulación codificada de impulsos. El invento está caracterizado por el hecho de que los mensajes transmitidos en las dos direcciones por un enlace se registran en memorias tampon, o "memorias de datos" asociadas al enlace de forma que el tiempo de llegada y salida de dichos mensajes es independiente del tiempo de curso de la comunicación a través del conmutador, porque la transferencia bidireccional de mensajes entre memorias de datos de líneas entrante y de
70 línea saliente de dos enlaces conectados juntos se hace en el intervalo de una posición de tiempo tZ , o posición de tiempo de estableci-



75 miento del enlace bajo el mando de instrucciones extraídas de una memoria de camino temporal asociada a cada uno de los enlaces, porque la selección del punto de cruce en el conmutador se hace por la interpretación de una instrucción extraída de una memoria de camino espacial asociada a uno de los enlaces, porque cada memoria lleva tantas líneas como vías hay en los enlaces, y porque las instrucciones
80 relativas al curso de una comunicación en tZ se extraen de las líneas ZZ de las memorias de camino relativas al enlace considerado en la posición de tiempo tZ .

Otra característica del invento reside en el hecho de que
85 el establecimiento de un nuevo enlace que permita la conexión, a través del conmutador de dos enlaces en el tiempo tZ , se hace inscribiendo las instrucciones necesarias en las líneas Z de las memorias de camino de dichos enlaces y porque la ruptura de un enlace establecido en el tiempo tM entre dos enlaces se hace borrando las instrucciones
90 relativas a este enlace en las líneas M de las memorias de camino de dichos enlaces, siendo hechas estas operaciones por un paso marcador asociado al paso de conmutación.

Otros objetos, características y ventajas del presente invento aparecerán con la lectura de la descripción siguiente de un
95 ejemplo de realización, habiéndose hecho la descripción en relación con los dibujos adjuntos en los que:

La figura 1 representa los diferentes símbolos particulares utilizados en las figuras siguientes:

La figura 2 representa, en su parte superior, el esquema
100 de los circuitos que entran en juego en un enlace, y, en su parte inferior, el circuito de selección de las memorias de camino;

La figura 3 representa un esquema sinóptico del conjunto de los circuitos de mando de enlaces asociados al paso de conmutación;

La figura 4 representa el esquema de los órganos de acceso

323787



5.

105 a las memorias de camino;

La figura 5 representa el esquema detallado del circuito de mando temporal;

La figura 6 representa el esquema detallado del grupo de circuitos anexos;

110 La figura 7 representa, de arriba a abajo, el circuito de multiplaje, el circuito de inscripción de códigos, el circuito de distribución de las órdenes de selección y los circuitos comunes de búsqueda de datos;

115 La figura 8 representa el esquema detallado del circuito de marcación de posición de tiempo;

La figura 9 representa el esquema detallado del circuito de búsqueda de vía libre;

120 La figura 10 representa, de arriba a abajo, el bloque de registros de entrada y de salida del paso marcador, el bloque de registros del circuito lógico de explotación, y el generador de órdenes elementales;

La figura 11 representa el esquema de ensamble de las figuras 2, 5, 6, 7, 8, 9 y 10;

125 La figura 12 representa una vista esquemática de las figuras 2, 7 y 10.

Antes de iniciar la descripción del invento, se recordará sucintamente el principio de las notaciones en álgebra lógica que se utilizará en ciertos casos para simplificar la escritura en la inscripción de operaciones lógicas. El tema se trata extensamente en
130 numerosos textos y, en particular, en el libro "Logical design of digital computers" de M. Phister (Editor J. Wiley).

Así, si se escribe A una condición caracterizada por la presencia de una señal, se escribirá \bar{A} la condición caracterizada por la ausencia de dicha señal.



135

Estas dos condiciones están unidas por la relación lógica conocida $A \times \bar{A} = 0$, en la que el signo "x" simboliza la función lógica de coincidencia o función "ET".

140

Si no aparece una condición C más que si están presentes simultáneamente las condiciones A y B, se escribe $A \times B = C$ y esta función se hace a través de una puerta de coincidencia o circuito ET.

Si aparece una condición C cuando por lo menos una de las dos condiciones E y F está presente, se escribe $E + F = C$ y esta función se hace a través de una puerta mezcladora o circuito OU.

145

Estas funciones lógicas ET y OU son conmutativas, asociativas y distributivas por lo que se puede escribir:

$$A + B = B + A; A(B+C) = AB+AC; (A+B)(C+D) = AxC+AxD+BxC+BxD \text{ etc.}$$

150

Finalmente una función de dos variables A y B puede presentar cuatro combinaciones posibles, y, si se escribe $A \times B$, las otras tres están representadas globalmente por la expresión:

$$\overline{A \times B}$$

Igualmente se va a precisar el significado de los símbolos utilizados en los dibujos de la presente patente:

155

La figura 1 representa los diferentes símbolos particulares utilizados;

La figura 1a representa un circuito ET simple;

La figura 1b representa un circuito OU simple;

160

La figura 1c representa un circuito ET múltiple, es decir que lleva, en el caso del ejemplo, cuatro circuitos ET, una de cuyas entradas está unida a cada uno de los conductores 91a y cuya segunda entrada está unida a un conductor común 91b;

La figura 1d representa un circuito OU múltiple que lleva, en el caso del ejemplo, cuatro circuitos OU de dos entradas 91c y 91d y que permiten obtener, en los cuatro conductores de salida 91e, las



165 mismas señales que las que se aplican a una u otra de las entradas;

La figura 1e representa un circuito ET de dos entradas 92a, 92b que está bloqueado cuando se aplica una señal a la entrada 92a.

Se dirá que una entrada de un circuito ET está activada cuando se aplica una señal a dicha entrada y que el circuito ET es pasante si todas sus entradas están activadas simultáneamente.

La figura 1f representa un circuito inversor;

La figura 1g representa un circuito de retardo;

La figura 1h representa un circuito biestable o basculante al que se aplica una señal de mando por una de sus entradas 93-1 ó 93-0 para hacerle pasar respectivamente al estado 1 o al estado 0.

Una tensión de la misma polaridad de las señales de mando se establece en la salida 94-1, cuando la báscula está en el estado 1, y en la salida 94-2 cuando está en el estado 0. Si la báscula tiene por referencia B1, la condición lógica que caracteriza el hecho de que está en el estado 1 se escribirá B1, y la que caracteriza el hecho de que está en el estado 0 se escribirá $\bar{B}1$.

La figura 1i representa un grupo de varios conductores, 5 en el ejemplo considerado;

La figura 1j representa un registro de básculas. En el caso de la figura lleva 4 básculas cuyas entradas 1 están atacadas por los conductores del grupo 95a y cuyas salidas 1 están conectadas al grupo de conductores 95b. La cifra 0, colocada en un extremo del registro, significa que éste se pone a 0 cuando se aplica una señal al conductor 95c.

La figura 1k representa un descodificador que, en el caso del ejemplo, transforma un código binario de cuatro momentos, aplicado por el grupo de conductores 96a, en un código 1 entre 16, es decir que no aparece una señal más que en uno solo entre los 16 conductores 96b para cada uno de los números fijados a la entrada;

323787

8.



195

La figura 1l representa la combinación de un registro y un descodificador;

200

La figura 1m representa un contador de básculas que cuenta los impulsos aplicados a su entrada 97a y que es puesto a 0 por la aplicación de una señal en su entrada 97b. Las salidas 1 de las básculas están unidas a los conductores de salida 97c; la figura 1n representa un descodificador que está condicionado de forma que no de una señal de salida más que cuando se le aplica el número binario cuyo equivalente decimal es 5;

205

La figura 1p representa un descodificador de 16 salidas con interposición de un grupo de 16 circuitos ET que se hacen pasantes cuando se aplica una señal a su entrada 99a;

210

La figura 1q representa un comparador de códigos que da una señal en su salida 98a cuando los códigos de 5 momentos aplicados a sus entradas 98b y 98c son idénticos;

La figura 1t representa un circuito OU simple que lleva un cierto número de entradas en las que puede aparecer una de las condiciones A, B, C, ... X;

215

La figura 1u representa un multiplaje de conductores, es decir que hay, en el ejemplo considerado 10 conductores idénticos al conductor 90c y conectados en paralelo.

En el curso de la descripción, se empleará frecuentemente la expresión "grupo de conductores". Esta expresión caracteriza:

220

Un cierto número de conductores asignado cada uno de ellos a la transmisión de una señal particular, presentando las diferentes señales una cierta característica común.

Un cierto número de conductores asignados a la transmisión de un código binario. Así, un grupo de conductores asignado a la transmisión de los códigos de vía o de posición de tiempo llevará v conductores.



225 La figura 2 representa, en su parte superior, el esquema de un enlace, en un paso de conmutación referenciado 99, entre dos enlaces referenciados JAE2 y JAS3. El conmutador 100 situado en este paso lleva las filas R1 a Rn1 y las columnas C1 a Cn2. El enlace JAE2 está conectado a la fila R2 y el enlace JAS3 a la columna C3.

230 Cada uno de estos circuitos de enlace, lleva una línea entrante 1n por la que se transmiten los mensajes procedentes de una línea entrante, después de pasar al conmutador.

Se supondrá, a título de ejemplo, que un abonado que llama por la vía Ve del enlace JAE2 está enlazado con un abonado llamado, conectado a la vía Vs del enlace JAS3. Las informaciones que caracterizan este enlace son números o "códigos" que después de interpretación, es decir después de haber sido descodificados, permiten seleccionar los dos enlaces y, en cada uno de estos, la vía por la que se cursa dicha comunicación. Por definición, una comunicación ocupa la misma vía en la línea entrante y en la línea saliente de un mismo enlace. Este enlace se establece durante una de las posiciones de tiempo t1 a t24 definidas por el reloj de la central.

Las necesidades de la conmutación han llevado a interponer, en la línea entrante de cada uno de los enlaces, una memoria tampon o "memoria de datos" de la línea entrante representada en la figura por un cuadro de trazo fuerte referenciado 101 en JAE2 y 121 en JAS3. Así, la posición de tiempo de curso de la comunicación en el conmutador es, de forma general, diferente de la de llegada del exterior, por lo que esta memoria de datos permite, en particular, hacer la conversión de tiempos.

Además, por razones análogas se está obligando a colocar una segunda memoria de datos en el circuito de línea saliente a fin de hacer el orden de las vías por dicha línea independiente de la posición de tiempo de establecimiento del enlace. Esta memoria lleva

323787

10.



255 por referencia 102 en JAE2 y 122 en JAS3.

Los enlaces JAE2 y JAS3 están conectados a través del conmutador y se establece el enlace por un conductor único sobre el que se cursan los mensajes pertenecientes a los dos sentidos de transmisión en reparto temporal: así, si la transmisión se hace de forma serie, cada momento de la posición de tiempo tZ de establecimiento del enlace está dividido en dos intervalos de tiempo iguales, t'Z y t"Z, uno reservado a la transmisión de JAE2 a JAS3 y el otro para la transmisión en el sentido inverso.

260 Los datos a transmitir a través del paso de conmutación, y referentes al enlace estudiado a título de ejemplo, están inscritos en las memorias de datos 101 y 102, consistiendo esta operación en efectuar durante el tiempo tZ:

El establecimiento de la conexión entre el conductor R2 al que están unidas las salidas de las memorias de datos del enlace JAE2 y el conductor C3 al que están unidas las salidas de las memorias de datos del enlace JAS3;

270 La transferencia bidireccional de datos entre memorias de datos de línea entrante y memorias de datos de línea saliente, es decir, por una parte, en el tiempo t'Z entre las memorias 101 y 122, y por otra parte, en el tiempo t"Z entre las memorias 121 y 102. El establecimiento de la conexión entre los conductores R2 y C3 del conmutador se obtiene por la apertura, durante el tiempo tZ, de una puerta que une estos dos conductores y que se referenciará R2C3.

Esta puerta está activada por una señal dada por la interpretación, en el descodificador 103, de una instrucción inscrita en un registro de instrucción 104 asociado al enlace JAE2, y que se ha extraído, al principio del tiempo tZ de la "memoria de camino espacial" 109. La instrucción está constituida por el código del enlace JAS3.

La transferencia de datos se hace seleccionando en las me-

./..



285 morias de datos, los emplazamientos en los que están inscritos, por una parte los datos referentes a la vía Ve en el enlace JAE2 y por otra parte las relativas a la víaVs en el enlace JAS3, de forma que permita la lectura en las memorias de línea entrante 101 y 121 y la inscripción en las memorias de línea saliente 102 y 122.

290 En el enlace JAE2, por ejemplo, se obtiene la selección de los emplazamientos por la interpretación, en los descodificadores 106 y 107 asociados respectivamente a las memorias 101 y 102, de una instrucción inscrita en un registro de instrucciones 105 y que ha sido extraída al principio del tiempo tZ de la "memoria de camino temporal" 108. La instrucción está constituida por el código de la vía
295 Ve.

La selección de las direcciones en el enlace JAS3 se obtiene de forma absolutamente idéntica gracias a los circuitos 125 a 128 y a la memoria 129, estando constituida la instrucción por el código de
300 la vía Vs.

En resumen, el enlace tomado a título de ejemplo se establece gracias a la utilización de las informaciones siguientes: tiempo de establecimiento tZ, códigos de enlaces JAE2 y JAS3, códigos de vía Ve y Vs. Las tres últimas informaciones se extraen de una memoria
305 de camino en el tiempo tZ y el código de enlace JAE2 se utiliza indirectamente por el hecho de que el descodificador asociado a la memoria de camino espacial está situado en este enlace y porque, por lo tanto, puede seleccionar en el conmutador uno entre todos los puntos de cruce R2C1 a R2Cn2 dispuestos en la fila RZ.

310 Se ve pues, según una característica del invento, que todas las informaciones relativas a los enlaces están almacenadas en memorias colocadas en los circuitos de enlace y que dichos enlaces establecen en sucesión temporal sin ninguna intervención exterior.

A continuación se va a describir de una manera sucinta la

./..

323787

12.



315 organización de las memorias de camino y de las memorias de datos.

Las memorias de camino se han representado en la figura 2, por cuadrados sombreados horizontalmente y llevan, por una parte $m-1$, es decir 24 filas asignadas ordenadamente a las posiciones de tiempo t_1 a t_{24} de la hora central, y por otra parte, el número de columnas necesarias para la inscripción de códigos de enlace en las memorias de camino espacial y de códigos de vía en las memorias de camino temporal.

Suponiendo que las instrucciones se han inscrito allí previamente, la lectura se hace en forma paralela y de manera cíclica, a la hora central, es decir que las direcciones de las filas son llamadas en el orden t_1 a t_{24} . El reloj de la central juega pues el papel de un contador ordinal. Este modo de lectura se ha simbolizado en la figura 2 mediante una inscripción "HC" colocada en el lado de cada una de las memorias.

330 Así, si se considera un enlace dado conectado a una fila, el enlace JAE2, por ejemplo, el código de enlace inscrito en la memoria de camino espacial 109 que le está asociado se extrae en cada posición de tiempo y permite, mediante un descodificador 103, la selección de uno de los puntos de cruce $R2C_1$ a $R2C_n$.

335 Igualmente, para cada una de estas posiciones de tiempo, los códigos de vía inscritos en las filas correspondientes de las memorias de camino temporal asociadas a los enlaces, conectados por la selección del punto de cruce, permiten la transferencia bidireccional de los datos relativos al enlace establecido.

340 Ulteriormente se estudiará, en relación con la figura 4, el detalle de la organización de las memorias de camino.

Las memorias de datos llevan $m-1$, es decir 24, filas que están asignadas, ordenadamente, a la inscripción de los mensajes transmitidos por las vías 1 a 24 del enlace.

./..



345 Se ha estudiado detalladamente, en la petición de patente
presentada por el demandante el 10 de mayo de 1961 con el número
861.422 titulada "Perfeccionamientos en los sistemas de transmisión
por impulsos", la forma de registro cíclico, con la hora enlace V1 a
V24, de los mensajes, procedentes del exterior, en la memoria de datos
350 de línea entrante. Esta forma de inscripción se ha simbolizado en la
figura 2, mediante una flecha referenciada HJ colocada en uno de los
lados de las memorias 101 y 121. La letra E colocada en el interior
del cuadrado que representa la memoria, significa que estas señales
de hora enlace se utilizan para el registro.

355 Como se ha visto precedentemente que los mensajes se trans-
mitían hacia el exterior en un orden fijado, cualquiera que fuera la
posición de tiempo de establecimiento de los enlaces cursados, la lec-
tura de las memorias de datos de línea saliente 102 y 122 se hace
igualmente de forma cíclica, pero, en este caso, con la hora central
360 t1 a t24. Esto se simboliza, en la figura 2, mediante una flecha re-
ferenciada HC enfrente de la cual está inscrita la letra L de "lectu-
ra".

Se ha visto, en la descripción del ejemplo de enlace, que
las salidas de las memorias de datos de línea entrante y de línea sa-
365 liente estaban confundidas y que se obtenía la selección de los empla-
zamientos por la interpretación, en cada posición de tiempo, de una
instrucción extraída de la memoria de camino temporal; la lectura de
una memoria de datos de línea entrante y la inscripción en una memoria
de datos de línea saliente se hacen pues a la hora central de forma
370 cíclica, es decir en un orden diferente del determinado por el conta-
dor ordinal.

Como se ha indicado precedentemente, cada sentido de trans-
misión ocupa, en el conmutador 100, una fracción de un momento. Por
ejemplo, la transmisión de JAE2 a JAS3 puede efectuarse en los tiempos

./..

323787



14.

375 elementales a y b de cada momento y las transmisiones de JAS3 a JAE2
en los tiempos elementales c y d. Estos tiempos están delimitados por
los circuitos ET multiplex 112 y 123 que gobiernan el funcionamiento
de los descodificadores 106 y 127, asociados a las memorias de datos
entrantes. Por razones del tipo de memoria empleada, los circuitos ET
380 multiplex 111 y 124 que gobiernan el funcionamiento de los descodifi-
cadores 107 y 126, asociados a las memorias de datos salientes, no se
activan, respectivamente, más que en los tiempos elementales d y b.

Se notará que, en lo expuesto anteriormente, la selección
de un punto de cruce se hace a partir de una memoria de camino espacial
385 que se ha colocado, a título de ejemplo no limitativo, en el circuito
de enlace JAE2. Los enlaces unidos a las filas o "enlaces de fila" es-
tán pues particularizados respecto a los enlaces unidos a las columnas
o "enlaces de columna".

En todos los casos, la transferencia bidireccional de los
390 datos relativos a un enlace se hace, como se ha visto precedentemente,
por la interpretación de instrucciones inscritas en la línea Z de las
memorias de camino de los dos enlaces considerados. Si se designan por
JR y JC los códigos de los enlaces de columna y de fila a enlazar, y
por VR y VC los códigos de las vías de estos enlaces que estarán ocu-
395 pados por esta unión, es pues necesario, para establecerla, inscribir
los códigos JC, VR, VC en las líneas Z de las memorias de camino de
los enlaces JC y JR. Igualmente, para romper esta unión, se deberán
borrar estos códigos en las líneas Z de las memorias de camino de los
enlaces JC y JR, lo que se obtiene, a título de ejemplo, inscribiendo
400 allí el código 0.

Cuando un tal paso de conmutación se utiliza en un siste-
ma de comunicación telefónico o telegráfica, la puesta en comunicación
de dos enlaces, se hace mediante un "enlace de tráfico" entre la vía
a la que está unido el abonado que llama y la vía a la que está unido

./..



405 el abonado llamado. El establecimiento de tal enlace de tráfico nece-
sita el establecimiento y la ruptura de un cierto número de "enlaces
de servicio" que permiten que un organo de mando centralizado o "cir-
cuito lógico de explotación", reciba informaciones relativas a este
enlace de tráfico. Lo mismo puede ocurrir para la ruptura de un enla-
410 ce de tráfico.

En un modo particular de explotación de un sistema telefó-
nico en el que interviene uno de estos pasos de conmutación, se puede
concebir que el establecimiento de un enlace de tráfico entre una vía,
sobre el enlace conectado al abonado que llama, y una vía, sobre el
415 enlace que da acceso al abonado llamado, necesita las operaciones si-
guientes:

- 1º Detección de la llamada (por un detector de llamada);
- 2º Establecimiento de un enlace de servicio entre el abo-
nado que llama y un órgano de intercambio de informaciones conectado
420 al conmutador de la misma forma que un enlace (este órgano puede ser,
por ejemplo, un registrador);
- 3º Establecimiento de un enlace de servicio entre un órga-
no de intercambio de informaciones conectado al conmutador y el abona-
do llamado (este órgano puede ser por ejemplo, un "emisor receptor");
- 425 4º Después de la transmisión al circuito lógico de explo-
tación de las informaciones recibidas por los circuitos anexos, ruptu-
ra de los enlaces de servicio y establecimiento del enlace de tráfico.

Para cada una de estas operaciones de establecimiento y de
ruptura, que se refieren a un enlace de tráfico o a un enlace de ser-
430 vicio, el circuito lógico de explotación recibe de sus órganos asocia-
dos (detectores de llamada, registradores, emisores-receptores, etc.),
la totalidad de las informaciones necesarias o unicamente una parte de
estas informaciones.

En el primer caso, el circuito lógico de explotación tran-

323787

16.



435 mite estas informaciones como "datos iniciales" a un "paso marcador" al mismo tiempo que ordena la ejecución de una operación de "modificación de código" en las memorias de camino de los enlaces a los que acaba de dar los códigos. Esta operación se desarrolla bajo el control de un programa situado en el paso marcador.

440 En el segundo caso, faltan una o varias de las informaciones, y el circuito lógico de explotación transmite los datos iniciales que estaban en posesión suya, al mismo tiempo que ordena la ejecución de una operación de "búsqueda de datos" en alguna de las memorias de camino. Esta operación se desarrolla igualmente bajo el mando de un
445 programa situado en el paso marcador. Cuando los datos iniciales están completos, pueden devolverse al circuito lógico de explotación, que inicia entonces una operación de modificación de códigos.

Las órdenes de modificaciones de códigos llevan por referencia A para la orden de establecimiento de enlace y B para la orden
450 de ruptura de enlace y no pueden ser emitidas por el circuito lógico de explotación más que si las informaciones están completas.

Las órdenes de búsqueda de datos tienen por referencia E para la orden de búsqueda de una posición de tiempo libre común a dos enlaces, C para la orden de búsqueda de una vía libre en un enlace y D
455 para la orden de identificación de camino, es decir la orden que permite, conociendo un código de enlace y un código de vía de este enlace, determinar la posición de tiempo en la que esta vía está enlazada, y la identidad del enlace y de la vía por la que está unida.

A título de ejemplo, se estudiará en lo que sigue de la
460 descripción algunos casos que pueden presentarse en la aplicación de un paso tal de conmutación a un sistema telefónico, es decir aquellos en los que las informaciones recibidas son tales que para establecer o romper un enlace, el paso marcador debe hacer un cierto número de operaciones sucesivas. Esto corresponde, por ejemplo, al envío sucesivo

./..



465 por el circuito lógico de explotación, de las órdenes C, E y A (para el establecimiento de un enlace) y de una orden D seguida de una orden B (para la ruptura de un enlace).

La figura 3 representa un esquema sinóptico del conjunto de los circuitos asociados al paso de conmutación de referencia 99 y en el que el circuito lógico de explotación tiene por referencia 499 y el paso marcador 199.

El paso marcador lleva por una parte; un bloque de programación 200, cuyo circuito de mando temporal 210 elabora señales de fase de los programas relativos a las diferentes órdenes recibidas del circuito lógico de explotación, y por otra parte, un bloque operador 300 en el que se hacen las operaciones mandadas por dichas señales de fase.

Como se ha visto precedentemente, los datos iniciales y el orden correspondiente, se transmiten del circuito lógico de explotación al paso marcador, lo que se hace, respectivamente, en los grupos de conductores 52P, unido al bloque de registro 310, y 11, unido al circuito 210. La elaboración de las señales de fase, en el circuito 210, se hace, según el orden recibido, en función, por una parte, de las señales de tiempo dadas por el reloj de la central 600 sobre el grupo de conductores 20 y por otra parte, de las informaciones recibidas de los otros circuitos del paso marcador por los conductores 16, 25 y 26.

Estas señales de fase se reparten en señales de ejecución de operación y en señales de fin de operación.

Las señales de ejecución de operación se distribuyen al bloque operador 300 sobre el grupo de conductores 13 y las señales de fin de operación se transmiten al circuito lógico de explotación por el conductor 13F.

Se distinguen pues las señales de ejecución de operación y

./..

323787

18.



495 las señales de fin de operación. Cada una de las señales de ejecución manda simultáneamente, en el paso marcador, el comienzo de dos tipos de operaciones diferentes:

El primer tipo de operación, consiste en la selección de las memorias de camino de un enlace de fila y/o de la memoria de camino
500 temporal de un enlace de columna mediante 1 ó 2 datos iniciales (códigos de enlace) inscritos en el bloque 310. Este tipo de dato inicial es suministrado en forma de un número de j1 cifras, para un código de enlace de fila, y bajo la forma de un número de j2 cifras para un código de enlace de columna;

505 El segundo tipo de operaciones comprende una de las operaciones siguientes:

a. Una búsqueda de datos, por la consulta de los códigos inscritos en las filas de ciertas memorias de camino del o de los enlaces seleccionados, y que se leen de forma cíclica con la hora de la
510 central. Los datos obtenidos o "resultados" están en una posición de tiempo marcado (tC, tD), o uno o varios códigos de vía, o de enlace, o una señal particular. Se llama "posición de tiempo marcada" una señal que tiene una duración de una posición de tiempo y que reaparece en cada periodo de repetición ocupando la misma posición;

515 b, Una inscripción en las memorias de camino de un enlace de fila y de un enlace de columna, del código 0, o de datos iniciales extraídos del bloque 310. A esta operación es a la que se llama una modificación de códigos. Una señal de fin de operación, elaborada en el circuito 210, cuando todas las fases de ejecución y una orden elemental dada están terminadas, se transmite por el circuito marcador
520 al circuito lógico de explotación por el conductor 13F para indicar que los resultados de la operación que acaba de terminarse están disponibles. El circuito lógico de explotación puede mandar entonces la transferencia, sobre los grupos de conductores 52M y 26, de estos re-

./..

323787



19.

525 sultados a sus registros, después de la puesta a 0 de los circuitos del marcador o gobernar directamente una nueva operación, utilizando los resultados de la operación precedente.

Antes de iniciar la descripción detallada del esquema sinóptico de la figura 3, se va a describir la forma en que se hacen las operaciones de modificación de códigos en las memorias de camino.

530

La figura 4 representa, a título de ejemplo, un esquema de órganos de acceso a una memoria de camino.

Como se ha visto precedentemente, la matriz 185 lleva $m-1$ filas, es decir 24 en el caso del ejemplo, y tantas columnas como haga falta para inscribir los códigos de vía (para $m = 25$, este código lleva $v = 5$ cifras en un código binario sin redundancia) o códigos de enlaces de fila. En lo que sigue se designarán tales códigos con el termino general de "códigos de número" como opuestos a "códigos 0".

535

Los códigos extraídos de esta matriz 185 se transmiten sobre el grupo de conductores 61 y se inscriben en el registro de instrucciones 186. La instrucción que está disponible en el grupo de conductores 62 se utiliza para seleccionar, después de descodificación, durante la posición de tiempo de curso de la comunicación, un emplazamiento en una memoria de datos o un punto de cruce en el conmutador.

540

545 Si se trata por ejemplo de la instrucción inscrita en la línea 13 de la memoria, este código debe estar disponible en el registro 186 durante los tiempos $t_{13.1}$ a $t_{13.7}$ reservados a la transferencia bidireccional de los 7 momentos de un mensaje entre las memorias de datos de línea entrante y de línea saliente.

550

Para cumplir esta condición, la selección cíclica de las líneas de las memorias de camino se hace mediante señales de posición de tiempo defasadas $t'1$ a $t'24$. Estas señales se reciben en el grupo de 24 conductores 20' y se transmiten en el caso, por ejemplo, de una memoria de camino temporal, al circuito de selección de la matriz 185

./..



555 por la apertura, en 8cd, del circuito ET múltiple 184. Como se ha visto precedentemente, se tiene, si se trata de la línea 13, $t'13.8cd = t12.8cd$, de forma que la transferencia de código al registro 186 se hace antes del momento en que comienza la transferencia de datos en el paso de conmutación.

560 El registro 186 ha sido puesto previamente a 0 en el tiempo 8 ab.

A título de ejemplo no limitativo, se supone que la matriz de memoria utilizada es del tipo en el que un código de número leído es destruido y sustituido por un "código cero". Un ejemplo de una matriz de este tipo y de sus órganos de selección ha sido descrito en la petición de patente hecha por el demandante el 27 de junio de 1960 con el número 831.208, y en la petición de certificado de primera adición a dicha patente depositada el 29 de Diciembre de 1960 con el número 848.275 tituladas "Memoria capacitiva de distribución matricial".

570 Hace falta pues prever un dispositivo de reinscripción de los códigos leídos en la matriz 185 antes de la puesta a cero del registro de instrucción 186.

575 Para ésto, el grupo de conductores de salida 62, está unido al grupo de conductores 65 afecto a la inscripción de los códigos en la matriz a través del circuito ET 187 y del circuito OU 188.

580 Cuando el código fijado en el registro 186, procedente por ejemplo de la línea 13, debe reinscribirse sin modificación en la matriz, el circuito ET 187 es pasante. Estando activada la línea 13 en 2ab por la apertura del circuito ET 183; se transmite el código en forma paralela a las columnas de la matriz, sobre los grupos de conductores 62, 64, 65 y 66 por la apertura en 2b, del circuito ET múltiple 189.

Un código leído en la línea 13, en el tiempo $t'13.8cd =$

./..

323787

21.



585 t12.8cd se encuentra pues reinscrito en la misma línea en el tiempo
t'13.2b = t13.2b.

Las modificaciones introducidas en el contenido de una línea, pueden ser la sustitución de:

Un código de número por el código cero;

590 Un código de número por otro código de número;

Un código cero por un código de número.

El circuito ET 187 está asignado al control de esta operación de modificación de códigos. Una señal "modificación de código" que aparece a la entrada de bloqueo 63f de este circuito ET, a lo largo de la duración de la posición de tiempo considerada - en el caso del ejemplo- esta posición de tiempo es t13 - caracteriza esta operación y el código presente en el grupo de conductores 62 no puede reinscribirse. Si durante este tiempo no aparece ninguna señal en las entradas 63 del circuito OU múltiple 188, no se inscribe ningún código de número en la fila correspondiente de la matriz que fija así el código cero.

Si se aplica un código de número durante este tiempo al grupo de conductores 63, pasa a través del circuito OU 188 y se inscribe en la matriz 185.

605 El conductor 63f, sobre el que se transmite la señal de modificación de código, es un conductor suplementario asociado al grupo de conductores 63, sobre el que se transmite el nuevo código a registrar. Los códigos se transmiten siempre a las memorias de camino mediante un circuito ET múltiple situado en el bloque operador 300, que se hace pasante en la posición de tiempo considerada y la señal que activa este circuito ET se utiliza para la elaboración de la señal 63f.

El bloque operador 200, que hace las operaciones mandadas por las señales de fase, lleva los elementos siguientes:

./..



615

El bloque 310 de los registros de entrada y de salida;
El bloque 350 de los circuitos de búsqueda de datos;
El bloque 400 de los circuitos de acceso al paso de conmutación.

620

Los datos iniciales se transmiten, del circuito lógico de explotación 499 al bloque 310, sobre los grupos de conductores 52P.

625

Por llevar el paso de conmutación a los enlaces de fila conectados a las n_1 filas del conmutador y n_2 enlaces de columna conectados a las n_2 columnas del conmutador, el bloque 400 permite el acceso selectivo a las memorias de camino de los diferentes enlaces, estando determinada la elección por las señales dadas por un cierto número de descodificadores. Estas señales se obtienen por la interpretación en dichos descodificadores de los códigos de enlace de fila y de columna recibidos del bloque 310. La selección de un enlace de fila puede obtenerse igualmente por la interpretación de un código cuyo avance es cíclico, y que está dado en el grupo de conductores 40, por el grupo de circuitos anexos 250.

630

Las operaciones de búsqueda de datos y de modificación de códigos llevan consigo cambios de códigos entre los circuitos 99, 400, 350 y 310. Estos se hacen en los grupos de conductores 58P, 54P y 59P del paso de conmutación hacia el bloque 310 y en los grupos de conductores 53M y 58M en el sentido inverso.

635

Todas las operaciones que se refieren a una búsqueda de datos se hacen en el bloque 350. Los códigos transmitidos cíclicamente desde el paso de conmutación se seleccionan allí en una posición de tiempo marcada, y son comparados con ciertos códigos inscritos en el bloque 310, o con códigos de posición de tiempo, que, en este caso, se utilizan como códigos de vía.

640

Los resultados obtenidos son, como se ha visto al exponer las operaciones del segundo tipo, uno o varios códigos de vía y/o de

./..

323787



23.

645 enlace que se inscriben en registros colocados en el bloque 310, o una
posición de tiempo de inscripción de códigos tC ó tD que está marcada,
o, finalmente, ciertas señales particulares que se inscriben en ele-
mentos de memoria unitarios previstos a este efecto.

Una señal 13F que caracteriza el fin de la ejecución de
650 una órden de búsqueda de datos es enviada al circuito lógico de explo-
tación 499 que está así informado de que los resultados están disponi-
bles. El circuito lógico puede mandar a continuación, por medio de una
orden transmitida por el conductor 11H, la transferencia de los resul-
tados a sus propios registros. Esta transferencia se refiere a los có-
655 dígos inscritos en el bloque 310 (sobre el grupo de conductores 52H)
y los códigos de posiciones de tiempo marcadas tD y tC (en el grupo de
conductores 26).

Los circuitos que mandan la ejecución de las operaciones de
modificación de código en las memorias de camino, están colocadas en
660 el bloque 400 de los circuitos de acceso. Para esto, se utilizan los
códigos de enlace y de vía relativos al enlace considerador que se re-
ciben del circuito 499 y las señales de posición de tiempo marcadas
tD ó tC que se vuelven a crear en el bloque 350 a partir de sus códi-
gos recibidos en el grupo de conductores 27. Estos códigos y estas se-
665 ñales pueden estar igualmente disponibles en los bloques 310 y 350 al
final de una operación de búsqueda de datos, y ser utilizadas directa-
mente para una operación de modificación de datos que sigue inmediata-
mente a la operación precedente, en cuyo caso la señal 13F de final de
la operación de búsqueda de datos no es seguida por una operación 11H.

670 Las señales 20 y 30 que se han mencionado en la descripción
de la figura 3, son dadas por el reloj de la central 600 que lleva un
generador de alta estabilidad que manda el avance de tres contadores.
Estos contadores fijan respectivamente los códigos de los tiempos ele-
mentales a, b, c y d, de los momentos 1 a 8 y de las posiciones de

./..



675 tiempo t_1 a t_{25} . Estos códigos son interpretados por los descodificadores asociados a los contadores, y se tienen cuatro señales a, b, c y d en cuatro conductores, 8 señales de momento en 8 conductores, 25 señales de posición de tiempo en 25 conductores. Todos estos conductores llevan la referencia común 20.

680 El reloj de la central da también, sobre el grupo de conductores 20', las señales t'_1 a t'_{25} de posiciones de tiempo defasadas. Estas señales se aplican al paso de conmutación 99;

Además, los códigos de las posiciones de tiempo t_1 a t_{25} se transmiten por el grupo de conductores 30.

685 Antes de iniciar la descripción detallada de los circuitos que constituyen el paso marcador 199, se van a estudiar las diferentes señales de fase 13 elaboradas por el circuito de mando temporal, en respuesta a las órdenes elementales A, B, C, D y E.

690 Cada una de estas señales de fase manda, salvo la última de cada orden, una operación de selección y, o una operación de búsqueda de datos o una operación de modificación de códigos. La última fase permite la elaboración de la señal de fin de operación.

695 La orden A, que manda el establecimiento de una unión de la que se conocen los cuatro códigos y la posición de tiempo t_C en la que puede establecerse este enlace, lleva dos fases AI y AII.

700 La fase AI comprende una selección de memorias de camino y la inscripción de los 4 códigos relativos al nuevo enlace en las líneas C de dichas memorias de camino, y la fase AII es la fase de elaboración de la señal de fin de operación F cuya utilización se expondrá ulteriormente.

La orden B, que gobierna la ruptura de un enlace cuyos dos códigos de enlace y la posición de tiempo de curso t_D son conocidos, lleva dos fases BI y BII.

La fase BI comprende una selección de las memorias de ca-

323787



25.

705 mino y la inscripción del código cero en las líneas D de dichas memo-
rias de camino. La fase BII es la fase de elaboración de la señal F.

La orden C que gobierna la búsqueda de una vía libre en un
enlace dado, lleva 2 fases CI y CII. La fase CI lleva una selección de
las memorias de camino y una búsqueda de datos en la memoria de camino
710 temporal del enlace considerado. El resultado es un código de vía li-
bre y una información de vía libre referenciada VL, o una información
de vía ocupada OCI si no hay ninguna vía libre. Dos elementos de me-
morias independientes, permiten almacenar aquella de las informacio-
nes que ha sido puesta en evidencia. La fase CII es la fase de elabo-
715 ración de la señal F.

La orden D manda una identificación de camino y lleva 4 fa-
ses. Esta operación consiste, conociendo un código de enlace y un có-
digo de vía de este enlace, en encontrar el enlace y la vía con la que
está unida y la posición de tiempo tD de curso. La ejecución de las
720 operaciones es diferente según que se busquen códigos de fila o códi-
gos de columna. El circuito 210 (figura 3) elabora en el primer caso
una orden DR y, en el segundo caso, una orden DC.

La fase DCI y la fase DRI llevan una selección de la o de
las memorias de camino del enlace cuyo código es conocido y una búsque-
725 da de datos, en la memoria de camino temporal, para marcar la posición
de tiempo tD de curso de la unión. Esta posición de tiempo se pone en
evidencia en forma de señal de tiempo.

La fase DCII lleva una selección de la memoria de camino
espacial del enlace cuyo código se conoce (el código JR de enlace de
730 fila) y una búsqueda de datos en dicha memoria que consiste en la se-
lección del código de enlace recibido en la posición de tiempo marca-
da tD. Este código es el resultado buscado, es decir el código JC del
enlace de columna unido con JR y se inscribe en el bloque 310.

La fase DRII lleva la selección sucesiva de las memorias

./..



735 de camino de los enlaces de filas, que permiten efectuar una sucesión
de operaciones de búsqueda de datos en las memorias de camino espacial.
Esta operación cíclica se sigue hasta que un código de enlace de co-
luna, leído en tD en una de las memorias de camino espacial, sea idéntico
al código conocido JC. El resultado es entonces el código JR del
740 enlace de fila, cuya memoria de camino espacial se seleccionaba en ese
momento. Este código se inscribe en el bloque 310. Como en DCII, esta
operación consiste en la selección de un código de enlace en la posición
de tiempo marcada tD.

Las fases DCIII y DRIII llevan una selección de la o de
745 las memorias de camino del enlace cuyo código ha sido encontrado en la
fase II, para una búsqueda de datos en la memoria de camino temporal
de datos de dicho enlace, que consiste en la selección de un código de
vía en la posición de tiempo marcada tD. El resultado es un código de
vía que se inscribe en el bloque 310.

750 Las fases DCIV y DRIV son las fases de elaboración de la
señal F. La orden E manda la búsqueda de una posición de tiempo libre
común tC sobre los dos enlaces a unir y lleva tres fases. La fase EI
es una fase de espera que no lleva consigo la ejecución de ninguna
operación, La fase EII lleva consigo una selección de memorias de ca-
755 mino y la ejecución de una búsqueda de datos, que consisten en buscar
y marcar la posición de tiempo tC. Si no se encuentra ninguna posición
de tiempo libre, se pone en la memoria una condición OC2. La fase EIII
es la fase de elaboración de la señal F.

Como se ha expuesto precedentemente, la señal F se trans-
760 mite al circuito 499 (figura 3) por el conductor 13F para indicar que
se ha terminado la operación en curso, y que los resultados están dis-
ponibles en los registros de los bloques 310 y 350.

Las figuras 5 y 6 representan el esquema detallado del
circuito de mando temporal 210 y del grupo de circuitos anexos cuyo

323787

27.



765 conjunto constituye el bloque de programación 200.

A continuación se va a describir el circuito de mando temporal 210 que está representado en la figura 5 y recibe, por el grupo de 6 conductores 11, las órdenes elementales A, B, C, D, E y L transmitidas por el circuito lógico de explotación 499. Los conductores afectados a las órdenes A, B, C, D y E están conectados a 5 entradas del bloque lógico 220.

Además, el selector constituido por el contador 211, puesto a cero por una orden L, y por el descodificador 211, determina las señales de fases O, I, II, III y IV.

775 Las señales dadas por este descodificador 212, con la excepción de la señal O se aplican igualmente al bloque lógico 220, que recibe además señales dadas por las dos básculas 213 y 214.

Si se llama Q1 y Q2 a las condiciones lógicas que caracterizan el hecho de que estas básculas están en el estado 1, Z6 y Z5, las condiciones lógicas que caracterizan el hecho de que los dos registros del bloque 310, figura 3, están vacías, (ulteriormente se precisará los registros de que se trata), se puede escribir:

$$Q1 = \bar{Z6} \text{ y } Q2 = \bar{Z5} \text{ (inversores 215 y 216)}$$

785 estando establecidas estas condiciones hasta que se recibe una orden L, a continuación de lo cual, las básculas pasan al estado 0 y se tienen las condiciones Q1 y Q2.

Los circuitos situados en el bloque lógico permiten obtener las señales siguientes en las salidas:

$$A \times I = AI;$$

790 $B \times I = BI; C \times I = CI$

$$D \times I \times Q1 = DCI; D \times I \times Q2 = DRI$$

$$D \times II \times Q1 = DCII; D \times II \times Q2 = DRII$$

$$E \times I = EI; E \times II = EII$$

$$D \times III \times Q1 = DCIII; D \times III \times Q2 = DRIII$$

./..



795

$$A \times II + B \times II + C \times II + D \times IV = F \quad (1)$$

Las señales que permiten el avance del contador 211 se aplican a su entrada 34e y son dadas por los circuitos lógicos 221 a 231. Estas señales se referenciarán e, haciendo avanzar cada señal e una posición al contador.

800

Solamente se van a describir sus condiciones de elaboración y las razones de la elección de tiempos, se explicarán en la descripción general del funcionamiento del bloque operador 200.

805

Antes de enviar al circuito de mando temporal 210 una orden de operación, el circuito lógico de explotación le transmite una orden L que pone el contador 211 en posición 0. Esta orden L no se suprime más que cuando se recibe una orden de operación: se encuentra entonces en la condición $0 \times L$.

810

Esta condición hace pasante el circuito ET 226, que envía una señal e al contador 211 en el tiempo $t_{25.2}$ (circuitos lógicos 227, 230, 231). Se ve pues que las fases AI, BI, CI, DCI, DRI y DI se establecen para la condición : $0 \times \bar{L} = t_{25.2}$.

A continuación se va a describir el proceso de avance del contador 211 para las otras fases de cada una de las órdenes de operación.

815

Cuando la señal AI está presente, se tiene $AI \times t_{25.2} = e$ (circuitos lógicos 227, 230, 231), el contador 211 pasa a la posición II y, según la ecuación (1), el bloque lógico 220 da una señal F.

820

Cuando la señal BI está presente, se tiene BI por $t_{25.2} = e$ (circuitos lógicos 227, 230, 231), el contador 211 pasa a la posición II y, según la ecuación (1) el bloque 220 da una señal F.

Cuando está presente la señal CI, se tiene, si se llaman VL y OCI las señales aplicadas a las entradas 24V y 24C:

$(VL + OCI) \times CI \times t_{25.2} = e$ (circuitos lógicos 224, 225, 227, 230, 231), el contador 211 pasa a la posición II y el bloque 220 da una

./..

323787

29.



825 señal F.

 Cuando el circuito lógico de explotación da la orden D, se ha visto que al paso del contador a la posición I, el bloque 220 daba una señal DCI o DRI según que se tenga una de las condiciones Q1 o Q2. Por lo tanto se tiene: $(DCI + DRI) \times t_{25.2} = e$. El contador pasa a la
830 posición II y el bloque 220 da una de las señales DCII o DRII, según que se tenga una de las condiciones Q1 o Q2. Por lo tanto se tiene: $(DCII + DRII) \times t_{25.2} = e$ (por los circuitos lógicos 223, 227, 230, 231). El contador 211 pasa a la posición III y el bloque 220 da una señal en una de las salidas DCIII ó DRIII según que se tenga una de las
835 condiciones Q1 ó Q2. Se tiene por lo tanto $(DCIII + DRIII) \times t_{25.2} = e$ (por los circuitos lógicos 227, 230, 231). El contador 211 pasa a la posición IV y, según la ecuación (1), el bloque 220 da una señal F.

 Finalmente cuando la señal EI está establecida, se tiene EI $\times t_{H.1} = e$ (por los circuitos lógicos 228, 229, 231, figura 5) y el
840 bloque 220 da una señal en su salida EII. Se tiene por lo tanto: $EII \times t_{H.1} = e$ (por las mismas condiciones lógicas que precedentemente) y
" el bloque 220 da una señal en su salida F. (La señal tH es una señal elaborada en el grupo de circuitos anexos 250).

 Se supondrá que el contador 211, el descodificador 212,
845 y el bloque lógico 220 tienen un funcionamiento suficientemente rápido para que una señal de fase empiece, lo más tarde, un momento después del tiempo de activación de uno de los circuitos ET 222, 229, 230.

 La figura 6 representa el esquema detallado del circuito
850 de elaboración de posición de tiempo al azar 260 y del generador de códigos de enlace de fila 270 que componen el grupo de circuitos anexos 250.

 El circuito 260 comprende el contador 261 que lleva 25 posiciones y que avanza una posición en cada momento $t_{25.6}$ fijando una

./..



855 sucesión de códigos idénticos a la sucesión de códigos de posición de
tiempo elaborados por el reloj 600, y el comparador 262 que compara
el código fijado en este contador con los códigos de posición de tiempo
dados por el reloj 600 sobre el grupo de conductores 30. Un circuito
ET 263, bloqueado en t25. evita la aparición de una señal tH en esta
860 posición de tiempo.

Por avanzar el contador 261 una posición de tiempo en cada periodo de repetición, la señal de tiempo tH, dada por el comparador sobre el conductor 16S, ocupa sucesivamente todas las posiciones de tiempo. Así, si el contador está en posición t1, en el primer periodo de repetición, la coincidencia por los códigos recibidos por el reloj se hace en t1, y se tiene $tH = t1$; esta señal tH tiene una duración de una posición de tiempo. En el segundo periodo de repetición, se tiene $tH = t2$, en el tercero, $tH = t3$, etc.

Los códigos tH están disponibles en el conductor 16C.

870 El circuito 270 lleva un contador 271 que avanza una posición en cada señal dada por el circuito ET 272. Este es pasante para la condición lógica $DR11 \times t25.4$. El contador 271 fija sucesivamente los códigos de enlaces de fila (lleva n1 posiciones) y éstas se transmiten por el grupo de conductores 40 al bloque 350 de forma que en cada periodo de repetición, durante la fase DR11, se selecciona un enlace de fila diferente para una búsqueda de datos.

880 Las operaciones que se hacen en el paso marcador están mandadas por órdenes elementales elaboradas en el circuito lógico de explotación 499 (figuras 3 y 10), en función de informaciones recibidas, por una parte de los circuitos exteriores a los descritos (detectores de llamada, registradores, etc.) o circuitos asociados, y por otra parte del paso marcador mismo.

Las figuras 2,7,8,9 y 10 representan el esquema del conjunto de los circuitos de mando de las unidades y del paso de comu-

323787

31.



885 tación.

La figura 2 lleva de arriba a abajo:

El paso de conmutación 99 del que no se han representado, en forma esquematizada, más que los circuitos relativos a un enlace y que se ha descrito precedentemente;

890 El circuito de selección de las memorias de camino 480 que pertenecen al paso marcador.

La figura 7, que se une a la precedente, lleva de arriba a abajo:

El circuito de multiplaje 470;

895 El circuito de modificación de códigos 430 y el circuito de distribución de las órdenes de selección 410.

El conjunto de los circuitos 480, 470, 430 y 410 constituyen el bloque de los circuitos de acceso, 400, a las memoria de camino.

900 El grupo de los circuitos comunes de búsqueda de datos 340. Todos estos circuitos pertenecen al paso marcador.

Las figuras 8 y 9 representan respectivamente:

El circuito de marcación de tiempo 360 y el circuito de búsqueda de vía libre 380;

905 Estos circuitos pertenecen al paso marcador.

El conjunto de los circuitos 340, 360 y 380 constituyen el bloque 350 de los circuitos de búsqueda de datos.

La figura 10 lleva de arriba a abajo:

910 El bloque de registros de entrada y de salida 310 que pertenecen al paso marcador;

Una parte de los circuitos constitutivos del circuito lógico de explotación 499, a saber, el bloque de los registros 500 y el generador de órdenes elementales 550.

La figura 11 representa la forma de reunir las figuras 2,

./..



915 5, 6, 7, 8, 9 y 10.

Los bloques 210 (figura 5) y 250 (figura 6) constituyen el bloque de programación 200; los circuitos 310, 340, 360, 380, 410, 430, 470 y 480 constituyen el bloque operador 300 y el paso marcador 199 está constituido por el agrupamiento de estos bloques 200 y 300.

920

En las figuras 2, 7 y 10 se han agrupado los circuitos que permiten la transferencia de códigos entre, por un lado, el bloque 310 (figura 10) y el paso de conmutación 99 (figura 2) y por otra parte, el bloque 310 y el circuito lógico de explotación 499; esta transferencia se puede efectuar en los dos sentidos;

925

La figura 12 representa una vista esquemática de los circuitos de las figuras 7 y 10, en la que se han puesto de manera simbólica, los números de referencia asignados a los grupos de conductores que unen los diferentes bloques y circuitos.

930

En el bloque 310, los registros 311, 317, 313, 315 están asignados respectivamente al almacenamiento de los códigos VR, JR, JC, VC y son puestas a cero por una orden L.

A continuación se va a describir la forma de elaboración de las órdenes elementales en el circuito lógico de explotación 499 (figura 10).

935

Los registros 511, 513, 515, 517 y 519 del circuito 499 sirven para registrar informaciones procedentes de un circuito asociado, y se utilizan, principalmente, para registrar informaciones destinadas al marcador, así como los resultados recibidos del marcador, cuando ha terminado una operación. Los circuitos asociados, tales que registradores destinados a recibir del abonado que llama el número del abonado que llamado, o los circuitos emisor-receptor utilizados para cambiar informaciones con otros pasos de conmutación situados, por ejemplo, en otras oficinas centrales, se ha representado esquemáticamente en 699. Estos circuitos asociados, pueden, por ejemplo, transmi-

940

323787

33.



945 tir o recibir del circuito lógico 550 datos (por los grupos de conduc-
tores 71 y 72) o informaciones de servicio (por el grupo de conductores
73). Se supondrá, por ejemplo, que la transferencia de datos entre los
circuitos asociados y los registros 511, 513, 515, 517 y 519 se hace por
medio de un circuito de conmutación, representado esquemáticamente en
950 562, estando mandado un circuito tal, por el bloque 560 (por intermedio
del grupo de conductores 74), que cambia con los circuitos anexos in-
formaciones de servicio por el grupo de conductores 73. El circuito
marcador es tratado por el circuito lógico de explotación, desde el
punto de vista de transferencia de informaciones de servicio, de la
955 misma forma que un circuito asociado. Sin embargo, para hacer más expli-
cita la explicación de la serie de las operaciones efectuadas por el
circuito marcador, mandado por el circuito lógico de explotación en
casos sencillos de explotación telefónica, se han representado por una
parte los circuitos ET 521, 522, 525, 527, 529 que permiten mandar se-
960 lectivamente las transferencias de datos hacia el marcador (así como
los circuitos OU múltiples 571, 573, 575, 577 y 599 que tiene asocia-
dos) y por otra parte los circuitos OU 531, 533, 535, 537 y 539 que
dan acceso a los registros de datos, para registro. Estos circuitos OU
estarán normalmente incluidos en el circuito de conmutación 562. Se
965 comprende que el presente invento se refiere a un paso de conmutación
y sus circuitos de mando asociados, y que la descripción del circuito
lógico de explotación 499 está dada a título de ejemplo de aplicación
a la conmutación telefónica. Como se ha visto precedentemente, el paso
marcador hace una operación cuando recibe del circuito lógico de explo-
970 tación los datos iniciales (sobre los grupos de conductores 52P) y el
orden correspondiente (sobre los grupos de conductores 11) y, cuando
esta operación se termina, indica al circuito lógico de explotación el
final de la operación, (por el conductor 13F), la naturaleza del resul-
tado en forma de una información de servicio, (por los conductores 26-0,



975 26-C, 26-L) y pone a su disposición los datos obtenidos. El circuito lógico de explotación puede mandar entonces la transferencia de estos resultados a sus registros, enviando al paso marcador una orden H por uno de los conductores. Esta orden manda los circuitos ET 386 y 389 (figura 9) y 322, 328, 324 y 326 (figura 10). Se comprende que estos
980 circuitos ET hubieran podido también estar colocados en el circuito lógico de explotación, en cuyo caso hubieran formado parte del circuito de conmutación 562.

Se ha visto, al estudiar el circuito de mando temporal 210 (figura 5), que el establecimiento de la fase I de una orden A, B, C ó D era mandada en t25.2 por la activación del circuito ET 230. Se supondrá que el bloque 560 (figura 10) transmite la orden elemental en t25.3 sobre el grupo de conductores 11, y que se le asocia de t25.3 a t25.6, es decir antes del establecimiento de la fase I, una señal 12 designada por la misma referencia afectada del índice o (A o en el caso de la orden A, etc.). Esta señal manda la transferencia de los datos entre el circuito lógico de explotación y el paso marcador, es decir que manda selectivamente los circuitos ET 521, 523, 525, 527 y 529 (por medio de los circuitos OU asociados 571, 573, 577, 575, 579).

995 Como aparecerá en la lectura de la descripción, los registros 311, y 317 (figura 10) del paso marcador y los registros homólogos 511 y 517 del circuito lógico de explotación, están afectados a los enlaces de fila, y los registros 313 y 315 por una parte, y 513 y 515 por otra parte, están asignados a los enlaces de columna. Se supone que los códigos de enlace de fila y los códigos de enlace de columna están caracterizados, respectivamente, por el valor de una o
1000 varias cifras del código y que el circuito lógico de explotación posee medios que permiten reconocerlos. La información así obtenida, se utiliza en la recepción de un código, a partir de un circuito asociado,

323787

35.



1005 para dirigir, por medio del circuito de conmutación 562 (figura 10),
los datos hacia los registradores que le están asignados. Se compren-
de que la información, así elaborada en el circuito lógico de explo-
tación es idéntica a la elaborada en el circuito marcador por los
descodificadores de código cero 327 y 323 (figura 10), es decir a
1010 las señales Z6 y Z5. Por lo tanto están disponibles señales idénticas
en el circuito lógico de explotación y, según una variante, podrían
transmitirse al circuito marcador al mismo tiempo que las órdenes A,
B, C, D ó E. La introducción de tal variante no acarrearía, sin embar-
go, ninguna modificación al funcionamiento del circuito marcador.

1015 A continuación se van a estudiar los circuitos que cons-
tituyen el bloque de operador 300 (figura 10) y la forma en que se
hacen allí las operaciones mandadas por las señales de fase. Así se
estudiarán sucesivamente:

Los circuitos de acceso a las memorias de camino;

1020 Los circuitos que ejecutan las operaciones relativas a
las modificaciones de datos;

Los circuitos que ejecutan las operaciones relativas a
las búsquedas de datos.

1025 Como se ha visto precedentemente, el bloque de los cir-
cuitos de acceso a las memorias de camino lleva el circuito de dis-
tribución de órdenes de selección 410 (figura 7), el circuito de se-
lección de las memorias de camino 480 (figura 2), el circuito de mo-
dificación de códigos 430 y el circuito de multiplaje 470 (figura 7).

1030 En el paso de conmutación 99 (figura (2)), cada uno de los
enlaces de fila lleva una memoria de camino temporal y una memoria de
camino espacial, y cada uno de los enlaces de columna lleva una memo-
ria de camino temporal. Cada una de estas memorias de camino puede re-
cibir códigos del paso marcador por un grupo de conductores 58-1,
58-3, 58-5 y puede enviarlas por un grupo de conductores 58-2, 58-4,

./..



1035 58-6.

Por no trabajar el paso marcador más que con un enlace de cada tipo en un instante dado, los grupos de conductores de acceso a las memorias, procedentes de los circuitos 430, 340, y 310, están multiplados en el circuito de multiplaje 470.

1040

En cada uno de los n1 grupos de conductores 56-1, 56-2, 56-3, y 56-4, se ha interpuesto, en el circuito de selección 480, un circuito múltiple ET. Los cuatro circuitos ET múltiples, relativos a cada uno de los enlaces se activan simultáneamente por la aplicación, en una entrada común, de una señal dada por un descodificador de enlace de fila 487. En la figura se ha representado uno solo de estos grupos de circuitos ET que estan referenciados 481 a 484.

1045

Igualmente, sobre cada uno de los n2 grupos de conductores 56-5 y 56-6 se ha interpuesto, en el circuito 480 circuitos ET múltiples 485 y 486, hechos pasantes por la aplicación de una señal dada por un descodificador de enlace de columna 488.

1050

Se ha visto en la descripción de la figura 3 que el primer tipo de operación, hecha bajo el mando de una señal de fase, consistía, en todos los casos (salvo durante la fase EI) en una selección de una o varias memorias de camino, que ponen en juego el circuito de distribución de órdenes de selección 410 (figura 7) y el circuito de selección 480. Los códigos utilizados son uno o los dos códigos siguientes: código de enlace de fila inscrito en el registro 317 (figura 10), código de enlace de columna inscrito en el registro 313. Estos dos registros están situados en el bloque 310 y se ponen a cero mediante una orden L.

1055

1060

Estos códigos se transmiten al circuito 410 (figura 7) respectivamente por los conductores 53-7 y 53-3. El circuito 410 lleva dos circuitos ET múltiples 417 y 413 situados al corte, respectivamente, sobre los conductores 53-7 y 53-3, de forma que los códigos no se

./..

323787



37.

1065 transmiten al circuito 480 sobre los grupos de conductores 57-7 y 57-3, más que cuando se aplican señales de fase convenientes a la entrada de activación de los circuitos ET 417 y 413. Lleva igualmente un circuito OU múltiple 421 interpuesto en el conductor 53-7, que permite el envío, al circuito 480, de un código de enlace de fila, suministrado sobre el grupo de conductores 40, código diferente del inscrito en el registro 317. Los códigos transmitidos por los grupos de conductores 57-7 y 57-3 se aplican, respectivamente, a los descodificadores 487 y 488 (figura 2) que llevan, el primero, n1 salidas unidas a los n1 grupos de cuatro circuitos ET múltiples 481 a 484, y el segundo n2 salidas unidas a los n2 grupos de dos circuitos ET múltiples 485 y 486.

Los circuitos ET 417 y 413 (figura 7) del circuito de distribución de las órdenes de selección 410, reciben sus señales de activación, respectivamente, de los circuitos OU 422 y 423, de entradas múltiples.

1080 Se ha descrito el desenvolvimiento de las operaciones de selección, al final del estudio de la figura 3. Así, los dos descodificadores 487 y 488 están conectados respectivamente a los registros 317 y 313 durante las fases EII, AI, BI y CI.

1085 Se notará que los dos circuitos ET que dan acceso a los descodificadores son simultáneamente pasantes para una fase CI, pero se ha visto precedentemente que sólo el código del enlace en el que se tiene que efectuar una búsqueda de vía libre está inscrita en el registro correspondiente.

1090 Para una operación de identificación de camino, el circuito ET 417 es pasante durante las fases DCI y DCII, que se establecen cuando los códigos de vía y de enlace de fila son conocidos. Igualmente es pasante durante la fase DRIII (códigos de enlace de vía y de columna conocidos), estando dado que al final de la fase precedente, DRII, el código de enlace de fila ha sido inscrito en el registro correspondien-

./..



323787

38.

1095 te 317.

El circuito ET 407 es pasante para la fase DRI, así como para la fase DCIII estando dado que al final de la fase precedente DCII, el código de enlace de columna se ha inscrito en el registro correspondiente 313.

1100

Finalmente, el circuito ET 414 es pasante durante la fase DRII de forma que la sucesión de códigos transmitidos sobre el conductor 40 permiten seleccionar sucesivamente todos los enlaces de fila, estando seleccionado cada uno de los enlaces durante un periodo de repetición.

1110

A continuación se va a describir el circuito de modificación de códigos 430 (figura 7) en el que se hacen las operaciones relativas a las modificaciones de códigos.

1115

Se ha visto que en este caso se seleccionaban simultáneamente las memorias de camino de los enlaces cuyos códigos estaban inscritos en los registros 313 y 317 (figura 10).

1120

Esta selección se hace, por una parte, durante la fase AI de establecimiento de enlace durante el que la modificación de códigos consiste en inscribir los códigos VR, JC, VC, situados respectivamente en los registros 311, 313, 315, sobre las líneas C de las memorias de camino seleccionadas, y por otra parte durante la fase BI de ruptura de enlace, durante la que la modificación consiste en inscribir el código cero en las líneas D de las memorias de camino seleccionadas.

1125

Sobre cada uno de los grupos de conductores 53-1, 53-3, 53-5, que proceden del bloque 310 (figura 10), se ha interpuesto un circuito ET múltiple, seguido de un circuito OU múltiple referenciados 432, 431 (sobre los conductores 53-3); 436, 435 sobre los conductores 53-5. Las posiciones de tiempo de modificación de códigos son tC para la fase AI y tD para la fase BI. Las señales correspondientes son marcadas por el circuito de marcación de tiempo 410, que se describirá

./..

323787



39.

1130 ulteriormente, y están disponibles sobre el conductor 18. La condi-
ción lógica AI x tC se realiza mediante el circuito ET 437 que manda
la apertura de los circuitos ET múltiples 432, 434 y 436. Por otra
parte, el circuito ET 438 mandado en AI x tC y en BI x tD mediante el
circuito OU 439, da en su conductor de salida f, una señal de modifi-
1135 cación de código, que se utiliza en el circuito de mando de las memo-
rias de camino para bloquear la reinscripción, como se ha explicado
con relación a la figura 4. Los grupos de conductores 55-1 y 55-5 lle-
van, pués, cada uno v + 1 conductores, es decir v conductores para la
transferencia de los códigos y un conductor para la transferencia de
1140 la señal de modificación de código, e igualmente el grupo de conduc-
tores 55-3 lleva j1 + 1 conductores. Para simplificar la representación,
el conductor por el que se transmite la señal f no está particularizado
en la figura 2 habiéndose explicado la acción de la señal f en relación
con la figura 4.

1145 La duración de las fases AI y BI es de un periodo de repe-
tición.

Las operaciones relativas a las búsquedas de datos son he-
chas por circuitos situados en el bloque de búsqueda de datos 350, que
lleva el grupo de circuitos comunes 340 (figura 7), el circuito de mar-
1150 cación de tiempo 360 (figura 8) y el circuito de búsqueda de vía libre
380 (figura 9).

Una búsqueda de datos permite marcar una cierta posición
de tiempo, o seleccionar un código de vía o de enlace, recibido de una
memoria de camino en una posición de tiempo marcada.

1155 Una marcación de posición de tiempo, que se simbolizará con
la letra "M" puede hacerse de dos formas diferentes referenciadas Ma y
Mb:

Ma. Se comparan los códigos recibidos de la memoria de cami-
no temporal seleccionada con el código inscrito en uno de los registros

./..



1160 311 ó 315 del bloque 310, y se marca la posición de tiempo para la que son idénticos los dos códigos. La identidad se detecta por uno de los comparadores 341 y 345 situados en el circuito 340 y la marcación se hace en el circuito 360 (figura 8).

Este tipo de operación se utiliza en el curso de las fases DRI y DCI y la posición de tiempo marcada es TD.

1165 Mb. Se aplican los códigos recibidos de una memoria de camino temporal de enlace de fila y de una memoria de camino temporal de enlace de columna, respectivamente a dos descodificadores de código 0, 342 y 346 situados en el bloque 340, y se marca la posición de tiempo en la que los dos descodificadores detectan simultáneamente un código 0, haciéndose esta operación en el bloque 360.

Este tipo de operación se utiliza, en el curso de la fase EII, y la posición de tiempo marcada es tC.

1175 Los resultados de estas dos operaciones consisten en la elaboración repetitiva de una señal, que aparece en el conductor 18 durante la posición de tiempo marcada.

Se notará que el código de posición de tiempo al azar tH, cuya elaboración se ha estudiado en relación con la descripción del bloque de programación (circuito 260, figura 6), representa igualmente una posición de tiempo marcada pero que, en este caso se trata de un código de posición de tiempo que avanza en cada periodo de repetición una posición, en el interior del periodo de repetición.

1180 Una selección de código de vía o de enlace, en una posición de tiempo marcada, que se simbolizará con la letra "K", puede hacerse de tres formas diferentes, referenciadas Ka, Kb, Kc.

Ka. El código registrado en la línea correspondiente a esta posición de tiempo en una memoria de camino temporal, o una memoria de camino espacial, se selecciona por la inscripción en uno de los registros del bloque 310. Esta selección es controlada por los circuitos

323787

41.



1190 lógicos 351, 352 y 354 situados en el bloque 340 (figura 7).

Este tipo de operación se hace en el curso de las fases DCII, DRIII y DCIII y se utiliza la posición de tiempo marcada tD.

1195 Kb. Las memorias de camino espacial de los enlaces de fila son seleccionados cíclicamente a través de los códigos de enlace de fila dados, en el grupo de conductores 40 por el circuito 270 (figura 6), comparándose los códigos recibidos con el inscrito en el registro 313. La comparación se hace en el comparador 343, situado en el circuito 340, y el código de enlace de fila, que da la identidad de la posición de tiempo marcada, se selecciona por el circuito ET 353 para inscripción en el registro 317.

1200

Este tipo de operación se hace en el curso de la fase DRII y se utiliza la posición de tiempo marcada tD.

1205 Kc. Los códigos extraídos de una memoria de código temporal se comparan con el código tH en el circuito 380, hasta que no se tiene igualdad durante un periodo de repetición. El código tH, fijado durante este periodo de repetición, se selecciona para inscripción en uno de los registros 311 ó 315.

Este tipo de operaciones se hace en el curso de la fase CI.

1210 A continuación se van a describir, de forma detallada, las diferentes operaciones de búsqueda de datos, que se hacen el curso de ciertas fases de las ordenes C, E y D.

Una primera operación de búsqueda de datos consiste en buscar, durante la fase CI, una vía libre en el enlace cuyo código está fijado en uno de los registros 313 ó 317.

1215 Como se ha visto precedentemente, la aplicación de la señal de fase CI al circuito 410 permite seleccionar este enlace, y se supondrá, a título de ejemplo, que se trata de un enlace de fila.

Los códigos inscritos en la memoria de camino temporal de este enlace son, pues, transmitidos cíclicamente sobre los conductores

./..



1220 58-2, 56-2, 54-2 (58-6, 56-6, 54-6, en el caso de un enlace de columna), y aparecen en las salidas 79 del circuito 340 después de pasar al circuito OU múltiple 348.

Además, estos mismos códigos se aplican al descodificador de código cero 342 (346 en el caso de un enlace de columna), cuya señal de salida, referenciada Z8, aparece en la salida 78 del circuito 340, después de pasar al circuito OU 268 (la segunda entrada de este circuito está conectada a la salida del descodificador 346).

1225

Estas señales 78 y 79 se aplican al circuito de búsqueda de vía libre 380 (figura 9), y provocan la primera elaboración de una señal de ocupación OC1, cuando no hay ninguna vía libre en el enlace considerado, y, la segunda, la búsqueda de un código de vía libre y la elaboración de una señal VL, después de que se ha encontrado un código de vía libre.

1230

Se va a describir inmediatamente la forma de elaboración de la señal OC1. El circuito utilizado comprende los circuitos ET 378, 387 y 389 y las básculas 379 y 388. El circuito ET 378 lleva tres entradas, y es pasante para la condición lógica:

1235

$$Z8 \times t25 \times 4 \quad (2)$$

expresión, en la que el último miembro caracteriza una señal de momento 4. La señal de este circuito ET está unida a la entrada 1 de la báscula 379, que es puesta a cero por una orden L. La primera entrada del circuito ET 387 está conectada a la salida cero de esta báscula 379, las entradas segunda y tercera reciben señales CI y t25.1, y su salida está unida a la entrada 1 de la báscula 388, puesta a cero por una orden L. Finalmente la salida 1 de esta báscula está conectada al circuito ET 389 que está activado por una señal H.

1240

1245

La ecuación (2) muestra que el circuito ET 378 está activado, en cada momento 4 de las posiciones de tiempo t1 a t24. La pri-

323787



43.

1250 mera señal Z8, que aparece durante uno de estos tiempos, hace pasar la báscula 379 al estado 1.

1255 Se ha visto, al estudiar el circuito 210 (figura 5), que la señal CI se establecía en $t_{25.2}$. El estado de la báscula 379 se transmitía a la báscula 388 para la condición lógica $CI \times t_{25.1}$ (circuito ET 327), por lo que se ve que esta operación no tiene lugar más que la final del primer periodo de repetición de la fase CI.

Si la báscula 379 estaba en el estado cero, es decir si no se ha recibido ninguna señal Z8 durante este periodo de repetición - lo que significa que no hay ninguna vía libre en el enlace -, la báscula 388 pasa al estado 1.

1260 Si la báscula 379 estaba en el estado cero, es decir si por lo menos se ha recibido una señal Z8 durante este periodo de repetición - lo que significa que por lo menos hay una vía libre en el enlace -, la báscula 388 permanece en el estado cero.

1265 La señal QC1, dada por la báscula 388 en el estado 1 al final del primer periodo de repetición de la señal CI, caracteriza pues el hecho de que todas las vías están ocupadas en el enlace. Esta señal se transmite al circuito 210 (figura 5) sobre el conductor 24C y manda la elaboración de la señal F de fin de orden.

1270 A continuación se va a describir la búsqueda de un código de vía libre que es una operación del tipo Kc.

Los códigos que aparecen en la entrada 79 del circuito 380 (figura 9) se aplican a una de las entradas del comparador 381, que recibe los códigos tH en su segunda entrada 16C.

1275 Se ha visto, en la descripción del circuito 250 (figura 6), que el código tH avanza una posición en cada periodo de repetición, de forma que toma sucesivamente todos los valores t_1 a t_{24} que representan, en el circuito 380, los diferentes códigos de vía existentes. En cada periodo de repetición, los códigos 79, extraídos cíclicamente

./..

323787

44.



1280 de la memoria de camino temporal seleccionada, son comparados con el código tH fijado durante este periodo. Cuando el comparador 381 da una señal, ésto significa que la vía tH está ocupada puesto que su código está inscrito en la memoria de camino temporal.

1285 El código tH fijado en el curso de un periodo de repetición, durante el que el comparador no ha dado ninguna señal, es, entonces, un código de vía libre.

La señal de salida del comparador, después de pasar por el circuito ET 382 (figura 9) pasante en CI, se aplica a la entrada 1 de la báscula 383.

1290 El intervalo de un periodo de repetición está delimitado por la señal $t25.2$, que pone esta báscula en el estado 0, y por un circuito ET 384, una de cuyas entradas está unida a la salida 0 de la báscula y las otras dos reciben las señales CI y $t25.1$.

Se va a suponer a título de ejemplo que $tH = t8$.

1295 En el tiempo $t25.2$ de un periodo de repetición anterior, la báscula 383 ha sido puesta en el estado cero. No estableciéndose la señal de fase CI, más que en $t25.3$, el circuito ET 384 no se hace pasante más que después de un periodo de repetición.

1300 La señal CI manda la selección del enlace considerado y, a partir del tiempo $t1$ inmediatamente siguiente, los códigos de vía se transmiten sobre el grupo de conductores 79. Si en el curso de este periodo de repetición ($t1$ a $t24$) el código de la vía 8 aparece en el grupo de conductores 79, la báscula 383 pasa al estado 1 y en el tiempo $t25.1$ siguiente, no aparece ninguna señal en la salida del circuito ET 384.

1305 Si, por el contrario, no aparece en el mismo periodo de repetición el código de la vía 8, la báscula 383 permanece en el estado 0 y en el tiempo $t25.1$ de este periodo de repetición el circuito

./..

323787

45.



ET 384 es pasante, y se aplica una señal a la entrada 1 de la báscula 385. En el tiempo $t_{25.2}$, la báscula 383 es puesta a cero. En el mismo momento la báscula 385 se encuentra en el estado 1, y este estado, referenciado VL, se transmite sobre el conductor 24V, por una parte al bloque 310 para permitir la inscripción en el registro de vía correspondiente, del código de posición de tiempo tH que ha permitido la elaboración de esta señal 24V, y por otra parte al bloque 210 para mandar la elaboración de la señal de fin de orden F.

La inscripción está gobernada por los circuitos ET múltiples 321 y 325, situados en el bloque 310 (figura 10), que reciben esta señal 24V en una entrada y el código tH en una segunda entrada 16C.

Se ha visto, al estudiar el circuito 260 (figura 6), que este código tH se modificaba en $t_{25.6}$. Estando disponible la señal 24V, lo más tarde a partir del tiempo $t_{25.2}$, se ve que hasta $t_{25.6}$, el código tH que ha dado lugar a la comparación no se modifica.

Este código está pues inscrito en el registro de vía 311 ó 317 (figura 10), según que se efectúe la búsqueda en un enlace de fila • en un enlace de columna. Esta condición se pone en evidencia, gracias a las señales dadas por los descodificadores de código cero 327 y 323 colocados en el bloque 310, que dan, respectivamente, señales Z6 y Z5 cuando no está inscrito ningún código en el registro asociado.

Cuando se hace una búsqueda en un enlace de fila, el registro 317 contiene el código de este enlace, y el descodificador 327 da una señal $\overline{Z6}$ que activa el circuito ET 321 permitiendo la inscripción del código tH de la vía libre en el registro 311 y la aparición de una señal 24V. Igualmente, en una búsqueda en un enlace de columna, el descodificador 323 da una señal $\overline{Z5}$ que activa el circuito ET 325, para inscripción de un código tH en el registro 317 y a la aparición

./..



de una señal 24V.

1340 Las salidas 1 de las básculas 388 (señal OCI) y 385 (señal VL), se aplican a una de las entradas de los circuitos ET 389 y 386 que están activados por una señal H. Los conductores de salida 26C y 26L de estos circuitos ET están conectados al circuito 560 (figura 10).

1345 Cuando una de las dos básculas 388 ó 385 ha pasado al estado 1 (aparición de una señal OCI ó VL), se elabora una orden F en el circuito 210, y se transmite al circuito lógico de explotación 499. El circuito 499 transmite, entonces, una orden H que se aplica a los circuitos ET 386 y 389 y la condición existente, VL u OCI, se transmite al circuito 560.

1350 Cuando no hay ninguna vía libre en el enlace, la duración de una señal CI es de un periodo de repetición. Cuando hay una o más vías libres, la búsqueda de código puede durar de uno a n_1 ó n_2 periodos de repetición, según que tenga lugar en un enlace de fila o en un enlace de columna.

1355 A continuación se van a describir las operaciones de búsqueda de datos mandadas por una señal de fase EII, durante la cual, el circuito 480 (figura 2) selecciona las memorias de camino del enlace de fila JR y del enlace de columna JC, cuyos códigos están inscritos en los registros 317 y 313 (figura 10).

1360 Como se ha visto al estudiar el circuito 210 (figura 5), la señal de fase EI se elabora en $t_{25.2}$, y no se utiliza más que para permitir establecer la fase EII a partir del primer tiempo t_H siguiente por las razones que se explicarán a continuación. Si por ejemplo $t_H = t_8$, se elabora la fase EII en t_8 y dura hasta t_9 del periodo de repetición siguiente, puesto que la fase EIII comienza igualmente en el tiempo t_H . La fase EI dura pues como máximo un periodo de repetición y

./..

323787

47.



la fase EII un poco más de un periodo de repetición. La fase EII es la fase de búsqueda de la posición de tiempo libre común tC en los dos enlaces, cuyos códigos se han fijado en el bloque 310. Es una operación de búsqueda de datos del tipo Mb.

1370 Esta búsqueda se hace en el circuito de marcación de tiempos 360 (figura 8), que se utiliza igualmente para la puesta en evidencia de la posición de tiempo tD en la ejecución de una orden D.

1375 La señal que inicia el funcionamiento del circuito es dada, sobre el conductor 17B, por el bloque de circuitos comunes 340 (figura 7). En este circuito, las salidas de los detectores de código cero 342 y 346 se aplican al circuito ET 349 que da una señal cuando, en una posición de tiempo dada de la fase EII, las memorias de camino temporal de los dos enlaces JR y JC no dan simultáneamente ningún código de número: esta señal caracteriza, pues, una posición de tiempo libre común en los dos enlaces y se transmite al circuito OU 299 cuya salida está unida al conductor 17B.

1380 El circuito OU 299 lleva otras dos entradas, activadas durante las fases DCI (circuito ET 344) y DRI (circuito ET 347). La forma de elaboración de las señales que se aplican allí se examinará al estudiar la ejecución de la orden D.

1385 La señal 17B se aplica a una de las entradas del circuito ET 364 (figura 8), que recibe, en una segunda entrada, una señal 21 dada por la báscula 366 en el estado 0, y en una tercera entrada los códigos de posición de tiempo 30 dados por el reloj 600. Cuando el circuito ET es pasante, las señales 30 se transmiten al circuito OU 365 y se inscriben en el registro 362, previamente puesto a cero por la orden L.

1390 El código inscrito en el registro 362 se transmite, por una parte al detector de código cero 363, y por otra parte a una de las entradas del comparador 361, para comparación con los códigos 30 aplicados



en su segunda entrada. La salida de descodificador 363 se conecta a la entrada 1 de la báscula 366 mediante el inversor 359.

1400 Antes de la aparición de la orden E, la orden L pone a cero el registro 362 y hace pasar la báscula 366 al estado cero. El descodificador 363 da, entonces, una señal que se invierte en el inversor 359, de forma que no se aplica ninguna señal en la entrada 1 de la báscula, cuyo estado no se modifica. La entrada 25 del circuito ET 364 está pues activada en permanencia.

1405 Cuando aparece durante la fase EII una señal 17B, que caracteriza una posición de tiempo libre común a dos enlaces, el circuito ET 364 se hace pasante y el código de posición de tiempo presente en ese instante en el grupo de conductores 30, se fija en el registro 362. El descodificador 363 da entonces una señal que, después de pasar por el inversor 359, hace pasar la báscula 366 al estado 1, de
1410 forma que el circuito ET 364 se bloquea hasta la próxima orden L. El paso al estado 1 de esta báscula significa que se ha registrado en un registro 362 un código tC de posición de tiempo libre común a los dos enlaces.

Este código no se modifica más y se transmite al circuito lógico de explotación, sobre el grupo de conductores 26D, a la aparición de una señal H en el circuito E^T múltiple 391, y se inscribe en el registro 519 (figura 10).

1420 Cuando la orden siguiente es A, el circuito ET múltiple 529, situado en el circuito lógico de explotación, se hace pasante bajo la acción de una señal A₀ (que actúa a través del circuito OU 579), y este código es devuelto al circuito de marcación de tiempos sobre el grupo de conductores 27D. Se inscribe, después de pasar por el circuito OU 365, en el registro 362, puesto a cero por la orden L que ha precedido a la orden A, y el comparador 361 da de nuevo una
1425 señal en la posición de tiempo tC sobre el conductor 18.

./..

323787



49.

Se ha visto, al estudiar el circuito 210 (figura 5), que la fase EI empezaba en $t_{25.2}$ y que se terminaba en $t_{H.1}$, y que la fase EII empezaba en $t_{H.2}$ para terminarse en el tiempo $t_{H.1}$ del periodo de repetición siguiente, de forma que duraba un periodo de repetición.

1430 Si al final de este periodo de repetición, la báscula 366 está siempre en el estado 0, ésto significa que no se ha encontrado posición de tiempo libre común. Esta condición se transmite en el tiempo $t_{H.1}$ de la fase EII (circuito ET 367) a la báscula 368, que pasa al estado 1 y establece así una señal de ocupación OC2. Esta señal
1435 se transmite durante la operación H (circuito ET 369) al circuito lógico de explotación 499.

La posición de tiempo t_C es la posición de tiempo de curso de una unión en el conmutador espacial 100 (figuras 2 y 3). Si, por ejemplo, $n_1 = n_2$, el conmutador podrá cursar a lo sumo n_1 uniones por
1440 posición de tiempo. Al establecerse sucesivamente un cierto número de comunicaciones, varias de estas podrán utilizar el mismo tiempo t_C . Como además el número de enlaces asociados a un paso de conmutación se estudia de forma que cada enlace disponga incluso en la hora cargada de un cierto número de vías libres, habría una probabilidad no
1445 despreciable para que los tiempos de establecimiento de los distintos enlaces se agrupase alrededor de la posición de tiempo de elaboración de la señal EII, si ésta estuviera fija en el tiempo. Esta es la razón por la que esta fase empieza en t_H , de forma que este tiempo se modifica en cada periodo de repetición.

1450 Una última operación de búsqueda de datos consiste en identificar un camino bajo la acción de una orden D. Se ha visto al estudiar el circuito de mando temporal 210 (figura 5), que el bloque lógico 220 daba órdenes DC (búsqueda de códigos de enlace de columna) u órdenes DR (búsqueda de códigos de enlace de fila), según que una
1455 u otra de las básculas 213 ó 214 se encontrase en el estado 1 (señal

./..



Q1 ó Q2).

Estas básculas son gobernadas por las señales Z5 y Z6, dadas por los descodificadores de código cero 323 y 327 (figura 10) situadas en el bloque 310 y que están respectivamente asociadas a los registros 313 (código JC) y 317 (código JR).

Se ha visto igualmente, al estudiar el bloque de los registros 500 del circuito lógico de explotación 499, que se transmitían dos códigos al marcador, al mismo tiempo que la orden D, a saber, un código de vía y un código de enlace de columna. En el primer caso, se inscribía un código en el registro 317, y el descodificador 327 da una señal $Z\bar{6}$, y en el segundo caso se inscribe un código en el registro 313 y el descodificador 323 da una señal $Z\bar{5}$. Estas señales se aplican respectivamente a las básculas 213 y 214 a través de los inversores 215 y 216 (figura 5), de forma que una báscula pasa al estado 1 cuando el registro correspondiente ha fijado un código.

La marcación de la posición de tiempo tD se hace en el circuito de marcación de tiempos 360 (figura 8) en función de informaciones elaboradas en el circuito común de búsqueda de datos 340 (figura 7).

Esta operación, que es del tipo Ma, tiene lugar durante las fases DCI y DRI.

La señal 17B, dada por el circuito OU 299, y que provoca el funcionamiento del circuito 360, es suministrada por uno de los comparadores 341 ó 345 del bloque 340. Si se está por ejemplo en fase DCI, el código de vía en el enlace de fila inscrito en el registro 311 se compara con los códigos transmitidos al bloque 340 sobre los conductores 58-2, 56-2, 54-2, unidos a la memoria de camino temporal de este enlace de fila. La aparición de una señal 17B, significa que los dos códigos son idénticos, y que la posición de tiempo en la que se establece esta identidad es la posición de tiempo tD de curso del enlace.

./..

323787



51,

Las salidas de los comparadores se aplican al circuito OU 299 a través de los circuitos ET 344 y 347, que son respectivamente pasantes en DCI y DRI.

1490 La duración de una fase DRI ó DCI es, pues, de un periodo de repetición.

La señal de tiempo tD se pone en evidencia en el conductor 18 del circuito 360 (figura 8) de la misma forma que una señal t0.

1495 Las fases DCII ó DRII se reservan para la búsqueda del código de enlace desconocido, y durante la fase DCII se selecciona un enlace de fila, en tanto que durante la fase DRII se seleccionan sucesivamente varios enlaces de fila.

1500 En la fase DCII, la memoria de camino espacial del enlace de fila, cuyo código es conocido, se selecciona y los códigos de enlace de columna que están allí inscritos se transmiten sobre los conductores 58-4, 56-4, 54-4, al circuito ET múltiple 352 situado en el bloque 340, que es pasante en la posición de tiempo tD de esta fase DCII. La operación de búsqueda de datos que se hace es del tipo Ka.

1505 El código recibido en esta posición de tiempo es el código del enlace de columna unido al enlace de fila cuyo código es conocido. Se transmite al bloque 310 (figura 10) sobre el conductor 59-4, y se inscribe en el registro 313 después de pasar por el circuito OU múltiple 314.

1510 La duración de una fase DCII es, pues, de un periodo de repetición. En la fase DRII, la búsqueda de datos se hace igualmente por una consulta de códigos de enlace de columna, pero es necesario, en este caso, examinar las diferentes memorias de camino espacial de forma cíclica, dado que no se dispone de un código de enlace de fila. La operación hecha es del tipo Kb. El examen cíclico está gobernado por el código de enlace de fila 40, dado por el circuito 270 (figura 6) y se recordará que este código avanza una posición en cada tiempo t25.4.

1515

./..

323787

52.



Se aplica al descodificador 487 durante la fase DRII (circuito ET 414 situado en el circuito 410)(figura 7), de forma que seleccione el enlace de fila correspondiente. Los códigos de enlace de columna transmitidos (sobre los grupos de conductores 58-4, 56-4, 54-4) de las memorias de camino espacial seleccionadas, se aplican al circuito 343, en el que se comparan con el código de enlace de columna, conocido, inscrito en el registro 313 (figura 10) y transmitido sobre el grupo de conductores 53-3.

En cada periodo de repetición, el código 40 avanza una posición, y se selecciona una nueva memoria de camino espacial, y este examen cíclico se sigue hasta que el comparador 343 (figura 7) da una señal en su salida. La aparición de esta señal significa que, en esta posición de tiempo, el enlace de columna, cuyo código es conocido, está enlazado con el enlace de fila, cuyo código está disponible sobre el grupo de conductores 40 durante este periodo de repetición. El conductor de salida del comparador 343 está unido a una primera entrada del circuito ET múltiple 353, situado en el bloque 340, que lleva otras dos entradas activadas en DRII y en el tiempo tD. Si aparece la señal 28 en el tiempo tD, el enlace de fila seleccionado es el buscado. El circuito ET es pasante y transmite, sobre el conductor 59-8, el código de enlace de fila aplicado en sus entradas 40 al circuito OU 318, situado en el bloque 310 (figura 10) y este código se inscribe en el registro 317.

La duración de una fase DRII es, pues, a lo sumo, de n1 periodos de repetición.

Las fases DCIII y DRIII consisten en buscar el código de la vía en el enlace cuyo código acaba de encontrarse en la fase II. Es una operación del tipo Ka.

Durante esta fase, el enlace cuyo código acaba de encontrarse, es seleccionado y se aplican los códigos, extraídos de la

./..

323787



53.

memoria de camino temporal del enlace, a un circuito ET múltiple, que es pasante en la posición de tiempo tD (circuito ET 351 y 354). El código de vía, que aparece en esta posición de tiempo, es el código buscado y se transmite al bloque 310 sobre los grupos de conductores 59-2
1550 ó 59-6 para ser inscrito en el registro correspondiente (311 ó 315).

La duración de una fase D•III ó DR•III es, pues, de un periodo de repetición.

La señal de posición de tiempo tD está disponible en el conductor 18 durante las tres fases de operación de la orden D. A la aparición de una orden H, se transmite al circuito lógico de explotación
1555 de la misma forma que la señal tC.

Cuando la orden siguiente es B, el código es devuelto al circuito 360 de la misma forma que la señal tC. (circuitos lógicos 579 y 529)(figura 10).

1560 Habiendose descrito las operaciones hecha bajo el mando de las órdenes elementales, se explicará a continuación la sucesión de las órdenes elementales dadas por el circuito lógico de explotación al paso marcador, en dos casos clásicos de explotación telefónica.

En el caso del establecimiento de un enlace, se supondrá,
1565 por ejemplo, que un abonado que llama, que tiene acceso al paso de conmutación por una vía VC de un enlace entrante JC (conectada por ejemplo a una columna del conmutador) ha transmitido a un registrador el número del abonado pedido. Los códigos JC y VC se transfieren entonces al circuito lógico de explotación, y son almacenadas en los registros
1570 523 y 525 (figura 10) con una información de servicio que indica el objeto por el que han sido reunidas en un circuito lógico de explotación, a saber, el establecimiento de un enlace hacia un abonado pedido.

Después de consulta con un circuito asociado, el circuito
1575 lógico de explotación determina, a partir del número del abonado lla-

./..



mado, un enlace saliente JR que tiene acceso al abonado pedido y, después de que posee esta información, la almacena en el registro 517 y elabora sucesivamente las órdenes siguientes:

L (liberación del marcador)

1580 Co y C (búsqueda de una vía libre en el enlace JR)

Después de la recepción de la señal F que indica el final de la operación C, el circuito lógico de explotación transmite una orden H al marcador. Entonces pueden presentarse dos casos, según que esté almacenada en el circuito 380 (figura 9) una señal 26C ó 26L.

1585 El bloque lógico 560 recibe una señal 26C que indica que no se ha encontrado ninguna vía libre en el enlace JR. El circuito lógico de explotación puede mandar entonces una nueva operación C sobre otro enlace saliente, que da acceso al abonado pedido o mandar la transmisión al abonado que llama de una señal de **ocupación**, que indica que no puede establecerse la comunicación.

1590 El bloque lógico 560 recibe una señal 26L que indica que se ha encontrado una vía libre y que su código se ha inscrito en el registro correspondiente (registro 331 en el caso del ejemplo) Entonces elabora sucesivamente las órdenes siguientes:

1595 L (liberación del marcador)

EO y E (búsqueda de la posición de tiempo libre para el establecimiento del enlace).

1600 Después de la recepción de la señal F, que indica el final de la operación E, el circuito lógico de explotación transmite una orden H al paso marcador. Pueden presentarse dos casos:

Una señal particular 26-0 almacenada en el circuito 360 (figura 8) se transmite al bloque lógico 560 (figura 10) indicando que no hay posición de tiempo libre en el enlace JR.

1605 Esto puede entonces mandar una nueva operación C sobre otro enlace de fila, que permite el acceso al abonado llamado, o mandar

./..

323787

55.



la transmisión al abonado que llama de una señal de ocupación:

Si el bloque 500 no recibe señal 26-0, elabora sucesivamente las órdenes siguientes:

L (liberación del marcador).

1610

Ao y A (inscripción de datos) y, después de la recepción de la señal F, envía o no una orden H al paso marcador.

1615 En el caso de la ruptura de un enlace, el circuito lógico de explotación recibe del circuito asociado de datos constituido, por ejemplo, por el código de un enlace de columna JC y el código de una vía VC sobre este enlace, así como una información de servicio que indica al circuito lógico de explotación que el enlace establecido con la vía VC del enlace JC debe suprimirse. El circuito asociado, puesto en funcionamiento puede, por ejemplo, estar constituido por un circuito que explora las vías de los diferentes enlaces y detecta la llegada de un código particular que caracteriza una orden de ruptura de enlace de tráfico o un circuito asociado que informa al circuito lógico de explotación que debe interrumpirse un enlace de servicio. Después de la recepción de estas informaciones el circuito lógico de explotación manda las operaciones siguientes:

1620

1625

L (puesta a cero del circuito marcador)

Do y D (identificación de camino)

Después de la recepción de la señal F que caracteriza el final de la operación, transmite al paso marcador las órdenes:

1630

H(recopia de los datos obtenidos a lo largo de la operación);

L (puesta a cero del circuito marcador)

B (inscripción del código cero en las memorias de camino en el sitio de los códigos de enlace y de vía que caracterizan el enlace que debe interrumpirse).

1635

El circuito lógico de explotación ha sido descrito única-

./..



mente para explicar como funciona el paso marcador en ciertos casos sencillos de explotación telefónica. Se comprenderá, sin embargo, que en una central telefónica este circuito tendría otras funciones y se pueden imaginar sistemas en los que el mismo paso marcador asociado a un mismo paso de conmutación recibiría del circuito lógico de explotación una serie de órdenes más complejas que la que se ha descrito en el caso del establecimiento o ruptura de una comunicación. Sin embargo, esta descripción se sale del margen del invento presente.

La presente descripción ha sido dada a título de ejemplo no limitativo de un modo de realización preferido del invento y las modificaciones en la agrupación, • la denominación o el número de los circuitos no alteran el alcance del invento.

----- N O T A -----

Los puntos de invención propia y nueva que se presentan para que sean objeto de esta patente de diez años son los siguientes:

1 - Un paso de conmutación entre enlaces multiplex de división en el tiempo con modulación codificada de impulsos y su paso marcador asociado, caracterizado porque en el paso de conmutación cada circuito de enlace lleva por una parte una memoria de datos de línea entrante en la que se registran los datos a la hora enlace y se leen en la posición de tiempo de realización del enlace y por otra parte, una memoria de datos de línea saliente en la que los datos se registran en la posición de tiempo de curso de la comunicación y se leen a la hora central.

2 - Un paso de conmutación entre enlaces multiplex de división en el tiempo con modulación codificada de impulsos y su paso marcador asociado, caracterizado en éste porque en cada circuito de enlace, la salida de la memoria de datos de línea entrante y la entrada de la memoria de datos de línea saliente están unidas a un conductor común de transferencia de datos, estando repartidos dichos conduc-

./..

323787

57.



1665 tores comunes de transferencia de datos de los diferentes enlaces en las filas y columnas de un conmutador hecho en forma matricial y situado en el paso de conmutación, permitiendo, en dicho conmutador, la selección de un punto de cruce en la posición de tiempo de curso del enlace efectuar una transferencia bidireccional de datos, por una

1670 parte entre la memoria de datos de línea entrante del enlace cuyo conductor común está unido a la fila considerada del conmutador, o enlace de fila, y la memoria de datos de línea saliente del enlace unido a la columna considerada del conmutador, o enlace de columna, y por otra parte entre la memoria de datos de línea entrante del enlace de

1675 columna y la memoria de datos de línea saliente del enlace de fila.

3 - Un paso de conmutación entre enlaces multiplex de división en el tiempo con modulación codificada de impulsos y su paso marcador asociado, caracterizado en éste porque para cada enlace, la selección de un punto de cruce en el conmutador es obtenido por la

1680 interpretación de una instrucción que caracteriza el enlace de columna que tiene que ponerse en comunicación con el enlace de fila considerado, siendo sacada dicha instrucción, en la posición de tiempo de curso del enlace de una memoria de camino espacial dispuesta en el circuito de enlace de fila.

1685 4 - Un paso de conmutación entre enlaces multiplex de división en el tiempo con modulación codificada de impulsos y su paso marcador asociado, caracterizado en éste porque para cada enlace y en cada circuito de enlace la selección de los emplazamientos en los que están situados los datos en las memorias de datos de línea entrante y

1690 de línea saliente se obtienen por la interpretación de una instrucción que caracteriza la vía que tiene que ponerse en comunicación, obteniéndose dicha instrucción, en la posición de tiempo de curso del enlace de una memoria de camino temporal situada en dicho circuito de enlace.



1695 5 - Un paso de conmutación entre enlaces multiplex de
división en el tiempo con modulación codificada de impulsos y su pa-
so marcador asociado, caracterizado en éste porque puede conectarse
selectivamente un paso marcador, asociado al paso de conmutación, a
cada uno de los enlaces de fila y a cada uno de los enlaces de co-
1700 lumna, de forma que tiene acceso a sus memorias de camino, y que lle-
va órganos que permiten hacer, bajo el mando de órdenes elementales
una modificación de las instrucciones situadas en las memorias de
camino, o búsquedas de datos en dichas memorias de camino.

1705 6 - Un paso de conmutación entre enlaces multiplex de
división en el tiempo, con modulación codificada de impulsos y su
paso marcador asociado, caracterizado en éste porque estando selec-
cionados el enlace de fila y el enlace de columna relativos a una
comunicación, una modificación de instrucciones consiste, para el
establecimiento de una comunicación en inscribir en las líneas de
1710 las memorias de camino de los enlaces considerados, correspondientes
a la posición de tiempo de curso de esta comunicación, caracterizan-
do las instrucciones este enlace y, para la ruptura de una comunica-
ción, en inscribir el código cero en las líneas dichas.

1715 7 - Un paso de conmutación entre enlaces multiplex de
división en el tiempo con modulación codificada de impulsos y su pa-
so marcador asociado, caracterizado en éste porque una primera opera-
ción de búsqueda de datos consiste en buscar el código que caracte-
riza una vía libre en un enlace dado, y una vez seleccionado este
enlace, se comparan los códigos de vía procedentes de la memoria de
1720 camino temporal con un código de la misma naturaleza, que avanza una
posición en cada periodo de repetición o código de posición de tiempo
al azar, y cuando para éste código citado, el comparador no ha
dado durante el periodo de repetición de su fijación, ninguna señal de
igualdad, es un código de vía libre y constituye el resultado de la

323787

59.



1725 operación, elaborándose una señal particular al final de esta operación, que caracteriza la presencia o la ausencia de una vía libre.

1730 8 - Un paso de conmutación entre enlaces multiplex de división en el tiempo con modulación codificada de impulsos y su paso marcador asociado, caracterizado en éste porque una segunda operación de búsqueda de datos consiste en buscar una posición de tiempo libre común a un enlace de fila y a un enlace de columna que deben estar unidos a través del conmutador, y una vez seleccionados estos enlaces se aplican separadamente los códigos de vía procedentes de las memorias de camino temporal a dos descodificadores de código cero, marcándose
1735 se la posición de tiempo en la que los dos descodificadores dan simultáneamente una señal, lo que constituye el resultado de la operación y, si no se ha encontrado ninguna posición de tiempo libre, se elabora, al final de la operación, una señal particular de ocupación.

1740 9 - Un paso de conmutación entre enlaces multiplex de división en el tiempo con modulación codificada de impulsos y su paso marcador asociado caracterizado en éste por una tercera operación de búsqueda de datos, conociendo un código de enlace de fila y un código de vía en este enlace que consiste, en determinar la posición de tiempo de curso de la comunicación sobre esta vía y los códigos de los
1745 enlaces de columna y de vía correspondientes, comprendiendo esta operación tres fases, durante la primera de las cuales se selecciona el enlace de fila y se comparan los códigos de vía procedentes de la memoria de camino temporal con el código de vía conocido, marcándose la posición de tiempo tD en la que el comparador da una señal, constituyendo este el resultado de la operación, durante la segunda fase
1750 citada se selecciona igualmente el enlace de fila y se elige el código de enlace de columna procedente de la memoria de camino espacial en la posición de tiempo tD constituyendo este código el resultado de la operación, y durante la tercera fase se selecciona el enlace de



1755 columna cuyo código acaba de encontrarse y se elige el código de la vía procedente de la memoria de camino temporal con la posición de tiempo tD, constituyendo este código el resultado de la operación.

10 - Un paso de conmutación entre enlaces multiplex de división en el tiempo con modulación codificada de impulsos y su paso
1760 marcador asociado, caracterizado en éste por una cuarta operación de búsqueda de datos que consiste, conociendo un código de enlace de columna y un código de vía en este enlace, en determinar la posición de tiempo de curso de la comunicación sobre esta vía y los códigos de enlace de fila y de vía correspondientes, comprendiendo tres fases
1765 esta operación, durante la primera de las cuales se selecciona el enlace de columna y se comparan los códigos de vía procedentes de la memoria de camino temporal con el código de vía conocido, constituyendo el resultado de esta operación la posición de tiempo tD, en la que el comparador da una señal que es marcada, seleccionándose durante la fase segunda sucesivamente todos los enlaces de fila y comparando los códigos de enlace de columna procedentes de las memorias de camino temporal con el código del enlace de columna conocido, escogiéndose, cuando el comparador da una señal en la posición de tiempo tD, el código del enlace de fila seleccionado en ese instante, constituyendo este código el resultado de la operación, seleccionándose
1770 durante la fase tercera el enlace de fila cuyo código acaba de encontrarse y eligiéndose el código de vía procedente de la memoria de camino temporal en la posición de tiempo tD constituyendo este código el resultado de la operación.

1780 11 - Un paso de conmutación entre enlaces multiplex de división en el tiempo, con modulación codificada de impulsos y su paso marcador asociado, caracterizado en éste porque las operaciones de modificación de códigos y de búsqueda de datos se hacen en el paso marcador bajo el mando de señales de fase dadas por un bloque de pro-

323787

61.



- 1785 gramación situado en dicho paso marcador, siendo elaboradas dichas señales de fase en función, primeramente de las órdenes elementales que se reciben de un circuito lógico de explotación en segundo lugar de las señales de tiempo dadas por el reloj de la central y en tercer lugar de las señales particulares elaboradas al hacer las operaciones de búsqueda de datos.
- 1790
- 12 - Un paso de conmutación entre enlaces multiplex de división en el tiempo con modulación codificada de impulsos y su paso marcador asociado, caracterizado en éste porque el circuito lógico de explotación constituye el órgano de mando centralizado de la
- 1795 central en el que el paso de conmutación asegura la transferencia bidireccional de los datos, llevando dicho circuito lógico un cierto número de circuitos asociados, como paso marcador, los detectores de llamada, los registradores, etc. que recogen o buscan las informaciones necesarias para el establecimiento o la ruptura de las comunicaciones, la supervisión, etc., siendo interpretadas las informaciones recibidas de los circuitos asociados distintos del paso marcador, por el circuito lógico de explotación que elabora los datos iniciales o las órdenes elementales que transmite al paso marcador, inscribiéndose los datos iniciales en un bloque de registro del paso
- 1800 marcador para utilizarse para la comparación con los códigos recibidos de las memorias de camino y haciéndose entonces la operación de búsqueda de datos correspondiente a la orden recibida, inscribiéndose sus resultados en el bloque de registros que pueden ser o transmitidas al circuito lógico de explotación • : utilizadas como un dato
- 1805
- 1810 to inicial para la ejecución de la orden elemental siguiente.

13 - Un paso de conmutación entre enlaces multiplex de división en el tiempo con modulación codificada de impulsos y su paso marcador asociado.



Tal y como se ha descrito en la Memoria que antecede, re-
1815 presentado en los dibujos que se acompañan y a los efectos oportunos.

Esta Memoria consta de sesenta y dos hojas escritas por
una sola cara.

MADRID, 3 MAR. 1966



Eugenio Barroso
EUGENIO BARROSO
Secretario General

323787



323787

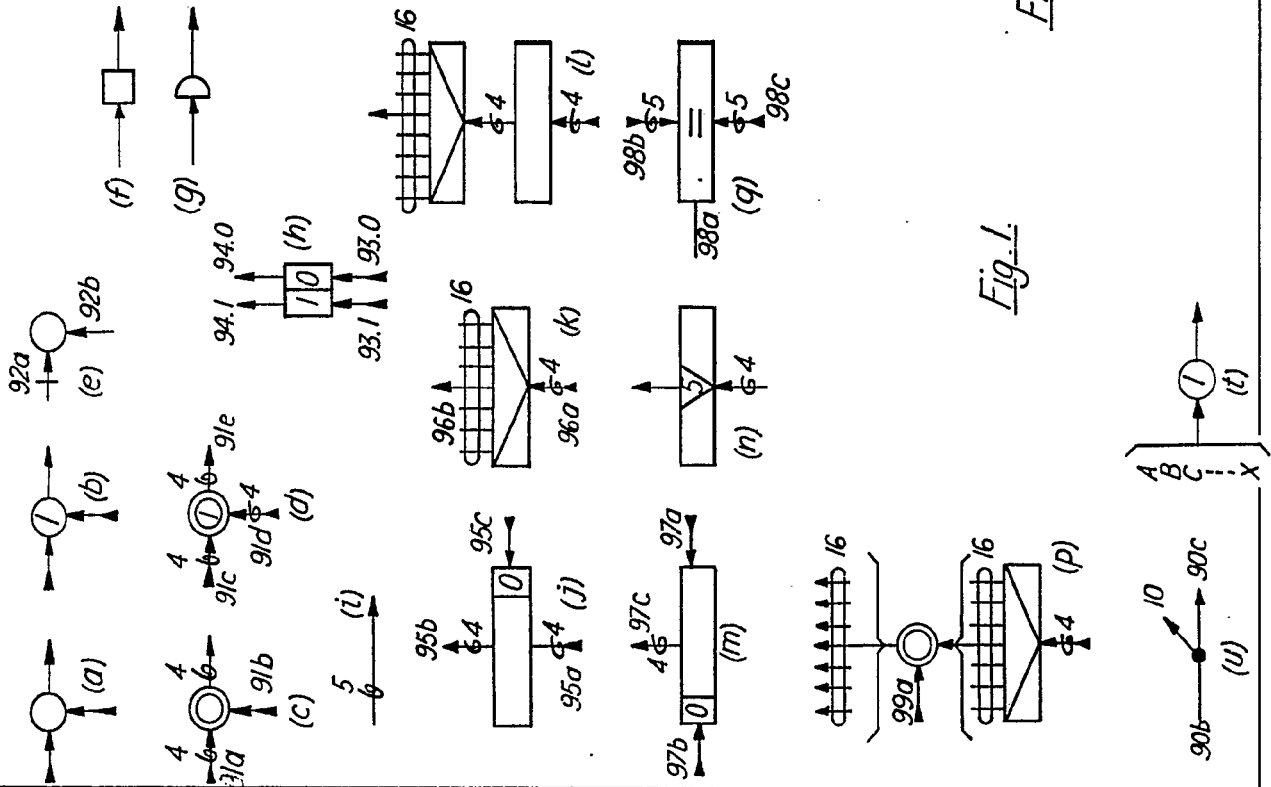


Fig. 1

323707

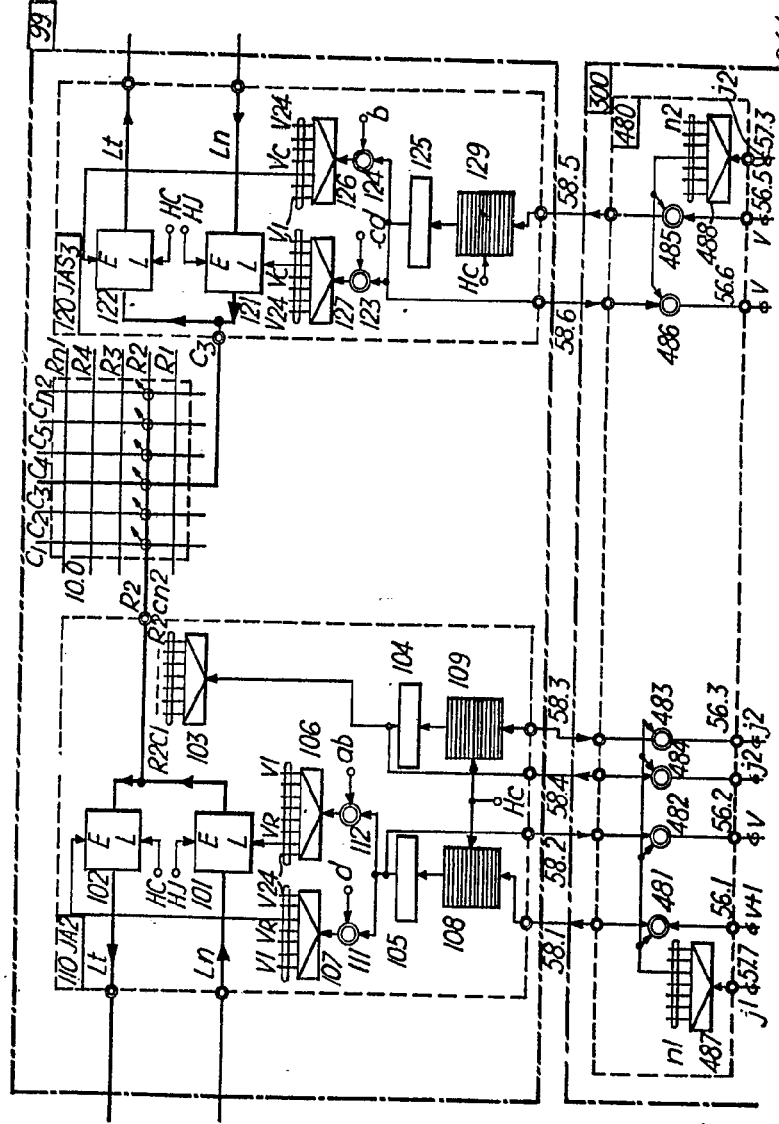
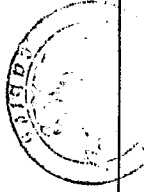


Fig. 2

3 MAR. 1966



Handwritten signature or name.

323787

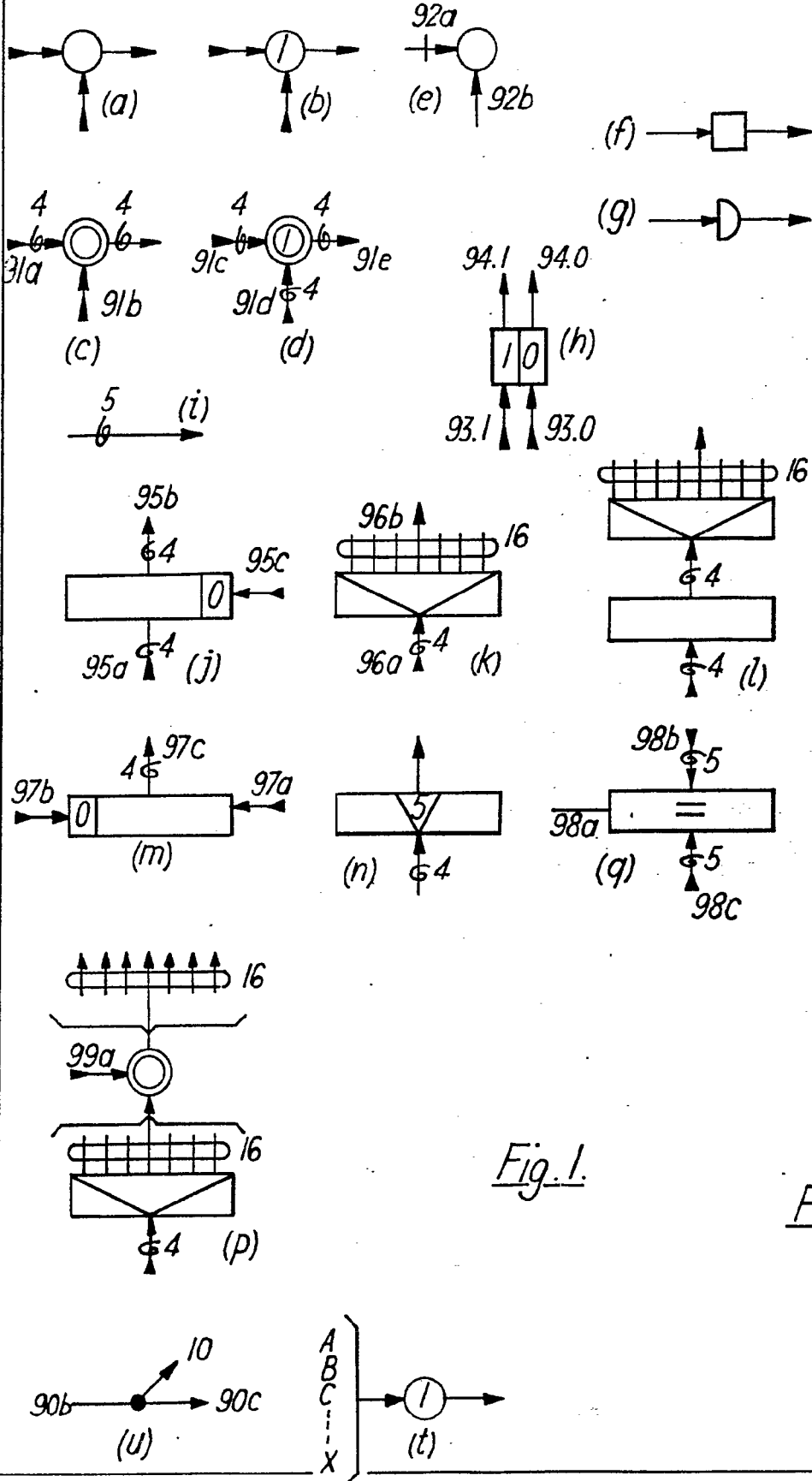


Fig. 1.

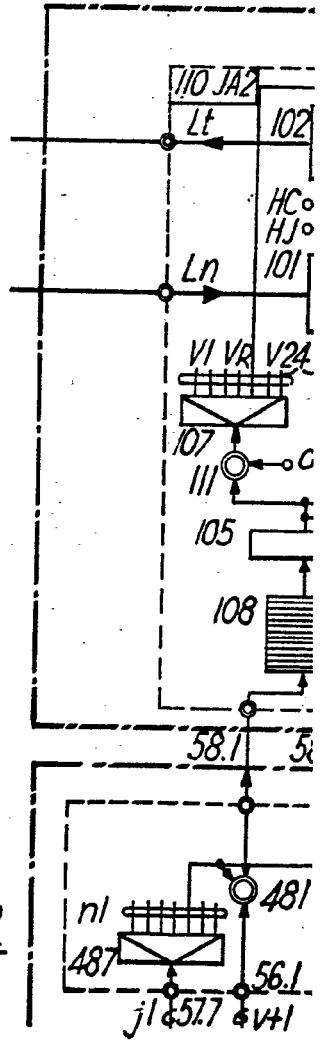


Fig. 2.



323787

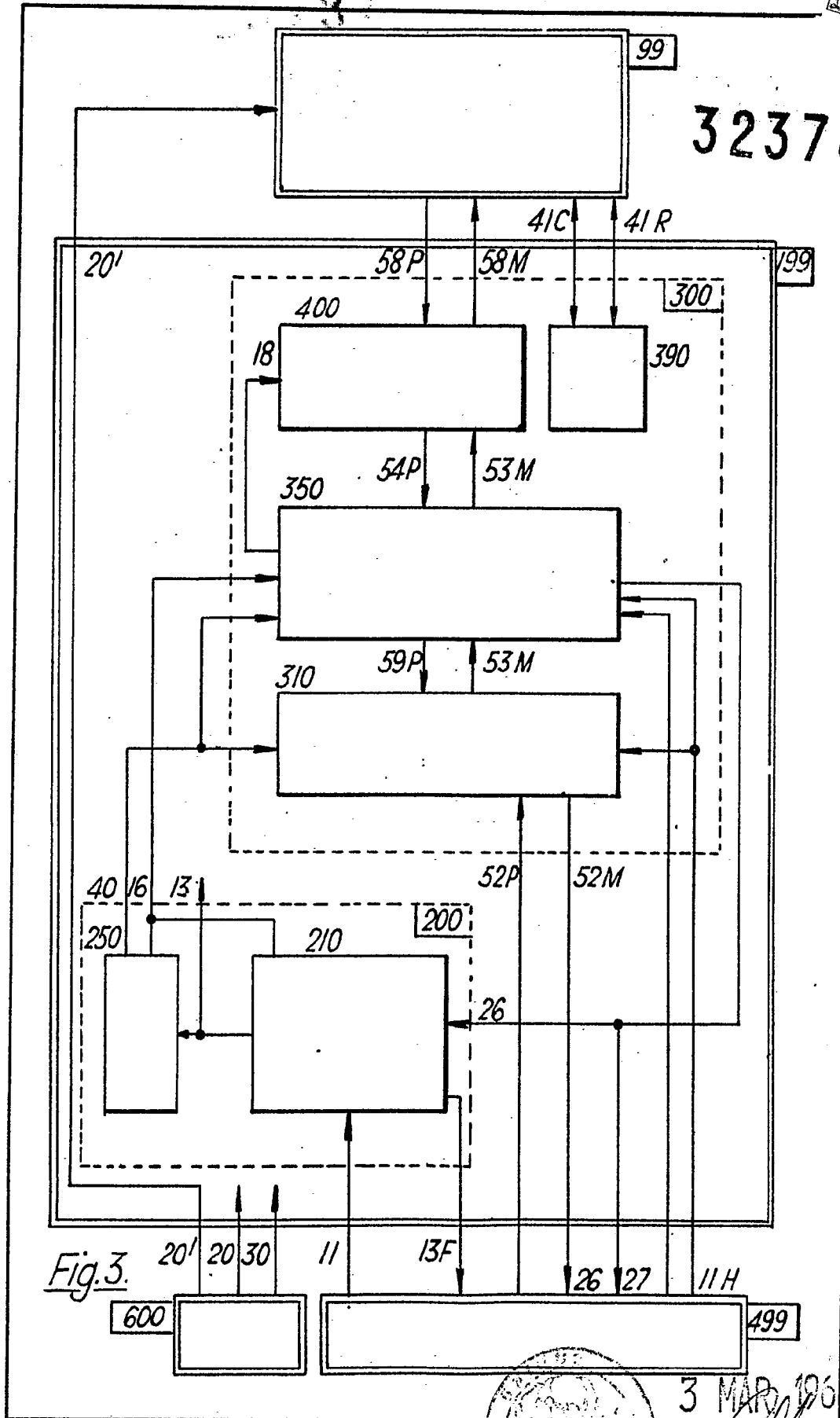
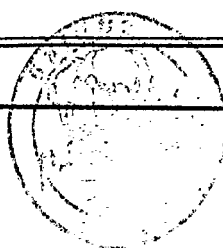


Fig. 3.



3 MAR 1966

Eugenio Barroso
EUGENIO BARROSO
Secretario General



323787

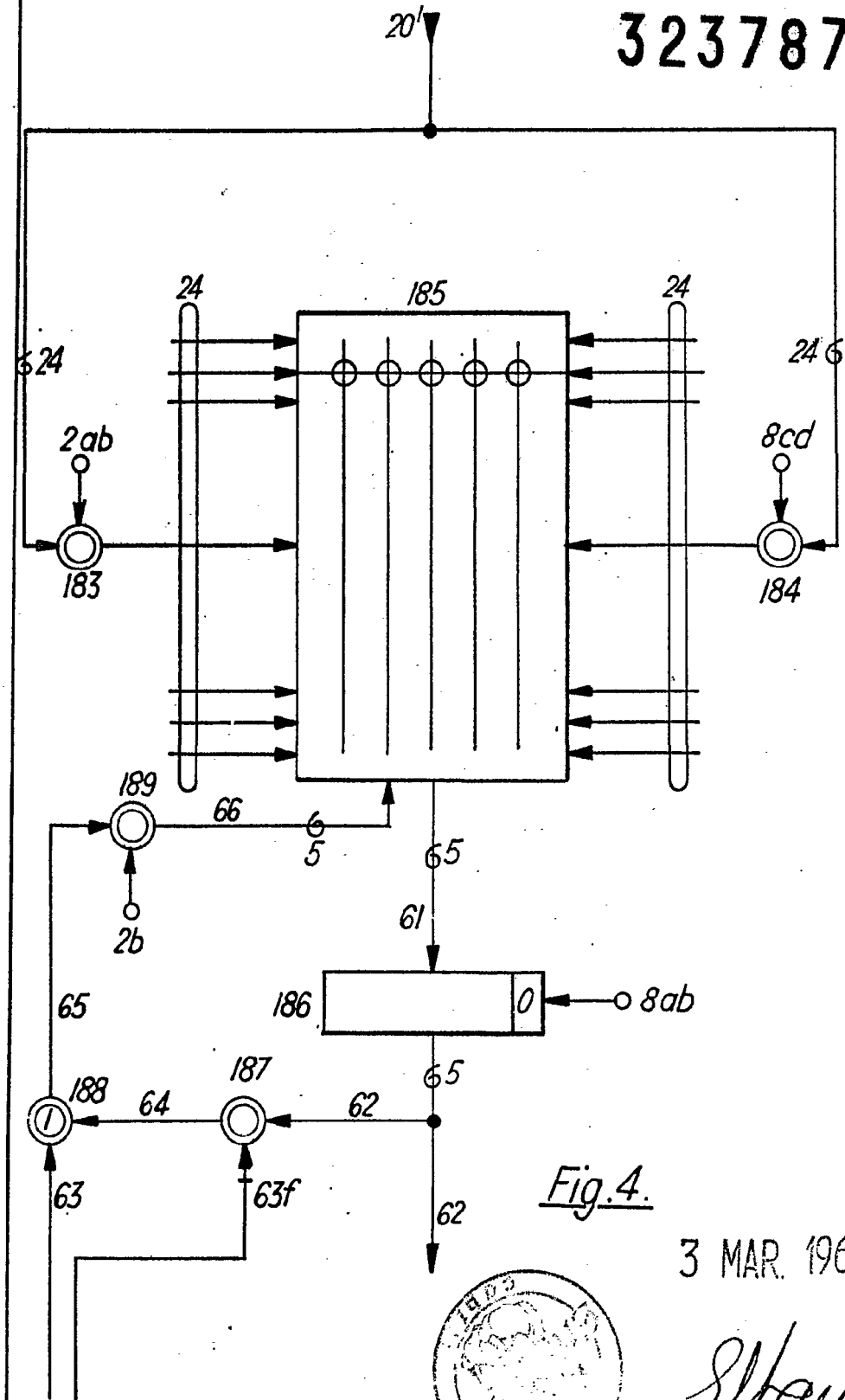
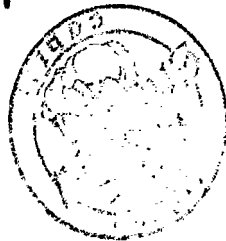


Fig. 4.

3 MAR. 1966



Stamm
EUGENIO BARROSO
Secretario General



323787

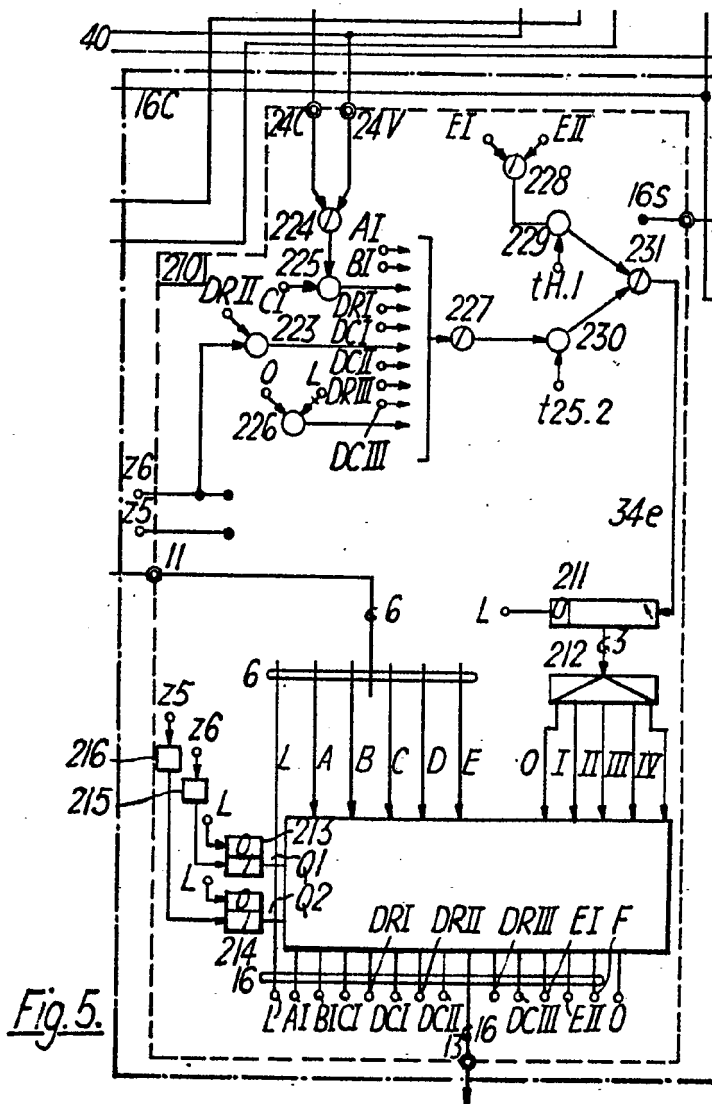


Fig. 5.

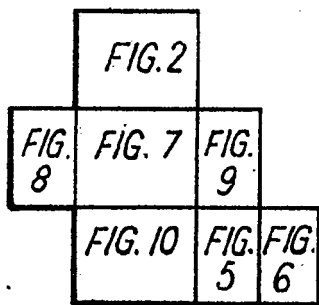


Fig. II.

3 MAR. 1966



Eugenio Barroso
 EUGENIO BARROSO
 Secretario General



323787

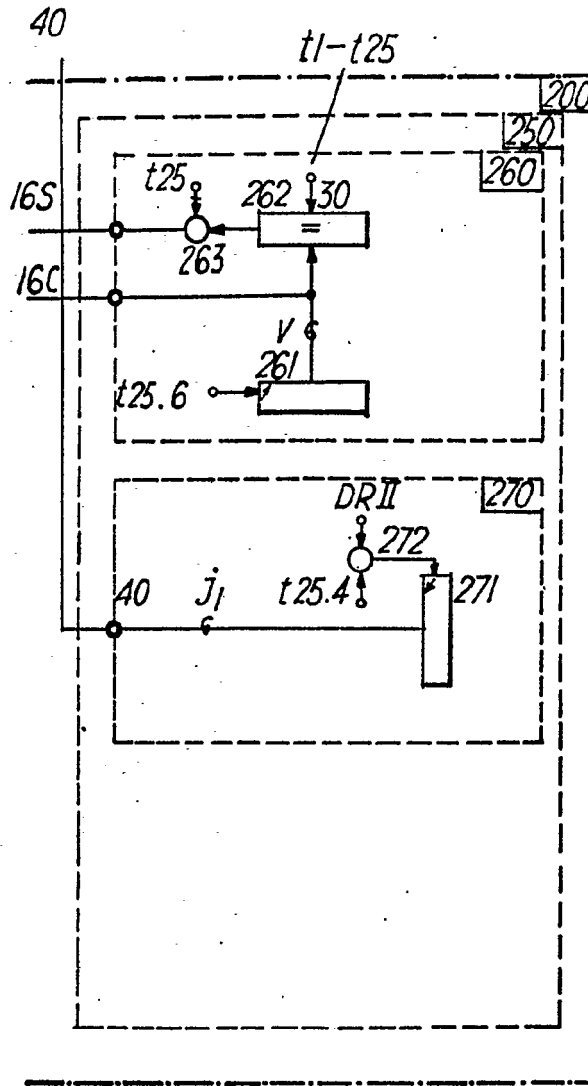


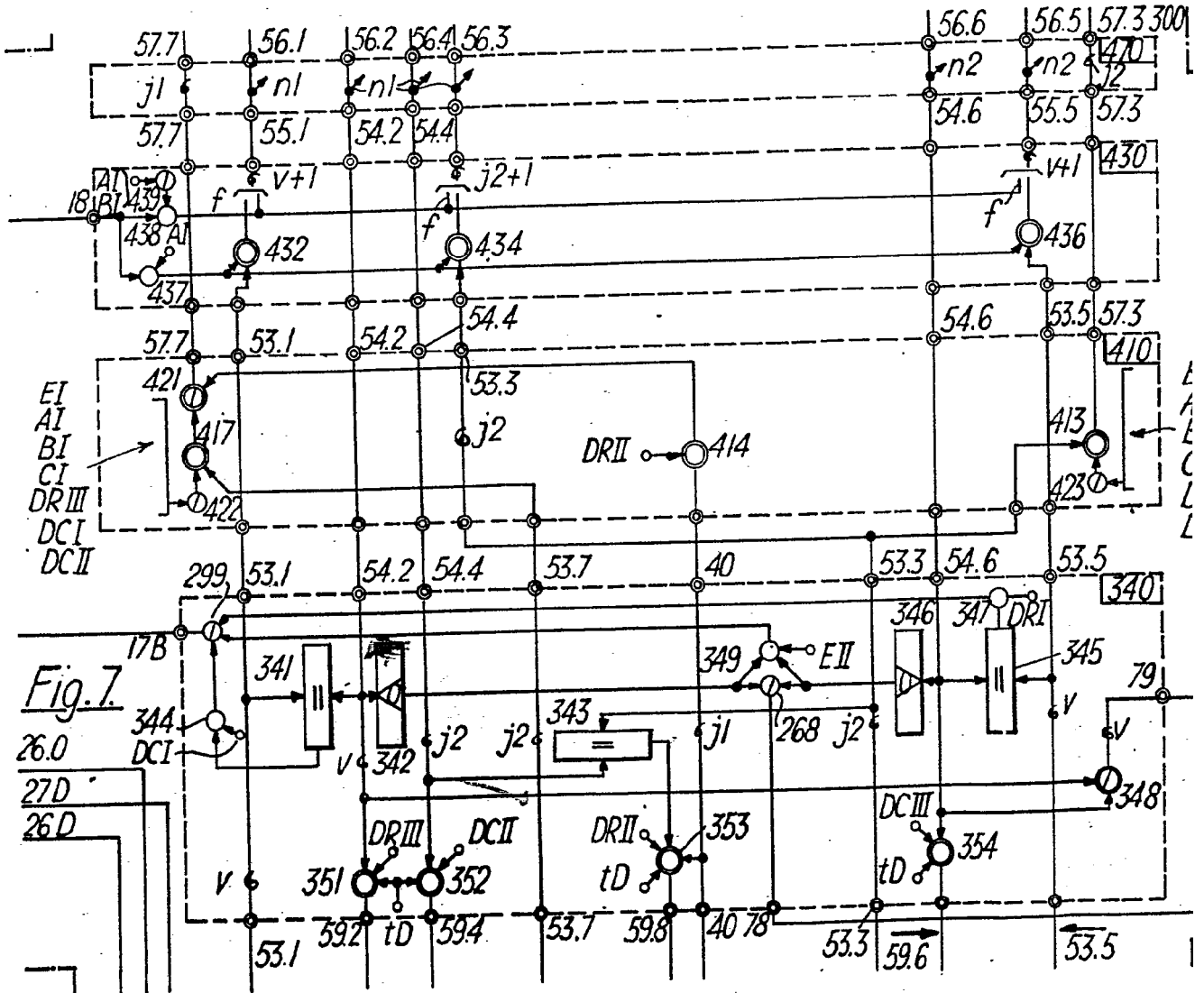
Fig. 6.

3 MAR. 1966



E. Barroso
EUGENIO BARROSO
Secretario General

323787





323787

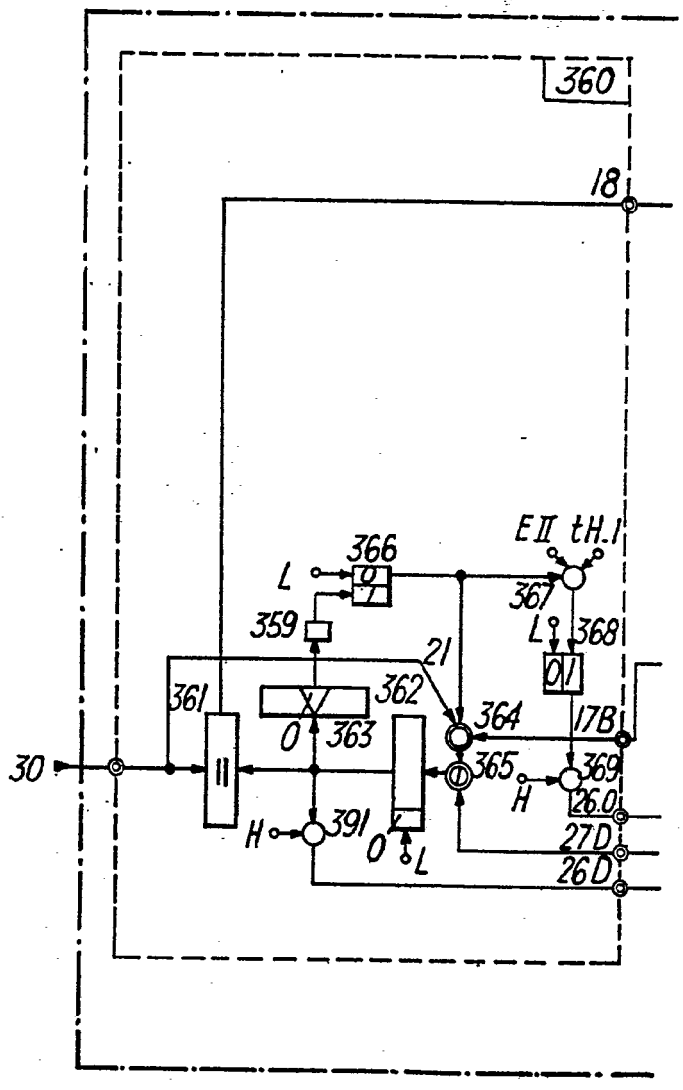
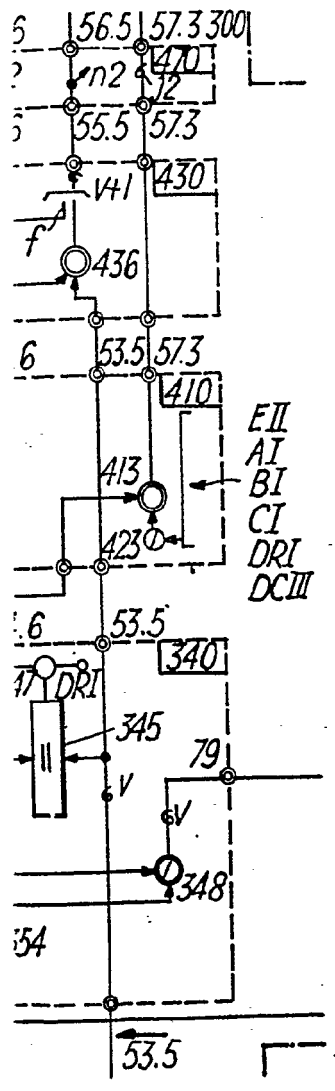


Fig. 8.

3 MAR. 1966



Eugenio Barroso
EUGENIO BARROSO
 Secretario General



323787

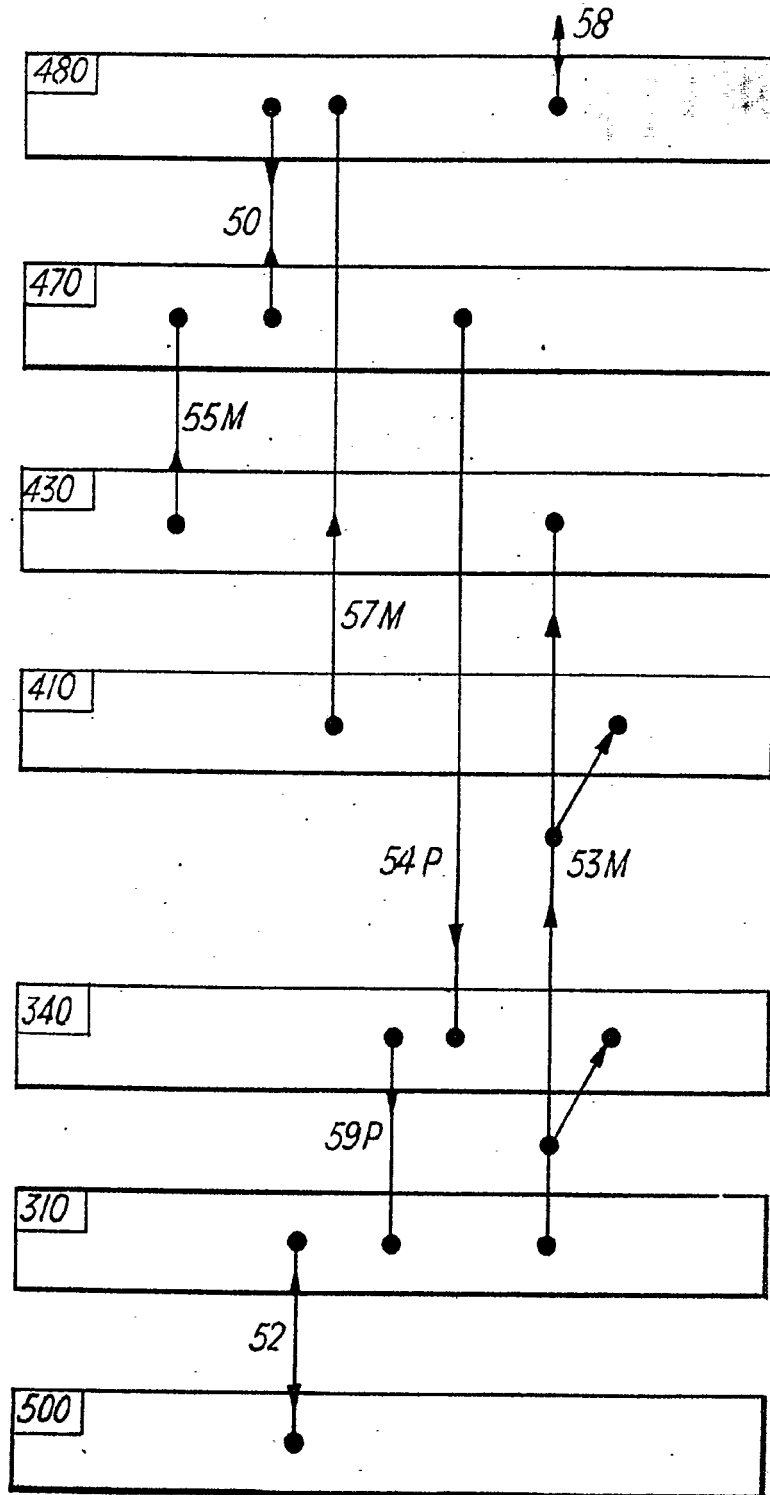
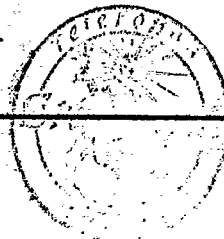


Fig. 12.



3 MAR 1922

Eugenio Barroso
EUGENIO BARROSO
Secretario General

323787

STANDARD ELECTRIC CO., S. A.

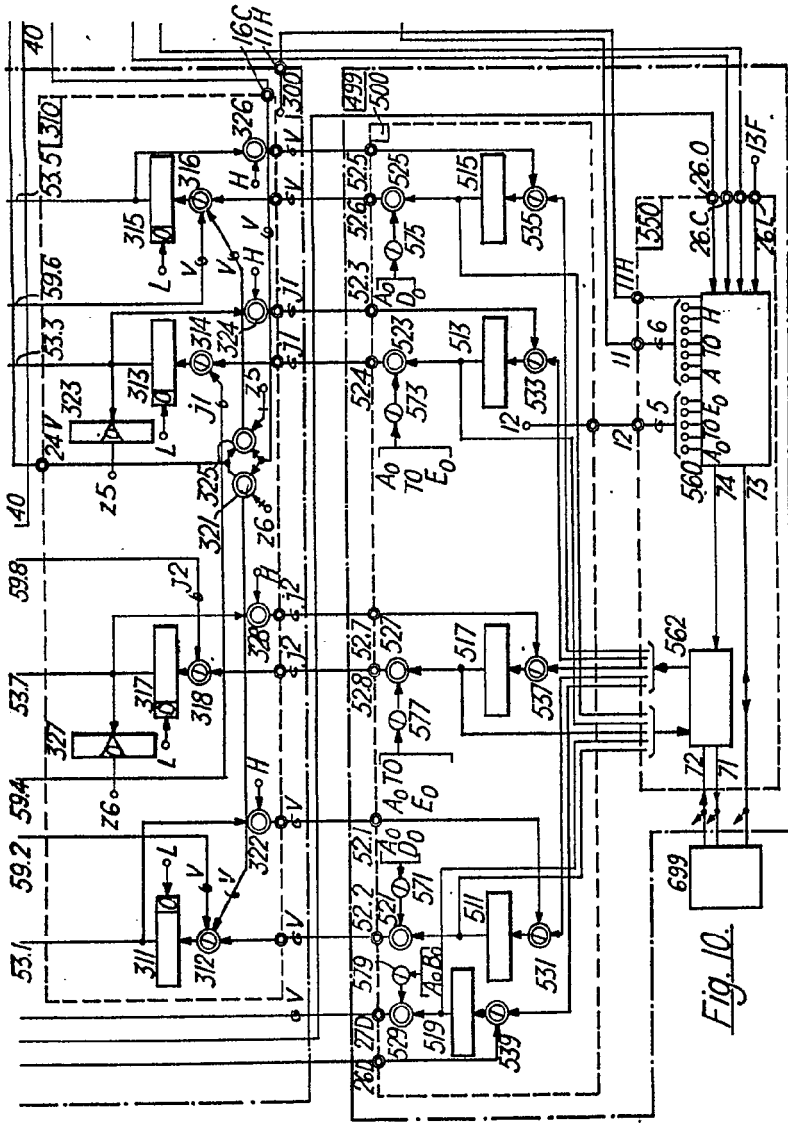


Fig. 10.

323787

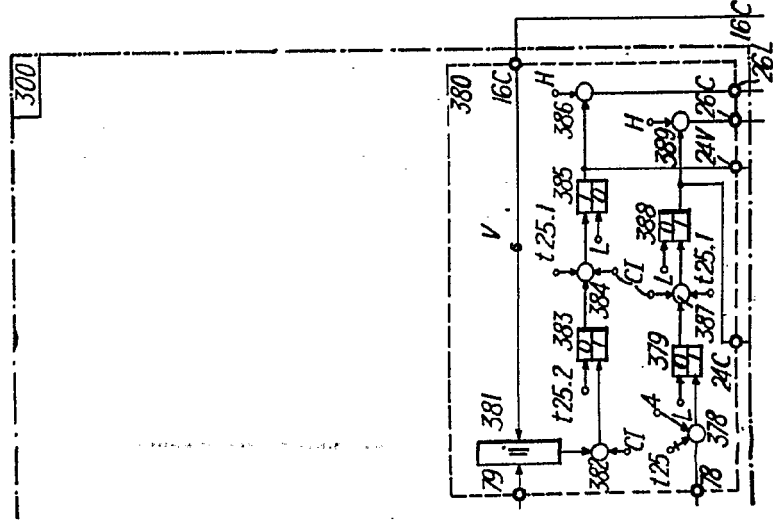
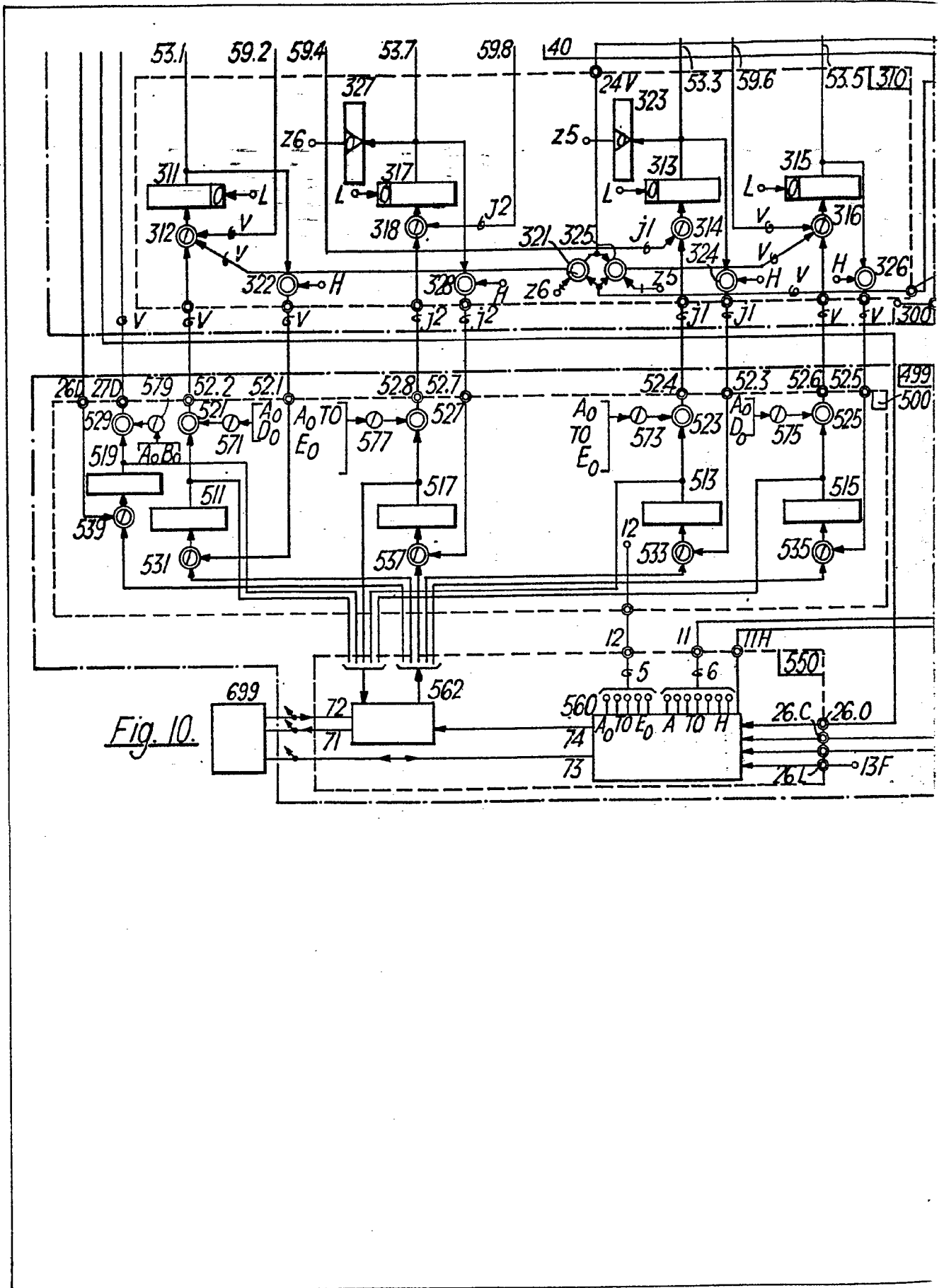
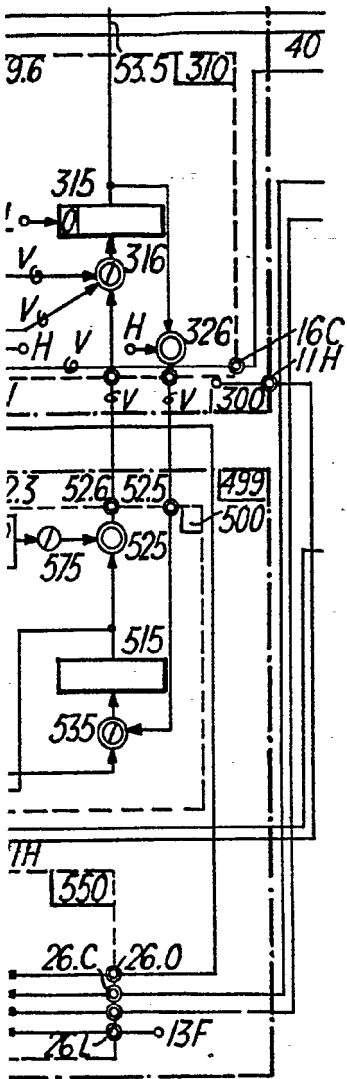


Fig. 9.

3 MAR 1966

Eugenio Darroso
EUGENIO DARROSO





323787

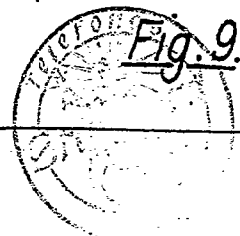
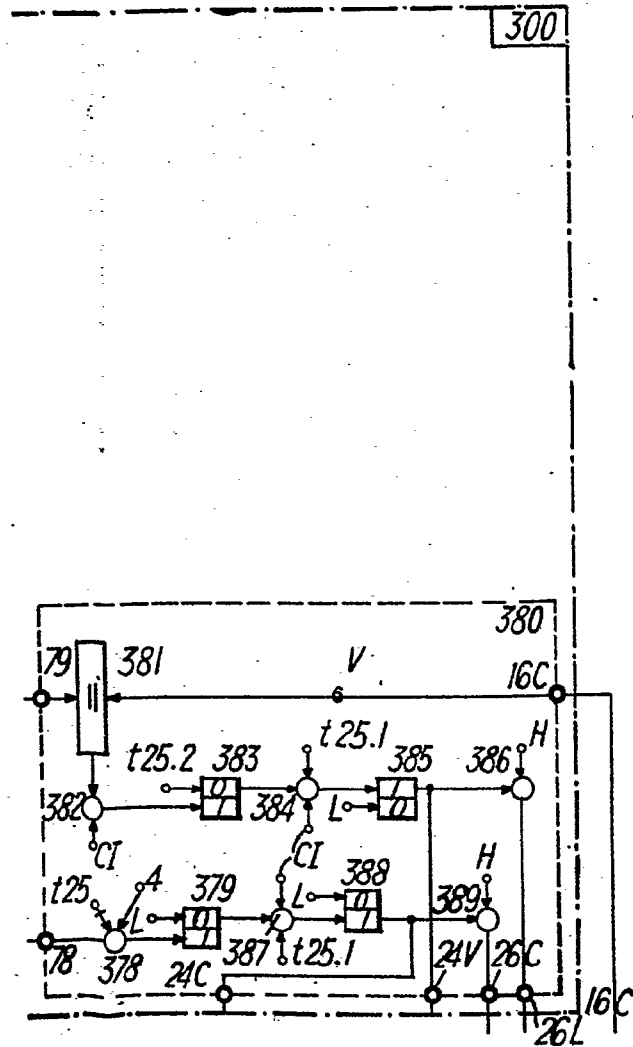


Fig. 9

3 MAR. 1966

Eugenio Barrosa
EUGENIO BARROSA